



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I413839 B

(45) 公告日：中華民國 102 (2013) 年 11 月 01 日

(21) 申請案號：098109533

(22) 申請日：中華民國 98 (2009) 年 03 月 24 日

(51) Int. Cl. : G02F1/136 (2006.01)

G02F1/1343 (2006.01)

(71) 申請人：瀚宇彩晶股份有限公司 (中華民國) HANNSTAR DISPLAY CORPORATION (TW)
 新北市五股區五權路 48 號 4 樓

(72) 發明人：張祖強 CHANG, TSU CHIANG (TW)；陳柏仰 CHEN, PO YANG (TW)；吳昭慧
 WU, CHAO HUI (TW)；施博盛 SHIH, PO SHENG (TW)

(74) 代理人：陳達仁

(56) 參考文獻：

TW I242671

JP 2002-268093A

US 2003/0053005A1

審查人員：施志寬

申請專利範圍項數：6 項 圖式數：18 共 0 頁

(54) 名稱

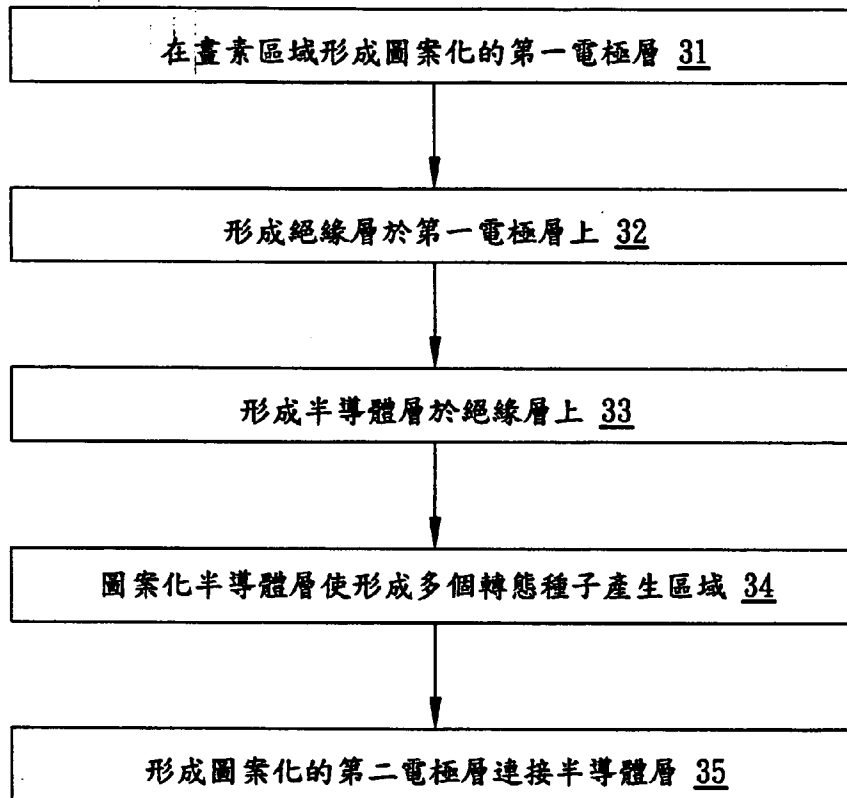
液晶顯示器的畫素結構與其形成方法

PIXEL ELEMENT OF LIQUID CRYSTAL DISPLAY AND METHOD FOR PRODUCING THE SAME

(57) 摘要

一種液晶顯示器之畫素結構的形成方法，包含：在畫素區域形成一圖案化的第一電極層；形成一絕緣層於第一電極層上；形成一半導體層於絕緣層上；圖案化半導體層使形成多個轉態種子產生區域；以及形成圖案化的一第二電極層連接半導體層。

The present invention provides a method for forming a pixel element. The method comprises: forming a patterned first electrode layer within the pixel area; forming an insulation layer on the patterned first electrode layer; forming a semiconductor layer on the insulation layer; patterning the semiconductor layer to form bend seed generation portion; and forming a patterned second electrode layer to connect the semiconductor layer.



31 . . . 在畫素區域
形成圖案化的第一電
極層

32 . . . 形成絕緣層
於第一電極層上

33 . . . 形成半導體
層於絕緣層上

34 . . . 圖案化半導
體層使形成多個轉態
種子產生區域

35 . . . 形成圖案化
的第二電極層連接半
導體層

第三圖

發明專利說明書

98	年	3	月	27	日	修正
						補充

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號： 98109533

※申請日： 98.3.24

※IPC 分類： G02F1/136 (2006.01)
G02F1/1343 (2006.01)

一、發明名稱：(中文/英文)

液晶顯示器的畫素結構與其形成方法 / PIXEL ELEMENT OF LIQUID CRYSTAL DISPLAY AND METHOD FOR PRODUCING THE SAME

二、中文發明摘要：

一種液晶顯示器之畫素結構的形成方法，包含：在畫素區域形成一圖案化的第一電極層；形成一絕緣層於第一電極層上；形成一半導體層於絕緣層上；圖案化半導體層使形成多個轉態種子產生區域；以及形成圖案化的一第二電極層連接半導體層。

三、英文發明摘要：

The present invention provides a method for forming a pixel element. The method comprises: forming a patterned first electrode layer within the pixel area; forming an insulation layer on the patterned first electrode layer; forming a semiconductor layer on the insulation layer; patterning the semiconductor layer to form bend seed generation portion; and forming a patterned second electrode layer to connect the semiconductor layer.

四、指定代表圖：

(一)本案指定代表圖為：第三圖。

(二)本代表圖之元件符號簡單說明：

- 31 在畫素區域形成圖案化的第一電極層
- 32 形成絕緣層於第一電極層上
- 33 形成半導體層於絕緣層上
- 34 圖案化半導體層使形成多個轉態種子產生區域
- 35 形成圖案化的第二電極層連接半導體層

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

六、發明說明：

【發明所屬之技術領域】

本發明係關於一種液晶顯示器的畫素結構，特別是關於一種可快速完成熱機程序的液晶顯示器的畫素結構。

【先前技術】

液晶顯示器根據使用的液晶種類、驅動方式與光源配置等不同而區分成許多種類。其中，光學補償雙折射液晶顯示器(optically compensated birefringence liquid crystal display 或 optically compensated bend liquid crystal display, OCB LCD)具有快速的應答速度，可提供更加流暢的畫面表現。

而光學補償雙折射液晶顯示器必須先讓液晶分子由展延態(splay state)轉換成彎曲態(bend state)後，才能進入正常顯示狀態。第一 A 圖與第一 B 圖顯示光學補償雙折射液晶顯示器 10 中，液晶分子處於展延態與彎曲態的示意圖，其中第一 A 圖顯示展延態，而第一 B 圖顯示彎曲態。

如圖所示，在光學補償雙折射液晶顯示器 10 中，液晶層 11 被設置於一薄膜電晶體陣列基板 13 與一彩色濾光片基板 12 之間，當液晶層 11 未受到電場作用時，液晶分子以展延態(splay state)方式排列，當兩基板施加一電場於液

晶層，液晶分子才會轉換成彎曲態列(bend state)，此一轉換過程亦稱為熱機(start up)。習知的光學補償雙折射液晶顯示器需要數分鐘的時間進行熱機過程，才能進行正常驅動，消費者恐不耐久等。

為了減少熱機所需時間，美國專利公告號 6597424 揭露一種光學補償雙折射液晶顯示器的畫素結構，如第二圖所示。在資料線 21 與掃描線 22 所定義的畫素結構，包含一畫素電極 24 與驅動畫素電極 24 的開關電晶體 23。此外，在畫素電極 24 邊緣靠近中央的部分具有凹陷部分 25a 與凸出部分 25b，而在掃描線 22 與資料線 21 的對應位置，具有互補的凸出部分 26a/27a 與凹陷部分 26b/27b。此畫素結構再搭配畫素電極 24 與資料線 21 之間，以及畫素電極 24 與掃描線 22 之間的電位差，形成橫向電場，用以產生幫助液晶分子轉換的轉態種子(bend seed)，使得轉換時間得以縮短。

上述結構雖然縮短了熱機時間，但卻由於畫素結構具有不規則的突出部分 25b/26a/27a 或凹陷部分 25a/26b/27b，需要同樣是不規則形狀、且更大面積的黑矩陣遮蔽以避免漏光，導致開口率降低。

因此，亟需提供一種畫素結構與形成畫素結構的方法，不僅可以縮短熱機時間，亦能保持良好的開口率。

【發明內容】

本發明的目的在於提供一種新的畫素結構與形成畫素結構的方法，不僅可以縮短熱機時間，亦能保持良好的開口率。

根據上述目的，本發明提供一種液晶顯示器之畫素結構的形成方法，包含：在畫素區域形成一圖案化的第一電極層；形成一絕緣層於第一電極層上；形成一半導體層於絕緣層上；及圖案化半導體層使形成多個轉態種子產生區域；以及形成圖案化的一第二電極層連接半導體層。

根據本發明提供的畫素結構，第一電極層為一掃描線或一共用線，第二電極層為一資料線、電容電極或畫素電極。第一電極層具有一第一電壓，第二電極層具有一第二電壓，該第一電壓與該第二電壓的電位差產生一橫向電場，使半導體層的轉態種子產生區域產生轉態種子。

【實施方式】

習知技術藉由改變畫素結構，以產生轉態種子使加速完成熱機程序，都必須大幅改變畫素結構，犧牲了開口率，或者使製程變複雜。本發明提供一種畫素結構與其形成方法，以及應用此畫素結構的液晶顯示器，可在不影響畫素結構、與原先製程相容、影響開口率小的條件下完成此目

的。

第三圖顯示根據本發明實施例的形成畫素結構的方法。於步驟 31，在畫素區域形成圖案化的(patterned)第一電極層，第一電極層與掃描線位於同一層，並且可連接掃描線，或者，第一電極較佳係掃描線或共用線（亦稱為偏壓線）。此處畫素區域是指由掃描線與資料線所定義的區域，包含邊界區域，通常兩條掃描線與兩條資料線定義一個(或一個以上的)畫素，而第一電極層可以形成在畫素內部區域或者邊界區域。步驟 32，形成絕緣層於第一電極層上。步驟 33，形成半導體層於絕緣層上，此半導體層的材質可為多晶矽、微晶矽、非晶矽的其中之一或其組合。步驟 34，圖案化半導體層使形成多個轉態種子產生區域。步驟 35，形成圖案化的第二電極層連接半導體層。在一實施例中，第二電極層與資料線位於同一層，並且可連接資料線，或者，第二電極層較佳為資料線或電容電極。而在另一實施例中，第二電極層係畫素電極(pixel electrode)，且在畫素電極與半導體層之間尚具有一保護層，畫素電極透過接觸窗(contact hole)連接半導體層。在本發明的各實施例中，半導體層至少部分，或全部，位於第一電極層的正上方。

第四圖顯示一種在熱機期間，可快速完成轉態的方法，

應用於第三圖的製程所形成的畫素結構。步驟 41，給予一第一正電壓於第一電極層。步驟 42，該半導體層感應到該第一電極層的正電壓，因而在該半導體的底部聚集極性相反的電子層。步驟 43，給予一第二電壓於第二電極層，其中第一正電壓大於第二正電壓。步驟 44，此時該半導體層與該第二電極層的電位會連結，該第二金屬層的電位被導入該半導體層。步驟 45，利用該第一電極層與該第二電極層之間的電位差產生橫向電場，使該半導體層的轉態種子產生區域產生轉態種子。

在上述的方法中，為了改變性質，半導體層可進行一摻雜製程以形成一摻雜區域，例如 N 正型離子重摻雜區域，使得半導體層與第二電極層之間為歐姆接觸。另外，正電壓可以改成負電壓，只要保持足夠的電位差產生轉態種子即可。另外，由於熱機程序與正常操作程序不同，因此在熱機程序給予第一電極層與第二電極層的電壓值，可能不同於在正常操作程序給予第一電極層與第二電極層的電壓值。例如，若第一電極層為掃描線，第二電極層為資料線，在正常操作時掃描線的電壓可能為 10V 至 15V，資料線的電壓可能為 0 至 10V，但熱機程序可能供應電壓給掃描線 40V，給資料線 0 至 1V。

第五 A 圖至第五 C 圖顯示根據本發明實施例的畫素結

構，其中第五 B 圖是第五 A 圖的局部放大圖，第五 C 圖是第五 A 圖在 X-X' 方向的剖面圖。

在第五 A 圖的實施例中，一畫素結構 50 由兩掃描線 51 與兩資料線 52 所定義，但不限於此。如前所述，具有轉態種子產生區域的半導體層 54/55 可形成於畫素結構 50 的邊界區域，例如半導體層 54 被形成在共用線 53 與資料線 52 之間，或者，半導體層 55 被形成在掃描線 51 與資料線 52 之間。此外，畫素結構 50 包含一畫素電極 56 用於驅動液晶分子，一薄膜電晶體 57 用於控制畫素電極 56。薄膜電晶體 57 的結構如同習知技術，包含一閘極、一汲極、一源極，或者薄膜電晶體 57 也可以是其他種類的開關元件。此外，畫素結構 50 包含一電容電極 58，與共用線 53 構成一種形成在共用線上的儲存電容結構(Cst on common)，但儲存電容的結構也可以是形成在掃描線上的儲存電容結構(Cst on gate)。

第五 B 圖顯示了半導體層可能的幾何構造。為了形成轉態種子產生區域，半導體層 54 被挖空形成一多邊形 (polygon) 的開口，其輪廓包含直角，而圖中以雙箭頭顯示的 8 個區域即為轉態種子產生區域。值得注意的是，多邊形的輪廓亦可包含鈍角、銳角、或其他不規則輪廓等等。並且，不同的半導體層可以有相同或不同形狀的轉態種子

產生區域，例如，半導體層 55 的形狀，可與半導體層 54 的形狀相同或者不同。

第五 C 圖是第五 A 圖在 X-X' 方向的剖面圖。如圖，共用線 53 被形成於基板 59 上，絕緣層 60 被形成於共用線 53 上，具有轉態種子產生區域的半導體層 54 被形成於絕緣層 60 上，其中半導體層 54 至少部分位於共用線 53 的正上方，以及資料線 52 被形成於半導體層 54 上。

第六圖與第七圖顯示另外兩種具有轉態種子產生區域之半導體層的形狀。為了方便說明，以下實施例與之前實施例的相同元件以相同符號表示，僅說明與前實施例的不同處，相同處不再贅述。在第六圖中，半導體層 54 具有凸出部分 61 作為轉態種子產生區域。在第七圖中，半導體層 54 被挖空形成一多邊形(或一個以上的多邊形)的開口，其輪廓包含直角、鈍角或銳角，以及半導體層 54 的外輪廓具有凸出部分 61 可作為轉態種子產生區域。

第八 A 圖至第八 D 圖說明本發明具有轉態種子產生區域的半導體層也可形成在畫素結構的儲存電容結構中。其中第八 B 圖是第八 A 圖的局部放大圖，第八 C 圖是第八 A 圖在 Y-Y' 方向的剖面圖。

如第八 A 圖與第八 B 圖所示，半導體層 62 設置於電容

電極 58 的下方，且具有凸出部分 67 作為轉態種子產生區域，而電容電極 58 的電位係連接到畫素電極 56 的電位，畫素電極 56 透過接觸窗 63 與電容電極 58 連接。

第八 C 圖是第八 A 圖在 Y-Y' 方向的剖面圖。如圖，共用線 53 被形成於基板 59 上，絕緣層 60 被形成於共用線 53 上，具有轉態種子產生區域的半導體層 62 被形成於絕緣層 60 上，電容電極 58 被形成在半導體層 62 上，保護層 63 覆蓋電容電極 58，以及畫素電極 56 藉由接觸窗 63 與半導體層 62 連接。

如第八 C 圖具有轉態種子產生區域的半導體層 62 是被形成在一種金屬層/絕緣層/金屬層(MIM; Metal/ Insulation/ Metal)的儲存電容架構中，第二電極層的下方，但上述電容電極 58 亦可以省略，如第八 D 圖所示，此時畫素電極作為儲存電容的另一參考電極，並藉由接觸窗 63 與半導體層 62 連接。

第九 A 圖至第九 B 圖顯示另外一種具有轉態種子產生區域之半導體層的形狀，其中第九 B 圖係第九 A 圖的局部放大圖。於圖中顯示，半導體層 65 被挖空形成多個多邊形的開口，其輪廓包含直角、鈍角或銳角以作為轉態種子產生區域。

第十 A 圖至第十 B 圖顯示另外一種具有轉態種子產生區域之半導體層的形狀，其中第十 B 圖係第十 A 圖的局部放大圖。於圖中顯示，半導體層 66 被挖空形成多個多邊形的開口，開口的輪廓包含直角、鈍角或銳角以作為轉態種子產生區域，同時，半導體層 66 的外輪廓具有凸出部分作為轉態種子產生區域。

以上各實施例的特徵，皆可用單一或組合的方式互相應用，不限於圖示所揭露者。此外，第八 A 圖至第十 B 圖的實施例也可以應用於形成在掃描線上的儲存電容結構(Cst on gate)，其不同處僅在於另一參考電極為掃描線而非共用線，因此其圖示與說明省略。

而第四圖的方法可應用於上述各實施例中，其差異僅在於第一電極層與第二電極層的電位來源不同。對於第五 C 圖的實施例而言，第一電極層為共用線，第二電極層為資料線，資料線的電位被導入半導體層。對於第八 C 圖的實施例而言，第一電極層為共用線，第二電極層為電容電極，畫素電極的電位被導入電容電極，再導入半導體層。對於第八 D 圖的實施例而言，第一電極層為共用線，而畫素電極可視為第二電極層，其電位透過接觸窗導入半導體層。

以上所揭露的畫素結構或形成畫素結構的方法，可應用於一液晶顯示器，該液晶顯示器包含一薄膜電晶體陣列基

板與一彩色濾光片基板，該畫素結構被配置於薄膜電晶體陣列基板上。而彩色濾光片基板包含一共用電極，共用電極與薄膜電晶體陣列基板上的畫素電極之間形成電場可驅動液晶分子。而根據以上的結構與方法，利用第一電極層與第二電極層之間的電位差產生橫向電場，使半導體層的轉態種子產生區域產生轉態種子，再藉由兩基板之間的電場，使液晶彼此產生交互作用而傳播到其他區域，進而快速完成熱機程序。根據實驗，轉態時間可被縮短至 3 秒鐘，甚至 1 秒鐘以下。

而根據本發明所揭露的結構與方法，畫素電極並未被變更，且具有轉態種子產生區域的半導體層所佔面積極小，因此開口率幾乎沒有受到影響。此外，本發明揭露的方法與現有製程相符，形成具有轉態種子產生區域的半導體層的步驟 33 可與形成薄膜電晶體 57 中的半導體層的步驟相同，因此不需要額外的製程。綜上所述，本發明實為解決光學補償雙折射液晶顯示器其熱機時間過慢的一良好方案。

以上所述僅為本發明之較佳實施例而已，並非用以限定本發明之申請專利範圍；凡其他未脫離發明所揭示之精神下所完成之等效改變或修飾，均應包含在下述之申請專利範圍內。

【圖式簡單說明】

第一 A 圖與第一 B 圖顯示一習知的光學補償雙折射液晶顯示器的液晶分子分布示意圖；

第二圖顯示一習知的光學補償雙折射液晶顯示器的畫素結構；

第三圖與第四圖顯示根據本發明實施例的液晶顯示器之畫素結構的形成方法；

第五 A 圖至第七圖顯示根據本發明一實施例的液晶顯示器之畫素結構與其變化；及

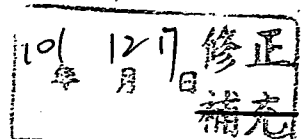
第八 A 圖至第十 B 圖顯示根據本發明一實施例的液晶顯示器之畫素結構與其變化。

【主要元件符號說明】

10	光學補償雙折射液晶顯示器
11	液晶層
12	彩色濾光片基板
13	薄膜電晶體陣列基板
21	資料線
22	掃描線
23	開關電晶體

- 24 畫素電極
- 25a 凹陷部份
- 25b 凸出部分
- 26a 凸出部分
- 26b 凹陷部份
- 27a 凸出部分
- 27b 凹陷部份
- 31 在畫素區域形成圖案化的第一電極層
- 32 形成絕緣層於第一電極層上
- 33 形成半導體層於絕緣層上
- 34 圖案化半導體層使形成多個轉態種子產生
區域
- 35 形成圖案化的第二電極層連接半導體層
- 41 給予一第一正電壓於第一電極層
- 42 半導體的底部聚集極性相反的電子層
- 43 給予一第二電壓於第二電極層，其中第一
正電壓大於第二正電壓
- 44 半導體層與第二金屬層的電位會連結
利用第一金屬層與第二金屬層之間的電位
差產生橫向電場，使半導體層的轉態種子
產生區域產生轉態種子
- 50 畫素結構

- 51 掃描線
- 52 資料線
- 53 共用線
- 54 半導體層
- 55 半導體層
- 56 畫素電極
- 57 薄膜電晶體
- 58 電容電極
- 59 基板
- 60 絕緣層
- 61 凸出部分
- 62 半導體層
- 63 接觸窗
- 64 保護層
- 65 半導體層
- 66 半導體層
- 67 凸出部分



七、申請專利範圍：

1. 一種液晶顯示器之畫素結構，包含複數個掃描線與複數個資料線所定義的複數個畫素，每一畫素包含：

一掃描線或一共用線，位於一薄膜電晶體基板上；

一絕緣層，位於該掃描線或該共用線上；

一圖案化的半導體層，具有複數個轉態種子產生區域，位於該絕緣層上；以及

一資料線，位於該半導體層上，且連接該半導體層；

其中具有該複數個轉態種子產生區域的該圖案化的半導體層，位於該掃描線或該共用線與該資料線的交界處，且在一熱機過程中，該掃描線或該共用線與該資料線產生一橫向電場，使該轉態種子產生區域產生至少一轉態種子，將一液晶層從展延態轉換成彎曲態。

2. 如申請專利範圍第 1 項的畫素結構，其中該掃描線或該共用線具有一第一電壓，該資料線具有一第二電壓，該第一電壓與該第二電壓的電位差產生一橫向電場，使該圖案化的半導體層的該轉態種子產生區域產生轉態種子。

3. 如申請專利範圍第 1 項的畫素結構，其中該圖案化的半導體層被挖空形成一個或一個以上的多邊形開口，多邊形

的輪廓包含直角、鈍角、銳角、或不規則的輪廓以構成該轉態種子產生區域。

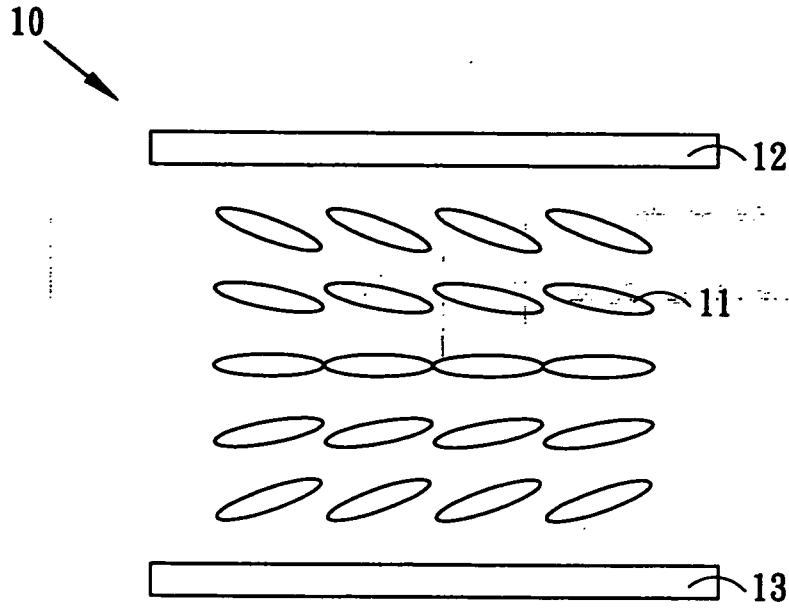
4. 如申請專利範圍第 1 項的畫素結構，其中該圖案化的半導體層的外輪廓具有突出部分以構成該轉態種子產生區域。

5. 如申請專利範圍第 1 項的畫素結構，其中該圖案化的半導體層被挖空形成一個或一個以上的多邊形開口，多邊形的輪廓包含直角、鈍角或銳角，且該半導體層的外輪廓具有凸出部分以構成該轉態種子產生區域。

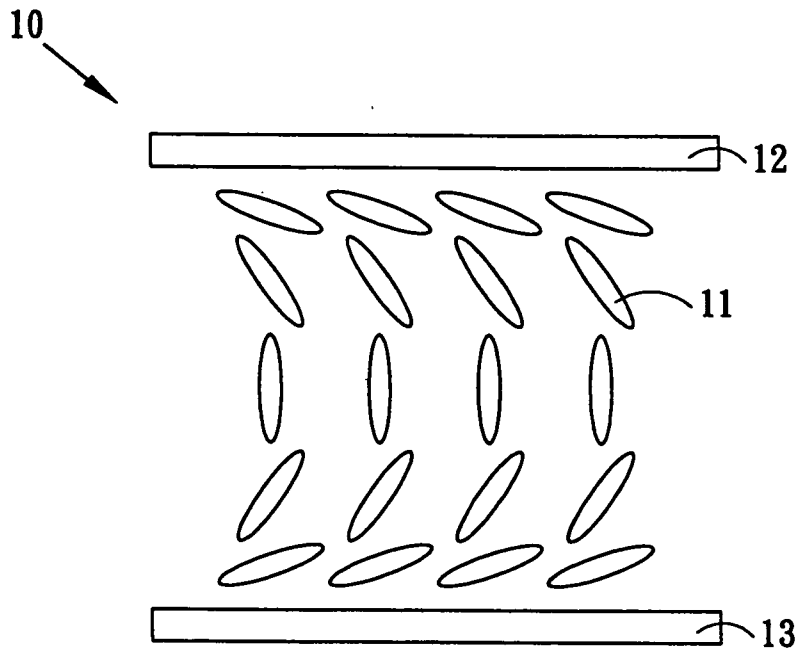
6. 如申請專利範圍第 1 項的畫素結構，其中該圖案化的半導體層至少部分位於該該掃描線或該共用線的正上方。

公告本

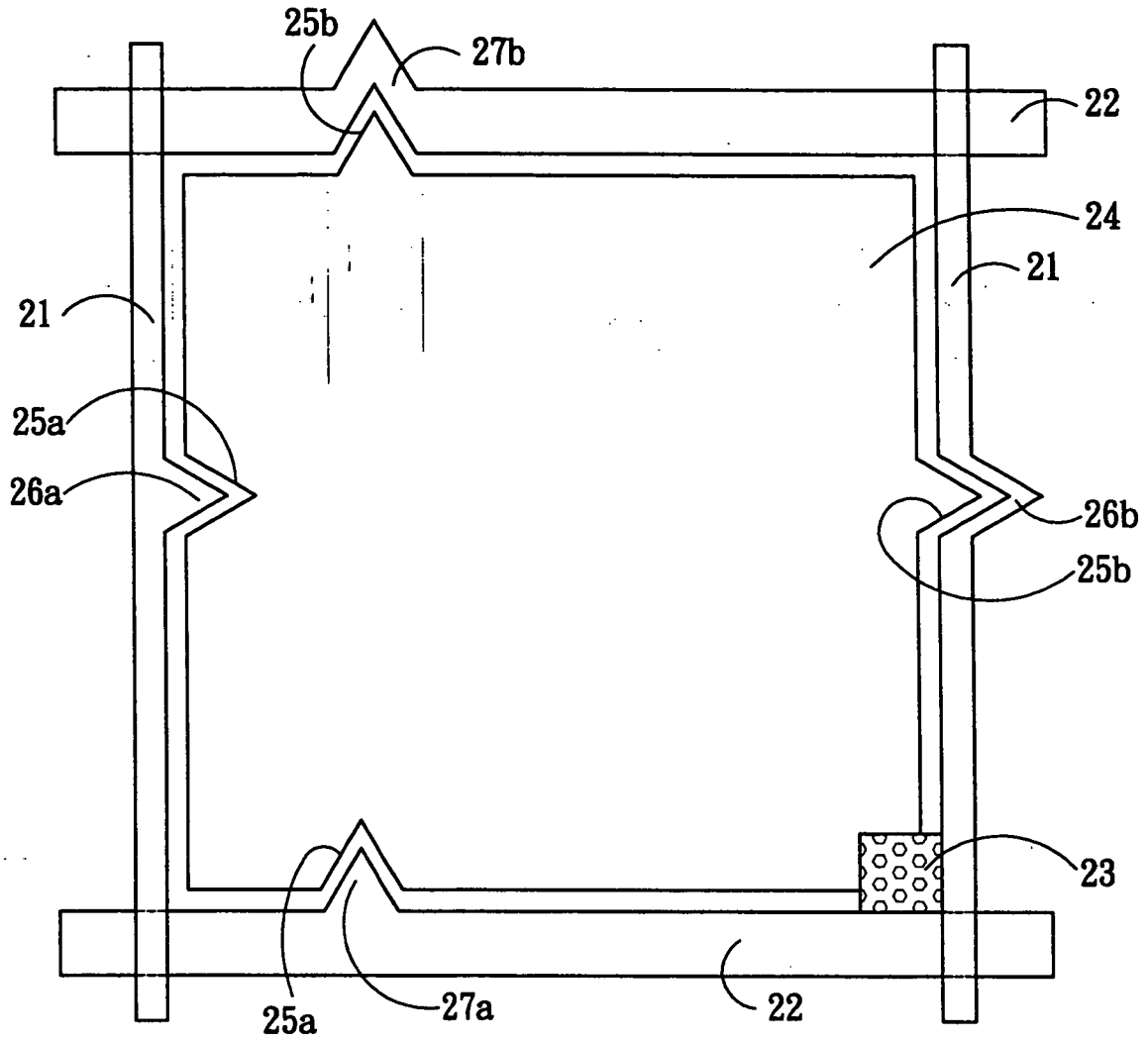
八、圖式：



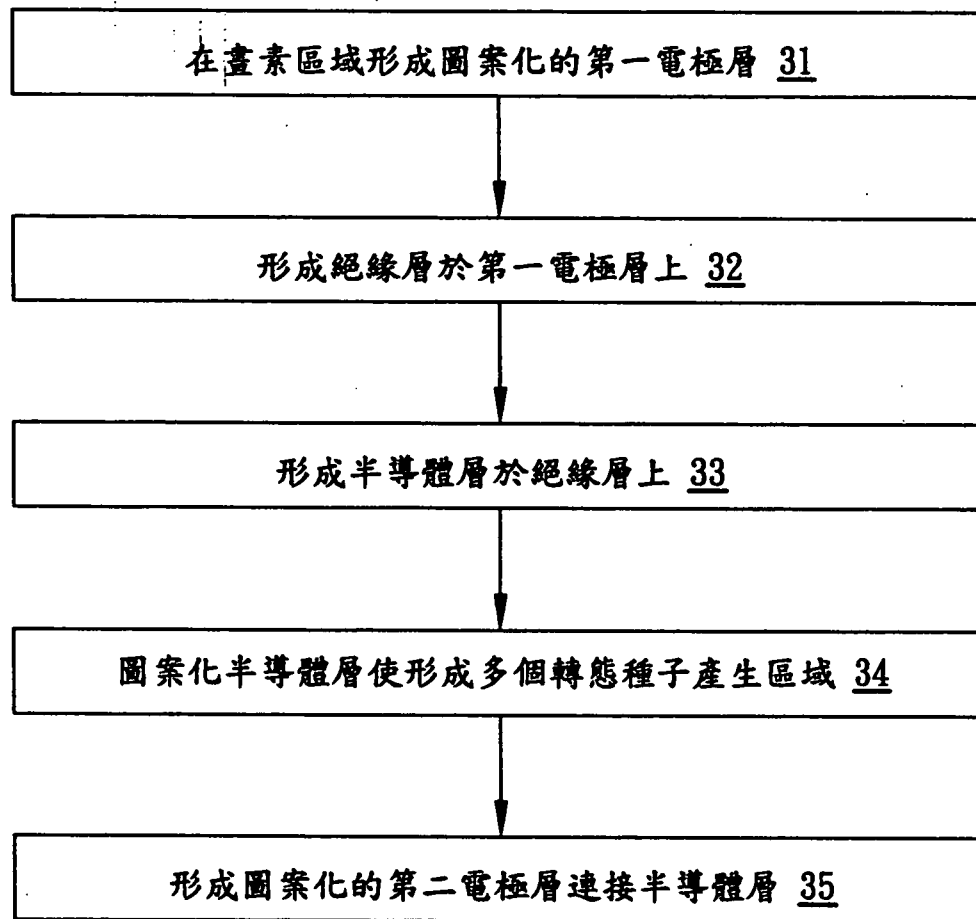
第一A圖



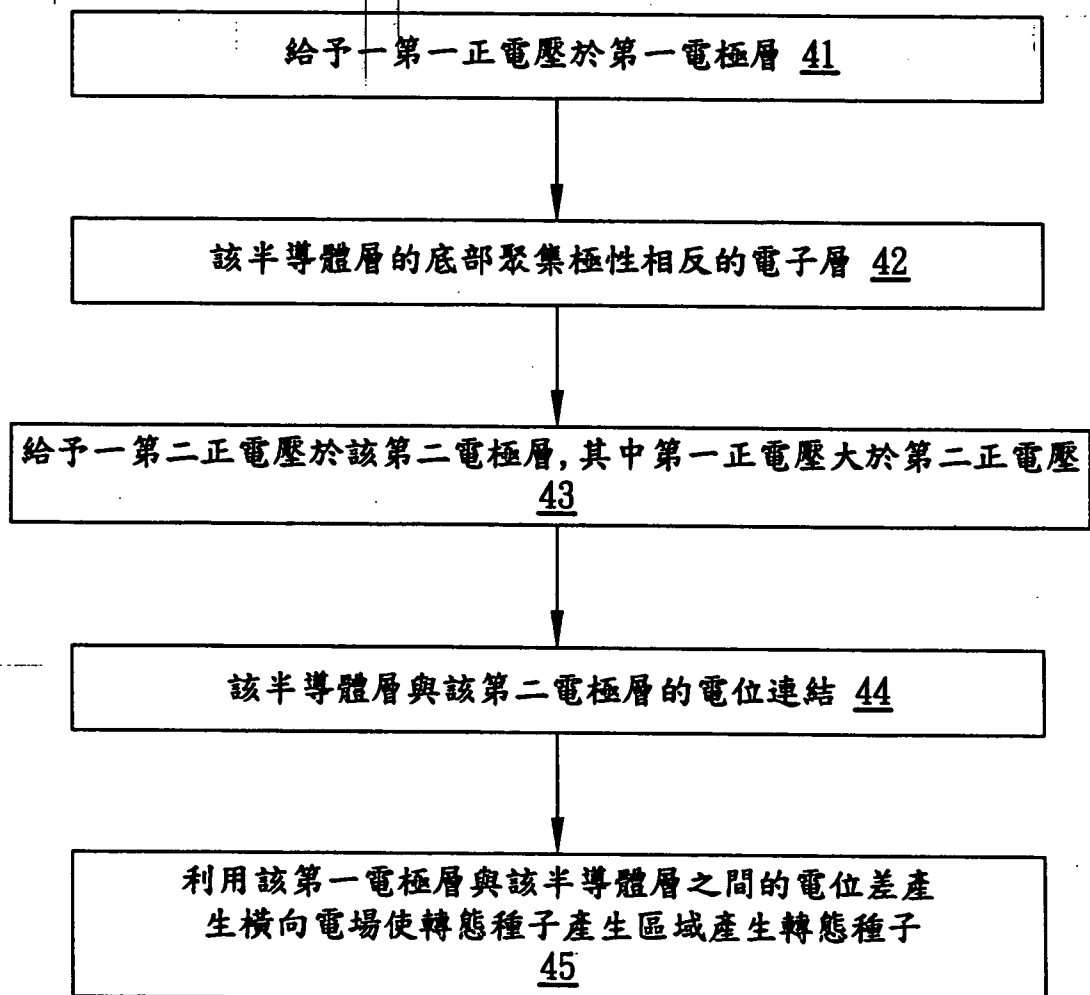
第一B圖



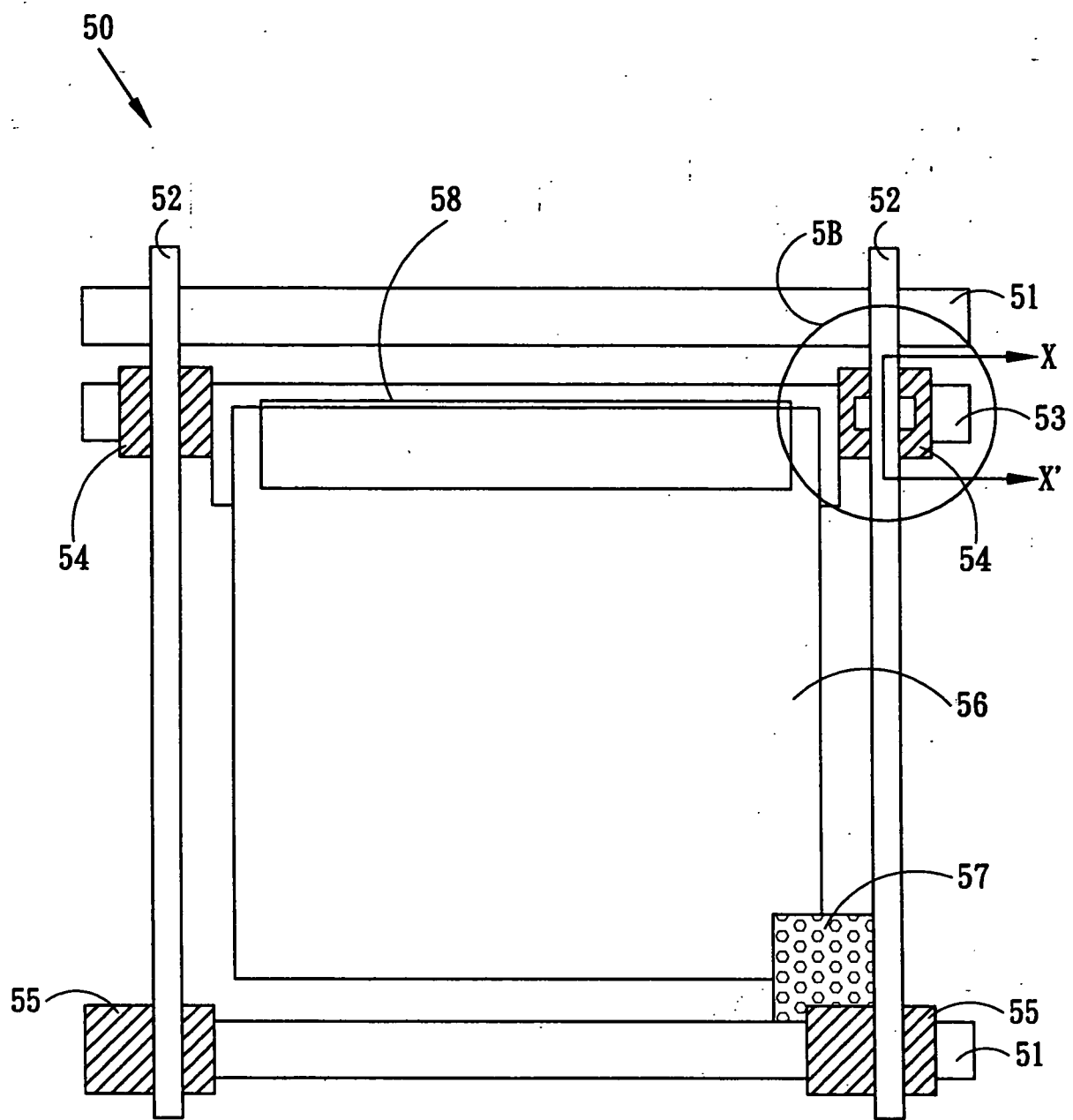
第二圖



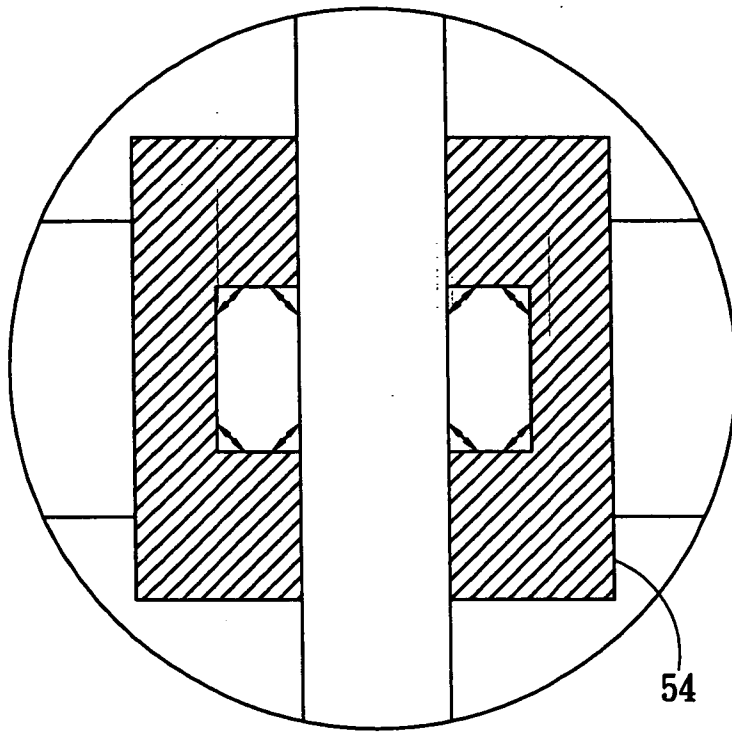
第三圖



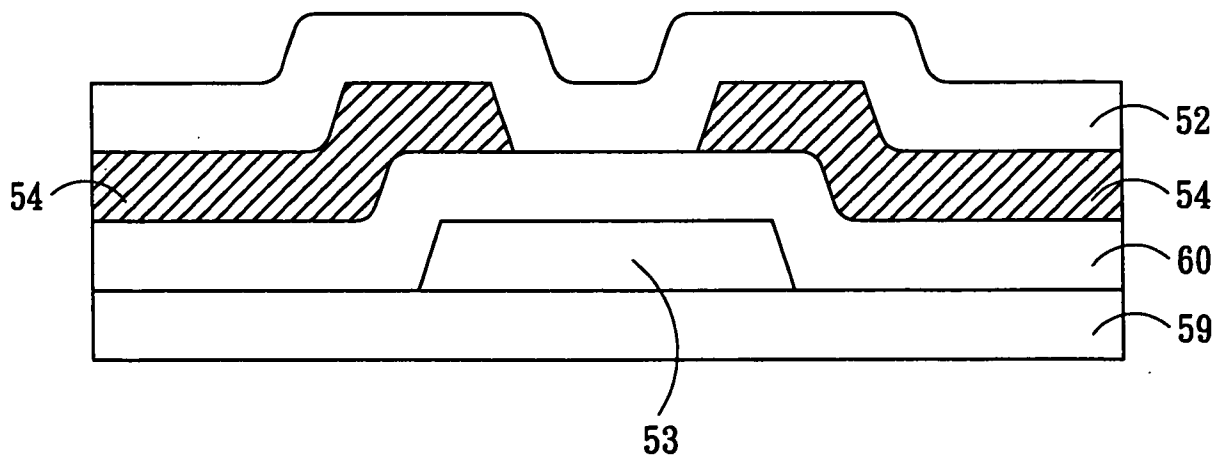
第四圖



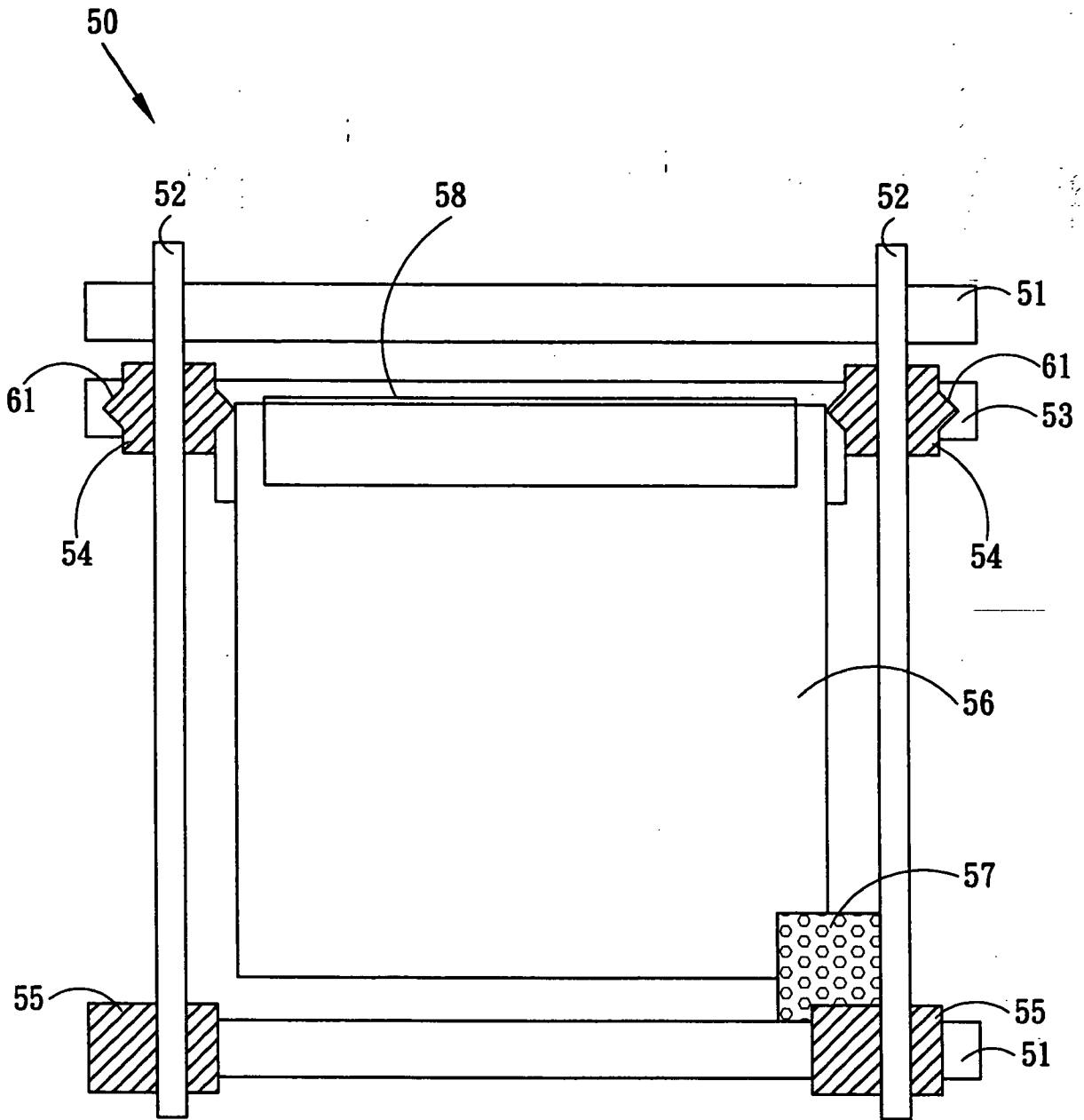
第五A圖



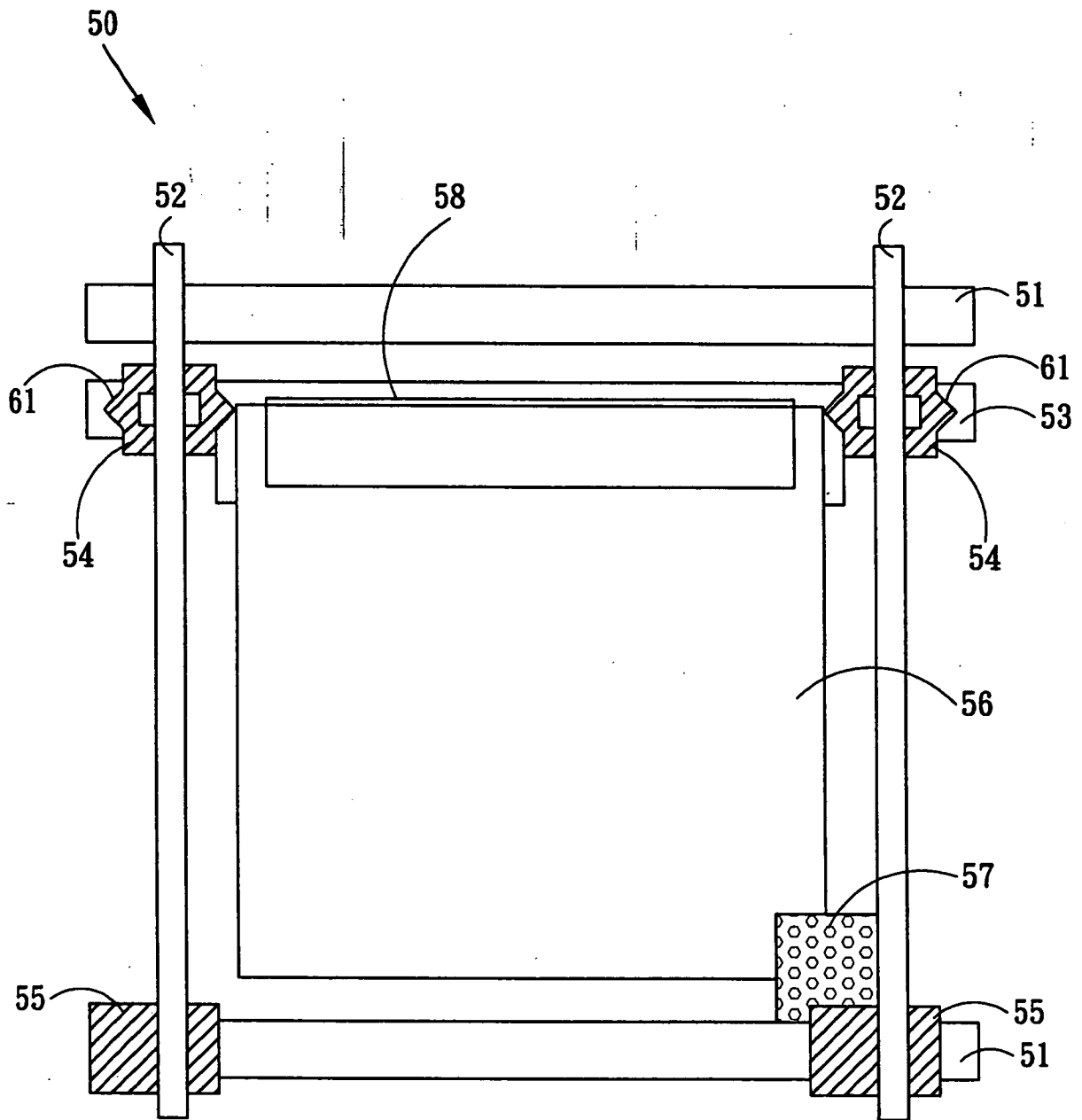
第五B圖



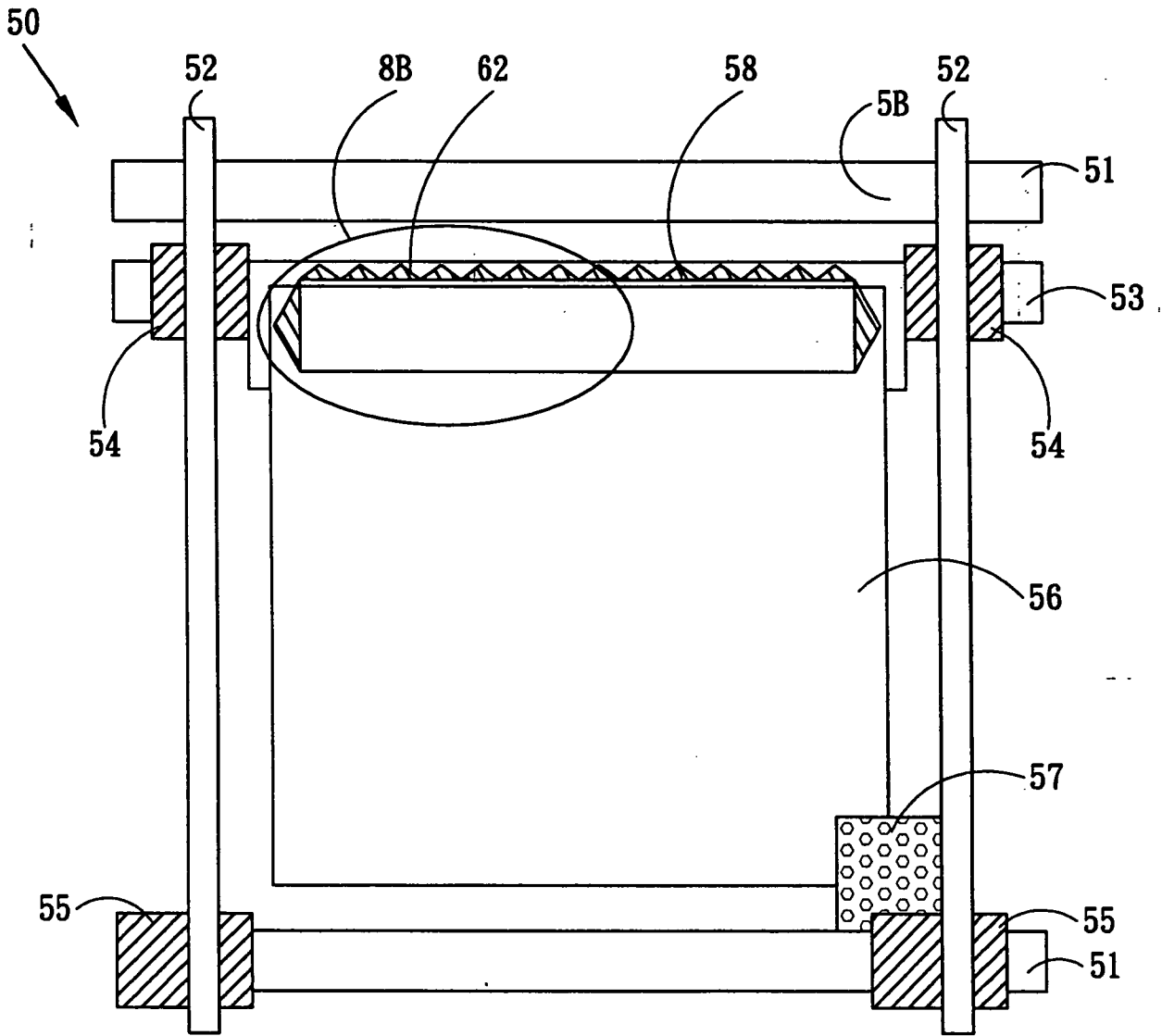
第五C圖



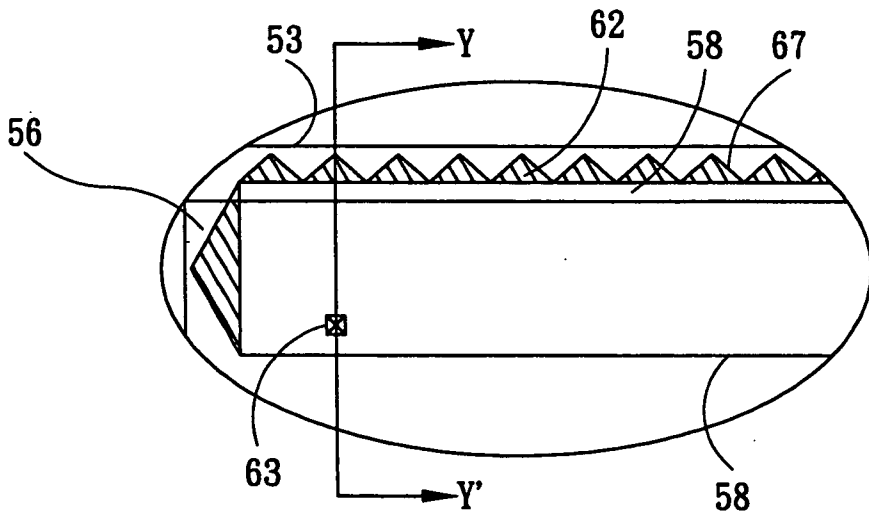
第六圖



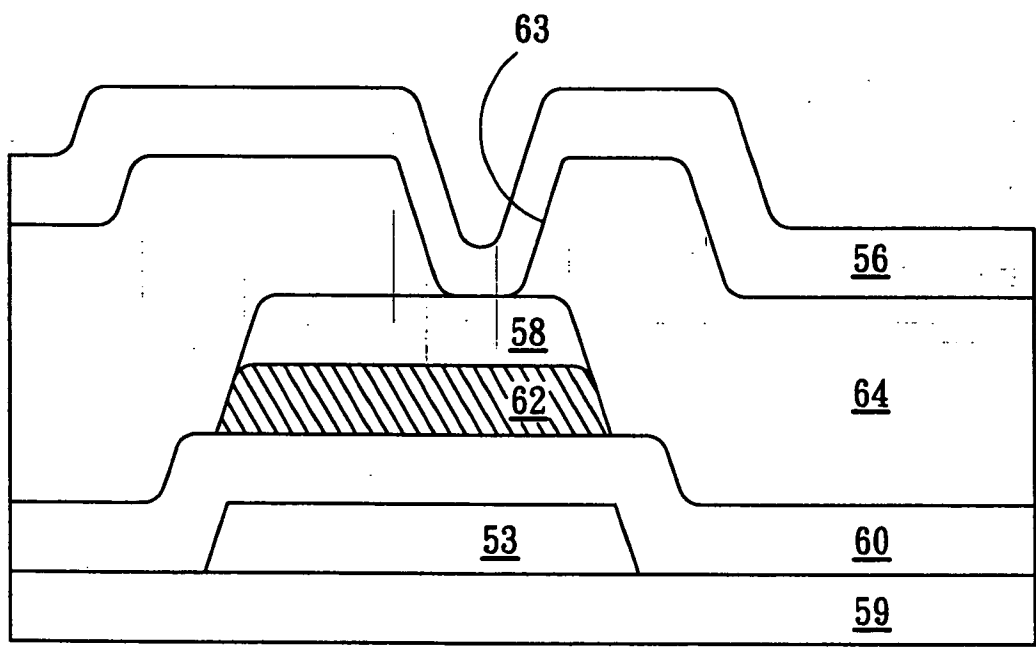
第七圖



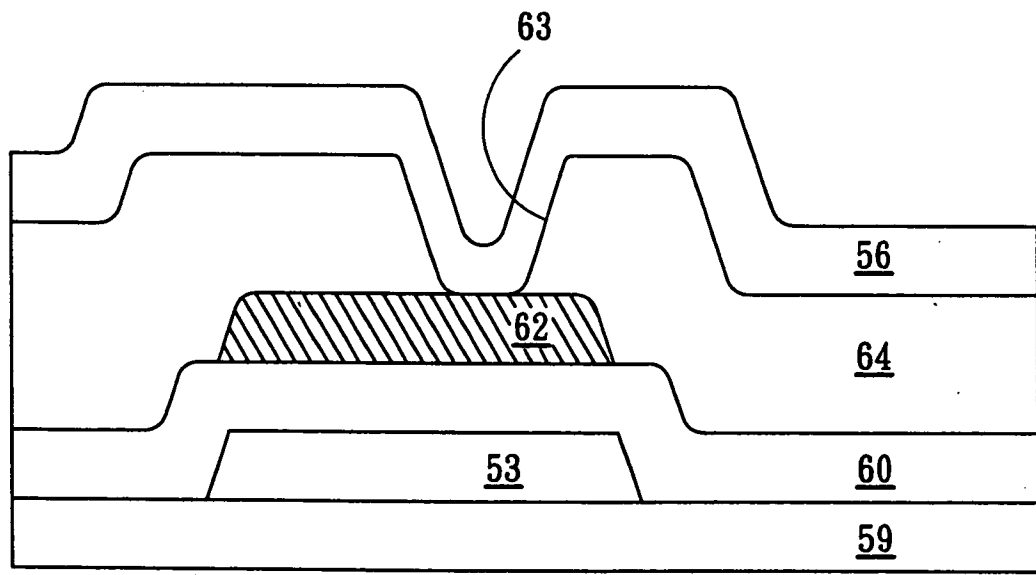
第八A圖



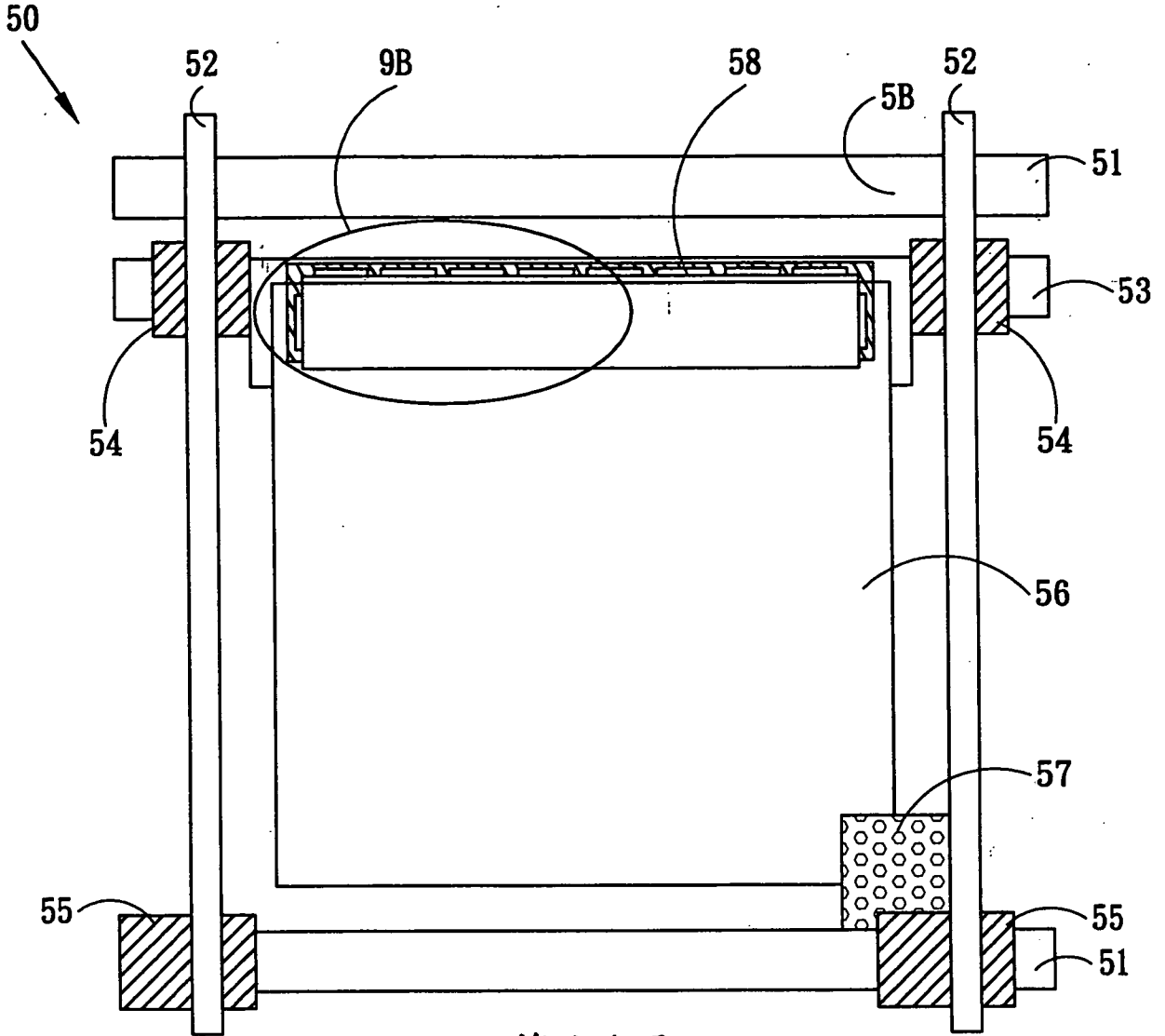
第八B圖



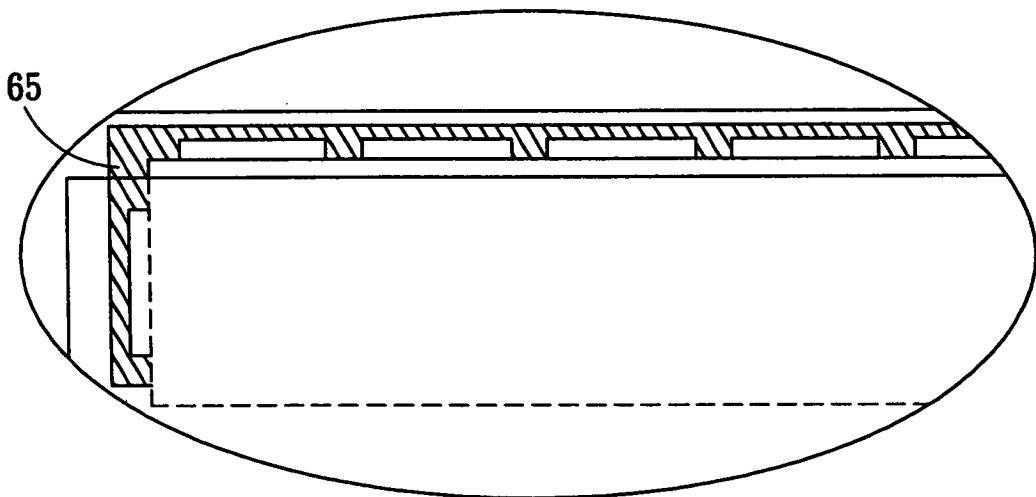
第八C圖



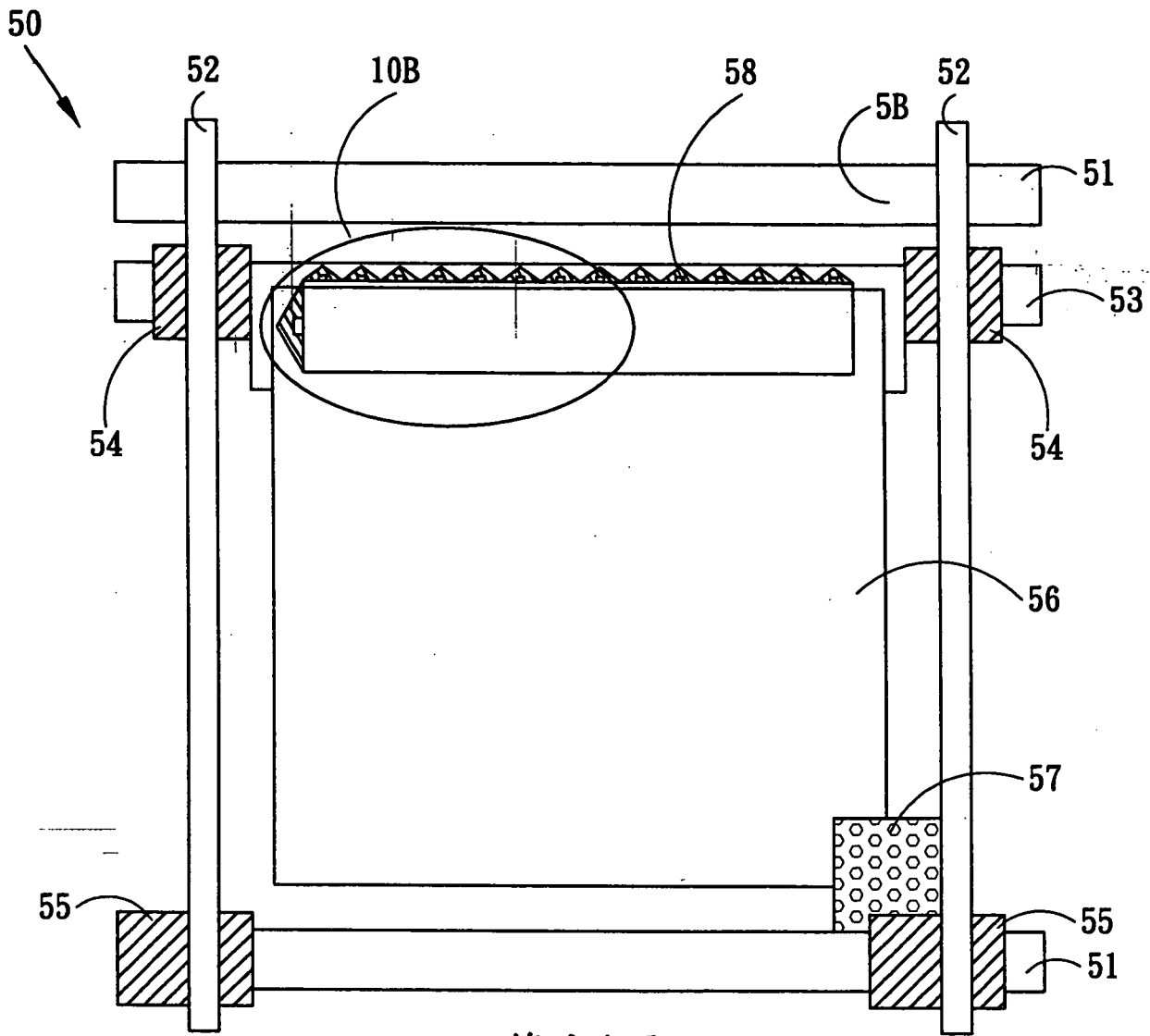
第八D圖



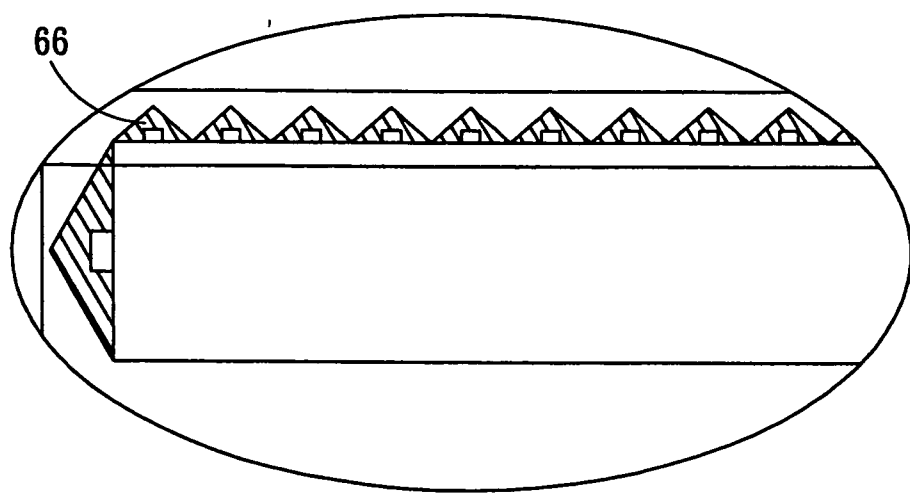
第九A圖



第九B圖



第十A圖



第十B圖