

19



Europäisches Patentamt  
European Patent Office  
Office européen des brevets



11 Veröffentlichungsnummer: **0 217 225 B1**

12

## EUROPÄISCHE PATENTSCHRIFT

45 Veröffentlichungstag der Patentschrift: **28.08.91**

51 Int. Cl.<sup>5</sup>: **G05F 3/30, G05F 3/00**

21 Anmeldenummer: **86112803.1**

22 Anmeldetag: **16.09.86**

54 **Trimbare Schaltungsanordnung zur Erzeugung einer temperaturunabhängigen Referenzspannung.**

30 Priorität: **30.09.85 DE 3534891**

43 Veröffentlichungstag der Anmeldung:  
**08.04.87 Patentblatt 87/15**

45 Bekanntmachung des Hinweises auf die  
Patenterteilung:  
**28.08.91 Patentblatt 91/35**

84 Benannte Vertragsstaaten:  
**AT BE CH DE FR GB IT LI LU NL SE**

56 Entgegenhaltungen:  
**EP-A- 0 075 221**  
**US-A- 4 069 431**  
**US-A- 4 325 018**

**ELECTRONIC DESIGN, Band 26, nr. 23, 8.**  
**November 1978, Seiten 74-82, Rochelle Park,**  
**US; D. BINGHAM: "CMOS: higher speeds,**  
**more drive and analog capability expand its**  
**horizons"**

**U. Tietze, Ch.Schenk, "Halbleiter - Schal-**  
**tungstechnik", Springer-Verlag, 6. Auflage,**  
**Berlin, Heidelberg, Tokio, 1983, Seiten**  
**532-537**

**IEEE Journal of Solid-State Circuits, Band**  
**SC-13; Heft 6, 1978, Seiten 873-881, IEEE,**  
**New York, US; D.M. Monticelli: "A Versatile**  
**Monolithic IC Building - Block for Light-**  
**Sensing Applications;**

73 Patentinhaber: **Siemens Aktiengesellschaft**  
**Wittelsbacherplatz 2**  
**W-8000 München 2(DE)**

72 Erfinder: **Dielacher, Franz, Dipl.-Ing.**  
**Auer von Welsbachstrasse 51**  
**A-9500 Villach(AT)**  
Erfinder: **Reisinger, Jochen, Dipl.-Ing.**  
**Paulapromenade 20**  
**A-9500 Villach(AT)**

**EP 0 217 225 B1**

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99(1) Europäisches Patentübereinkommen).

## Beschreibung

Die Erfindung betrifft eine Schaltungsanordnung nach dem Oberbegriff des Patentanspruchs 1.

Referenzspannungen sind in nahezu allen Schaltungen mit integrierten Analog-Schaltkreisen erforderlich. Sie sollen unter allen Betriebsbedingungen konstant sein und keine oder aber eine bestimmte Temperaturdrift besitzen. Insbesondere in integrierten Schaltkreisen selbst werden zur Erzeugung der Referenzspannungen Bandgap-Schaltungen bevorzugt. Bandgap-Schaltungen sind beispielsweise in dem Buch "Halbleiter-Schaltungstechnik" von U. Tietze u. Ch. Schenk, 5. überarbeitete Auflage, Springer-Verlag, Berlin, Heidelberg, New York 1980, Seiten 387 folgende beschrieben.

In der vorgenannten Veröffentlichung ist ausgeführt, daß mittels derartiger Bandgap-Schaltungen Referenzspannungen erzeugt werden können, die unabhängig vom Temperaturkoeffizienten der in ihr verwendeten Bauelemente sind, d.h. eine derartige Schaltung liefert im Idealfall eine temperaturunabhängige Referenzspannung, die dem Bandabstand des Halbleitermaterials entspricht. Für das häufig verwendete Silicium beträgt diese temperaturunabhängigere Differenzspannung 1,205 Volt. Eine Bandgap-Schaltung verwendet im Prinzip als Referenz die Basis-Emitter-Spannung eines Transistors, deren negativer Temperaturkoeffizient durch die Addition einer elektrischen Größe der Dimension "Spannung" mit positivem Temperaturkoeffizienten kompensiert wird.

Die Spannungsgröße wird aus der Differenz der Basis-Emitter-Spannungen zweier mit verschiedenen Stromdichten betriebener Transistoren gebildet und läßt sich über einem Widerstand abgreifen.

Diese Überlegungen gelten jedoch idealerweise nur für eine einzige Temperatur, bei der der negative Temperaturkoeffizient der Basis-Emitter-Spannung des Transistors durch den positiven Temperaturkoeffizienten der durch den Widerstand und den durchfließenden Strom gebildeten Spannung exakt kompensiert wird. Da in erster Näherung die Spannung mit positivem Temperaturkoeffizienten linear mit der Temperatur ansteigt, die Basis-Emitter-Spannung eines Transistors jedoch nichtlinear mit der Temperatur abfällt, ist eine näherungsweise Kompensation des Temperaturkoeffizienten höchstens in einem schmalen Temperaturbereich möglich. In der Praxis versucht man, Bandgap-Schaltungen so zu dimensionieren und herzustellen, die möglichst gut auf diesen relativ schmalen Temperaturbereich abgestimmt sind.

Abgesehen von Temperatureffekten höherer Ordnung läßt sich diese Forderung aufgrund von Streueffekten, beispielsweise herstellungsbedingten Geometriefehlern der Transistor- und Widerstands-

bereiche oder parasitärer Effekte der verwendeten Materialien, nur schwer verwirklichen.

Der Erfindung liegt die Aufgabe zugrunde, eine Schaltungsanordnung zur Erzeugung einer von der Temperatur möglichst unabhängigen Referenzspannung anzugeben.

Diese Aufgabe wird bei einer Schaltungsanordnung der eingangs genannten Art erfindungsgemäß durch die Merkmale des kennzeichnenden Teils des Patentanspruchs 1 gelöst.

Der Erfindung liegt der Gedanke zugrunde, die Ströme durch die Transistoren der Bandgap-Schaltung mit unterschiedlichen Basis-Emitter-Spannungen auch nach der Herstellung der Bandgap-Schaltung so aufeinander abstimmen zu können, daß sich die Temperaturkoeffizienten mit unterschiedlichem Vorzeichen möglichst gut kompensieren. Dazu dienen zwei die benannten Transistoren speisende Ströme, deren Verhältnis durch Zu- oder Abschalten von Stromquellen einstellbar ist.

Weitere Ausgestaltungen des Erfindungsgedankens sind in Unteransprüchen gekennzeichnet.

Die Erfindung wird im folgenden anhand eines in der Figur der Zeichnung dargestellten Ausführungsbeispiels näher erläutert, die ein Schaltbild einer trimmbaren Bandgap-Spannungsreferenz zeigt.

Die Elemente T1, T2, M1, M2, R1 bis R3 und OP zeigen eine Bandgap-Spannungsreferenz mit Metalloxid-Halbleitern nach dem Stand der Technik. Die Schaltungsanordnung enthält gleiche bipolare Transistoren, von denen 10 parallel geschaltet und mit dem gemeinsamen Bezugszeichen T2 versehen sind, um kenntlich zu machen, daß diese 10 Einzeltransistoren beispielsweise durch einen einzigen Transistor mit entsprechend größeren Emitter- bzw. Kollektorflächen ersetzt werden können.

Die Kollektoren und die Basen der mit dem Bezugszeichen T1 und T2 bezeichneten 11 Einzeltransistoren sind jeweils miteinander verbunden, wobei die Kollektoren der Transistoren an einer Klemme VDD einer Speisespannungsquelle und die gemeinsamen Basen der Transistoren an einer Klemme GND eines Bezugspotentials angeschlossen sind. Die Emitterkreise der aus T1 und T2 bestehenden Transistoranordnung werden von Stromquellen versorgt, die durch die Transistoren M1 und M2 gebildet und miteinander gekoppelt sind. Der Emitter des Transistors T1 ist über den Widerstand R1 mit dem Ausgangskreis des Transistors M1 verbunden, während der gemeinsame Emitteranschluß der mit T2 bezeichneten Transistoranordnung über die Serienschaltung aus dem Widerstand R3 und R2 an den Ausgangskreis des Transistors M2 angeschlossen ist. Die als Source dienenden Anschlüsse der beiden Metalloxid-Halbleitertransistoren M1 und M2 sind mit einer Klemme VSS der Versorgungsspannungsquelle verbun-

den. Die Gates der beiden Transistoren M1 und M2 werden gemeinsam vom Ausgang eines Operationsverstärkers OP angesteuert, dessen invertierender Eingang am Verbindungspunkt des Widerstandes R1 mit dem Emitter des Transistors T2 und dessen nichtinvertierender Eingang am Verbindungspunkt der beiden in Serie geschalteten Widerstände R2 und R3 gelegt ist. Der Verbindungspunkt des Transistors R2 mit dem Ausgangskreis des Transistors M2 ist an die den Ausgang der Bandgap-Schaltung bildende Klemme VREF gelegt.

Die erfindungsgemäße Korrekturereinrichtung zur Änderung des Übersetzungsverhältnisses der aus den Transistoren M1 und M2 gebildeten Stromquellen liegt parallel zum Ausgangskreis des Transistors M1. Sie enthält vier schaltbare Stromquellen, von denen je zwei gleich ausgelegt sind. Die Stromquellen lassen sich durchaus den Transistoren M9 bis M12 gebildete Transistorschalter dem Ausgangskreis des Transistors M1 parallel schalten. Dabei steuern die Transistoren M9 und M11 bzw. M10 und M12 gleich ausgelegte Stromquellen an. So sind die Ausgangskreise der Transistoren M3 und M9 bzw. M6 und M11 jeweils in Serie und parallel zum Ausgangskreis des Transistors M1 geschaltet. Andererseits sind die Ausgangskreise der Transistoren M4, M5 und M10 bzw. M7, M8 und M12 ebenfalls jeweils in Serie und ebenfalls parallel zum Ausgangskreis des Transistors M1 geschaltet. Die Gates der Transistoren M3 bis M8 sind ebenso wie die Gates der Transistoren M1 und M2 gemeinsam mit dem Ausgang des Operationsverstärkers OP verbunden. Die Gates der Transistoren M9 und M10 sind über zwei Inverter IV1 und IV2 mit den Klemmen SE1 und SE2 der Steuereingänge verbunden. Die Gates der Transistoren M11 und M12 sind direkt an die Klemmen SE3 und SE4 der Steuereingänge angeschlossen.

Sämtliche Transistoren M1 bis M12 sind n-Kanal-Metalloxid-Halbleitertransistoren, jedoch lassen sich auch Transistoren anderen Typs verwenden. Auch für die im Ausführungsbeispiel als npn-Transistoren ausgeführten Elemente T1 und T2 lassen sich Transistoren anderen Typs einsetzen.

Die Bandgap-Schaltung nach dem Stand der Technik, wie beispielsweise aus D. Bingham, CMOS: higher speeds, more drive and analog capability expand its horizons, Electronic Design, Band 26, Nr. 23, USA, 8. November 1978, Seiten 74 bis 82, bekannt, d.h. ohne die Transistoren M3 bis M12 und die Inverter IV1 und IV2, steuert über den Operationsverstärker OP die beiden Stromspiegeltransistoren M1 und M2 so, daß der invertierende und nichtinvertierende Eingang des Operationsverstärkers auf gleichem Potential liegen. Das bedeutet, daß die Basis-Emitter-Spannung  $U_{BE2}$  der mit T2 bezeichneten Transistoranordnung kleiner

sein muß als die Basis-Emitter-Spannung  $U_{BE1}$  des Transistors T1. Die damit gleichbedeutende Forderung einer geringeren Stromdichte durch die mit T2 bezeichnete Transistoranordnung wird gemäß der Figur durch das Parallelschalten gleicher Transistoren erreicht. Somit können die Ströme  $IE1$  und  $IE2$  in der Schaltung des Ausführungsbeispiels gleich oder verschieden voneinander sein, solange die Forderung für die Stromdichten der bipolaren Transistoren T1 und T2 erfüllt ist.

Die über den Widerstand R3 abfallende Spannung wird durch die über den Widerstand R2 abfallende Spannung vergrößert. Die in der Schaltung an der Klemme VREF gegenüber dem Bezugspotential GND anliegende Spannung besitzt negatives Vorzeichen und setzt sich zusammen aus der Summe der Basis-Emitter-Spannung  $U_{BE1}$  und dem Produkt aus dem Widerstandsverhältnis R2 zu R3, der Temperaturspannung, die gleich der Boltzmannkonstanten multipliziert mit der absoluten Temperatur bezogen auf die Elementarladung ist, und aus dem natürlichen Logarithmus des Verhältnisses der Ströme  $IE1$  und  $IE2$ . Damit wird deutlich, daß sich die elektrische Größe mit dem positiven Temperaturkoeffizienten über das Widerstandsverhältnis R2 zu R3 und das Stromverhältnis  $IE1$  zu  $IE2$  beeinflussen läßt.

Erfindungsgemäß erfolgt die Kompensation der Temperaturkoeffizienten durch die Veränderung des Verhältnisses der Ströme  $IE1$  zu  $IE2$  durch Trimmen. Dazu werden dem vom Transistor M1 gelieferten Strom  $IM1$  wahlweise die Ströme  $IS1$  bis  $IS4$  der schaltbaren Stromquellen, die sich additiv zum Strom  $IE1$  zusammensetzen, zugeschaltet. Die Zuschaltung erfolgt über die Transistoren M9 bis M12. Im Ausführungsbeispiel gemäß der Figur können dem Strom  $IM1$  über die Steuereingänge SE1 bis SE4 jeweils zwei Ströme zu oder zwei Ströme abgeschaltet werden. Vor dem Trimmen liegen die Steuereingänge SE1 bis SE4 auf dem Potential der Klemme VDD der Versorgungsspannungsquelle. Das heißt, daß die Schalter M9 und M10 aufgrund der Inverter IV1 und IV2 gesperrt sind und die Schalter M11 und M12 leitend sind. Der Strom  $IE1$  ergibt sich dann aus der Summe der Ströme  $IM1$ ,  $IS3$  und  $IS4$ . Durch den Trimmvorgang können die Steuereingänge SE1 bis SE4 wahlweise auf das Potential der Klemme VSS der Versorgungsspannungsquelle gelegt werden, wodurch sich der Strom  $IE1$  vergrößert oder verkleinert. Damit kann aber auch das Verhältnis der Ströme  $IE1$  zu  $IE2$  vergrößert oder verkleinert werden. Die Ströme  $IS1$  bis  $IS4$  der schaltbaren Stromquellen sind dabei sinnvollerweise wesentlich kleiner als die Ströme  $IM1$  bzw.  $IM2$  der Transistoren M1 und M2.

Verwendet man gleiche Transistoren für die schaltbaren Stromquellen, deren durch das Verhält-

nis von Kanalweite zu Kanallänge bestimmte Einzelströme gleich groß sind, so sind die Ströme IS1 und IS3 gleich groß und halb so groß wie die ebenfalls jeweils gleichen Ströme IS2 und IS4. Damit sind die Trimmströme IS1 bis IS4 der schaltbaren Stromquellen binär gewichtet, so daß sich ein großer Trimbereich ergibt.

Als Bipolartransistoren T1 bzw. der Einzeltransistoren der Transistoranordnung T2 lassen sich im Ausführungsbeispiel gemäß der Figur vertikale npn-Transistoren verwenden, die sich beim p-Wannen-CMOS-Prozeß ergeben. Eine besonders vorteilhafte Ausgestaltung ergibt sich, wenn der Emitter als Ringemitter um den Basiskontakt angeordnet ist, wodurch sich wegen der größeren Emitterfläche eine wesentlich bessere Stromverstärkung der bipolaren Transistoren ergibt. Gleichzeitig erhöht sich bei einer Bandgap-Schaltung mit Ringemittern die Zuverlässigkeit gegenüber einer Bandgap-Schaltung, bei der die Emitter in der Mitte der Basiszone liegen.

Die erreichbare Genauigkeit einer erfindungsgemäßen trimmbaren Bandgap-Schaltung im Temperaturbereich von +10° C bis +70° C besser als 10 ppm pro Grad Celsius.

#### Patentansprüche

1. Schaltungsanordnung zur Erzeugung einer temperaturunabhängigen Referenzspannung mit einer zwei Bipolartransistoren (T1, T2) aufweisenden Bandgap-Schaltung (T1, T2, R1, R2, R3, OP) und mit zwei jeweils einen Bipolartransistor (T1, T2) speisenden, jeweils aus einem Metalloxidtransistor (M1, M2) bestehenden Stromquellen, **dadurch gekennzeichnet**, daß ein- und ausschaltbare Stromquellen, von denen je zwei gleich ausgelegt sind und deren Ströme binär gewichtet sind, einer der beiden die Bipolartransistoren (T1, T2) speisenden Stromquellen parallel geschaltet sind, daß bei den ein- und ausschaltbaren Stromquellen jeweils die Source-Drain-Strecken eines Metalloxidtransistors (M9 bis M12) als Transistor-schalter sowie einer der jeweiligen binären Gewichtung entsprechenden Anzahl von weiteren Metalloxidtransistoren (M3 bis M8) in Reihe geschaltet sind, daß die Gateanschlüsse der weiteren Metalloxidtransistoren (M9 bis M12) mit den Gateanschlüssen der Metalloxidtransistoren (M1, M2), die als die Bipolartransistoren (T1, T2) speisende Stromquellen vorgesehen sind, verbunden sind, daß die Gateanschlüsse der als Transistorschalter vorgesehenen Metalloxidtransistoren (M9 bis M12) mit jeweils einem Steuereingang (SE1 bis SE4) derart gekoppelt sind, daß bei gleich ausgelegten ein- und ausschaltbaren Stromquellen der Gatean-

schluß einer dieser Stromquellen direkt und der Gateanschluß der anderen über einen Inverter (IV1, IV2) mit dem jeweiligen Steuereingang (SE1 bis SE4) verbunden ist.

2. Schaltungsanordnung nach Anspruch 1, **dadurch gekennzeichnet**, daß die weiteren Metalloxidtransistoren (M9 bis M12) vom gleichen Typ sind.
3. Schaltungsanordnung nach Anspruch 1 oder 2, **dadurch gekennzeichnet**, daß die Bipolartransistoren (T1, T2) der Bandgap-Schaltung um den Basiskontakt angeordnete Ringemitter aufweisen.

#### Claims

1. Circuit arrangement for generating a temperature-independent reference voltage, comprising a bandgap circuit (T1, T2, R1, R2, R3, OP) having two bipolar transistors (T1, T2), and comprising two current sources each supplying one bipolar transistor (T1, T2) and each consisting of a metal oxide transistor (M1, M2), characterised in that current sources that can be switched on and switched off, of which two are identically designed in each case and whose currents are weighted in binary fashion, are connected in parallel to one of the two current sources supplying the bipolar transistors (T1, T2), in that in the case of the current sources that can be switched on and switched off the source-drain sections of a metal oxide transistor (M9 to M12) are connected in each case in series as transistor switches and a number, corresponding to the respective binary weighting, of further metal oxide transistors (M3 to M8) are connected in series, in that the gate terminals of the further metal oxide transistors (M9 to M12) are connected to the gate terminals of the metal oxide transistors (M1, M2) as the current sources supplying the bipolar transistors (T1, T2), and in that the gate terminals of the metal oxide transistors (M9 to M12) provided as transistor switches are respectively coupled to one control input (SE1 to SE4) in such a way that in the case of identically designed current sources that can be switched on and switched off the gate terminal of one of these current sources is directly connected, and the gate terminal of the other is connected via an inverter (IV1, IV2), to the respective control input (SE1 to SE4).
2. Circuit arrangement according to Claim 1, characterised in that the further metal oxide transistors (M9 to M12) are of the same type.

3. Circuit arrangement according to Claim 1 or 2, characterised in that the bipolar transistors (T1, T2) of the bandgap circuit have ring emitters arranged about the base contact.

### Revendications

1. Montage pour produire une tension de référence indépendante de la température, avec un circuit à intervalle de bande (Bandgap) (T1, T2, R1, R2, R3, OP) qui comporte deux transistors bipolaires (T1, T2) et avec deux sources de courant constituées respectivement par un transistor à grille isolée par oxyde métallique (transistor MOS ; M1, M2) et alimentant respectivement un transistor bipolaire (T1, T2), caractérisé par le fait
- que des sources de courant qui sont susceptibles d'être branchées et débranchées, dont respectivement deux sources sont conçues de façon identique, et dont les courants sont pondérés de façon binaire, l'une des deux sources de courant qui alimentent les transistors bipolaires (T1, T2) sont montées en parallèle,
  - qu'en ce qui concerne les sources de courant qui sont susceptibles d'être branchées et débranchées, les voies source-drain respectives d'un transistor MOS (N9 à M12) sont, en tant que transistors de commutation, ainsi qu'un nombre d'autres transistors MOS (M3 à M8), qui correspond à la pondération binaire respective, montés en série,
  - que les bornes de grille des autres transistors MOS (M9 à M12) sont reliées aux bornes de grille des transistors MOS (M1, M2) qui sont prévus comme sources de courant qui alimentent les transistors bipolaires (T1, T2),
  - que les bornes de grille des transistors MOS (M9 à M12) prévus en tant que transistors de commutation sont chacune couplées de telle façon avec une entrée de commande (SE1 à SE4) que dans le cas de sources de courant susceptibles d'être branchées et débranchées et conçues de façon identique, la borne de grille de l'une de ces sources de courant est reliée directement et la borne de grille de l'autre est reliée par l'intermédiaire d'un inverseur (IV1, IV2) avec l'entrée de commande correspondante (SE1 à SE4).
2. Montage selon la revendication 1, caractérisé par le fait que lesdits autres transistors MOS

(M9 à M12) sont d'un seul et même genre.

3. Montage selon la revendication 1 ou 2, caractérisé par le fait que les transistors bipolaires (T1, T2) du circuit à intervalle de bande comportent des émetteurs annulaires disposés autour du contact de base.

5

10

15

20

25

30

35

40

45

50

55

5

