



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I839005 B

(45)公告日：中華民國 113 (2024) 年 04 月 11 日

(21)申請案號：111146684 (22)申請日：中華民國 111 (2022) 年 12 月 06 日
(51)Int. Cl. : H03F3/189 (2006.01) H04B1/16 (2006.01)
(30)優先權：2022/12/02 中華民國 111146268
(71)申請人：立積電子股份有限公司 (中華民國) RICHWAVE TECHNOLOGY CORP. (TW)
臺北市內湖區堤頂大道二段 407 巷 20 弄 1 號 3 樓
(72)發明人：陳智聖 CHEN, CHIH-SHENG (TW)；趙宇軒 CHAO, YU-HSUAN (TW)
(74)代理人：葉璟宗；卓俊傑
(56)參考文獻：
TW I662787B CN 107332522B
US 9407215B2 US 9935585B2
US 2020/0403580A1 US 2022/0263469A1
審查人員：陳俊達
申請專利範圍項數：20 項 圖式數：8 共 30 頁

(54)名稱

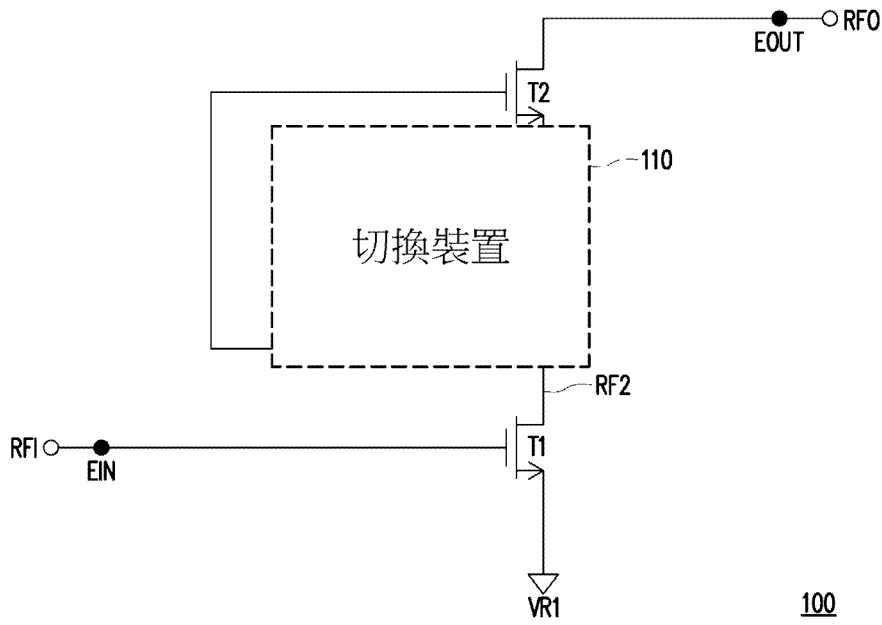
放大電路

(57)摘要

放大電路包括第一電晶體、第二電晶體以及切換裝置。第一電晶體的控制端耦接至放大電路的輸入端，第一電晶體的第一端耦接至第一參考端，其中放大電路的輸入端接收第一射頻訊號。第二電晶體的第一端耦接至第一電晶體的第二端，第二電晶體的第二端耦接至放大電路的輸出端，其中放大電路的該輸出端輸出放大訊號。第一電晶體放大第一射頻訊號以在第一電晶體的第二端產生第二射頻訊號。切換裝置執行切換動作以傳遞第二射頻訊號至第二電晶體的第一端以及第二電晶體的控制端的其中之一者。

An amplifying circuit includes a first transistor, a second transistor and a switching device. A control end of the first transistor is coupled to an input terminal of the amplifying circuit, a first end of the first transistor is coupled to a first reference end, where the input terminal of the amplifying circuit receives a first radio frequency (RF) signal. A first end of the second transistor is coupled to a second end of the first transistor, a second end of the second transistor is coupled to an output terminal of the amplifying circuit, where the output terminal of the amplifying circuit outputs an amplified signal. The first transistor amplifies the first RF signal to generate a second RF signal. The switching device performs a switching operation to transmit the second RF signal to one of the first end and the control end of the second transistor.

指定代表圖：



符號簡單說明：

100:放大電路

110:切換裝置

EIN:輸入端

EOUT:輸出端

RF1、RF2:射頻訊號

RFO:放大訊號

T1、T2:電晶體

VR1:參考端

【圖1】



公告本

I839005

【發明摘要】

【中文發明名稱】放大電路

【英文發明名稱】AMPLIFYING CIRCUIT

【中文】放大電路包括第一電晶體、第二電晶體以及切換裝置。第一電晶體的控制端耦接至放大電路的輸入端，第一電晶體的第一端耦接至第一參考端，其中放大電路的輸入端接收第一射頻訊號。第二電晶體的第一端耦接至第一電晶體的第二端，第二電晶體的第二端耦接至放大電路的輸出端，其中放大電路的該輸出端輸出放大訊號。第一電晶體放大第一射頻訊號以在第一電晶體的第二端產生第二射頻訊號。切換裝置執行切換動作以傳遞第二射頻訊號至第二電晶體的第一端以及第二電晶體的控制端的其中之一者。

【英文】 An amplifying circuit includes a first transistor, a second transistor and a switching device. A control end of the first transistor is coupled to an input terminal of the amplifying circuit, a first end of the first transistor is coupled to a first reference end, where the input terminal of the amplifying circuit receives a first radio frequency (RF) signal. A first end of the second transistor is coupled to a second end of the first transistor, a second end of the second transistor is coupled to an output terminal of the amplifying

circuit, where the output terminal of the amplifying circuit outputs an amplified signal. The first transistor amplifies the first RF signal to generate a second RF signal. The switching device performs a switching operation to transmit the second RF signal to one of the first end and the control end of the second transistor.

【指定代表圖】圖1。

【代表圖之符號簡單說明】

100：放大電路

110：切換裝置

EIN：輸入端

EOUT：輸出端

RF1、RF2：射頻訊號

RFO：放大訊號

T1、T2：電晶體

VR1：參考端

【特徵化學式】

無

【發明說明書】

【中文發明名稱】放大電路

【英文發明名稱】AMPLIFYING CIRCUIT

【技術領域】

【0001】本發明是有關於一種放大電路，且特別是有關於一種可在兩種不同的工作模式間進行切換的放大電路。

【先前技術】

【0002】在習知的技術領域中，可應用單級或多級放大電路。單級放大電路可滿足低功率消耗的要求，惟其提供的增益可能有限。多級放大電路可提供較佳的增益，惟可能消耗較高的功率。此外，為了解決上述的問題，舉例而言，可應用兩級放大器來建構放大電路。然而，在兩級放大器的電路架構下，放大電路操作的仍可能具有線性度不佳的問題。

【發明內容】

【0003】本發明提供放大電路的諸多實施例，可在至少兩種不同的工作模式間進行切換，從而較佳的兼顧功率消耗、增益、及/或線性度。

【0004】本發明實施例的放大電路包括第一電晶體、第二電晶體以及切換裝置。第一電晶體具有第一端、第二端以及控制端。第

一電晶體的控制端耦接至放大電路的輸入端，第一電晶體的第一端耦接至第一參考端，其中放大電路的輸入端接收第一射頻訊號。第二電晶體具有第一端、第二端以及控制端。第二電晶體的第一端耦接至第一電晶體的第二端，第二電晶體的第二端耦接至放大電路的輸出端，其中放大電路的該輸出端輸出放大訊號。切換裝置耦接至第一電晶體的第二端、第二電晶體的第一端以及第二電晶體的控制端。其中，第一電晶體放大第一射頻訊號以在第一電晶體的第二端產生第二射頻訊號。切換裝置執行切換動作以傳遞第二射頻訊號至第二電晶體的第一端以及第二電晶體的控制端的其中之一者。

【0005】 本發明另一實施例的放大電路包括輸入端、輸出端、第一電晶體、第二電晶體、第一電感、第一開關、第二開關、第一電容以及第三開關。輸入端用以接收第一射頻訊號。輸出端用以輸出放大訊號。第一電晶體具有第一端、第二端以及控制端，其中第一電晶體的控制端耦接放大電路的輸入端，第一電晶體的第一端接至第一參考端。第二電晶體具有第一端、第二端以及控制端，其中第二電晶體的第二端耦接至放大電路的輸出端。第一電感耦接在第一電晶體的第二端以及第二電晶體的第一端間。第一開關耦接在第一電晶體的第二端與第二電晶體的控制端間。第二開關與第一電感並聯耦接。第三開關與第一電容串聯耦接，第一電容與第三開關耦接於第二電晶體的第一端與第二參考端間。

【0006】 基於上述，本發明的實施例藉由切換裝置可使放大電路

在不同的模式間進行切換。如此一來，放大電路可視需求適應性的切換，例如可工作在一般模式或低電流模式，從而提升放大電路的工作效益。

【圖式簡單說明】

【0007】

圖 1 繪示本發明一實施例的放大電路的示意圖。

圖 2 繪示本發明一實施例的放大電路的電路示意圖。

圖 3 繪示本發明另一實施例的放大電路的電路示意圖。

圖 3A 以及圖 3B 繪示圖 3 中放大電路在不同工作模式下的動作方式的示意圖。

圖 4 至圖 8 繪示本發明多個實施例的放大電路的電路示意圖。

【實施方式】

【0008】請參照圖 1，圖 1 繪示本發明一實施例的放大電路 100 的示意圖。放大電路 100 包括輸入端 E_{IN} 及輸出端 E_{OUT}，其中輸入端 E_{IN} 用以接收射頻訊號 R_{FI}，經放大後在輸出端 E_{OUT} 輸出放大訊號 R_{FO}。放大電路 100 包括電晶體 T₁、T₂ 以及切換裝置 110。在一些實施例中，電晶體 T₁ 包括控制端、第一端及第二端，其中控制端耦接至放大電路 100 的輸入端 E_{IN}，第一端耦接至參考端 VR₁，且第二端耦接至切換裝置 110。切換裝置 110 耦接在電晶體 T₁ 與電晶體 T₂ 之間。具體而言，電晶體 T₂ 包括控制端、第

一端及第二端，其中第一端可經由切換裝置 110 耦接至電晶體 T1 的第二端。電晶體 T2 的第二端耦接至放大電路 100 的輸出端 EOUT。進一步講，電晶體 T2 的控制端亦可經由切換裝置 110 耦接至電晶體 T1 的第二端。

【0009】 在一些實施例中，電晶體 T1 可用以放大射頻訊號 RF1，並在電晶體 T1 的第二端產生另一射頻訊號 RF2，即第二射頻訊號 RF2。切換裝置 110 可執行切換動作，以使得第二射頻訊號 RF2 選擇性的傳遞至電晶體 T2 的第一端或傳遞至電晶體 T2 的控制端，從而實現放大電路 100 不同的工作模式。電晶體 T2 可根據第二射頻訊號 RF2 以在放大電路 100 的輸出端 EOUT 上產生放大訊號 RFO。在細節上，放大電路 100 可工作在一般模式或是低電流模式。在一般模式中，切換裝置 110 可選擇性的將第二射頻訊號 RF2 傳遞至電晶體 T2 的第一端。在低電流模式中，切換裝置 110 可選擇性的將第二射頻訊號 RF2 傳遞至電晶體 T2 的控制端。

【0010】 請參照圖 2，圖 2 繪示本發明一實施例的放大電路 200 的電路示意圖。在放大電路 200 中，切換裝置 210 耦接於電晶體 T1 的第二端、電晶體 T2 的第一端、以及電晶體 T2 的控制端。在本實施例中，切換裝置 210 包括電感 L1、開關 SW1~SW3、以及電容 C1。如圖 2 所示，電感 L1 耦接在電晶體 T1 的第二端與電晶體 T2 的第一端間。開關 SW2 與電感 L1 並聯耦接。開關 SW1 耦接在電晶體 T1 的第二端與電晶體 T2 的控制端間。開關 SW3 與電容 C1 串聯耦接於電晶體 T2 的第一端與參考端 VR2 間。在進一步

的實施例中，電感 L1 可包括第一端及第二端，其中第一端耦接於電晶體 T1 的第二端，且第二端耦接於電晶體 T2 的第一端。開關 SW2 可包含第一端、第二端、及控制端，其中開關 SW2 的第一端耦接於電感 L1 的第一端，開關 SW2 的第二端耦接於電感 L1 的第二端，亦即，開關 SW2 與電感 L1 並聯耦接。

【0011】 在一些實施例中，舉例而言，開關 SW1、開關 SW2、及/或開關 SW3 可實施為電晶體開關。開關 SW1~SW3 可分別受控於多個控制訊號 VC1~VC3，以分別被導通或截止。舉例而言，開關 SW2 的控制端可用以接收控制訊號 VC2，且根據該控制訊號 VC2 而導通或截止。類似的，開關 SW1 及開關 SW3 的控制端可分別用以接收控制訊號 VC1 及 VC3，且分別根據該控制訊號 VC1 及 VC3 而導通或截止。

【0012】 在一些實施例中，參考端 VR1 以及 VR2 可以是相同的接地端，或者也可以是不同的端點。應注意，在圖 2 所示的實施例中，開關 SW3 位於電晶體 T2 的第一端與電容 C1 之間，然而本發明不限於此，在其他實施例中，開關 SW3 以及電容 C1 的位置可互換。也就是說，電容 C1 可位於電晶體 T2 的第一端與開關 SW3 之間。

【0013】 當放大電路 200 操作在一般模式時，開關 SW2 可被導通，且開關 SW1 可被截止。在此情形中，處於導通狀態的開關 SW2 形成電感 L1 的旁路 (bypass) 電路。對第二射頻訊號 RF2 而言，在電晶體 T1 的第二端與電晶體 T2 的第一端之間形成低阻抗路

徑，且在電晶體 T1 的第二端與電晶體 T2 的控制端之間形成高阻抗路徑。因此，第二射頻訊號 RF2 實質上可經由處於導通狀態的開關 SW2 傳遞至電晶體 T2 的第一端，以在放大電路 200 的輸出端 EOUT 產生放大訊號 RFO。在上述一般模式中，電晶體 T1 與電晶體 T2 呈疊接 (cascode) 型態，使得放大電路 200 具有較佳的輸入輸出隔絕性，減少輸入訊號與輸出訊號之間的耦合，從而使得放大電路 200 可工作於更大的頻寬。在該一般模式中，開關 SW3 可被截止。

【0014】 在一些情形中，例如為了降低功率消耗，放大電路 200 可工作於低電流模式，在此情形中，放大電路 200 可改變電晶體 T1 與電晶體 T2 的耦接關係，以達成期望的增益。當放大電路 200 操作在低電流模式時，開關 SW2 可被截止，且開關 SW1 可被導通。在此情形中，對第二射頻訊號 RF2 而言，在電晶體 T1 的第二端與電晶體 T2 的第一端之間形成高阻抗路徑，且該高阻抗路徑包含電感 L1，以及在電晶體 T1 的第二端與電晶體 T2 的控制端之間形成低阻抗路徑。因此，第二射頻訊號 RF2 實質上可經由處於導通狀態的開關 SW1 傳送至電晶體 T2 的控制端，以在放大電路 200 的輸出端 EOUT 產生放大訊號 RFO。在上述低電流模式中，電晶體 T1 與電晶體 T2 呈串接 (cascade) 型態，使得放大電路 200 輸入端 EIN 的射頻訊號 RFI 依序經電晶體 T1 及電晶體 T2 兩級放大後，在輸出端 EOUT 產生放大訊號 RFO，從而達成期望的增益。在此低電流模式中，開關 SW2 處於截止狀態，電感 L1 可實質上

阻隔第二射頻訊號 RF2 被傳送至電晶體 T2 的第一端，亦即電感 L1 對第二射頻訊號 RF2 實質上為高阻抗狀態，用以減少第二射頻訊號 RF2 經由電感 L1 的損耗。此外，在低電流模式中，開關 SW3 可被導通，使得電晶體 T2 的第一端經由電容 C1 耦接至參考端 VR2，其中電容 C1 對第二射頻訊號 RF2 實質上為低阻抗狀態。舉例而言，電感 L1 對第二射頻訊號 RF2 的阻抗可為高於第一預設值的高阻抗狀態，電容 C1 對第二射頻訊號 RF2 的阻抗為低於第二預設值的低阻抗狀態，其中第一預設值大於第二預設值。

【0015】 附帶一提的，在上述一般模式中，電晶體 T1 以及電晶體 T2 呈疊接關係，電晶體 T1 以及電晶體 T2 可共用直流電流。進一步講，在低電流模式中，電感 L1 可容許直流通過，使得即使電晶體 T1 以及電晶體 T2 呈串接關係仍可共用直流電流，藉此減少功率消耗。

【0016】 如上所述，在一般模式中，放大電路 200 的電晶體 T1 與電晶體 T2 呈疊接 (cascode) 型態，使得放大電路 200 可在較大操作電流的情況下，提供較大的增益。另一方面，為減低功率消耗，放大電路 200 可工作在低電流模式，亦即工作於較小的操作電流，藉由切換裝置 210 的切換動作來改變電晶體 T1 與電晶體 T2 的耦接關係，使得電晶體 T1 與電晶體 T2 呈串接 (cascade) 型態，從而達成期望的增益。因此，本案實施例的放大電路可因應不同的操作電流來達成期望的增益，從而提升系統的整體效益。

【0017】 請參照圖 3，圖 3 繪示本發明另一實施例的放大電路 300

的電路示意圖。放大電路 300 包括電晶體 T1、T2 以及切換裝置 310。放大電路 300 與放大電路 200 的電路架構相類似，相同的部分不多贅述。與放大電路 200 不相同的，放大電路 300 中的切換裝置 310 中另包括電容 C2。電容 C2 與開關 SW1 串接於電晶體 T1 的第二端與電晶體 T2 的控制端間。在圖 3 的實施例中，電容 C2 耦接在開關 SW1 與電晶體 T2 的控制端間，在其他實施例中，電容 C2 與開關 SW1 的位置可互換。也就是說，開關 SW1 可耦接在電容 C2 與電晶體 T2 的控制端間。關於放大電路 300 的動作細節，請參照圖 3A 以及圖 3B，其分別繪示放大電路 300 在不同工作模式下的動作方式的示意圖。

【0018】 在圖 3A 中，放大電路 300 操作在一般模式，亦即，放大電路 300 可工作於較大的操作電流，從而獲得較高的增益。在此情形中，開關 SW2 可被導通，開關 SW1、SW3 可被截止，放大電路 300 的電晶體 T1、T2 呈疊接（cascode）狀態。電晶體 T1 放大所接收的射頻訊號 RF1 以產生射第二頻訊號 RF2。第二射頻訊號 RF2 可經由導通的開關 SW2 被傳送至電晶體 T2 的第一端。電晶體 T2 可根據第二射頻訊號 RF2 來產生放大訊號 RFO。在本實施例中，開關 SW2 對第二射頻訊號 RF2 實質上呈低阻抗，開關 SW1 對第二射頻訊號 RF2 實質上呈高阻抗。

【0019】 在圖 3B 中，放大電路 300 操作在低電流模式，亦即，放大電路 300 可工作於較小的操作電流，以減小功率消耗。在此情形中，開關 SW2 可被截止，開關 SW1、SW3 可被導通。放大電路

300 的電晶體 T1、T2 呈串接 (cascade) 狀態。電晶體 T1 放大所接收的射頻訊號 RF1 以產生第二射頻訊號 RF2。第二射頻訊號 RF2 可經由導通的開關 SW1 以及電容 C2 被傳送至電晶體 T2 的控制端。電晶體 T2 可根據第二射頻訊號 RF2 來產生放大訊號 RFO。在本實施例中，電容 C2 對第二射頻訊號 RF2 實質上呈低阻抗狀態，且電容 C2 可用以阻隔傳輸訊號的直流成分。舉例而言，電容 C2 對第二射頻訊號 RF2 的阻抗為低於第三預設值的低阻抗狀態，其中第一預設值大於第三預設值。如上所述，電容 C1 對第二射頻訊號 RF2 的阻抗為低於第二預設值的低阻抗狀態，其中第二預設值以及第三預設值可相同或不同，並可分別取決於電容 C1 以及 C2 的電容值。

【0020】 在上述實施方式中，當開關 SW1、SW2、及/或 SW3 導通時，對第二射頻訊號 RF2 為低阻抗狀態。

【0021】 請參照圖 4，圖 4 繪示本發明另一實施例的放大電路的電路示意圖。放大電路 400 包括電晶體 T1、T2 以及切換裝置 410。放大電路 400 與放大電路 300 的電路架構相類似，相同的部分不多贅述。與放大電路 300 不相同的，放大電路 400 中的切換裝置 410 中另包括開關 SW4。如圖 4 所示，在開關 SW3 與電容 C1 之間可存在節點 N1(亦即，開關 SW3 與電容 C1 可皆耦接至節點 N1)，且開關 SW4 可耦接在節點 N1 與電晶體 T2 的控制端間。進一步講，電晶體 T2 的第一端、開關 SW3、電容 C1、及參考端 VR2 可依序耦接，且節點 N1 位於開關 SW3 與電容 C1 之間。在本實施

例中，開關 SW4 受控於控制訊號 VC4 以被導通或被截止。在進一步的實施例中，當開關 SW2 導通時，開關 SW4 亦導通，使電晶體 T2 的控制端經由電容 C1 耦接至參考端 VR2，在此情形中，開關 SW3 截止。另一方面，當開關 SW2 截止時，開關 SW4 亦截止，使電晶體 T2 的控制端可與節點 N1 隔離。在此情形中，開關 SW3 導通，使得電晶體 T2 的第一端經由電容 C1 耦接至參考端 VR2。

【0022】 在上述實施例中，開關 SW1、SW2、SW3、及/或 SW4 可利用相同導電型態的電晶體（例如皆為 N 型電晶體或皆為 P 型電晶體）來建構，在此狀態下，控制訊號 VC1 與 VC3 可為同步同相訊號，控制訊號 VC2 與 VC4 可為同步同相訊號。進一步講，控制訊號 VC1 與 VC2 可為同步反相訊號。然而，本發明不限於此，在其他實施例中，開關 SW1、SW2、SW3、及/或 SW4 可利用不同導電型態的電晶體（例如一部分為 N 型電晶體，另一部分為 P 型電晶體）來建構。

【0023】 請參照圖 5，圖 5 繪示本發明另一實施例的放大電路 500 的電路示意圖。放大電路 500 類似於放大電路 300，差異在於放大電路 500 的切換裝置 510 另包括操作電阻 R1 及 R2。操作電阻 R1 可耦接在開關 SW1 的第一端與第二端間。操作電阻 R2 可耦接在開關 SW2 的第一端與第二端間。

【0024】 請參照圖 6A 至圖 6C，圖 6A 至圖 6C 繪示本發明另一實施例的放大電路 600 的不同實施方式的電路示意圖。放大電路 600 類似於圖 2 的放大電路 200，差異在於放大電路 600 還包括電晶體

T3 及開關 SW5。詳細而言，電晶體 T3 的第一端耦接至電晶體 T1 的第一端，電晶體 T3 的第二端耦接至電晶體 T1 的第二端，且電晶體 T3 的控制端耦接至電晶體 T1 的控制端，如圖 6A 所示，開關 SW5 可耦接於電晶體 T3 的第二端與電晶體 T1 的第二端之間。然而，本發明不限於此，在其他實施例中，開關 SW5 可耦接於電晶體 T3 的控制端與電晶體 T1 的控制端之間（如圖 6B 所示），或者耦接於電晶體 T3 的第一端與電晶體 T1 的第一端之間（如圖 6C 所示）。

【0025】請參照圖 7，圖 7 繪示本發明另一實施例的放大電路 700 的電路示意圖。放大電路 700 類似於圖 6A 的放大電路 600，差異在於放大電路 700 還包括電晶體 T4 及開關 SW6。詳細而言，電晶體 T4 與電晶體 T2 的耦接關係類似於圖 6A 中電晶體 T3 與電晶體 T1 的耦接關係，在此不加贅述。如圖 7 所示，開關 SW6 可耦接於電晶體 T4 的控制端與電晶體 T2 的控制端之間。然而，本發明不限於此，在其他實施例中，開關 SW6 可耦接於電晶體 T4 的第二端與電晶體 T2 的第二端之間，或者耦接於電晶體 T4 的第一端與電晶體 T2 的第一端之間。

【0026】仍參照圖 7，當放大電路 700 工作在一般模式時，開關 SW2 導通且 SW1 截止，電晶體 T1 第一端的第二射頻訊號 RF2 傳遞至電晶體 T2 的第一端。在此情形中，為獲得期望的增益及較佳的線性度，開關 SW5 可被導通，使得用來產生第二射頻訊號 RF2 的等效電晶體的尺寸增加（亦即，電晶體 T1 與電晶體 T3 的尺寸

之和)。進一步講，SW6 亦可被導通，使得用來產生輸出訊號 RFO 的等效電晶體的尺寸增加（亦即，電晶體 T2 與電晶體 T4 的尺寸之和），藉此可提升放大電路 700 的線性度。在上述實施例中，開關 SW5 及/或 SW6 可為電晶體開關，例如 P 型或 N 型的電晶體，且開關 SW5 及 SW6 可分別受控於控制訊號 VC5 及 VC6。

【0027】 以下請參照圖 8，圖 8 繪示本發明的放大電路 800 的電路示意圖。放大電路 800 包括電晶體 T1、T2、及切換裝置 810。電晶體 T1 及 T2 類似於前述任一實施例，切換裝置 810 與圖 3 的切換裝置 310 具有類似的電路架構，在此已不多贅述。

【0028】 如圖 8 所示，放大電路 800 更包括電容 C5、輸入匹配網路 840、中間匹配網路 820、輸出匹配網路 830。在一些實施例中，電容 C5 耦接至放大電路 800 的輸入端 EIN，用以阻隔射頻訊號 RFI 中的直流成分。輸入匹配網路 840 可經由電容 C5 耦接至放大電路 800 的輸入端 EIN。輸入匹配網路 840 可與電容 C5 串聯耦接，且用作放大電路 800 的輸入阻抗匹配元件。舉例而言，輸入匹配網路 840 可包括開關 SW7 以及電感 LI1、LI2。電感 LI1、LI2 可串聯耦接在射頻訊號 RFI 的傳遞路徑上，且開關 SW7 可與電感 LI1 並聯耦接，用以根據需求改變輸入匹配網路 840 的阻抗值。在一些實施例中，中間匹配網路 820 可耦接於電晶體 T1 與 T2 之間。詳細而言，中間匹配網路 820 可耦接在切換裝置 810 與電晶體 T2 的控制端間。在細節上，中間匹配網路 820 可包括電感 L2、電容 C3 及 C4。電感 L2 耦接在電晶體 T1 的第二端與電晶體 T2 的控制

端間，且可與切換裝置 810 的電容 C2 串聯。如圖 8 所示，在切換裝置 810 的開關 SW1 與電容 C2 之間存在節點 N2，亦即，開關 SW1 與電容 C2 皆耦接至節點 N2。在圖 8 所示實施例中，電感 L2 可耦接於開關 SW1 與節點 N2 之間，且電容 C3 可耦接在節點 N2 與參考端 VR3 間，然而本發明不限於此。在其他實施例中，電感 L2 可耦接於與節點 N2 與電容 C2 之間。電容 C4 可耦接在電晶體 T2 的控制端與參考端 VR4 間。在該實施例中，中間匹配網路 820 可用作電晶體 T1 與 T2 間的阻抗匹配元件。在一些實施例中，輸出匹配網路 830 可耦接至放大電路 800 的輸出端 EOUT，用作放大電路 800 的輸出阻抗匹配元件。輸出匹配網路 830 可包括開關 SW8 以及電容 CO1、CO2。電容 CO1、CO2 可並聯耦接在放大訊號 RFO 的傳遞路徑上，且開關 SW8 可與電容 CO1 串聯耦接，用以根據需求改變輸出匹配網路 830 的阻抗值。

【0029】 如圖 8 所示，放大電路 800 更包括電阻 RA1 及電阻 RA2，其中電晶體 T1 的控制端可經由電阻 RA1 耦接至偏壓訊號端 BVE1，以接收偏壓訊號 VG1。電晶體 T2 的控制端可經由電阻 RA2 耦接至偏壓訊號端 BVE2，以接收偏壓訊號 VG2。在一些實施例中，偏壓訊號 VG1 及 VG2 可為直流訊號。放大電路 800 更包括電容 C7 及電感 L4，其中電容 C7 可耦接在電晶體 T1 的控制端與第一端間，電感 L4 可耦接在電晶體 T1 的第一端與參考端 VR1 間。放大電路 800 更包括電感 L3 及電容 C6，其中電晶體 T2（例如，電晶體 T2 的第二端）可經由電感 L3 耦接至電源電壓端，以接收

電源電壓訊號 VDD。電容 C6 的一端可耦接至電感 L3，另一端可耦接至參考端 VR5。在本實施例中，放大電路 800 的輸出端 EOUT 處可另設置電容以耦接至任一參考端。

【0030】 在上述實施例中，參考端 VR1~VR5 可為相同的參考接地端，也可分別是不同的端點。此外，需說明的是，在本揭露內容中，序數詞（例如，第一、第二、第三...）僅用以區別功能或位置，不表示順序及數量。

【0031】 綜上所述，本發明在放大電路中設置切換裝置，其中切換裝置可根據放大電路的工作模式，以使放大電路可因應不同的應用需求呈疊接模式(cascode)或是串接模式（cascade）。舉例而言，當放大電路在疊接模式(cascode)中，可提供較佳的輸入輸出隔絕性，減少輸入訊號與輸出訊號之間的耦合，從而使得放大電路可工作於更大的頻寬。當放大電路在串接模式（cascade）中，可提供相對高的放大增益。進一步講，在上述模式中，放大電路的電晶體可共用直流電流。因此，本發明放大電路可提升系統的工作效能，且具有相對低的消耗功率。

【符號說明】

【0032】

100、200、300、400、500、700、800：放大電路

110、210、310、410、510、710、810：切換裝置

820：中間匹配網路

840：輸入匹配網路

830：輸出匹配網路

BVE1、BVE2：偏壓訊號端

C1~C7、CO1、CO2：電容

EIN：輸入端

EOUT：輸出端

L1~L4、LI1、LI2：電感

N1、N2：節點

R1、R2：操作電阻

RA1、RA2：電阻

RF1、RF2：射頻訊號

RFO：放大訊號

SW1~SW8：開關

T1、T2、T3、T4：電晶體

VC1~VC6：控制訊號

VDD：電源電壓訊號

VG1、VG2：偏壓訊號

VR1~VR5：參考端

【發明申請專利範圍】

【請求項1】 一種放大電路，包括：

一第一電晶體，具有第一端、第二端以及控制端，該第一電晶體的控制端耦接至該放大電路的輸入端，該第一電晶體的第一端耦接至一第一參考端，其中該放大電路的該輸入端接收一第一射頻訊號；

一第二電晶體，具有第一端、第二端以及控制端，該第二電晶體的第一端耦接至該第一電晶體的第二端，該第二電晶體的第二端耦接至該放大電路的輸出端，其中該放大電路的該輸出端輸出一放大訊號；以及

一切換裝置，耦接至該第一電晶體的第二端、該第二電晶體的第一端以及該第二電晶體的控制端，

其中該第一電晶體放大該第一射頻訊號以在該第一電晶體的第二端產生一第二射頻訊號，該切換裝置執行切換動作以傳遞該第二射頻訊號至該第二電晶體的第一端以及該第二電晶體的控制端的其中之一者。

【請求項2】 如請求項1所述的放大電路，其中該切換裝置包括：

一第一電感，耦接在該第一電晶體的第二端與該第二電晶體的第一端間；

一第一開關，耦接在該第一電晶體的第二端與該第二電晶體的控制端間；

一 第二開關，與該第一電感並聯耦接；

一 第一電容；以及

一 第三開關，與該第一電容串聯耦接於該第二電晶體的第一端與一第二參考端間。

【請求項3】 如請求項2所述的放大電路，其中該切換裝置還包括：

一 第二電容，與該第一開關串聯耦接在該第一電晶體的第二端與該第二電晶體的控制端間。

【請求項4】 如請求項3所述的放大電路，其中該第一開關以及該第二開關分別受控於一第一控制訊號以及一第二控制訊號以被導通或截止，

其中當該第一開關截止且該第二開關導通時，該第二射頻訊號經由該第二開關傳遞至該第二電晶體的第一端，

當該第一開關導通且該第二開關截止時，該第二射頻訊號經由該第一開關傳遞至該第二電晶體的控制端。

【請求項5】 如請求項1所述的放大電路，其中該第一電晶體與該第二電晶體共用一直流電流。

【請求項6】 如請求項4所述的放大電路，其中當該第二射頻訊號被傳遞至該第二電晶體的控制端時，該第一電感對該第二射頻訊號為高阻抗狀態，該第一電容對該第二射頻訊號為低阻抗狀態，該第二電容對該第二射頻訊號為低阻抗狀態。

【請求項7】 如請求項6所述的放大電路，其中當該第一開關導通時，該第一開關對該第二射頻訊號為低阻抗狀態；當該第二開關導通時，該第二開關對該第二射頻訊號為低阻抗狀態；當該第三開關導通時，該第三開關對該第二射頻訊號為低阻抗狀態。

【請求項8】 如請求項4所述的放大電路，其中該第三開關受控於一第三控制訊號，該第三開關根據該第三控制訊號以被導通或截止，當該第一開關導通時，該第三開關被導通，使該第二電晶體經由該第一電容耦接至該第二參考端。

【請求項9】 如請求項8所述的放大電路，其中該切換裝置還包括：

一第四開關，其中該第二電晶體的第一端、該第三開關、該第一電容以及該第二參考端依序耦接，該第三開關與該第一電容耦接於一節點，該第四開關耦接在該節點與該第二電晶體的控制端間。

【請求項10】 如請求項9所述的放大電路，其中第四開關受控於一第四控制訊號，該第四開關根據該第四控制訊號以被導通或截止，當該第二開關導通時，該第四開關導通，使該第二電晶體的控制端經由該第一電容耦接至該第二參考端。

【請求項11】 如請求項4所述的放大電路，其中該切換裝置還包括：

一第一操作電阻，耦接在該第一開關的第一端與第二端間；
以及

一 第二操作電阻，耦接在該第二開關的第一端與第二端間。

【請求項12】 如請求項1所述的放大電路，還包括：

一 第三電晶體，具有第一端、第二端以及控制端，該第三電晶體的第一端耦接至該第一電晶體的第一端，該第三電晶體的第二端耦接至該第一電晶體的第二端，該第三電晶體的控制端耦接至該第一電晶體的控制端；以及

一 第五開關，耦接在該第一電晶體的第一端與該第三電晶體的第一端間，或耦接在該第一電晶體的第二端與該第三電晶體的第二端間，或耦接在該第一電晶體的控制端與該第三電晶體的控制端間。

【請求項13】 如請求項1所述的放大電路，還包括：

一 第四電晶體，具有第一端、第二端以及控制端，該第四電晶體的第一端耦接至該第二電晶體的第一端，該第四電晶體的第二端耦接至該第二電晶體的第二端，該第四電晶體的控制端耦接至該第二電晶體的控制端；以及

一 第六開關，耦接在該第二電晶體的第一端與該第四電晶體的第一端間，或耦接在該第二電晶體的第二端與該第四電晶體的第二端間，或耦接在該第二電晶體的控制端與該第四電晶體的控制端間。

【請求項14】 如請求項13所述的放大電路，其中該第一電晶體的控制端耦接至一第一偏壓訊號端，該第一偏壓訊號端用以接

收一第一偏壓訊號，該第二電晶體的控制端耦接至一第二偏壓訊號端，該第二偏壓訊號端用以接收一第二偏壓訊號。

【請求項15】 如請求項14所述的放大電路，還包括：

- 一第一電阻；以及
- 一第二電阻，

其中該第一電晶體的控制端經由該第一電阻以耦接至該第一偏壓訊號端，該第二電晶體的控制端經由該第二電阻以耦接至該第二偏壓訊號端。

【請求項16】 如請求項3所述的放大電路，還包括：

一中間匹配網路，包括：

一第二電感，耦接在該第一電晶體的第二端與該第二電晶體的控制端間，並與該第二電容串聯耦接；

一第三電容，其中該第一開關與該第二電容共同耦接至一節點，該第三電容耦接在該節點與一第三參考端間；

一第四電容，耦接在第二電晶體的控制端以及一第四參考端間。

【請求項17】 如請求項3所述的放大電路，還包括：

- 一輸入匹配網路，耦接至該放大電路的輸入端；以及
- 一輸出匹配網路，耦接至該放大電路的輸出端。

【請求項18】 如請求項14所述的放大電路，其中該第二電晶體的第二端耦接至一第一電源電壓端，用以接收一第一電源電壓訊號。

【請求項19】 一種放大電路，包括：

一輸入端，用以接收一第一射頻訊號；

一輸出端，用以輸出一放大訊號；

一第一電晶體，具有第一端、第二端以及控制端，其中該第一電晶體的控制端耦接該輸入端，該第一電晶體的第一端接至一第一參考端；

一第二電晶體，具有第一端、第二端以及控制端，其中該第二電晶體的第二端耦接至該輸出端；

一第一電感，耦接在該第一電晶體的第二端以及該第二電晶體的第一端間；

一第一開關，耦接在該第一電晶體的第二端與該第二電晶體的控制端間；

一第二開關，與該第一電感並聯耦接；

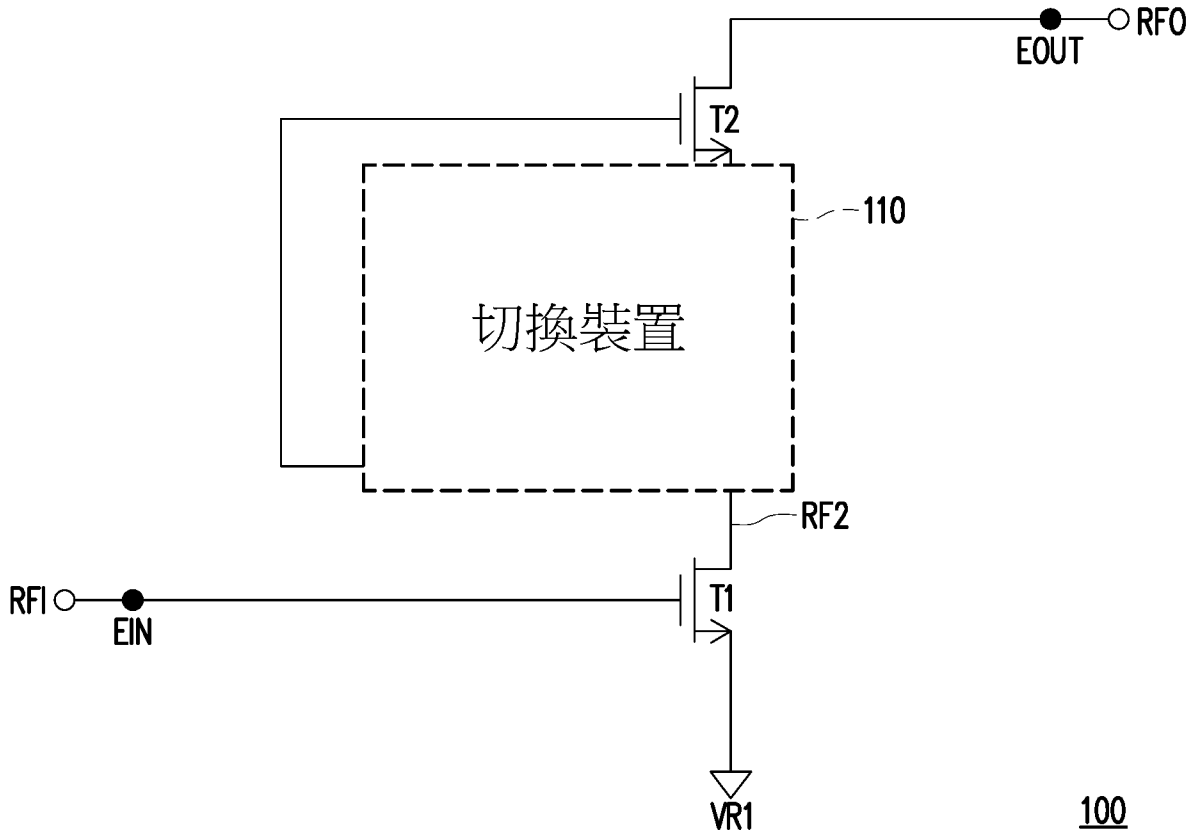
一第一電容；以及

一第三開關，與該第一電容串聯耦接，該第一電容與該第三開關耦接於該第二電晶體的第一端與一第二參考端間。

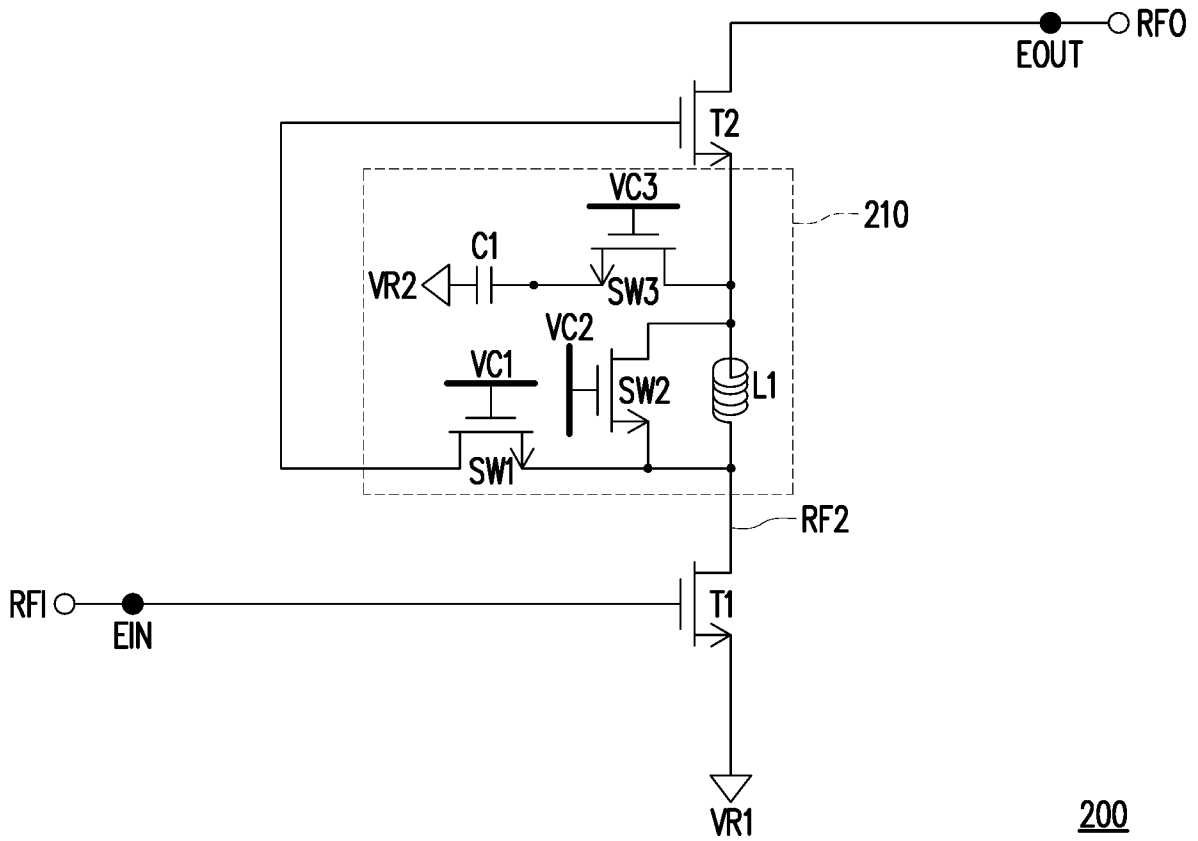
【請求項20】 如請求項19所述的放大電路，還包括：

一第二電容，與該第一開關串聯耦接在該第一電晶體的第二端與該第二電晶體的控制端間。

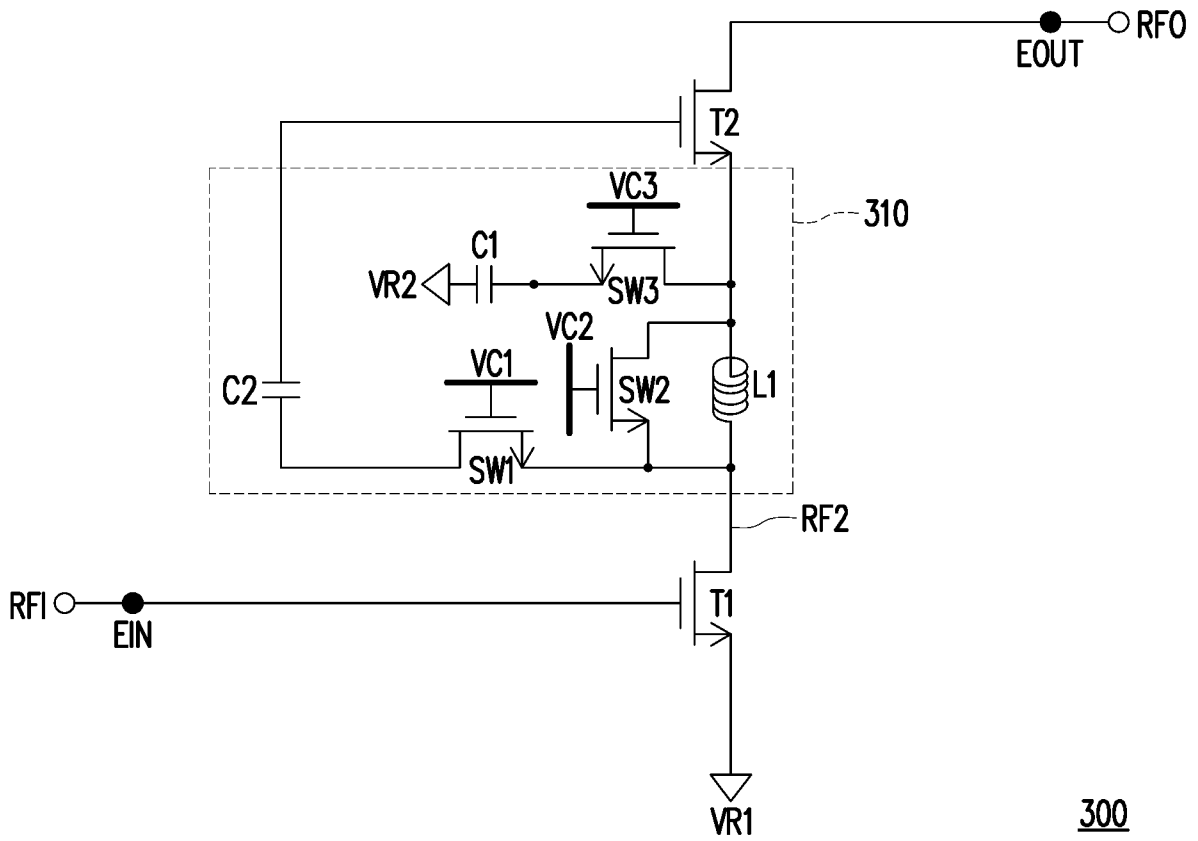
【發明圖式】



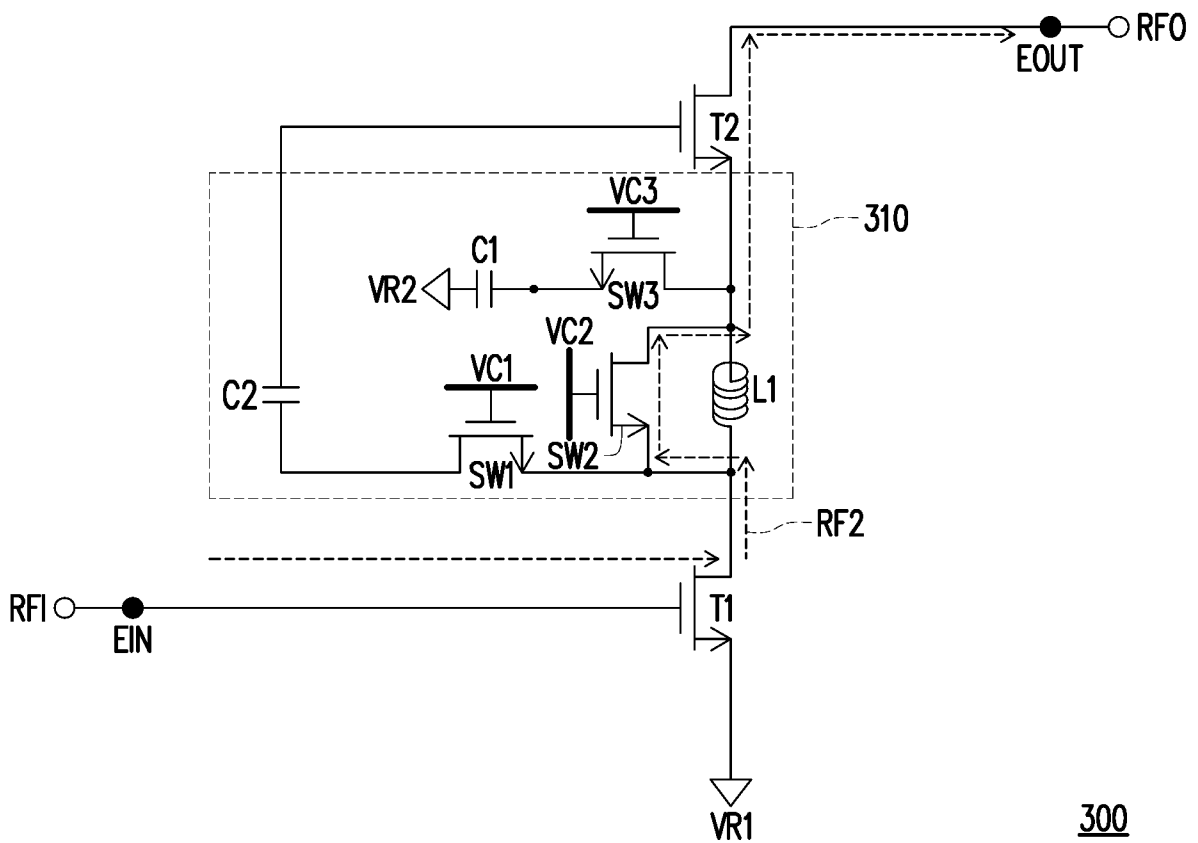
【圖1】



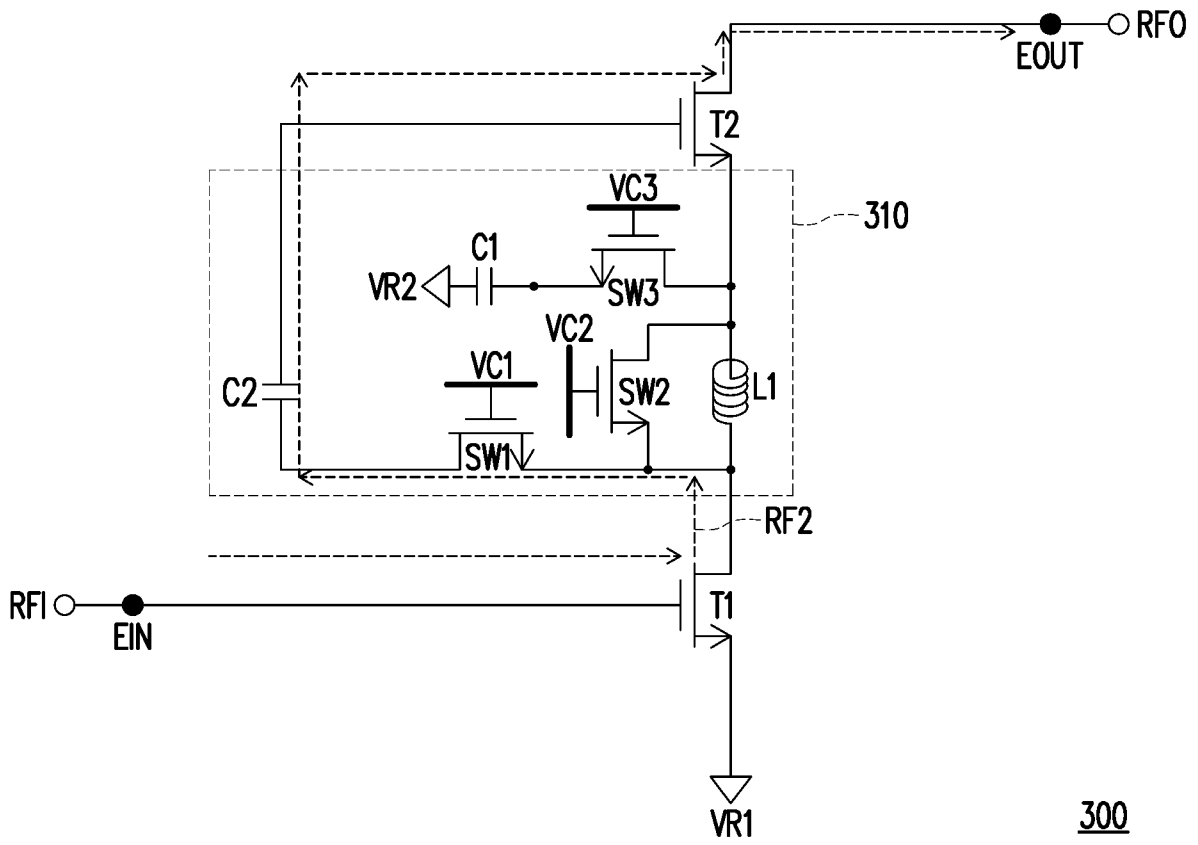
【圖2】



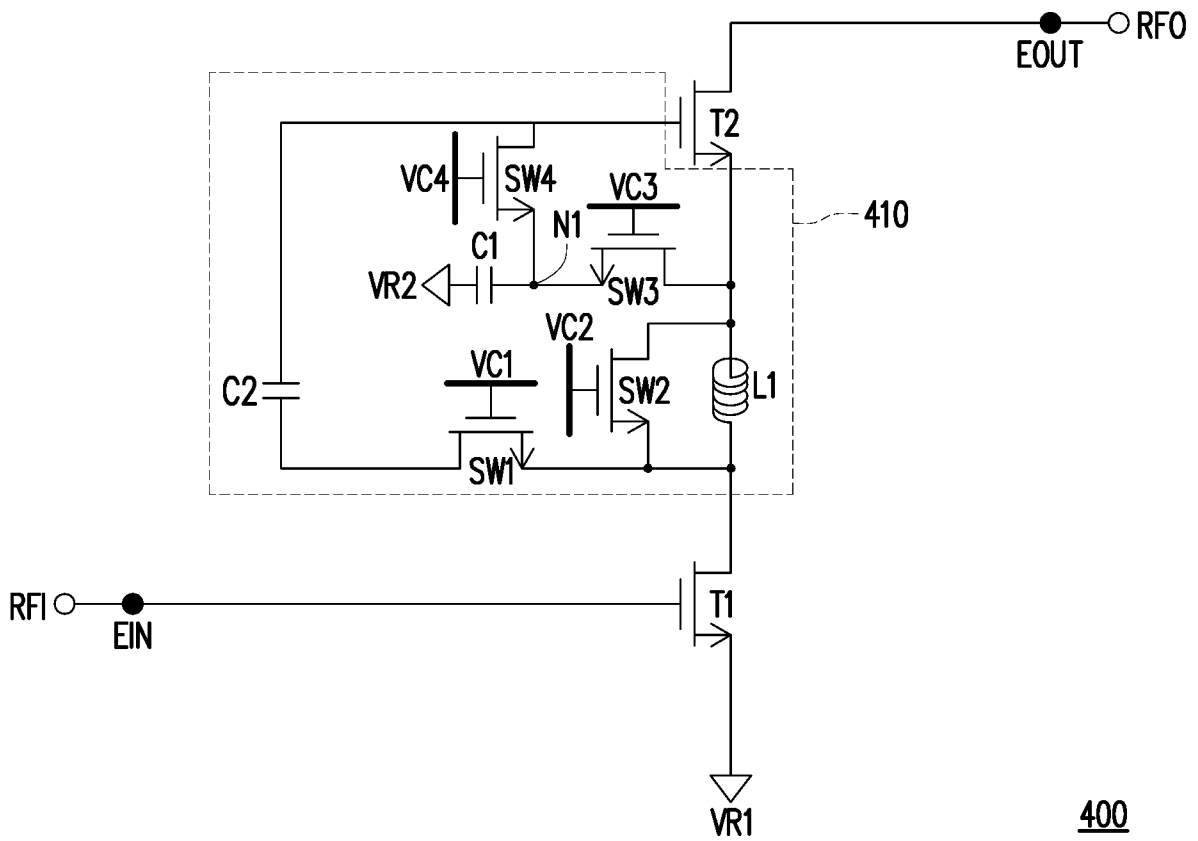
【圖3】



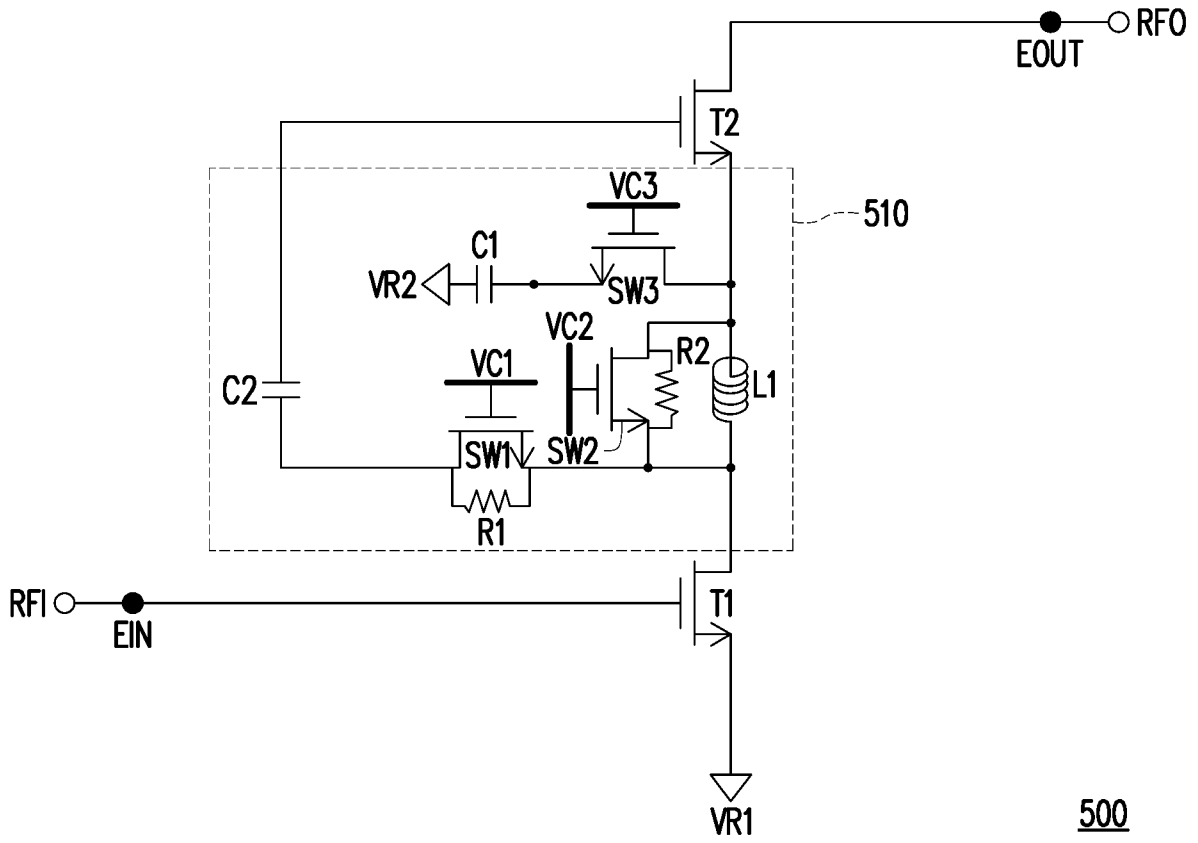
【圖3A】



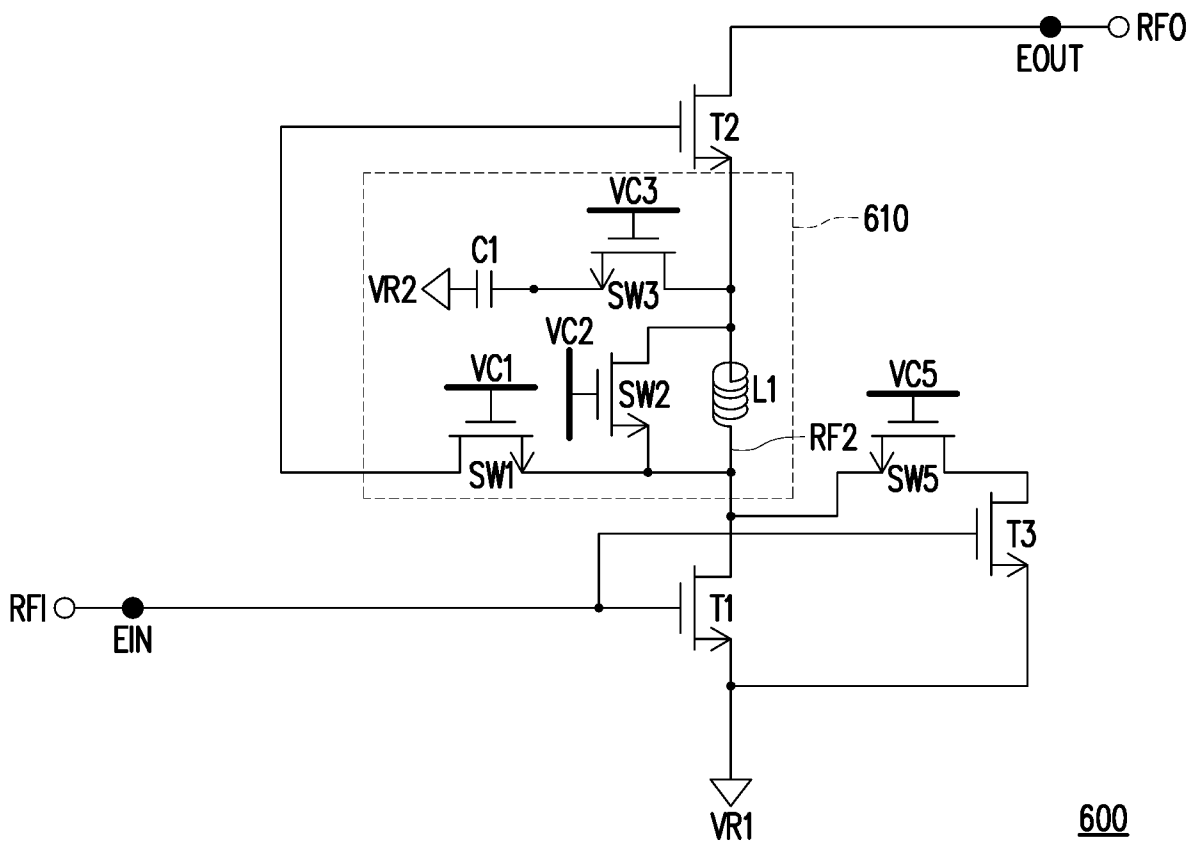
【圖3B】



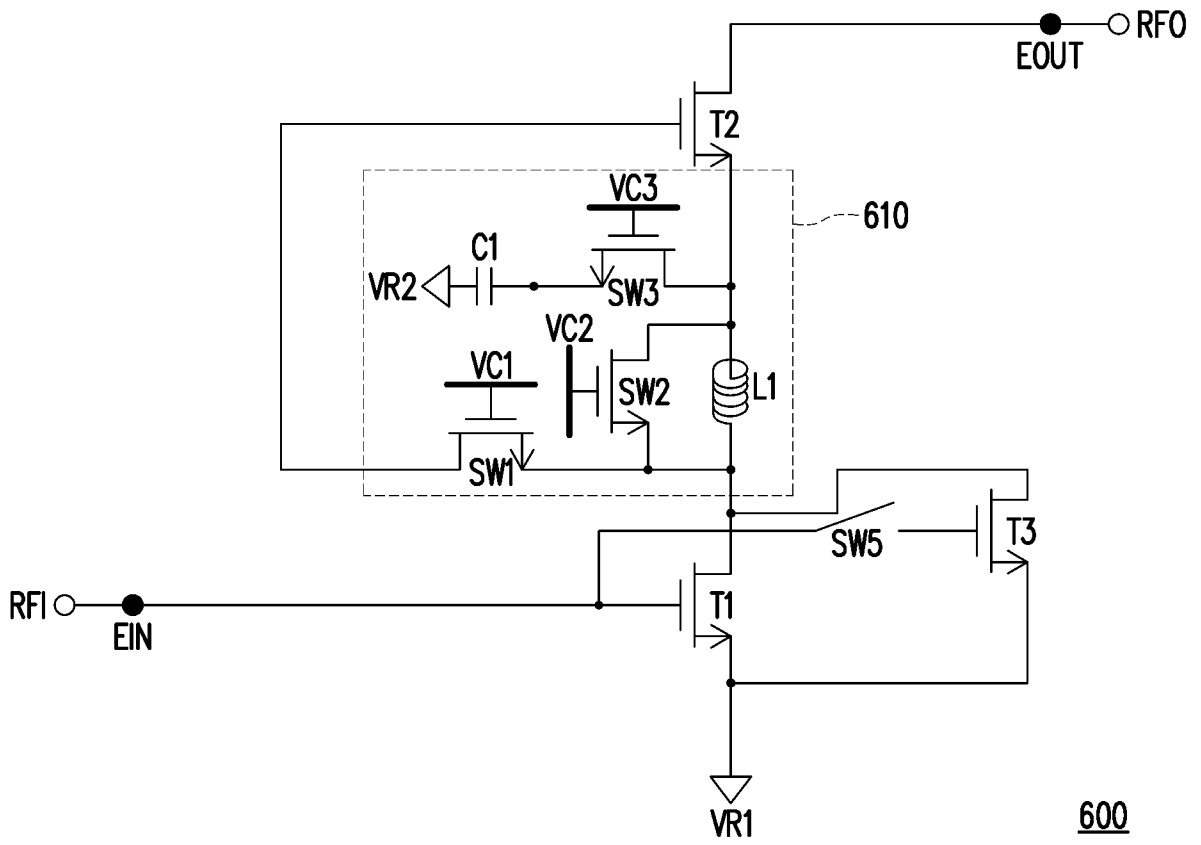
【圖4】



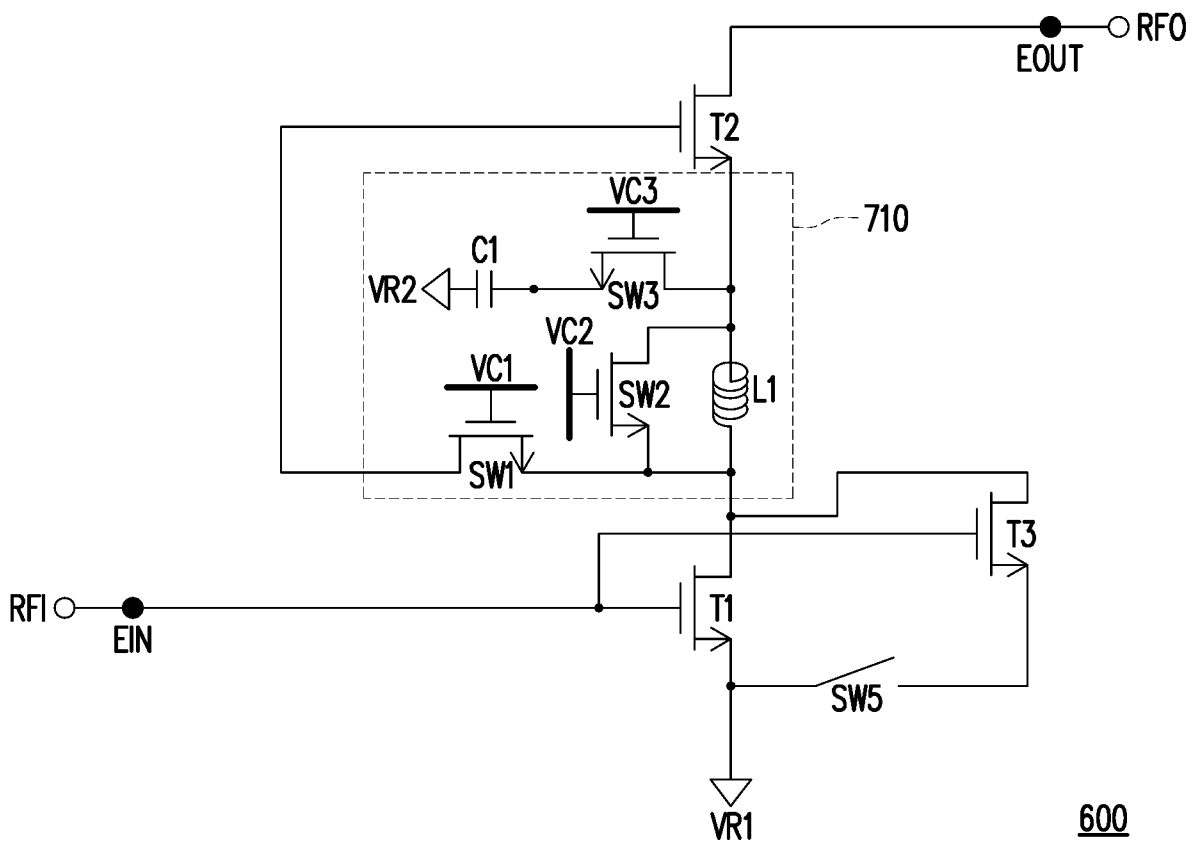
【圖5】



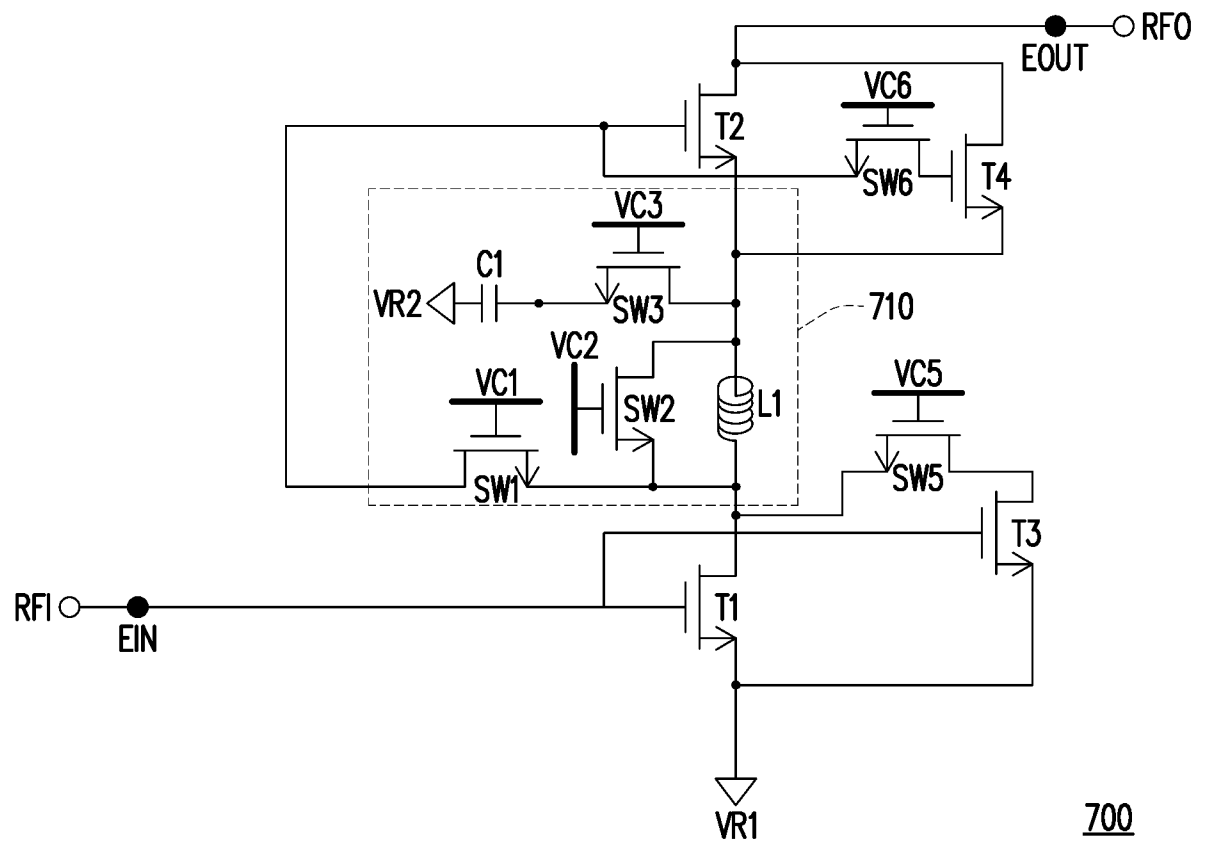
【圖6A】



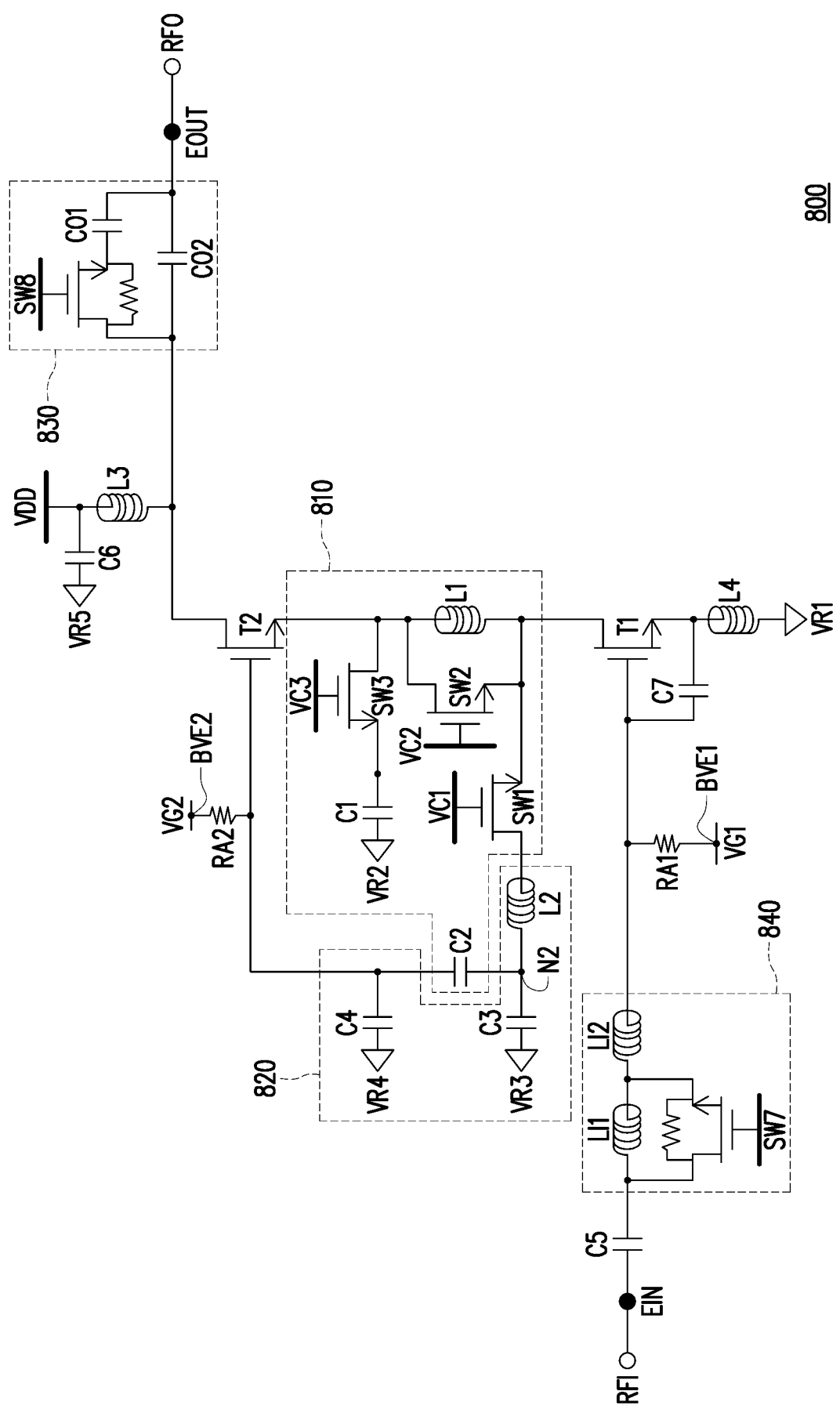
【圖6B】



【圖6C】



【圖7】



【圖8】