

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4072400号
(P4072400)

(45) 発行日 平成20年4月9日(2008.4.9)

(24) 登録日 平成20年1月25日(2008.1.25)

(51) Int. Cl.		F I		
GO 1 R 27/26	(2006.01)	GO 1 R 27/26		C
HO 4 R 19/04	(2006.01)	HO 4 R 19/04		

請求項の数 9 (全 14 頁)

(21) 出願番号	特願2002-260686 (P2002-260686)	(73) 特許権者	000219967 東京エレクトロン株式会社 東京都港区赤坂五丁目3番6号
(22) 出願日	平成14年9月5日(2002.9.5)	(74) 代理人	100109210 弁理士 新居 広守
(65) 公開番号	特開2003-185688 (P2003-185688A)	(72) 発明者	八壁 正巳 兵庫県尼崎市扶桑町1番8号 住友金属工業株式会社エレクトロニクス技術研究所内
(43) 公開日	平成15年7月3日(2003.7.3)	(72) 発明者	池内 直樹 兵庫県尼崎市扶桑町1番8号 住友金属工業株式会社エレクトロニクス技術研究所内
審査請求日	平成17年8月22日(2005.8.22)	審査官	神谷 健一
(31) 優先権主張番号	特願2001-269993 (P2001-269993)		
(32) 優先日	平成13年9月6日(2001.9.6)		
(33) 優先権主張国	日本国(JP)		

最終頁に続く

(54) 【発明の名称】 静電容量検出回路、静電容量検出装置及びマイクロホン装置

(57) 【特許請求の範囲】

【請求項1】

被検出コンデンサの静電容量に対応する検出信号を出力する静電容量検出回路であって、

入力インピーダンスが高く出力インピーダンスが低いインピーダンス変換器と、容量性の第1インピーダンス素子と、演算増幅器と、前記演算増幅器に交流電圧を印加する交流電圧発生器と、前記演算増幅器の出力に接続される信号出力端子とを備え、

前記インピーダンス変換器の入力端子には前記被検出コンデンサの一端と前記第1インピーダンス素子の一端とが信号線で接続され、

前記演算増幅器の負帰還路に前記第1インピーダンス素子及び前記インピーダンス変換器が含まれ、

前記被検出コンデンサと前記第1インピーダンス素子と前記インピーダンス変換器とは、前記信号線の浮遊容量が、前記被検出コンデンサの容量値又は前記第1インピーダンス素子の容量値の大きい方の容量値に対して10倍を超えないほど、近接して設けられている

ことを特徴とする静電容量検出回路。

【請求項2】

前記被検出コンデンサと前記静電容量検出回路とは隣り合って接して設けられていることを特徴とする請求項1記載の静電容量検出回路。

【請求項3】

10

20

前記静電容量検出回路は、さらに、前記第 1 インピーダンス素子と並列に接続される抵抗素子を含む

ことを特徴とする請求項 1 又は 2 記載の静電容量検出回路。

【請求項 4】

前記交流電圧発生器と前記演算増幅器との間に設けられた第 2 インピーダンスをさらに備えた

ことを特徴とする請求項 1 ~ 3 のいずれか 1 項に記載の静電容量検出回路。

【請求項 5】

前記静電容量検出回路は、さらに、

前記信号出力端子での信号を反転する反転増幅回路と、

前記インピーダンス変換器の出力信号と前記反転増幅回路の出力信号とを加算する加算回路とを備える

ことを特徴とする請求項 1 ~ 4 のいずれか 1 項に記載の静電容量検出回路。

【請求項 6】

前記被検出コンデンサの一端と前記インピーダンス変換器の入力端子とは非シールドの導電体で接続される

ことを特徴とする請求項 1 ~ 5 のいずれか 1 項に記載の静電容量検出回路。

【請求項 7】

前記被検出コンデンサ及び前記静電容量検出回路は、1 つのシールドボックス内に収納されている

ことを特徴とする請求項 1 ~ 6 のいずれか 1 項に記載の静電容量検出回路。

【請求項 8】

容量の変化に応じて物理量を検出する前記被検出コンデンサとして容量型センサと、プリント基板又はシリコン基板上に形成され、前記容量型センサに固定して設けられている請求項 1 ~ 7 のいずれか 1 項に記載の静電容量検出回路と

を備えることを特徴とする静電容量検出装置。

【請求項 9】

前記被検出コンデンサとしてのコンデンサマイクロホンと、

請求項 1 ~ 7 のいずれか 1 項に記載の静電容量検出回路と

を備えることを特徴とするマイクロホン装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、静電容量を検出する回路及び装置等に関し、特に、微小な容量を高い精度で検出する回路、装置及びマイクロホン装置に関する。

【0002】

【従来の技術】

静電容量検出回路の従来例として、静電容量式変位計を挙げることができる（例えば、特許文献 1 参照）。図 9 は、この静電容量検出回路を示す回路図である。この検出回路では、電極 90、91 で形成される容量センサ 92 が、信号線 93 を介して演算増幅器 95 の反転入力端子に接続されている。そしてこの演算増幅器 95 の出力端子と前記反転入力端子との間にコンデンサ 96 が接続されるとともに、非反転入力端子に交流電圧 V_{ac} が印加されている。また信号線 93 はシールド線 94 によって被覆され、外乱ノイズに対して電氣的に遮蔽されている。そしてこのシールド線 94 は、演算増幅器 95 の非反転入力端子に接続されている。出力電圧 V_d は、演算増幅器 95 の出力端子からトランス 97 を介して取り出される。

【0003】

この検出回路では、演算増幅器 95 の反転入力端子と非反転入力端子とがイメージナリシヨートの状態となり、反転入力端子に接続された信号線 93 と非反転入力端子に接続されたシールド線 94 とは、互いにほぼ同電位となる。これによって、信号線 93 はシールド

10

20

30

40

50

線 9 4 によってガーディングされ、つまり、両者 9 3、9 4 間の浮遊容量はキャンセルされ、浮遊容量に影響されにくい出力電圧 V_d が得られるというものである。

【 0 0 0 4 】

【 特許文献 1 】

特開平 9 - 2 8 0 8 0 6 号公報 (第 2 図)

【 0 0 0 5 】

【 発明が解決しようとする課題 】

しかしながら、このような従来技術によれば、確かに容量センサ 9 2 の容量がある程度に大きいときは信号線 9 3 とシールド線 9 4 との間の浮遊容量に影響されない正確な出力電圧 V_d を得ることができるものの、数 pF あるいは fF (フェムトファラッド) オーダー以下の微小な容量の検出においては、誤差が大きくなってしまいう問題がある。

10

【 0 0 0 6 】

また、印加する交流電圧 V_{ac} の周波数によっては、演算増幅器 9 5 の内部のトラッキングエラー等により、イメージナリシヨートの状態にある反転入力端子と非反転入力端子の電圧間にも結果的に微妙な位相・振幅のズレが発生し、検出誤差が大きくなってしまいう問題もある。

【 0 0 0 7 】

一方、携帯電話機等に代表される軽量・小型の音声通信機器においては、コンデンサマイクロホン等の容量センサで検出した音声を、高感度かつ忠実に電気信号に変換するコンパクトな増幅回路が求められている。数 pF あるいは fF オーダー以下の微小な容量又はその変化を正確に検出することができるならば、極めて高い感度で、かつ、忠実に音声を検出することが可能な高性能なマイクロホンが実現され、携帯電話機等の音声通信機器での音声のピックアップにおける性能が飛躍的に向上される。

20

【 0 0 0 8 】

そこで、この発明は、このような状況に鑑みてなされたものであり、微小な容量を正確に検出することができ、かつ、軽量・小型の音声通信機器に使用されるコンデンサマイクロホン等の容量センサの容量検出に適した静電容量検出回路等を提供することを目的とする。

【 0 0 0 9 】

【 課題を解決するための手段 】

上記目的を達成するために、本発明に係る静電容量検出回路は、被検出コンデンサの静電容量に対応する検出信号を出力する静電容量検出回路であって、入力インピーダンスが高く出力インピーダンスが低いインピーダンス変換器と、容量性の第 1 インピーダンス素子と、演算増幅器と、前記演算増幅器に交流電圧を印加する交流電圧発生器と、前記演算増幅器の出力に接続される信号出力端子とを備え、前記インピーダンス変換器の入力端子には前記被検出コンデンサの一端と前記第 1 インピーダンス素子の一端とが接続され、前記演算増幅器の負帰還路に前記第 1 インピーダンス素子及び前記インピーダンス変換器が含まれ、前記被検出コンデンサと前記静電容量検出回路とは隣接して設けられていることを特徴とする。

30

【 0 0 1 0 】

また、本発明に係る静電容量検出回路は、被検出コンデンサの静電容量に対応する検出信号を出力する静電容量検出回路であって、入力インピーダンスが高く出力インピーダンスが低いインピーダンス変換器と、容量性の第 1 インピーダンス素子と、演算増幅器と、前記演算増幅器に交流電圧を印加する交流電圧発生器と、前記演算増幅器の出力に接続される信号出力端子とを備え、前記インピーダンス変換器の入力端子には前記被検出コンデンサの一端と前記第 1 インピーダンス素子の一端とが接続され、前記演算増幅器の負帰還路に前記第 1 インピーダンス素子及び前記インピーダンス変換器が含まれ、前記被検出コンデンサと前記第 1 インピーダンス素子と前記インピーダンス変換器とが近接して設けられていることを特徴とする。

40

【 0 0 1 1 】

50

具体例としては、交流電圧発生器と、非反転入力端子が所定の電位に接続された演算増幅器と、インピーダンス変換器と、演算増幅器の反転入力端子とインピーダンス変換器の出力端子間に接続される抵抗と、演算増幅器の出力端子とインピーダンス変換器の入力端子間に接続されるコンデンサ（第1インピーダンス素子）とを備える静電容量検出回路を構成し、被検出コンデンサはインピーダンス変換器の入力端子と所定の電位間に接続し、静電容量検出回路と被検出コンデンサとは隣接、又は、信号線の浮遊容量が接続される素子の容量の最大の値の10倍を超えないように短く近接した位置に設けておく。ここで、所定の電位とは、ある基準電位、所定の直流電位、接地電位またはフローティング状態のいずれかを指すものであり、実施の態様にあわせて最適なものが選択される。なお、さらに交流電圧発生器と演算増幅器の反転入力端子間に接続される第2インピーダンスとしての抵抗を設けても良い。

10

【0012】

このような構成によって、被検出コンデンサに一定の電圧が印加されるとともに、その被検出コンデンサに流れる電流のほとんど全てがコンデンサ（第1インピーダンス素子）に流れ、信号出力端子からは、被検出コンデンサの静電容量に対応した信号が出力される。

【0013】

なお、静電容量検出回路と被検出コンデンサとを接続する信号線へのノイズの混入や、その信号線の浮遊容量の発生を低減させるために、被検出コンデンサと静電容量検出回路とは可能な限り隣接した位置に設けておく。または、被検出コンデンサと第1インピーダンス素子とインピーダンス変換器とが可能な限り近接した位置に設けておく。

20

ここで、本願明細書において、「近接する」とは、信号線の浮遊容量が、被検出コンデンサの容量値又は容量性の第1インピーダンス素子の容量値の大きい方の容量値に対して10倍を超えない状態にあることをいう。これは、信号線の浮遊容量が、接続されている素子の容量値の一桁上の数値を超えない容量値としたときに、本発明の静電容量検出回路は、検出感度の大幅な悪化を防ぐことができるということが分かったものであり、これは経験的に得られたものである。この信号線の浮遊容量は、被検出コンデンサと、第1インピーダンス素子と、インピーダンス変換器とを信号線に接続しない状態で、容量測定を行えば測定できる。そして、本願明細書では、上記の近接した条件で隣り合って接している状態を「隣接」という。

【0014】

ここで、前記静電容量検出回路に加えて、信号出力端子での信号を反転する反転増幅回路と、インピーダンス変換器の出力信号と反転増幅回路の出力信号とを加算する加算回路とを付加してもよい。また、コンデンサ（第1インピーダンス素子）と並列に抵抗を接続しておいてもよい。

30

【0015】

また、本発明の応用として、被検出コンデンサは、容量の変化に応じて物理量を検出する容量型センサとし、静電容量検出回路は、プリント基板又はシリコン基板上に形成し、それら容量型センサと基板とを固定する、もしくは、一体成形しているものが好ましい。さらに具体例として、より好ましくは、被検出コンデンサとして、コンデンサマイクロホンを採用し、静電容量検出回路についてはICで実現し、それらコンデンサマイクとICとを一体化し、携帯電話機等に使用されるマイクロホンとして1つの筐体（シールドボックス）に収めてもよい。このとき、コンデンサマイクロホンとICとは隣接した位置に固定し、導電性の板、配線パターン、ワイヤボンディング等で接続しておく。

40

【0016】**【発明の実施の形態】**

以下、本発明の実施の形態について、図面を用いて詳細に説明する。

（第1の実施の形態）

図1は、本発明の第1の実施の形態例における静電容量検出回路10の回路図である。なお、本図では、この静電容量検出回路10に、検出対象である被検出コンデンサ17（ここでは、コンデンサマイクロホン等、静電容量Csの変化を利用して各種物理量を検出す

50

る容量型センサ)が接続されている。

【0017】

この静電容量検出回路10は、交流電圧を発生する交流電圧発生器11、抵抗(R1)12、抵抗(R2)13、演算増幅器14、インピーダンス素子(ここでは、容量Cfのコンデンサ)15及びインピーダンス変換器16から構成され、被検出コンデンサ17の静電容量に対応する検出信号(電圧Vout)を信号出力端子20から出力する。

【0018】

交流電圧発生器11は、一端が所定の電位(本例では、接地)に接続され、他端(出力端子)から一定の交流電圧(電圧Vin、角周波数)を発生している。交流電圧発生器11の出力端子と演算増幅器14の反転入力端子との間には抵抗(R1)12が接続されている。 10

【0019】

演算増幅器14は、入力インピーダンス及び開ループゲインが極めて高い電圧増幅器であり、ここでは、非反転入力端子が所定の電位(本例では、接地)に接続され、非反転入力端子及び反転入力端子がイマジナリショートの状態となっている。この演算増幅器14の負帰還路、つまり、演算増幅器14の出力端子から反転入力端子までの間に、コンデンサ15、インピーダンス変換器16及び抵抗(R2)13がこの順で直列に接続されている。

【0020】

インピーダンス変換器16は、入力インピーダンスが極めて高く、出力インピーダンスが極めて低く、電圧ゲインがA倍の電圧増幅器である。このインピーダンス変換器16の入力端子21には、信号線又はプリント基板上の配線パターン等の導電体を介して、被検出コンデンサ17の一端が接続され、一方、被検出コンデンサ17の他端は、所定の電位(本例では、接地)に接続されている。演算増幅器14の出力端子には、この静電容量検出回路10の出力信号、つまり、被検出コンデンサ17の容量に対応した検出信号を出力するための信号出力端子20が接続されている。なお、本願では、A倍等に示される変数Aはいずれも零(0)以外の実数を表す。 20

【0021】

なお、被検出コンデンサ17と静電容量検出回路10との接続について、不要な浮遊容量が検出誤差として加算されたり、外乱ノイズが混入したりすることを避けるために、可能な限り短い導電体(ケーブル、銅箔の配線パターン、接続端子など)で接続するのが好ましい。さらに、可能な限り外乱ノイズに対する遮蔽を強化するために、被検出コンデンサ17及び静電容量検出回路10全体を接地されたシールド部材で覆ったり、シールドボックス内に収納するのが好ましい。 30

【0022】

以上のように構成された静電容量検出回路10の動作は以下の通りである。

抵抗(R1)12、抵抗(R2)13及び演算増幅器14等から構成される反転増幅回路に着目すると、演算増幅器14の両入力端子がイマジナリショートの状態となって同電位(例えば、0V)であり、かつ、その入力インピーダンスが極めて高く、電流が流れないことから、抵抗(R1)12を流れる電流は、Vin/R1となり、その全てが抵抗(R2)13を流れるので、インピーダンス変換器16の出力電圧をV2とすると、 40

$$V_{in}/R1 = -V2/R2$$

が成り立つ。これを整理することにより、インピーダンス変換器16の出力電圧V2は、

$$V2 = -(R2/R1) \cdot V_{in} \quad (\text{式1})$$

となる。また、インピーダンス変換器16の電圧ゲインはAであるので、入力電圧(入力端子21の電圧)V1と出力電圧(出力端子22での電圧)V2との関係より、その入力電圧V1は、

$$V1 = (1/A) \cdot V2 \quad (\text{式2})$$

が成り立つ。また、コンデンサ15を被検出コンデンサ17に向かって流れる電流をiとすると、インピーダンス変換器16の入力インピーダンスが極めて高いことから、その電 50

流 i の全てが被検出コンデンサ 17 に流れるので、電流 i は、 $j \omega C_s \cdot V_1$ となり、信号出力端子 20 から出力される検出信号の電圧 V_{out} は、

$$\begin{aligned} V_{out} &= i \cdot (1/j\omega C_f) + V_1 \\ &= (1 + C_s/C_f) \cdot V_1 \quad (\text{式 3}) \end{aligned}$$

となる。

【0023】

上記式 1 と式 2 とから、 V_2 を消去すると、

$$V_1 = - (R_2/R_1) \cdot (V_{in}/A) \quad (\text{式 4})$$

が得られ、この V_1 を上記式 3 に代入すると、

$$V_{out} = - (1 + C_s/C_f) \cdot (R_2/R_1) \cdot (V_{in}/A) \quad (\text{式 5})$$

が得られる。

【0024】

この式 5 から分かるように、静電容量検出回路 10 の信号出力端子 20 から出力される検出信号の電圧 V_{out} は、被検出コンデンサ 17 の容量 C_s に依存した値となる。従って、この電圧 V_{out} に対して種々の信号処理を施すことによって、容量 C_s を特定することができる。また、この式 5 には角周波数が含まれていないことから分かるように、この検出信号の電圧 V_{out} は、交流電圧発生器 11 からの交流信号 V_{in} の周波数及び被検出コンデンサの周波数の変化に依存しない。これによって、被検出コンデンサ 17 に印加される交流電圧の周波数に依存することなく、被検出コンデンサ 17 の容量を検出することができる（回路での周波数依存特性を有しない）静電容量検出回路が実現される。したがって、コンデンサマイクロホン等、容量値がある周波数（音声帯域）で変化するような被検出コンデンサ 17 に対して、検出された信号を周波数補正することなく、その電圧値から直接、容量値を特定することが可能となる。

【0025】

また、本実施の形態例の静電容量検出回路 10 では、コンデンサ 15 及び被検出コンデンサ 17 に電流を供給している演算増幅器 14 は、その非反転入力端子が所定の電位に接続され、固定化されている。したがって、図 9 に示される従来の回路における演算増幅器 95 と異なり、演算増幅器 14 は、入力される交流信号の周波数等に依存することなく、ノイズの少ない安定した電流をコンデンサ 15 及び被検出コンデンサ 17 に供給するので、被検出コンデンサ 17 の微小な容量の検出が可能となる。

【0026】

なお、本発明に関する実験によれば、図 1 の静電容量検出回路において、例えば、 C_s （被検出コンデンサ：本実施の形態ではマイクロホン）の元々の静電容量が 20 pF のときに、信号線の浮遊容量が 200 pF を越すと、かなり検出感度が悪化した。また、前記 C_s について、いくつかの別の静電容量値で確認したところ、同じ傾向の結果を得た。

また、第 1 インピーダンス素子である容量 C_f と被検出コンデンサ C_s とは、この回路中ではともに信号線に接続された容量素子であり、どちらの素子についても計算上は前記と同じ結果をもたらすものと考えられる。

これらの実験結果及び経験から、信号線の浮遊容量が、当該 C_s 又は C_f の容量値の一桁上の値を越えないように、被検出コンデンサと第 1 インピーダンス素子とインピーダンス変換器とを近接させると良好な検出感度が得られることが分かった。

【0027】

図 2 は、図 1 に示された静電容量検出回路 10 におけるインピーダンス変換器 16 の具体的な回路例を示す。図 2 (a) は、演算増幅器 100 を用いたボルテージフォロワを示している。演算増幅器 100 の反転入力端子と出力端子とが短絡されている。この演算増幅器 100 の非反転入力端子をインピーダンス変換器 16 の入力とし、演算増幅器 100 の出力端子をインピーダンス変換器 16 の出力とすることで、入力インピーダンスが極めて高く、電圧ゲイン A が 1 となるインピーダンス変換器 16 が得られる。

【0028】

10

20

30

40

50

図2(b)は、演算増幅器101を用いた非反転増幅回路を示している。演算増幅器101の反転入力端子とグランド間に抵抗(R10)110が接続され、演算増幅器101の反転入力端子と出力端子間にフィードバック抵抗(抵抗(R11)33)が接続されている。この演算増幅器101の非反転入力端子をインピーダンス変換器16の入力とし、演算増幅器101の出力端子をインピーダンス変換器16の出力とすることで、入力インピーダンスが極めて高く、電圧ゲインAが $(R10 + R11) / R10$ となるインピーダンス変換器16が得られる。

【0029】

図2(c)は、図2(a)や図2(b)に示されるような演算増幅器の入力段にCMOS構造のバッファを付加した回路を示している。図示されるように、正負電源間にN型MOSFET34とP型MOSFET35とが抵抗112、113を介して直列に接続され、バッファの出力が演算増幅器100(又は101)の入力に接続されている。このバッファの入力をインピーダンス変換器16の入力とし、演算増幅器の出力端子をインピーダンス変換器16の出力とすることで、入力インピーダンスが極めて高いインピーダンス変換器16が得られる。

【0030】

図2(d)は、図2(c)の入力段のバッファのような回路を示している。図示されるように、正負電源間に、N型MOSFET34とP型MOSFET35とが直列に接続され、両MOSFETの接続部から出力がなされる。

【0031】

図2(e)は、演算増幅器102の非反転入力をインピーダンス変換器の入力とし、演算増幅器102の反転入力端子に抵抗114の一端を接続し、演算増幅器102の出力と反転入力間を抵抗115を介して接続したものとなっている。図2(d)及び図2(e)に示されるように、こうした構成をとることで入力インピーダンスが極めて高いインピーダンス変換器16が得られる。

【0032】

(第2の実施の形態)

次に、本発明の第2の実施の形態における静電容量検出回路について説明する。

【0033】

図3は、第2の実施の形態例における静電容量検出回路30の回路図である。この静電容量検出回路30は、大きく分けて、図1に示された静電容量検出回路10に相当するコア部31、そのコア部31の信号出力端子20での信号電圧V01を入力として反転する反転部32、及び、その反転部32の出力端子23での信号電圧V03とコア部31の交流出力端子22での信号電圧V02とを加算し、出力端子24に電圧V04の検出信号を出力する加算部33から構成される。

【0034】

コア部31は、図1に示された静電容量検出回路10と同一の回路である。したがって、コア部31の信号出力端子20の電圧V01は、上記式5より、

$$V01 = - (1 + Cs / Cf) \cdot (R2 / R1) \cdot (Vin / A) \quad (式6)$$

となり、コア部31の交流出力端子22の電圧V02は、上記式1より、

$$V02 = - (R2 / R1) \cdot (Vin / A) \quad (式7)$$

となる。

【0035】

反転部32は、可変抵抗(R4)40、抵抗(R5)41、可変抵抗(R6)42、コンデンサ43及び演算増幅器44を備えた反転増幅回路であり、電圧利得が-1で、かつ、その出力端子23での信号V03の位相がコア部31の交流出力端子22での信号V02と同一になるように、可変抵抗(R4)40及び可変抵抗(R6)42の抵抗値が調整されている。したがって、この反転部32の入力電圧V01と出力電圧V03とは、理想的には以下の関係が成り立っている。

$$V03 = - V01 \quad (式8)$$

10

20

30

40

50

【 0 0 3 6 】

加算部 3 3 は、抵抗値の等しい 3 つの抵抗 (R 7) 4 5、抵抗 (R 8) 4 6 及び抵抗 (R 9) 4 7 が演算増幅器 4 8 に接続された加算器である。つまり、2 つの入力信号の電圧 V 0 2 及び V 0 3 と、出力電圧 V 0 4 とは、以下の関係が成り立つ。

$$V 0 4 = - (V 0 2 + V 0 3) \quad (式 9)$$

この式 9 に、上記式 8 を代入して V 0 3 を消去した後に、上記式 6 及び式 7 を代入すると、

$$V 0 4 = V 0 1 - V 0 2 \\ = - (C s / C f) \cdot (R 2 / R 1) \cdot (V i n / A) \quad (式 1 0)$$

が成り立つ。つまり、この静電容量検出回路 3 0 の出力端子 2 4 から出力される検出信号の電圧 V 0 4 は、容量値 C s に比例することが分かる。よって、この電圧 V 0 4 に基づいて、種々の信号処理を施すことで、未知の容量値 C s 又は容量変化を容易に特定することができる。

10

【 0 0 3 7 】

この式 1 0 と第 1 の実施の形態例における検出信号の電圧 V out を示す式 5 とを比較して分かるように、第 2 の実施の形態例における静電容量検出回路 3 0 で得られる検出信号は、第 1 の実施の形態例と異なり、被検出コンデンサ 1 7 の容量に比例する成分だけを含み、不要なオフセット分 (被検出コンデンサ 1 7 に依存しない電圧) を含んでいない。したがって、第 2 の実施の形態例における検出信号から被検出コンデンサ 1 7 の容量を特定する信号処理は、簡易なもので済む。

20

なお、本例では、V 0 3 = - V 0 1 となる例で説明したが、本発明は、これに限定されるものではない。容量センサの種類により、V 0 3 = k · V 0 1 (k は反転増幅部の増幅率) として、出力電圧 V 0 4 が、

$$V 0 4 = \{ k \cdot (C s / C f) + (k + 1) \} \cdot (R 2 / R 1) \cdot V i n$$

となるように設定してもよい。

【 0 0 3 8 】

図 4 は、上記第 1 及び第 2 の実施の形態例における静電容量検出回路の電子機器への応用例を示す図である。ここでは、コンデンサマイクロホンと静電容量検出回路とが一体化された、携帯電話機等に用いられるマイクロホン 5 0 の断面図が示されている。このマイクロホン 5 0 は、音孔 5 2 を有する蓋体 5 1 と、音によって振動する振動膜 5 3 と、振動膜 5 3 を固定しているリング 5 4 と、スペーサ 5 5 a と、スペーサ 5 5 a を介して振動膜 5 3 と対抗して設けられた固定電極 5 6 と、固定電極 5 6 を支持する絶縁板 5 5 b と、絶縁板 5 5 b の裏面に固定された上記施の形態の静電容量検出回路が形成された IC チップ 5 8 と、IC チップ 5 8 をモールドしている IC パッケージ 5 9 と、IC チップ 5 8 とワイヤボンディング等で接続された外部電極 6 1 a、6 1 b 等とから構成される。

30

【 0 0 3 9 】

コンデンサを形成している一方の電極である振動膜 5 3 は、所定の電位 (本例では、接地) に接続され、他方の電極である固定電極 5 6 は、アルミニウム板やワイヤボンディング、コンタクトホール等の導電体を介して IC チップ 5 8 の回路に接続されている。振動膜 5 3 と固定電極 5 6 とからなるコンデンサの容量又はその変化は、絶縁板 5 5 b を介して隣接する IC チップ 5 8 内の静電容量検出回路によって検出され、電気信号に変換されて、外部電極 6 1 a、6 1 b 等から出力される。なお、蓋体 5 1 は、アルミニウム等の金属からなり、絶縁基板 6 0 の上面に形成された導電膜 (図示せず) とともに、内部のコンデンサ 5 3、5 6 や IC チップ 5 8 への外乱ノイズの侵入を遮蔽するシールドボックスとしての役割を果たしている。また本例では、固定電極 5 6 と回路とを接続し、振動膜 5 3 を所定の電位に接続しているが、振動膜 5 3 と回路とを接続し、固定電極 5 6 を所定の電位に接続してもよい。ただし、経験的には前者の方が好ましい。

40

【 0 0 4 0 】

図 5 は、図 4 に示されたマイクロホン 5 0 の概略的な外観図である。図 5 (a) は平面図、図 5 (b) は正面図、図 5 (c) は底面図である。図 5 (a)、(b) に示された蓋体

50

51の大きさは、例えば、およそ 縦5mm×高さ2mmである。図5(c)に示された4つの外部電極61a~61dは、例えば、静電容量検出回路の電源用の2つの端子と、出力信号用の2つの端子である。

【0041】

このような応用例においては、被検出コンデンサ(ここでは、コンデンサマイクロホン)と静電容量検出回路(ここでは、ICチップ)とは隣接して設けられ、信号線は極めて短く、その浮遊容量がコンデンサマイクロホンが回路内の第1インピーダンス素子のいずれか大きい方の容量値の10倍を超えないような長さの導電体によって接続されている。そして、それらの部品は、金属製の蓋体等のシールド部材で覆われている。したがって、このような応用例においては、被検出コンデンサと静電容量検出回路とを接続する信号線(導電体)に混入する外乱ノイズ等の悪影響については無視することができると思われる。

10

【0042】

つまり、このような小型のマイクロホンにおいては、被検出コンデンサと静電容量検出回路とは極めて短い導電体で接続されるので、その間をシールド付きケーブルで接続したり、そのシールドにガード電圧を印加するための特殊な回路を設けることは、却って、回路規模を大きくし、回路のコンパクト化を妨げる。したがって、被検出コンデンサと静電容量検出回路とは、非シールドの(シールドされていない)導電板、配線パターン、ワイヤボンディング、リード線等により、最短経路を接続するのが好ましい。他のマイクロホンの例として、図6及び図7に、回路を基板にのせたものを示す。上記実施の形態例の静電容量検出回路が基板62に搭載された以外は基本的に同じである。

20

【0043】

以上、本発明に係る静電容量検出回路について、2つの実施の形態例及び製品への応用例に基づいて説明したが、本発明は、これらの実施の形態例及び応用例に限定されるものではない。

【0044】

例えば、静電容量検出回路10及び30において、被検出コンデンサ17に流れる電流を検出するために、演算増幅器14とインピーダンス変換器16との間に、コンデンサ15が接続されたが、抵抗やインダクタンス等のインピーダンス素子を接続することも考慮可能である。

30

【0045】

また、図8に示されるように、上記実施の形態における静電容量検出回路10及び30におけるコンデンサ15と並列に抵抗18を付加して接続してもよい。これによって、コンデンサ15と被検出コンデンサ17との接続点は、抵抗18を介して第1演算増幅器14の出力端子と接続されることになり、直流的にフローティング状態となることが解消され、電位が固定される。

【0046】

また、被検出コンデンサ17として接続される容量型センサは、コンデンサマイクロホンだけに限られず、加速度センサ、地震計、圧力センサ、変位センサ、変位計、近接センサ、タッチセンサ、イオンセンサ、湿度センサ、雨滴センサ、雪センサ、雷センサ、位置合わせセンサ、接触不良センサ、形状センサ、終点検出センサ、振動センサ、超音波センサ、角速度センサ、液量センサ、ガスセンサ、赤外線センサ、放射線センサ、水位計、凍結センサ、水分計、振動計、帯電センサ、プリント基板検査機等の公知の容量型センサなど、静電容量の変化を利用して各種物理量を検出する全てのトランスデューサ(デバイス)が含まれる。

40

【0047】

【発明の効果】

以上の説明から明らかなように、本発明に係る静電容量検出回路、静電容量検出装置及びマイクロホン装置は、抵抗を介して演算増幅器に交流電圧を印加し、信号線に被検出コンデンサを接続することで、被検出コンデンサの容量を検出している。つまり、非反転入力

50

端子を所定の電位に接続した演算増幅器の出力端子とインピーダンス変換器の入力端子間にコンデンサを接続するとともに、インピーダンス変換器の入力端子と所定の電位間に被検出コンデンサを接続している。

【0048】

これによって、被検出コンデンサに流れる電流の全てがコンデンサに流れ、演算増幅器の出力端子には被検出コンデンサの容量に対応する正確な信号が出力されることとなり、数 pF あるいは fF オーダー以下の微小な容量の検出が可能となる。

【0049】

そして、演算増幅器の非反転入力端子は所定の電位に接続され、入力端子の一方の電位が固定されるので、演算増幅器は安定して動作し、演算誤差が低減し、検出信号に含まれるノイズが抑制される。

10

【0050】

また、演算増幅器とインピーダンス変換器との間にコンデンサが接続されているので、演算増幅器に印加される交流電圧の周波数に依存せず、被検出コンデンサの容量変化の周波数にも依存しない検出感度が確保される。さらに、演算増幅器とインピーダンス変換器との間に抵抗を接続した場合におけるその抵抗からの熱雑音による S/N 比の劣化という問題も生じない。

【0051】

なお、この静電容量検出回路と被検出コンデンサとを隣接した位置に設けておくか、又は、信号線に接続される回路素子を近接して設けることで、この間を接続するシールドケーブルや、そのケーブルで発生する浮遊容量をキャンセルする特殊な回路等は不要となる。

20

【0052】

ここで、前記静電容量検出回路に、信号出力端子での信号を反転する反転増幅回路と、インピーダンス変換器の出力信号と反転増幅回路の出力信号とを加算する加算回路とを付加してもよい。これによって、静電容量検出回路の出力信号に含まれる不要なオフセット成分が除去され、被検出コンデンサの容量に対応する正味の信号を大きく増幅することができる。

【0053】

また、被検出コンデンサをコンデンサマイクロホンとし、静電容量検出回路については IC で実現し、それらコンデンサマイクロホンと IC とを一体化し、携帯電話機等に使用されるマイクロホンとして 1 つの筐体 (シールドボックス) に収めることで、コンデンサマイクロホンと静電容量検出回路とは極めて隣接した位置に配置されるので、被検出コンデンサと静電容量検出回路とを接続するための径の大きなシールドケーブルやガード電圧を印加するための特殊な回路等が不要となる。

30

【0054】

さらに、本発明に係る静電容量検出回路は、被検出コンデンサに電流を流すことによって容量を検出しているので、エレクトレットコンデンサマイクロホン等のように、被検出コンデンサの電極に高分子フィルム等を貼り付けてエレクトレット化する必要がなく、通常の静電容量型センサに適用することができる。

【0055】

40

以上のように、本発明により、使用環境の限定も少なくなり、微小な容量を正確に検出することができ、かつ、小型化に適した静電容量検出回路等が実現され、特に、携帯電話機等の軽量・小型の音声通信機器の音声性能が飛躍的に向上され、その実用的価値は極めて高い。

【図面の簡単な説明】

【図 1】本発明の第 1 の実施の形態における静電容量検出回路の回路図である。

【図 2】(a) ~ (e) は、本発明で使用可能なインピーダンス変換器の例を示す図である

【図 3】本発明の第 2 の実施の形態における静電容量検出回路の回路図である。

【図 4】本発明の静電容量検出回路の電子機器への応用例を示す図 (マイクロホンの断面

50

図)である。

【図5】図3に示されたマイクロホンの概略的な外観図であり、(a)は平面図、(b)は正面図、(c)は底面図である。

【図6】マイクロホンの他の一例の断面図である。

【図7】図5に示されたマイクロホンの概略的な外観図であり、(a)は平面図、(b)は正面図である。

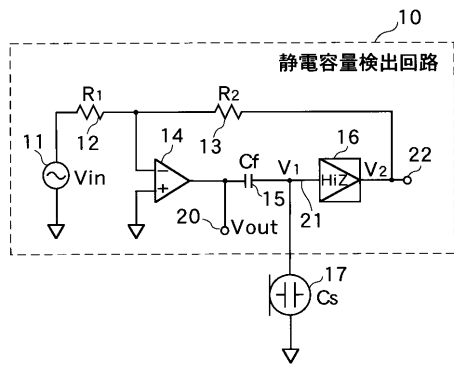
【図8】本発明の他の実施の形態における静電容量検出回路の回路図である。

【図9】従来の静電容量検出回路の回路図である。

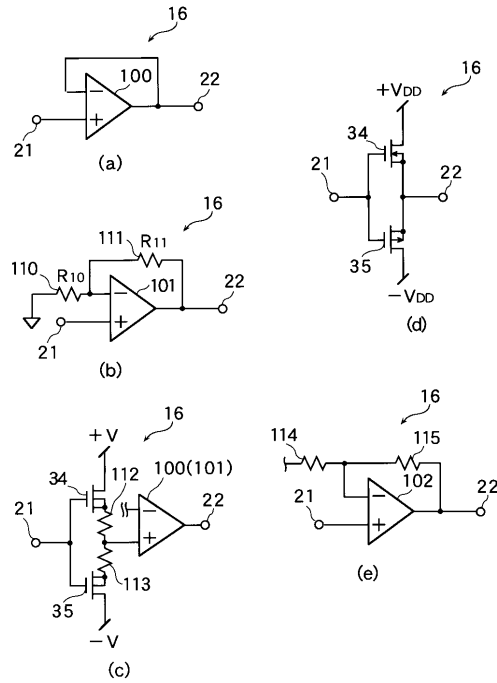
【符号の説明】

10、30	静電容量検出回路	10
11	交流電圧発生器	
12、13、18、41、45～47、110～115	抵抗	
14、44、48、100～102	演算増幅器	
15	コンデンサ(インピーダンス素子)	
16	インピーダンス変換器	
17	被検出コンデンサ	
20	信号出力端子	
21	インピーダンス変換器の入力端子	
22	交流出力端子	
23	反転部の出力端子	20
24	静電容量検出回路の出力端子	
31	コア部	
32	反転部	
33	加算部	
34、35	M O S E T	
40、42	可変抵抗	
43	コンデンサ	
50	マイクロホン	
51	蓋体	
52	音孔	30
53	振動膜	
54	リング	
55 a	スペーサ	
56	固定電極	
55 b	絶縁板	
58	I C チップ	
59	I C パッケージ	
60	絶縁基板	
61 a ~ 61 d	外部電極	
62	回路基板	40

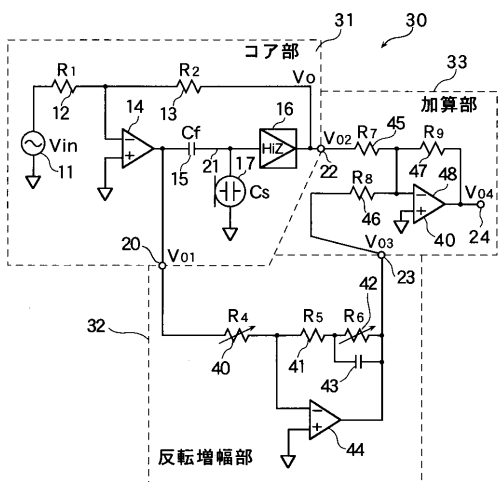
【図1】



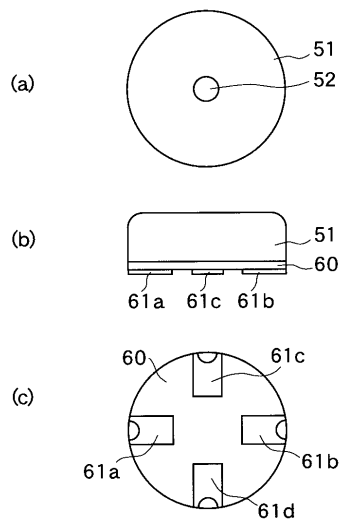
【図2】



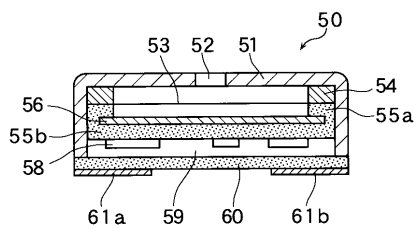
【図3】



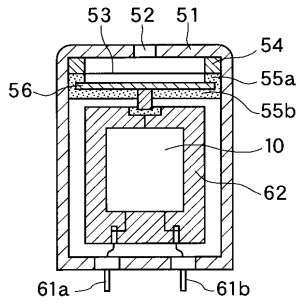
【図5】



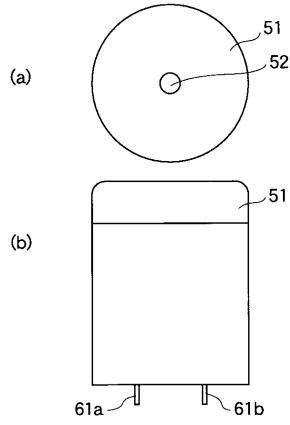
【図4】



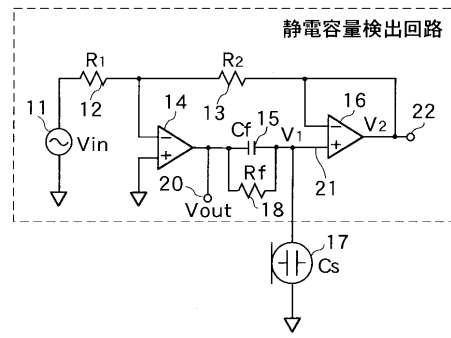
【図6】



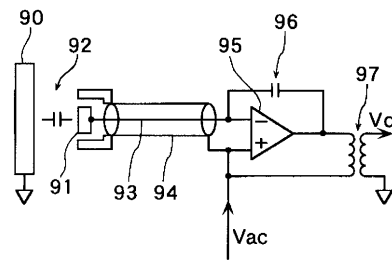
【図7】



【図8】



【図9】



フロントページの続き

- (56)参考文献 特開平04 - 168370 (JP, A)
特開2001 - 112094 (JP, A)
特開2001 - 324520 (JP, A)
特開2002 - 022786 (JP, A)
独国特許出願公開第3007426 (DE, A1)

(58)調査した分野(Int.Cl., DB名)

- G01R 27/00-27/32
G01P 15/00-15/16
H04R 11/00-11/06
H04R 11/14-15/02
H04R 19/00-19/04
H04R 21/00-21/02
H04R 23/00-23/02
H04R 31/00