



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I790911 B

(45)公告日：中華民國 112 (2023) 年 01 月 21 日

(21)申請案號：111104457

(22)申請日：中華民國 103 (2014) 年 07 月 03 日

(51)Int. Cl. : **H01L33/36 (2010.01)**

(71)申請人：晶元光電股份有限公司 (中華民國) EPISTAR CORPORATION (TW)

新竹市東區新竹科學園區力行路 21 號

(72)發明人：陳昭興 CHEN, CHAO-HSING (TW)；王佳琨 WANG, JIA-KUEN (TW)；廖健智 LIAO, CHIEN-CHIH (TW)；曾咨耀 TSENG, TZU-YAO (TW)；柯淙凱 KO, TSUN-KAI (TW)；沈建賦 SHEN, CHIEN-FU (TW)

(56)參考文獻：

TW	201133790A	TW	201138150A
TW	201214712A	TW	201238084A
TW	201239997A	TW	201330114A
US	2006/0138403A1	US	2008/0135848A1
US	2011/0180903A	US	2011/0266595A1

審查人員：李景松

申請專利範圍項數：10 項 圖式數：7 共 37 頁

(54)名稱

光電元件

(57)摘要

一種光電元件，包含：一磊晶疊層，包含一第一半導體層，一活性層形成於該第一半導體層上，以及一第二半導體層形成於該活性層上，其中第一半導體層包含複數個邊界且包含一周圍裸露區域以及複數個內部裸露區域分別不被活性層及第二半導體層覆蓋，周圍裸露區域鄰近複數個邊界，複數個內部裸露區域被第二半導體層所圍繞；一第二絕緣層，形成於磊晶疊層上，包含複數個第一開口位於第二半導體層上，複數個第二開口位於周圍裸露區域上，以及複數個第五開口分別位於複數個內部裸露區域上；一第三電極，形成於第二絕緣層上且包含複數個延伸部，其中複數個延伸部之一部分覆蓋複數個第二開口之一並電性連接第一半導體層，複數個延伸部之另一部分覆蓋複數個第五開口之一並電性連接第一半導體層；以及複數個第四電極，形成於第二半導體層上，且分別位於複數個第一開口上並電性連接第二半導體層，其中複數個延伸部之另一部分位於複數個第四電極之間。

An optoelectronic device including an epitaxial stack including a first semiconductor layer, an active layer formed on the first semiconductor layer, and a second semiconductor layer formed on the active layer, wherein the first semiconductor layer includes multiple boundaries, a peripheral exposing region and multiple internal exposing regions not covered by the active layer and the second semiconductor layer, the peripheral exposing region is adjacent to the multiple boundaries, and the multiple internal exposing regions are surrounded by the second semiconductor layer; a second insulating layer formed on the epitaxial stack and including multiple first openings on the second semiconductor layer, multiple second openings on the peripheral exposing region and multiple fifth openings respectively on the multiple internal exposing regions; a third electrode formed on the second insulating layer and including multiple extending portions,

wherein one of the multiple extending portions covers one of the multiple second openings and is electrically connected to the first semiconductor layer, and other one of the multiple extending portions covers one of the multiple fifth openings and is electrically connected to the first semiconductor layer; and multiple fourth electrodes formed on the second semiconductor layer, respectively on the multiple first openings and electrically connected to the second semiconductor layer, wherein the other one of the multiple extending portions is between the multiple fourth electrodes.

指定代表圖：

符號簡單說明：

700:光電元件

311:第一半導體層

321:第一第一電性電極

322:第二第一電性電極

323:第三第一電性電極

342:第二絕緣層

3422:第二開口

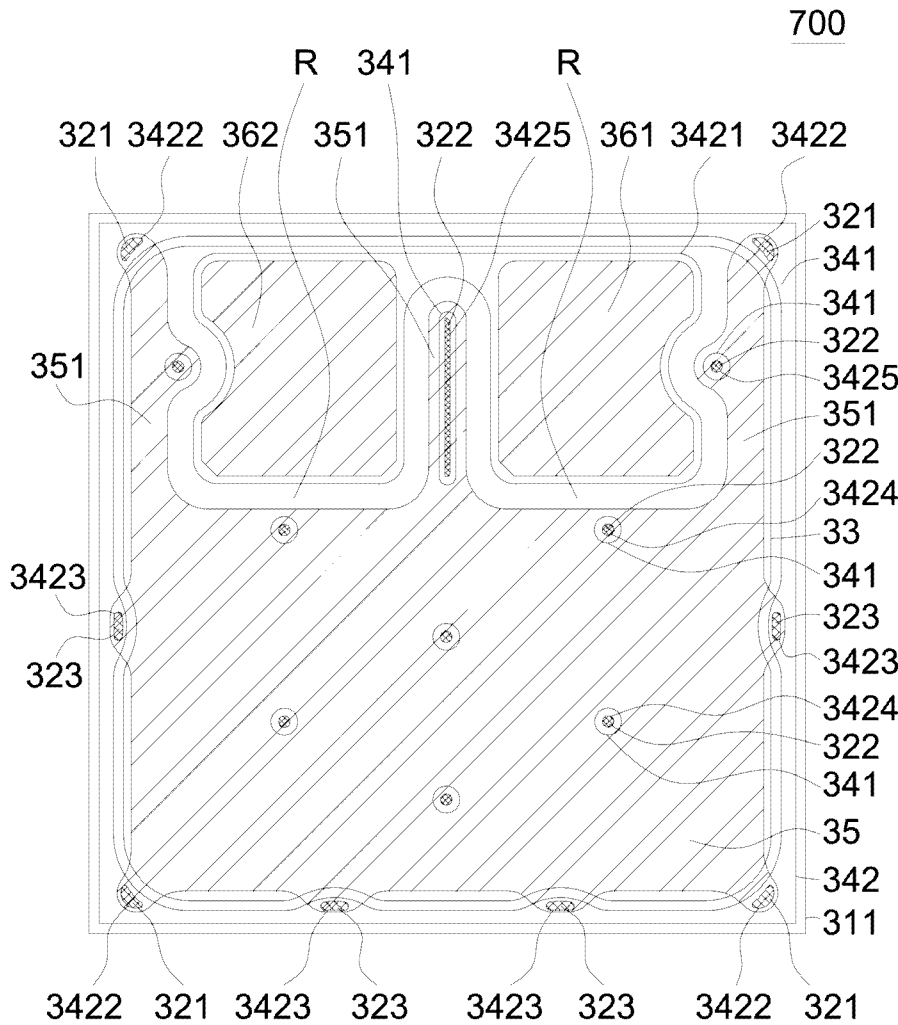
3423:第三開口

3424:第四開口

35:第三電極

351:延伸部

36:第四電極



第4C圖



公告本

I790911

【發明摘要】

【中文發明名稱】 光電元件

【英文發明名稱】 OPTOELECTRONIC DEVICE

【中文】一種光電元件，包含：一磊晶疊層，包含一第一半導體層，一活性層形成於該第一半導體層上，以及一第二半導體層形成於該活性層上，其中第一半導體層包含複數個邊界且包含一周圍裸露區域以及複數個內部裸露區域分別不被活性層及第二半導體層覆蓋，周圍裸露區域鄰近複數個邊界，複數個內部裸露區域被第二半導體層所圍繞；一第二絕緣層，形成於磊晶疊層上，包含複數個第一開口位於第二半導體層上，複數個第二開口位於周圍裸露區域上，以及複數個第五開口分別位於複數個內部裸露區域上；一第三電極，形成於第二絕緣層上且包含複數個延伸部，其中複數個延伸部之一部分覆蓋複數個第二開口之一並電性連接第一半導體層，複數個延伸部之另一部分覆蓋複數個第五開口之一並電性連接第一半導體層；以及複數個第四電極，形成於第二半導體層上，且分別位於複數個第一開口上並電性連接第二半導體層，其中複數個延伸部之另一部分位於複數個第四電極之間。

【英文】 An optoelectronic device including a epitaxial stack including a first semiconductor layer, an active layer formed on the first semiconductor layer, and a second semiconductor layer formed on the active layer, wherein the first semiconductor layer includes multiple boundaries, a peripheral exposing region and multiple internal exposing regions not covered by the active layer and the second semiconductor layer, the peripheral

exposing region is adjacent to the multiple boundaries, and the multiple internal exposing regions are surrounded by the second semiconductor layer; a second insulating layer formed on the epitaxial stack and including multiple first openings on the second semiconductor layer, multiple second openings on the peripheral exposing region and multiple fifth openings respectively on the multiple internal exposing regions; a third electrode formed on the second insulating layer and including multiple extending portions, wherein one of the multiple extending portions covers one of the multiple second openings and is electrically connected to the first semiconductor layer, and other one of the multiple extending portions covers one of the multiple fifth openings and is electrically connected to the first semiconductor layer; and multiple fourth electrodes formed on the second semiconductor layer, respectively on the multiple first openings and electrically connected to the second semiconductor layer, wherein the other one of the multiple extending portions is between the multiple fourth electrodes.

【指定代表圖】 第 (4C) 圖。

【代表圖之符號簡單說明】

光電元件700

第一半導體層311

第一第一電性電極321

第二第一電性電極322

第三第一電性電極323

第二絕緣層342

第二開口3422

第三開口3423

第四開口3424

第三電極35

延伸部351

第四電極36

【特徵化學式】

【發明說明書】

【中文發明名稱】 光電元件

【英文發明名稱】 OPTOELECTRONIC DEVICE

【技術領域】

【0001】 本發明係關於一種光電元件，尤其是關於一種光電元件之電極設計。

【先前技術】

【0002】 發光二極體(light-emitting diode, LED)的發光原理是利用電子在n型半導體與p型半導體間移動的能量差，以光的形式將能量釋放，這樣的發光原理係有別於白熾燈發熱的發光原理，因此發光二極體被稱為冷光源。此外，發光二極體具有高耐久性、壽命長、輕巧、耗電量低等優點，因此現今的照明市場對於發光二極體寄予厚望，將其視為新一代的照明工具，已逐漸取代傳統光源，並且應用於各種領域，如交通號誌、背光模組、路燈照明、醫療設備等。

【0003】 第1圖係習知之發光元件結構示意圖，如第1圖所示，習知之發光元件100，包含有一透明基板10、一位於透明基板10上之半導體疊層12，以及至少一電極14位於上述半導體疊層12上，其中上述之半導體疊層12由上而下至少包含一第一導電型半導體層120、一活性層122，以及一第二導電型半導體層124。

【0004】 此外，上述之發光元件100更可以進一步地與其他元件組合連接以形成一發光裝置(light-emitting apparatus)。第2圖為習知之發光裝置結構示意圖，如第2圖所示，一發光裝置200包含一具有至少一電路202之次載體

(sub-mount)20；至少一焊料(solder)22位於上述次載體20上，藉由此焊料22將上述發光元件100黏結固定於次載體20上並使發光元件100之基板10與次載體20上之電路202形成電連接；以及，一電性連接結構24，以電性連接發光元件100之電極14與次載體20上之電路202；其中，上述之次載體20可以是導線架(lead frame)或大尺寸鑲嵌基底(mounting substrate)，以方便發光裝置200之電路規劃並提高其散熱效果。

【發明內容】

【0005】一種光電元件，包含：一磊晶疊層，包含一第一半導體層，一活性層形成於第一半導體層上，以及一第二半導體層形成於活性層上，其中第一半導體層包含複數個邊界，其中第一半導體層包含一周圍裸露區域以及複數個內部裸露區域，且分別不被活性層及第二半導體層覆蓋，周圍裸露區域鄰近複數個邊界，複數個內部裸露區域被第二半導體層所圍繞；一第二絕緣層，形成於磊晶疊層上，包含複數個第一開口位於第二半導體層上，複數個第二開口位於周圍裸露區域上，以及複數個第五開口分別位於複數個內部裸露區域上；一第三電極，形成於第二絕緣層上且包含複數個延伸部，其中複數個延伸部之一部分覆蓋複數個第二開口之一並經由複數個第二開口之一電性連接第一半導體層，複數個延伸部之另一部分覆蓋複數個第五開口之一並經由複數個第五開口之一電性連接第一半導體層；以及複數個第四電極，形成於第二半導體層上，且分別位於複數個第一開口上，藉由複數個第一開口以電性連接第二半導體層，其中複數個延伸部之另一部分位於複數個第四電極之間。

【圖式簡單說明】

【0006】 第1圖為一結構圖，顯示一習知陣列光電元件側視結構圖；

【0007】 第2圖為一示意圖，顯示一習知發光裝置結構示意圖；

【0008】 第3A圖為一結構圖，顯示依據本發明一實施例的光電元件單元上視結構圖；

【0009】 第3B圖為一結構圖，顯示依據本發明一實施例的光電元件單元側視結構圖；

【0010】 第3C圖為一結構圖，顯示依據本發明另一實施例的光電元件單元上視結構圖；

【0011】 第4A-4D圖為一結構圖，顯示依據本發明另一實施例的光電元件單元上視結構圖；

【0012】 第5A-5C圖係繪示出一發光模組示意圖；

【0013】 第6A-6B圖係繪示出一光源產生裝置示意圖；及

【0014】 第7圖係繪示一燈泡示意圖。

【實施方式】

【0015】 本發明揭示一種發光元件及其製造方法，為了使本發明之敘述更加詳盡與完備，請參照下列描述並配合第3A圖至第7圖之圖示。

【0016】 第3A圖與第3B圖所示為本發明第一實施例之光電元件300的上視圖與側視圖。第3B圖係顯示第3A圖中A-B-C方向之側視結構圖。光電元件300具有一個基板30。基板30並不限定為單一材料，亦可以是由複數不同材料組合而

成的複合式基板。例如：基板30可以包含兩個相互接合的第一基板(圖未示)與第二基板(圖未示)。

【0017】 在基板30上以傳統的磊晶成長製程，形成一磊晶疊層31，包含第一半導體層311具有一第一表面3111及一與第一表面相對之第二表面3112，一活性層312形成於第一半導體層311之第一表面3111之上，以及一第二半導體層313形成於活性層312之上。接著，藉由黃光微影製程技術選擇性移除部分磊晶疊層以在光電元件300之邊界裸露出部分第一半導體層311，並形成一溝渠S於光電元件300之中。在一實施例中，此溝渠S裸露出部分第一半導體層311且被第二半導體層313所圍繞。在一實施例中，溝渠S於上視圖中為一長條形。

【0018】 接著，在光電元件300磊晶疊層31的表面及上述溝渠S側壁上以化學氣相沉積方式(CVD)或物理氣相沉積方式(PVD)等技術沉積形成第一絕緣層341。

【0019】 接著，形成至少一第一第一電性電極321於上述光電元件300之邊界旁所裸露出之第一半導體層311之上。在一實施例中，第一第一電性電極321未被第二半導體層313圍繞，以及一第二第一電性電極322形成於上述溝渠S之中。在此實施例中，分離的第一第一電性電極321及第二第一電性電極322形成一種第一電性電極的電極設計型態。

【0020】 在本發明之實施例中，電極設計型態可包括電極數量、電極形狀及電極位置的選擇，以增進光電元件靠近邊界區域之電流散佈。例如，第一電性電極之電極設計型態可以包含一或多個第一第一電性電極321以及一或多個第二第一電性電極322，且第二第一電性電極322自上視觀之係被第二半導體層313圍繞，且係為一延伸狀。

【0021】 在一實施例中，光電元件300之第一半導體層311具有至少四個邊界，相鄰兩邊界可構成一角落，且無跨越邊界之導電結構。在本實施例中，第一第一電性電極321形成於光電元件300之同一邊界上的兩個角落，彼此分離且未跨越光電元件300之邊界。

【0022】 在一實施例中，第一第一電性電極321於第一半導體層上311之投影可具有一圖形，此圖形可為一多邊形、一圓形、一橢圓形、一半圓形或具有一圓弧面。第二第一電性電極322可為線形、弧形、線形與弧形混合形、或可具有至少一支。在一實施例中，第二第一電性電極322可具有一頭端與尾端，且上述頭端具有一寬度大於尾端之一寬度。

【0023】 接著，形成一第二電性電極33於第二半導體層313之上。在一實施例中，第二電性電極33於第一半導體層311之投影面積與第二半導體層313之上表面積的比值係介於90~100%。

【0024】 之後，可形成一第二絕緣層342於上述第一第一電性電極321、第二第一電性電極322、第二電性電極33及部分第一絕緣層341之上。其中第二絕緣層342可具有第一開口3421以作為第二電性電極33與後續形成之第四電極36電性連接之用，第二絕緣層342也可具有一第二開口3422以作為第一第一電性電極321與後續形成之第三電極35電性連接之用。在一實施例中，第一絕緣層341或第二絕緣層342可完全覆蓋上述裸露出之第一半導體層311。

【0025】 在一實施例中，上述第一絕緣層341或第二絕緣層342可為一透明絕緣層。上述第一絕緣層341或第二絕緣層342的材質可以是氧化物、氮化物、或聚合物(polymer)，氧化物可包含氧化鋁(Al_2O_3)、氧化矽(SiO_2)、二氧化鈦(TiO_2)、五氧化二鉭(Tantalum Pentoxide, Ta_2O_5)或氧化鋁(AlO_x)；氮化物可包含

氮化鋁(AlN)、氮化矽(SiN_x)；聚合物可包含聚醯亞胺(polyimide)或苯并環丁烷(benzocyclobutane, BCB)等材料或為上述之複合組合。在一實施例中，第一絕緣層341或第二絕緣層342可為一布拉格反射鏡(Distributed Bragg Reflector)結構。

【0026】最後，形成一第三電極35於上述第二絕緣層342、第一第一電性電極321、第二第一電性電極322之上並與第一第一電性電極321、第二第一電性電極322電性連接；及形成一第四電極36於上述第二絕緣層342、第二電性電極33之上並與第二電性電極33電性連接。在一實施例中，自上視觀之，第三電極35與第四電極36於第一半導體層311上之投影面積的比值介於80~100%。

【0027】在一實施例中，第三電極35可以只覆蓋部分第一第一電性電極321；在另一實施例中，第三電極35可以完全不覆蓋第一第一電性電極321。

【0028】在一實施例中，第三電極35之上緣至基板30上緣有一高度H1，第四電極36之上緣至基板30上緣有一高度H2，且H1大致相等於H2。在一實施例中，H1與H2之差異小於5~10%。藉由調整H1與H2之差異，可減少光電元件300後續與載板或電路元件形成覆晶式結構之斷線機率，進而增加產品良率。在一實施例中，第三電極35之邊界與第四電極36之邊界具有一最小距離D1，且D1大於50 μm ，在一實施例中D1可為50-200 μm 、100-200 μm 。

【0029】在一實施例中，第一第一電性電極321、第二第一電性電極322、第二電性電極33、第三電極35及第四電極36可為一多層結構，及/或包含一反射層(圖未示)，且可對活性層312發出之光線具有80%以上之反射率。在一實施例中，第一第一電性電極321、第二第一電性電極322及第三電極35也可於同一製程中形成。在一實施例中，光電元件300發出之光線可經第一第一電性電極321、

第二第一電性電極322、第二電性電極33、第三電極35或第四電極36反射而從基板30方向離開光電元件300。

【0030】 為了達到一定的導電度，第一第一電性電極321、第二第一電性電極322、第二電性電極33、第三電極35及第四電極36之材質較佳例如可以是金屬，例如金(Au)、銀(Ag)、銅(Cu)、鉻(Cr)、鋁(Al)、鉑(Pt)、鎳(Ni)、鈦(Ti)、錫(Sn)等，其合金或其疊層組合。

【0031】 在一實施例中，可提供一載板或一電路元件(圖未示)，藉由打線或焊錫等方式於載板或電路元件上形成一第一載板電極(圖未示)、及一第二載板電極(圖未示)。此第一載板電極、及第二載板電極可與光電元件300之第三電極35、第四電極36形成一覆晶式結構。

【0032】 在一實施例中，可形成一第一調整層(圖未示)於第一第一電性電極321、及/或第二第一電性電極322與第三電極35之間，且電性連接於第一第一電性電極321、及/或第二第一電性電極322與第三電極35。在一實施例中，可形成一第二調整層(圖未示)於第二電性電極33與第四電極36之間，且電性連接於第二電性電極33與第四電極36。在本實施例中，第一調整層及第二調整層可分別具有一高度，且因為第一調整層及第二調整層之形成位置，使得第一調整層及第二調整層之高度會影響上述H1與H2之高度。因此藉由分別設計第一調整層及/或第二調整層之形成高度，可以減少上述H1與H2之高度差異，而可減少光電元件300後續與載板或電路元件形成覆晶式結構之斷線機率，進而增加產品良率。在一實施例中，第一調整層於第一半導體層311上之投影面積大於第三電極35於第一半導體層311上之投影面積，或第二調整層於第一半導體層311上之投影面積大於第四電極36於第一半導體層311上之投影面積。在一實施例中，第一調整

層或第二調整層之材質較佳例如可以是金屬，例如金(Au)、銀(Ag)、銅(Cu)、鉻(Cr)、鋁(Al)、鉑(Pt)、鎳(Ni)、鈦(Ti)、錫(Sn)等，其合金或其疊層組合。在一實施例中，第一調整層或第二調整層可為一多層結構，及/或包含一反射層(圖未示)，且可對活性層312發出之光線具有80%以上之反射率。

【0033】 第3C圖係顯示本發明第二實施例之光電元件400上視圖。本實施例其製作方法、使用材料及標號等與上述第一實施例相同，在此不再贅述。在本發明之實施例中，電極設計型態可包括電極數量、電極形狀及電極位置的選擇，以增進光電元件400靠近邊界區域之電流散佈。

【0034】 在一實施例中，光電元件400之第一半導體層311具有至少四個邊界，相鄰兩邊界可構成一角落，且無跨越邊界之導電結構。在本實施例中，第一第一電性電極321形成於第一半導體層311的任一角落之上，且第二絕緣層342可具有一第二開口3422以作為第一第一電性電極321與後續形成之第三電極35電性連接之用。第二第一電性電極322形成於第一半導體層311之上，且被第二半導體層313圍繞，且第二絕緣層342也可具有一第三開口3423以作為第二第一電性電極322與後續形成之第三電極35電性連接之用。

【0035】 在本實施例中，第一第一電性電極321於第一半導體層上311之投影可具有一圖形，其中此圖形可為一多邊形、一圓形、一橢圓形、一半圓形或具有一圓弧面。第二第一電性電極322係為延伸狀，且形狀可為線形、弧形、線形與弧形混合形、或可具有至少一支。在一實施例中，第二第一電性電極322可具有一頭端及一尾端，且上述頭端可具有一寬度大於尾端之一寬度。

【0036】 在本實施例中，第三第一電性電極323係形成於光電元件400之邊界旁所裸露出之第一半導體層311之上。在一實施例中，第三第一電性電極323

未被第二半導體層313圍繞，且第二絕緣層342具有一第四開口3424以作為第三第一電性電極323與後續形成之第三電極35電性連接之用。第四第一電性電極324係形成於光電元件400之邊界旁所裸露出之第一半導體層311之上。在一實施例中，第四第一電性電極324未被第二半導體層313圍繞，且第二絕緣層342具有一第五開口3425以作為第四第一電性電極324與後續形成之第三電極35電性連接之用。

【0037】 在本實施例中，第三第一電性電極323於第一半導體層上311之投影可具有一圖形，其中此圖形可為一多邊形、一圓形、一橢圓形、一半圓形或具有一圓弧面。第四第一電性電極324之形狀可為線形、弧形、線形與弧形混合形、或可具有至少一支。在一實施例中，第四第一電性電極324可具有一頭端及一尾端，且上述頭端可具有一寬度大於尾端之一寬度。在一實施例中，第三第一電性電極323與第四第一電性電極324之形狀不同。

【0038】 在一實施例中，依據產品設計之要求，第一第一電性電極321與第三第一電性電極323可形成在光電元件400之同一邊界旁，且彼此分離。在一實施例中，第一第一電性電極321及第四第一電性電極324、或第三第一電性電極323及第四第一電性電極324不形成在光電元件400之同一邊界旁。

【0039】 在一實施例中，第四第一電性電極324的頭端可被第三電極35所覆蓋，且第四第一電性電極324的尾端不被第四電極36所覆蓋。在本實施例中，第三電極35於第一半導體層311上之投影面積大於第四電極36於第一半導體層311上之投影面積，且第三電極35及第四電極36於第一半導體層311上之投影面積之比值介於110~120%。在一實施例中，上述第二第一電性電極322及第四第一電性電極324之尾端延伸方向為大致相互平行。

【0040】 第4A圖係顯示本發明第三實施例之光電元件500上視圖。本實施例其製作方法、使用材料及標號等與上述第一實施例相同，在此不再贅述。在本發明之實施例中，電極設計型態可包括電極數量、電極形狀及電極位置的選擇，以增進光電元件500靠近邊界區域之電流散佈。

【0041】 在本實施例中，光電元件500之四個邊界形成一長方形，相鄰兩邊界可構成一角落，且無跨越邊界之導電結構，上述邊界具有一第一長邊B1、一第二長邊B3、一第一短邊B2及一第二短邊B4。在一實施例中，上述第一長邊B1或第二長邊B3之長度大於第一短邊B2或第二短邊B4。在本實施例中，第三電極35及第四電極36於第一半導體層311上之投影係沿著第一長邊B1或第二長邊B3排列。

【0042】 在本實施例中，兩個彼此分離之第一第一電性電極321係形成於第一短邊B2之兩個角落之上，且第二絕緣層342也可具有一第二開口3422以作為第一第一電性電極321與後續形成之第三電極35電性連接之用。兩個第四第一電性電極324分別位於第一長邊B1及一第二長邊B3之邊界旁所裸露出之第一半導體層311之上。在本實施例中，第三第一電性電極323係形成於第一短邊B2之上，且第二絕緣層342也可具有一第四開口3424以作為第三第一電性電極323與後續形成之第三電極35電性連接之用。第四第一電性電極324未被第二半導體層313圍繞，且第二絕緣層342也可具有一第三開口3423以作為第四第一電性電極324與後續形成之第三電極35電性連接之用。

【0043】 在一實施例中，第三第一電性電極323與上述兩第一第一電性電極321之距離大致相等。此外，第一第一電性電極321、第四第一電性電極324、及第三電極35可於同一製程中形成。

【0044】 在本實施例中，第一第一電性電極321於第一半導體層上311之投影可具有一圖形，其中圖形為一多邊形、一圓形、一橢圓形、一半圓形或具有一圓弧面。第三第一電性電極323於第一半導體層上311之投影可具有一圖形，其中圖形為一多邊形、一圓形、一橢圓形、一半圓形或具有一圓弧面。第四第一電性電極324為延伸狀，可為線形、弧形、線形與弧形混合形、或可具有至少一分支。在一實施例中，第四第一電性電極324具有一頭端及一尾端，且上述頭端可具有一寬度大於尾端之一寬度。在一實施例中，第三第一電性電極323與第四第一電性電極324之形狀不同。

【0045】 在一實施例中，上述第四第一電性電極324之頭端指向第一短邊B2且尾端指向第二短邊B4。在一實施例中，此第四第一電性電極324的頭端可被第三電極35所覆蓋，且第四第一電性電極324的尾端不被第四電極36所覆蓋。在一實施例中，上述兩第四第一電性電極324之尾端延伸方向大致相互平行。在本實施例中，第三電極35於第一半導體層311上之投影面積大於第四電極36於第一半導體層311上之投影面積；且第三電極35及第四電極36於第一半導體層311上之投影面積之比值介於110~120%。

【0046】 第4B圖係顯示本發明第四實施例之光電元件600之上視圖。本實施例其製作方法、使用材料及標號等與上述第一實施例相同，在此不再贅述。在本發明之實施例中，電極設計型態可包括電極數量、電極形狀及電極位置的選擇，以增進光電元件600靠近邊界區域之電流散佈。

【0047】 在本實施例中，光電元件600之四個邊界形成一長方形，相鄰兩邊界可構成一角落，且無跨越邊界之導電結構。光電元件600具有一第一長邊B1、一第二長邊B3、一第一短邊B2及一第二短邊B4。在一實施例中，上述第一長邊B1或第二長邊B3之長度大於第一短邊B2或第二短邊B4。在本實施例中，第

三電極35及第四電極36於第一半導體層311上之投影係沿著第一長邊B1或第二長邊B3排列。

【0048】 在本實施例中，包含至少一個第一第一電性電極321。在一實施例中，可形成四個第一第一電性電極321於第一半導體層311的四個角落之上，且第二絕緣層342也可具有一第二開口3422以作為第一第一電性電極321與後續形成之第三電極35電性連接之用。兩個第二第一電性電極322形成於第一半導體層311之上，且被第二半導體層313圍繞，且第二絕緣層342也可具有一第三開口3423以作為第二第一電性電極322與後續形成之第三電極35電性連接之用。

【0049】 在本實施例中，第一第一電性電極321於第一半導體層上311之投影可具有一圖形，其中圖形為一多邊形、一圓形、一橢圓形、一半圓形或具有一圓弧面。第二第一電性電極322於第一半導體層上311之投影可具有一圖形，其中圖形為一多邊形、一圓形、一橢圓形、一半圓形或具有一圓弧面。在一實施例中，上述兩個第二第一電性電極322於第一半導體層311上之投影形狀可為相同或不同。

【0050】 在本實施例中，第三電極35係包含兩個延伸部351，且上述兩延伸部351可大致形成一凹口R，且第四電極36位於凹口R內。此外，第一第一電性電極321、第二第一電性電極322及第三電極35可於同一製程中形成。

【0051】 第4C圖係顯示本發明第五實施例之光電元件700之上視圖。本實施例其製作方法、使用材料及標號等與上述第一實施例相同，在此不再贅述。在本發明之實施例中，電極設計型態可包括電極數量、電極形狀及電極位置的選擇，以增進光電元件700靠近邊界區域之電流散佈。

【0052】 在一實施例中，光電元件700之第一半導體層311具有至少四個邊界，相鄰兩邊界可構成一角落，且無跨越邊界之導電結構。在本實施例中，包含四個第一第一電性電極321，係分別形成於第一半導體層311的四個角落之

上，且第二絕緣層342也可具有一第二開口3422以作為第一第一電性電極321與後續形成之第三電極35電性連接之用。複數個第二第一電性電極322形成於第一半導體層311之上，係被第二半導體層313圍繞，且第二絕緣層342也可具有一第四開口3424以作為第二第一電性電極322與後續形成之第三電極35電性連接之用。複數個第三第一電性電極323，係形成於光電元件700之邊界旁所裸露出之第一半導體層311之上。換言之，第三第一電性電極323未被第二半導體層313圍繞，且第一半導體層311的任一邊界旁可包含一個或多個第三第一電性電極323。第二絕緣層342可具有一第三開口3423以作為第二第一電性電極322與後續形成之第三電極35電性連接之用。

【0053】 在本實施例中，第一第一電性電極321於第一半導體層上311之投影可具有一圖形，其中圖形為一多邊形、一圓形、一橢圓形、一半圓形或具有一圓弧面。第二第一電性電極322於第一半導體層上311之投影可具有一圖形，其中圖形為一多邊形、一圓形、一橢圓形、一半圓形或具有一圓弧面。在一實施例中，第二第一電性電極322之形狀可為延伸狀，且其延伸方向可平行於延伸部351之延伸方向。第二第一電性電極322可為線形、弧形、線形與弧形混合形、或可具有至少一支。在一實施例中，上述複數個第二第一電性電極322於第一半導體層311上之投影面積可為相同或不同。第三第一電性電極323於第一半導體層上311之投影可具有一圖形，其中圖形為一多邊形、一圓形、一橢圓形、一半圓形或具有一圓弧面。

【0054】 在本實施例中，第三電極35係包含三個延伸部351，且上述三個延伸部351可大致形成兩凹口R，且兩個第四電極36可形成於上述兩個凹口R內。在本實施例中，至少一第二第一電性電極322可形成於上述延伸部351之中。

【0055】 在一實施例中，上述第一第一電性電極321、第二第一電性電極322、第三第一電性電極323於第一半導體層311上之投影形狀也可為相同或不

同。此外，第一第一電性電極321、第二第一電性電極322、第三第一電性電極323及第三電極35也可於同一製程中形成。

【0056】第4D圖係顯示本發明第六實施例之光電元件700'之上視圖。本實施例係為第五實施例之可能變化例，其製作方法、使用材料、電極設計及標號等與上述第五實施例相同，在此不再贅述。

【0057】在本實施例中，光電元件700'之第二絕緣層342具有複數個第一開口3421'以作為第二電性電極33與後續形成之第四電極36電性連接之用。在本實施例中，第二絕緣層342具有複數個第一開口3421可以減少第三電極35及第四電極36高度的差異，減少後續與載板或電路元件形成覆晶式結構之斷線機率，進而增加產品良率。

【0058】第5A圖至第5C圖係繪示出一發光模組示意圖，第5A圖係顯示一發光模組外部透視圖，一發光模組800可包含一載體502，一光電元件(未顯示)，複數個透鏡504、506、508及510，及兩電源供應終端512及514。此發光模組800可連接於之後描述之發光單元540。

【0059】第5B-5C圖係顯示一發光模組800之剖面圖，其中第8C圖係第8B圖之E區的放大圖。載體502可包含一上載體503及下載體501，其中下載體501之一表面可與上載體503接觸。透鏡504及508形成在上載體503之上。上載體503可形成至少一通孔515，而依本發明實施例形成之光電元件300或其他實施例之光電元件(圖未示)可形成在上述通孔515中並與下載體501接觸，且被膠材521圍繞。膠材521之上具有一透鏡508，其中膠材521之材料可為矽膠樹脂、環氧樹脂或其他材料。在一實施例中，通孔515之兩側壁之上可形成一反射層519以增加出光效率；下載體501之下表面可形成一金屬層517以增進散熱效率。

【0060】第6A-6B圖係繪示出一光源產生裝置示意圖900，一光源產生裝置900可包含一發光模組800、一發光單元540、一電源供應系統(未顯示)以供應發

光模組800—電流、以及一控制元件(未顯示)，用以控制電源供應系統(未顯示)。光源產生裝置900可以是一照明裝置，例如路燈、車燈或室內照明光源，也可以是交通號誌或一平面顯示器中背光模組的一背光光源。

【0061】 第7圖係繪示一燈泡示意圖。燈泡1000包括一個外殼921，一透鏡922，一照明模組924，一支架925，一散熱器926，一串接部927及一電串接器928。其中照明模組924係包括一載體923，並在載體923上包含至少一個上述實施例中的光電元件300或其他實施例之光電元件(圖未示)。

【0062】 具體而言，基板30係為一成長及/或承載基礎。候選材料可包含導電基板或不導電基板、透光基板或不透光基板。其中導電基板材料其一可為鍺(Ge)、砷化鎵(GaAs)、銦化磷(InP)、碳化矽(SiC)、矽(Si)、鋁酸鋰(LiAlO₂)、氧化鋅(ZnO)、氮化鎵(GaN)、氮化鋁(AlN)、金屬。透光基板材料其一可為藍寶石(Sapphire)、鋁酸鋰(LiAlO₂)、氧化鋅(ZnO)、氮化鎵(GaN)、玻璃、鑽石、CVD鑽石、與類鑽碳(Diamond-Like Carbon; DLC)、尖晶石(spinel, MgAl₂O₄)、氧化鋁(Al₂O₃)、氧化矽(SiOX) 及鎵酸鋰(LiGaO₂)。

【0063】 磊晶疊層31包含第一半導體層311，一活性層312，以及一第二半導體層313。第一半導體層311及第二半導體層313例如為包覆層(cladding layer)或限制層(confinement layer)，可為一單層或多層結構。上述第一半導體層311與第二半導體層313係電性、極性或摻雜物相異，其電性選擇可以為p型、n型、及i型中至少任意二者之組合，可分別提供電子、電洞，使電子、電洞於活性層312中結合以發光。第一半導體層311、活性層312，以及第二半導體層313之材料可包含Ⅲ-V族半導體材料，例如Al_xIn_yGa(1-x-y)N或Al_xIn_yGa(1-x-y)P，其中0 ≤ x, y ≤ 1；(x+y) ≤ 1。依據活性層312之材料，磊晶疊層可發出波長介於610 nm

及650 nm之間的紅光，波長介於530 nm及570 nm之間的綠光，波長介於450 nm及490 nm之間的藍光，或是波長小於400nm之紫外光。

【0064】 在本發明的另一實施例中，光電元件300、400、500、600、700、700' 可為一磊晶元件或一發光二極體，其發光頻譜可以藉由改變磊晶疊層單層或多層之物理或化學要素進行調整。此單層或多層之磊晶疊層材料可選自鋁(Al)、鎵(Ga)、銦(In)、磷(P)、氮(N)、鋅(Zn)以及氧(O)所構成群組。活性層312之結構係如：單異質結構(single heterostructure; SH)、雙異質結構(double heterostructure; DH)、雙側雙異質結構(double-side double heterostructure; DDH)、或多層量子井(multi-quantum well; MQW)結構。再者，調整活性層312量子井之對數亦可以改變發光波長。

【0065】 於本發明之一實施例中，第一半導體層311與基板30間尚可選擇性地包含一緩衝層(buffer layer，未顯示)。此緩衝層係介於二種材料系統之間，使基板30之材料系統”過渡”至第一半導體層311之材料系統。對發光二極體之結構而言，一方面，緩衝層係用以降低二種材料間晶格不匹配之材料層。另一方面，緩衝層亦可以用以結合二種材料或二個分離結構之單層、多層或結構，其可選用之材料係如：有機材料、無機材料、金屬、及半導體等；其可選用之結構係如：反射層、導熱層、導電層、歐姆接觸(ohmic contact)層、抗形變層、應力釋放(stress release)層、應力調整(stress adjustment)層、接合(bonding)層、波長轉換層、及機械固定構造等。在一實施例中，此緩衝層之材料可選自氮化鋁或氮化鎵，且此緩衝層可由濺鍍或原子層沉積(Atomic Layer Deposition, ALD)之方式形成。

【0066】 第二半導體層313與第二電性電極33之間更可選擇性地形成一接觸層(未顯示)。具體而言，接觸層可以為光學層、電學層、或其二者之組合。光學層係可以改變來自於或進入活性層的電磁輻射或光線。在此所稱之「改變」

係指改變電磁輻射或光之至少一種光學特性，前述特性係包含但不限於頻率、波長、強度、通量、效率、色溫、演色性（**rendering index**）、光場（**light field**）、及可視角（**angle of view**）。電學層係可以使得接觸層之任一組相對側間之電壓、電阻、電流、電容中至少其一之數值、密度、分布發生變化或有發生變化之趨勢。接觸層之構成材料係包含氧化物、導電氧化物、透明氧化物、具有50%或以上穿透率之氧化物、金屬、相對透光金屬、具有50%或以上穿透率之金屬、有機質、無機質、螢光物、磷光物、陶瓷、半導體、摻雜之半導體、及無摻雜之半導體中至少其一。於某些應用中，接觸層之材料係為氧化銻錫、氧化鎘錫、氧化銻錫、氧化銻鋅、氧化鋅鋁、與氧化鋅錫中至少其一。若為相對透光金屬，其厚度較佳地約為 $0.005\mu\text{m}\sim 0.6\mu\text{m}$ 。

【0067】 以上各圖式與說明雖僅分別對應特定實施例，然而，各個實施例中所說明或揭露之元件、實施方式、設計準則、及技術原理除在彼此顯相衝突、矛盾、或難以共同實施之外，吾人當可依其所需任意參照、交換、搭配、協調、或合併。雖然本發明已說明如上，然其並非用以限制本發明之範圍、實施順序、或使用之材料與製程方法。對於本發明所作之各種修飾與變更，皆不脫本發明之精神與範圍。

【符號說明】

【0068】 發光元件100、200、300、400、500、600、700、700'

【0069】 透明基板 10

【0070】 半導體疊層 12

【0071】 電極 14、E1、E2

【0072】 基板 30

- 【0073】 磊晶疊層 31
- 【0074】 第一半導體層 311
- 【0075】 活性層 312
- 【0076】 第二半導體層 313
- 【0077】 溝渠 S
- 【0078】 第一絕緣層 341
- 【0079】 第二絕緣層 342
- 【0080】 第一開口 3421
- 【0081】 第二開口 3422
- 【0082】 第三開口 3423
- 【0083】 第四開口 3424
- 【0084】 第五開口 3425
- 【0085】 第一第一電性電極 321
- 【0086】 第二第一電性電極 322
- 【0087】 第三第一電性電極 323
- 【0088】 第四第一電性電極 324
- 【0089】 第二電性電極 33
- 【0090】 第三電極 35
- 【0091】 第一長邊 B1
- 【0092】 第二長邊 B3
- 【0093】 第一短邊 B2
- 【0094】 第二短邊 B4

- 【0095】 長形延伸部 351
- 【0096】 凹口 R
- 【0097】 第四電極 36
- 【0098】 發光模組 800
- 【0099】 下載體 501
- 【0100】 載體 502
- 【0101】 上載體 503
- 【0102】 透鏡 504、506、508、510
- 【0103】 電源供應終端 512、514
- 【0104】 通孔 515
- 【0105】 反射層 519
- 【0106】 膠材 521
- 【0107】 外殼 540
- 【0108】 光源產生裝置 900
- 【0109】 燈泡 1000
- 【0110】 外殼 721
- 【0111】 透鏡 722
- 【0112】 照明模組 724
- 【0113】 支架 725
- 【0114】 散熱器 726
- 【0115】 串接部 727
- 【0116】 電串接器 728

【0117】 方向 ABC

【0118】 距離 D1

【0119】 高度H1、H2

【發明申請專利範圍】

【請求項1】 一種光電元件，包含：

一磊晶疊層，包含一第一半導體層，一活性層形成於該第一半導體層上，以及一第二半導體層形成於該活性層上，其中該第一半導體層包含複數個邊界，其中該第一半導體層包含一周圍裸露區域以及複數個內部裸露區域，且分別不被該活性層及該第二半導體層覆蓋，該周圍裸露區域鄰近該複數個邊界，該複數個內部裸露區域被該第二半導體層所圍繞；

一第一絕緣層，形成於該磊晶疊層上，包含複數個第一開口位於該第二半導體層上，複數個第二開口位於該周圍裸露區域上，以及複數個第三開口分別位於該複數個內部裸露區域上；

一第一電極，形成於該第一絕緣層上且包含複數個延伸部，其中該複數個延伸部之一部分覆蓋該複數個第二開口之一並經由該複數個第二開口之該一電性連接該第一半導體層，該複數個延伸部之另一部分覆蓋該複數個第三開口之一並經由該複數個第三開口之該一電性連接該第一半導體層；

以及

複數個第二電極，形成於該第二半導體層上，且分別位於該複數個第一開口上，藉由該複數個第一開口以電性連接該第二半導體層，其中該複數個延伸部之該另一部分位於該複數個第二電極之間。

【請求項2】 如申請專利範圍第1項所述的光電元件，更包含一第二絕緣層形成於該磊晶疊層及該第一絕緣層之間。

【請求項3】 如申請專利範圍第1項所述的光電元件，更包含一第三電極形成於該磊晶疊層及該第一絕緣層之間。

【請求項4】 如申請專利範圍第3項所述的光電元件，其中該第三電極於該第一半導體層之一投影面積與該第二半導體層之一上表面積的比值係介於90~100%

【請求項5】 如申請專利範圍第1項所述的光電元件，其中該複數個延伸部形成一凹口。

【請求項6】 如申請專利範圍第5項所述的光電元件，其中該複數個第二電極之一位於該凹口中。

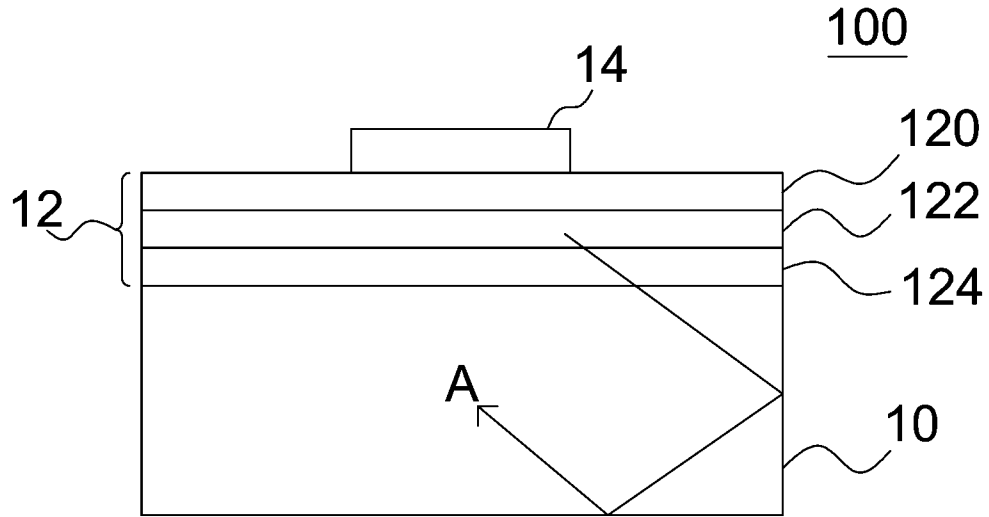
【請求項7】 如申請專利範圍第1項所述的光電元件，其中該磊晶疊層包含一表面，圍繞該複數個內部裸露區域的該第二半導體層包含複數個內側壁連接該表面，該第一絕緣層形成於該表面及該複數個內側壁上。

【請求項8】 如申請專利範圍第1項所述的光電元件，其中該第一電極包含銀(Ag)、銅(Cu)、鉻(Cr)、鋁(Al)、鈦(Ti)、鉑(Pt)、鎳(Ni)、錫(Sn)、其合金或其疊層組合。

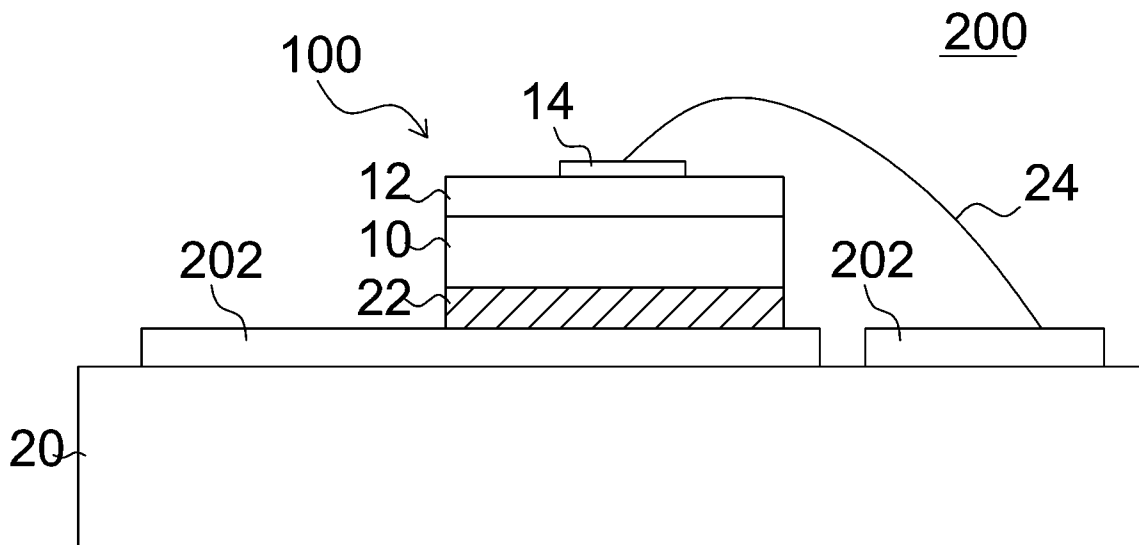
【請求項9】 如申請專利範圍第1項所述的光電元件，其中該第二電極包含金(Au)、銅(Cu)、鎳(Ni)、錫(Sn)等，其合金或其疊層組合。

【請求項10】 如申請專利範圍第1項所述的光電元件，其中自上視觀之，該第二電極之一上視面積小於該第一電極之一上視面積。

【發明圖式】

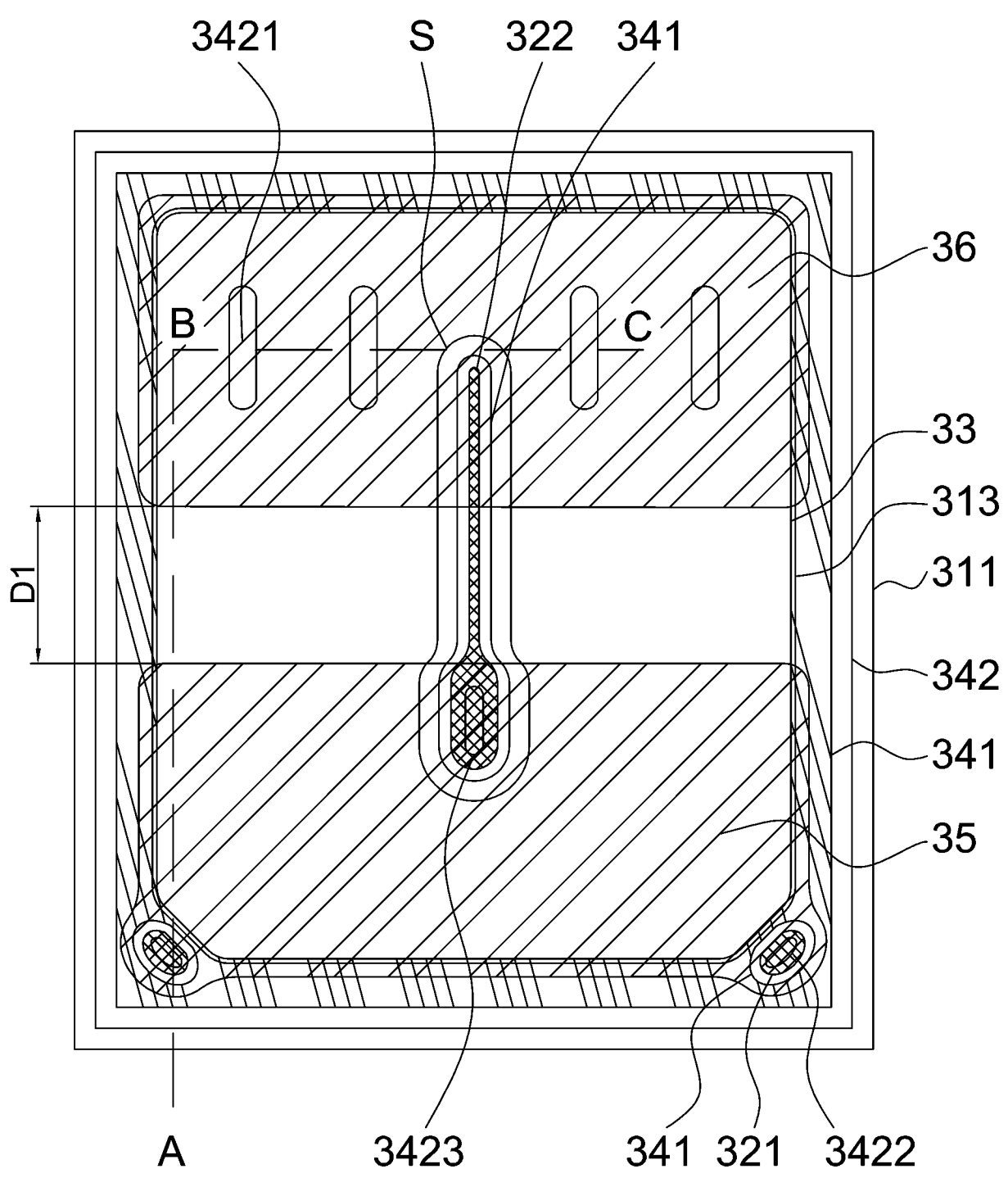


第1圖
(習知技術)

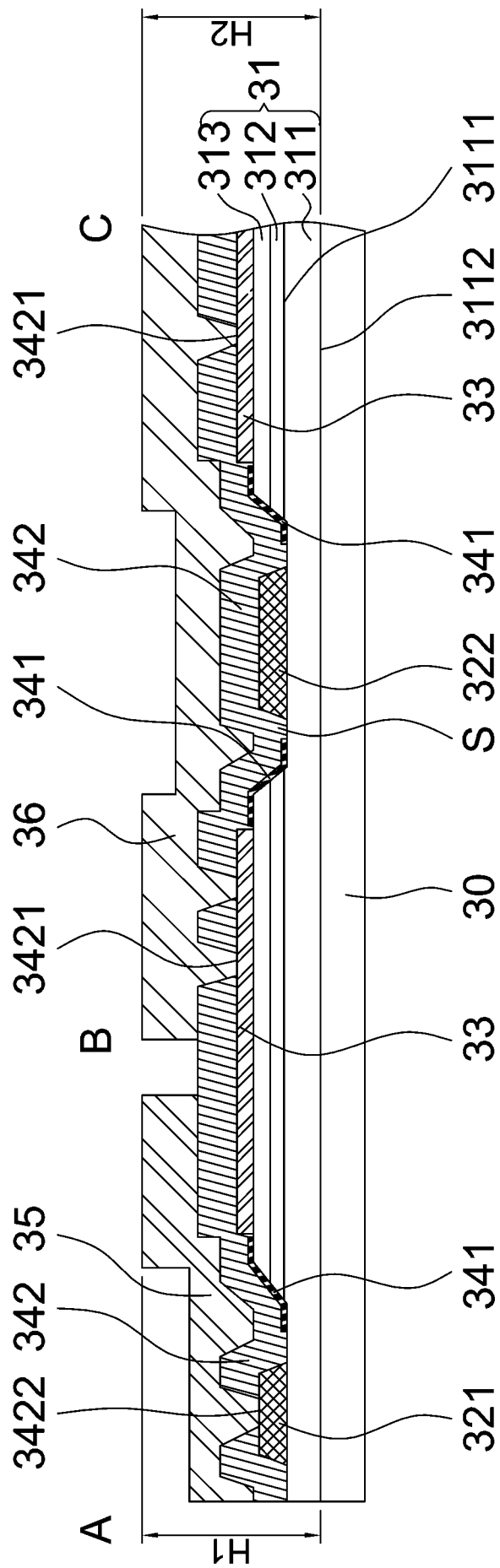


第2圖
(習知技術)

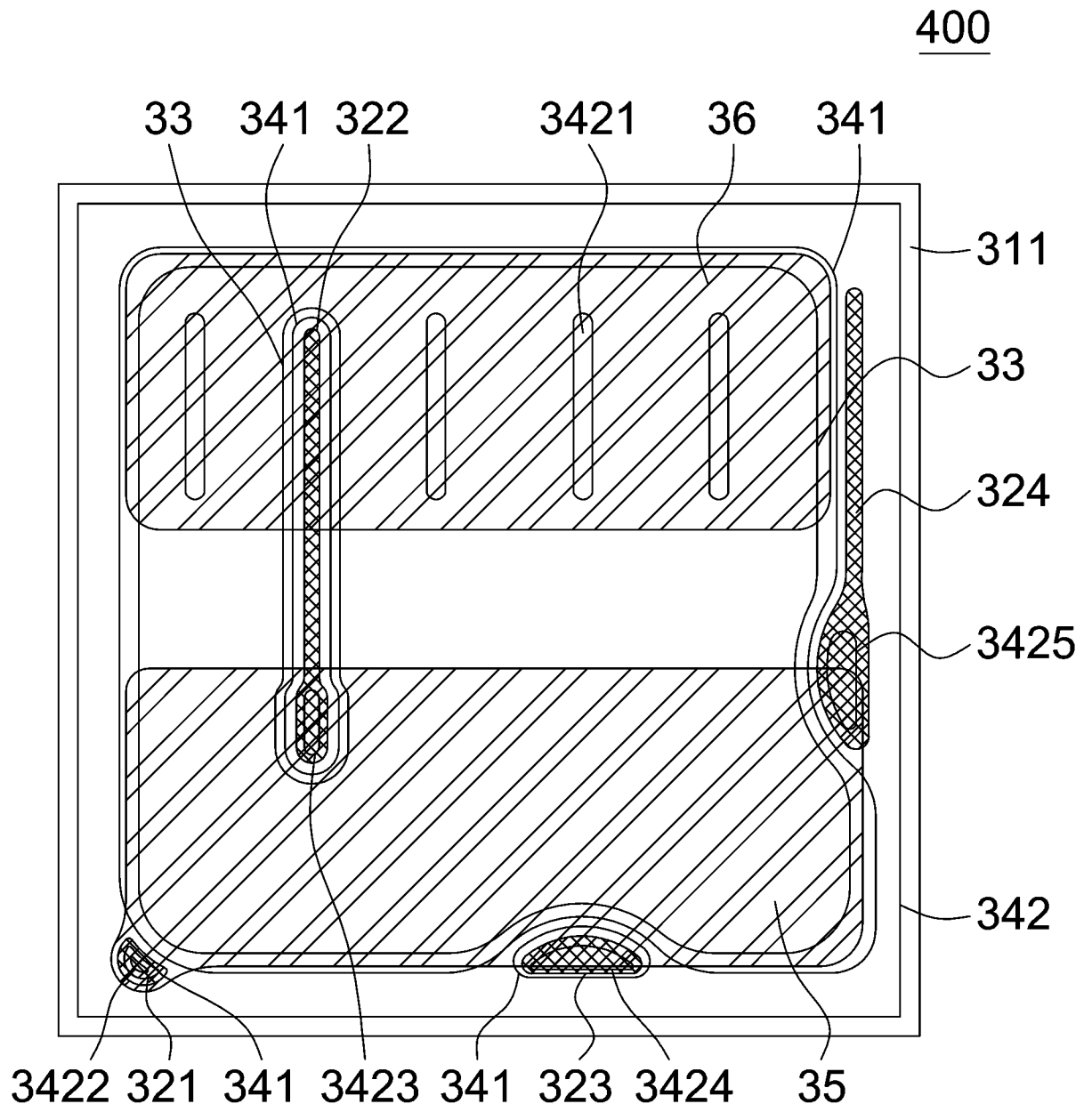
300



第3A圖

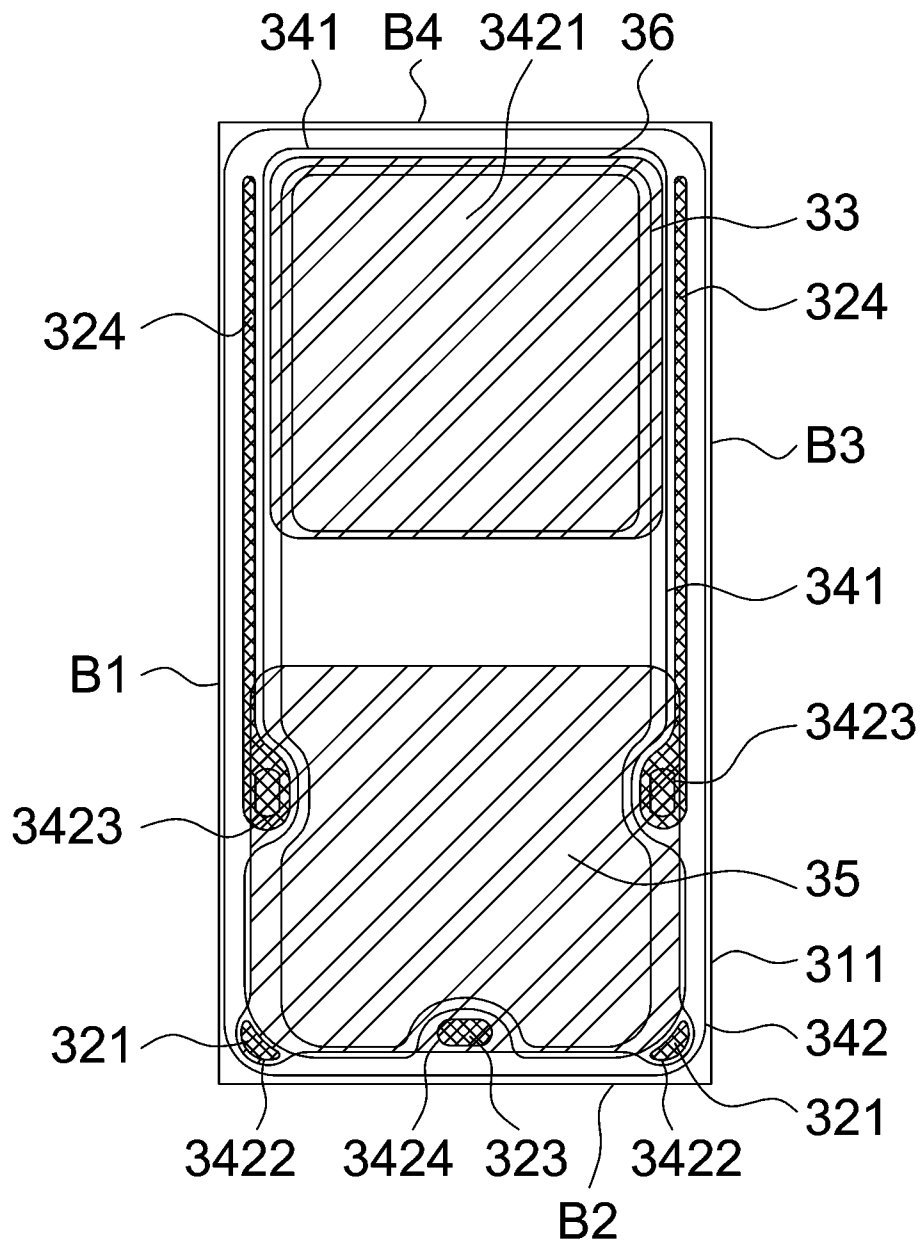


第3B圖

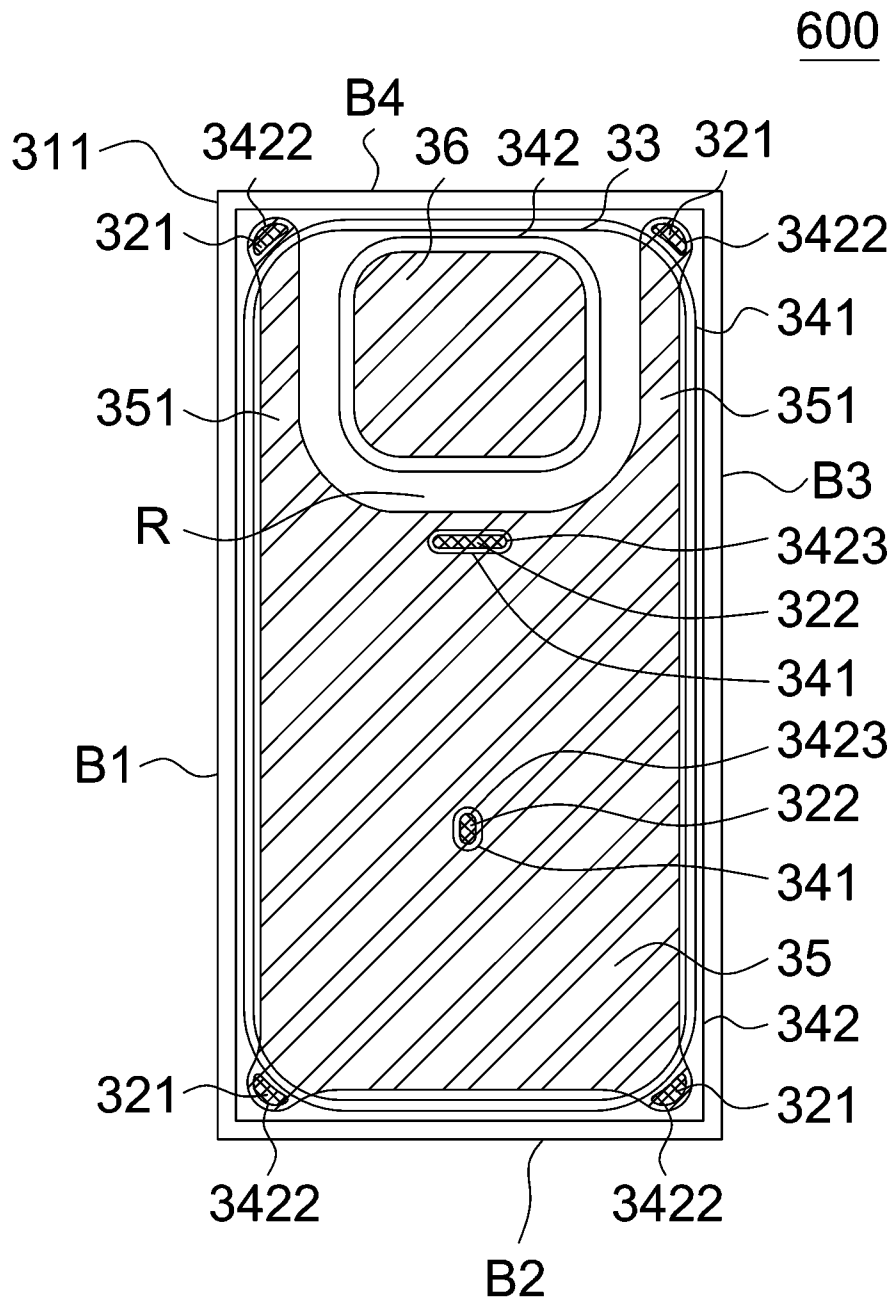


第3C圖

500

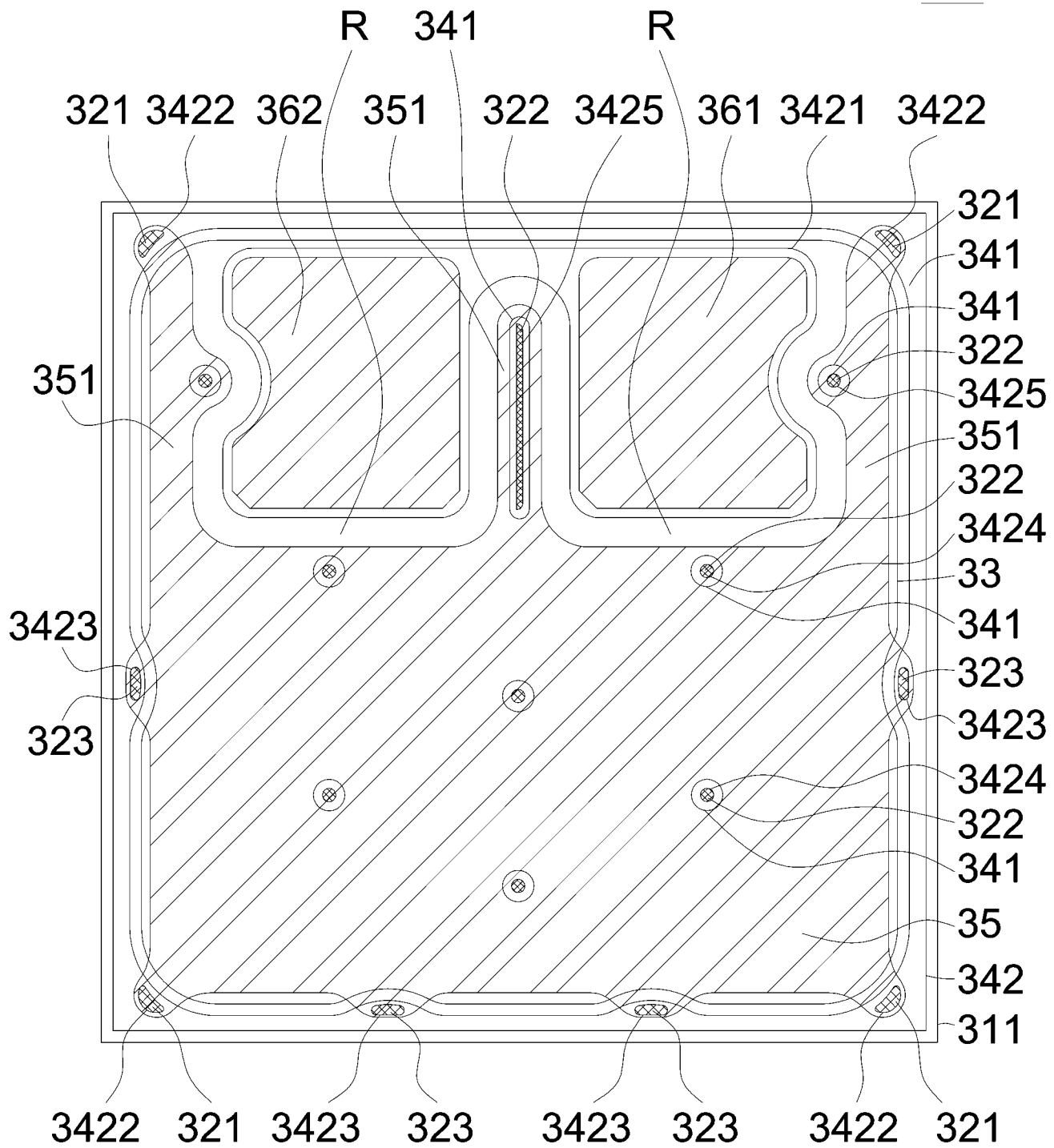


第4A圖

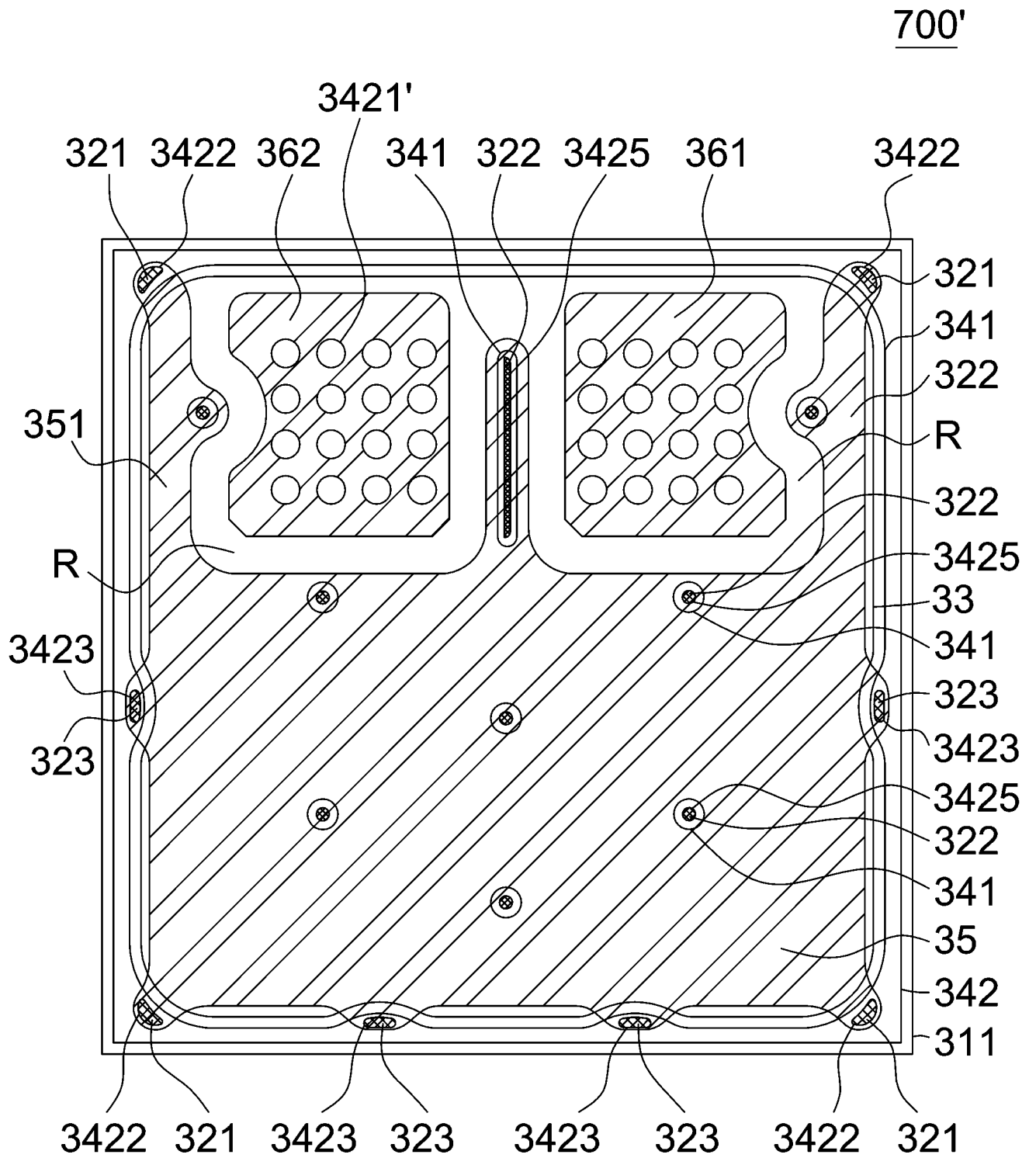


第4B圖

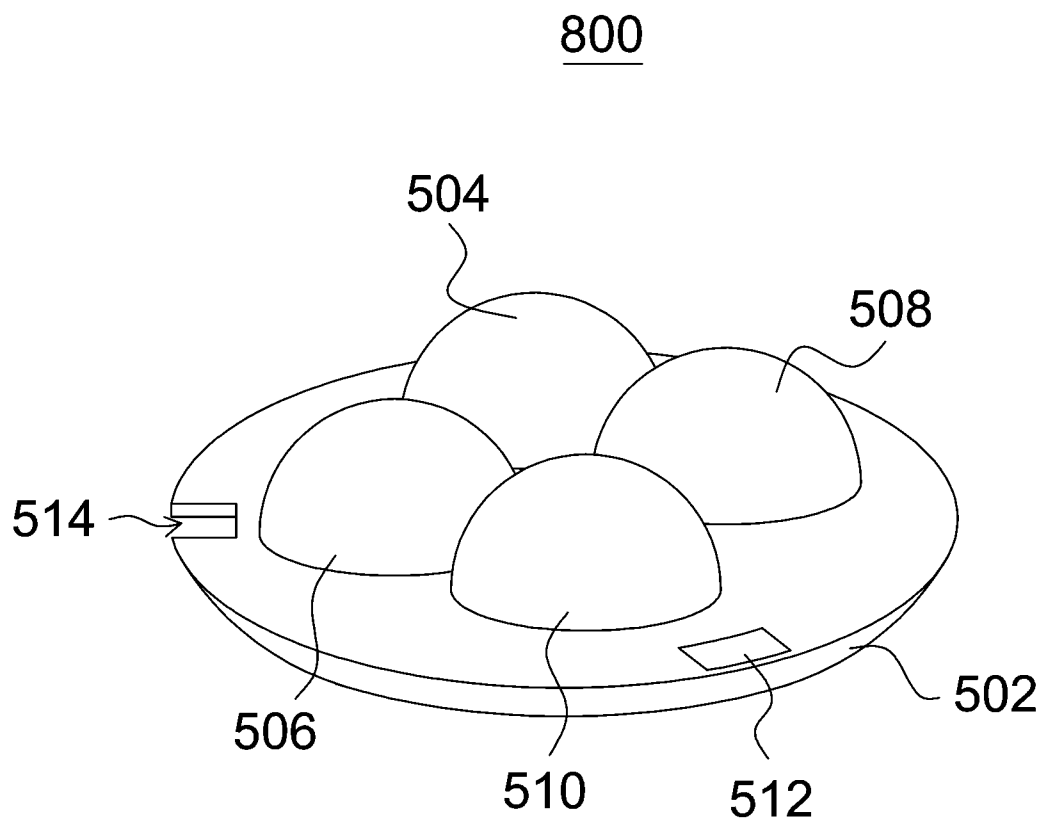
700



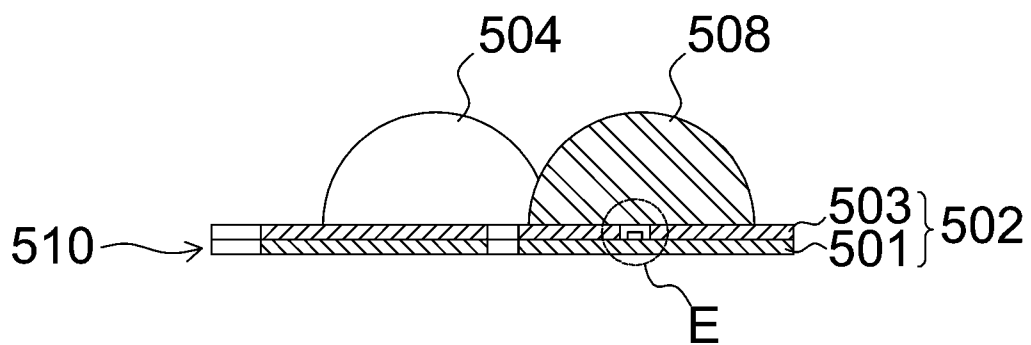
第4C圖



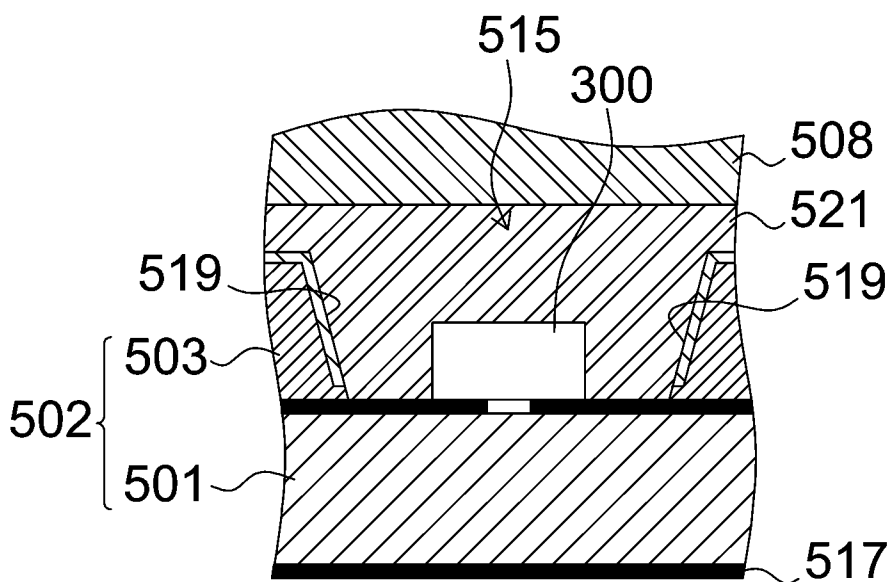
第4D圖



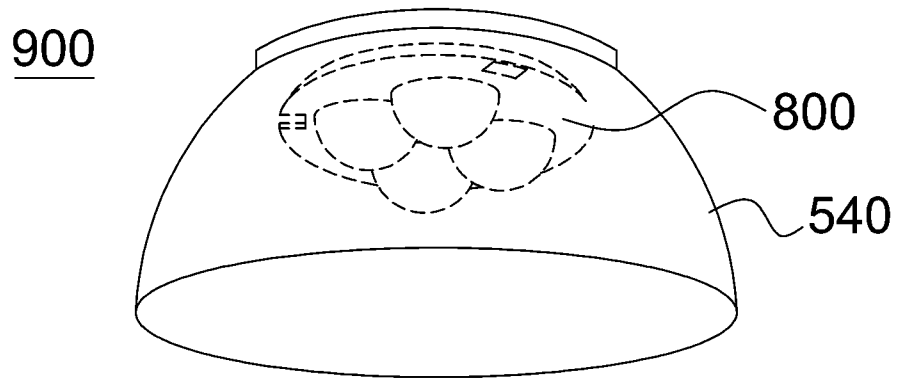
第5A圖



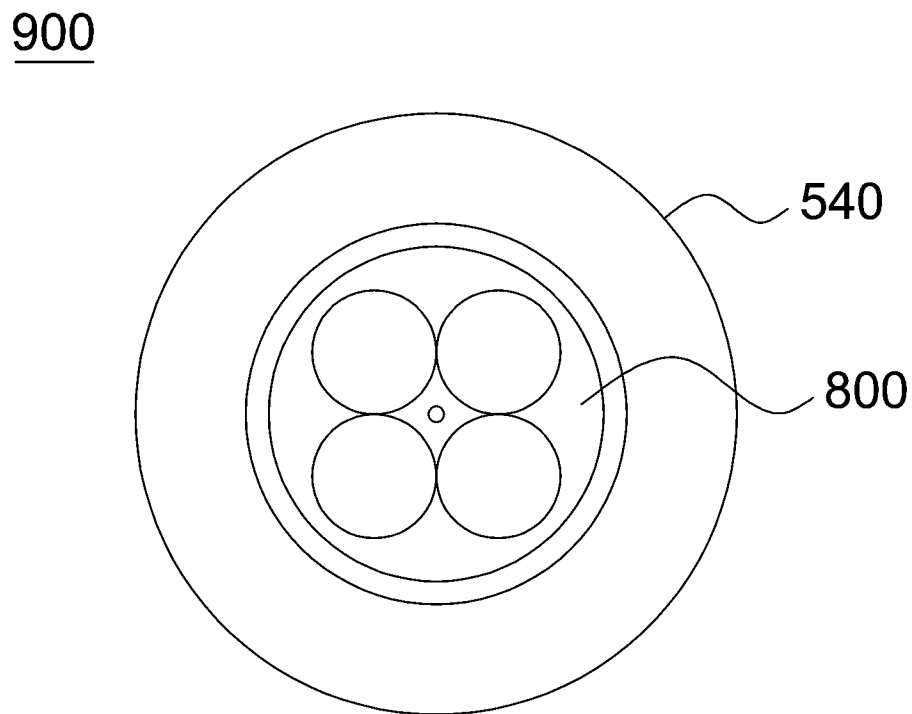
第5B圖



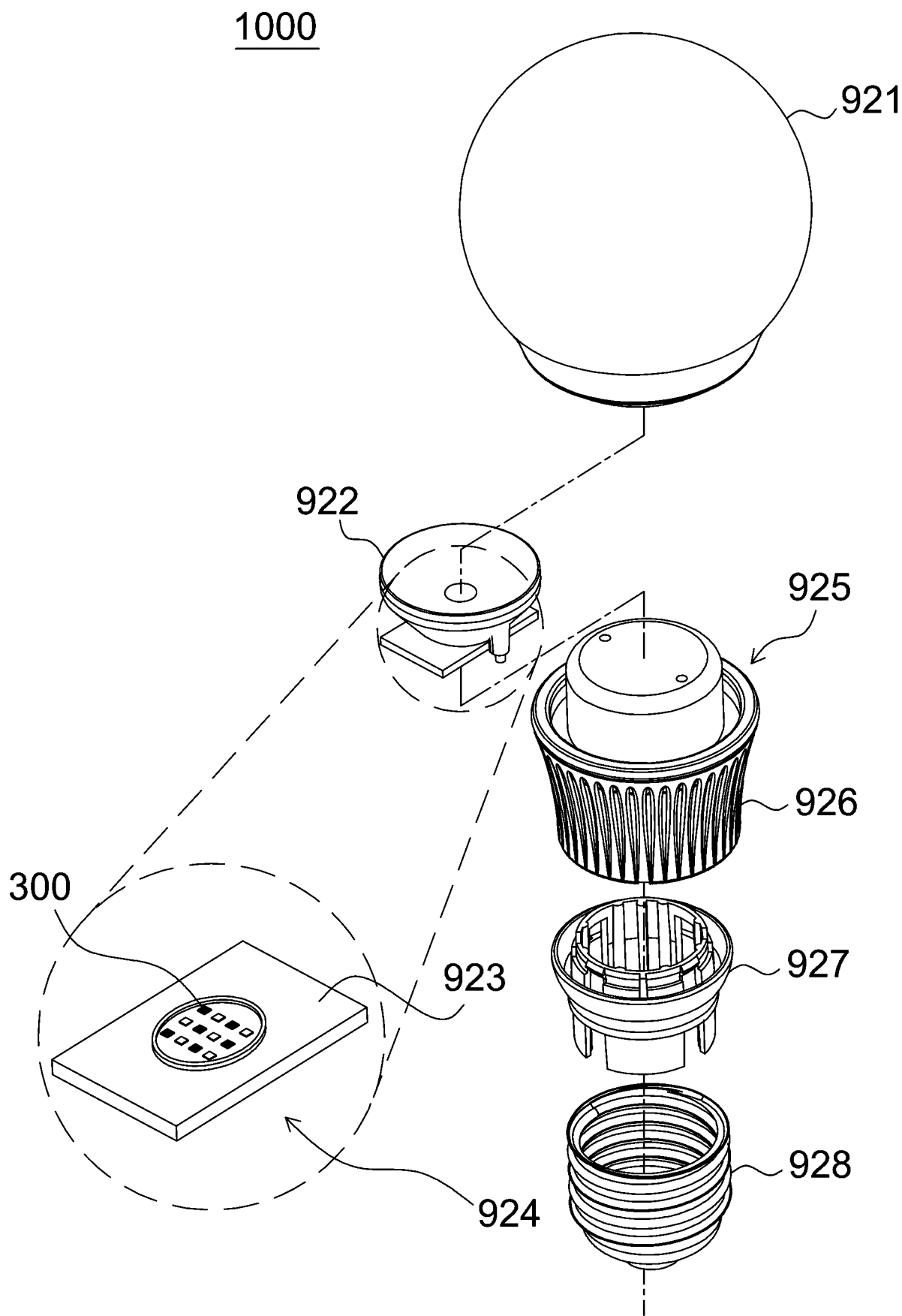
第5C圖



第6A圖



第6B圖



第7圖