

[19] 中华人民共和国国家知识产权局



[12] 发明专利说明书

专利号 ZL 200610009269.1

[51] Int. Cl.

H01L 27/12 (2006.01)  
H01L 23/522 (2006.01)  
H01L 21/84 (2006.01)  
H01L 21/768 (2006.01)  
G02F 1/133 (2006.01)

[45] 授权公告日 2008 年 7 月 2 日

[11] 授权公告号 CN 100399569C

[22] 申请日 2006. 2. 15

[21] 申请号 200610009269. 1

[73] 专利权人 友达光电股份有限公司

地址 台湾省新竹市

[72] 发明人 林祥麟

[56] 参考文献

US5600461A 1997. 2. 4

CN1570741A 2005. 1. 26

CN1542528A 2004. 11. 3

US5610404A 1997. 3. 11

JP9-244044A 1997. 9. 19

CN1585088A 2005. 2. 23

审查员 谢朝方

[74] 专利代理机构 北京市柳沈律师事务所

代理人 陶凤波 侯宇

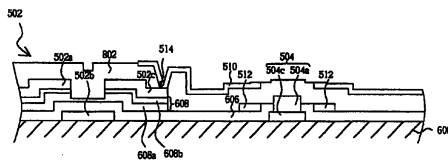
权利要求书 7 页 说明书 11 页 附图 18 页

[54] 发明名称

像素结构和液晶显示器及其制作方法

[57] 摘要

一种像素结构适用于液晶显示器，包括扫描线、数据线、薄膜晶体管设置于基板上，且薄膜晶体管具有源极连接数据线、栅极连接扫描线，遮蔽电极设置于基板上，其中遮蔽电极、源极及漏极由同一金属层构成，而数据线由两层以上非同一时间形成的金属图案层电性相连而成，以及，像素电极覆盖部分遮蔽电极且电连接于漏极。



1. 一种像素结构, 适用于液晶显示器, 包括:
  - 至少一扫描线, 沿着第一方向设置于基板上;
  - 至少一连接电极, 沿着第二方向设置于该基板上;
  - 至少一第一数据线区段及至少一第二数据线区段, 沿着该第二方向设置于该基板上, 该第一数据线区段透过该连接电极电连接于该第二数据线区段, 用以形成至少一数据线, 且该扫描线与该数据线相交;
  - 至少一薄膜晶体管, 其具有栅极、源极及漏极, 该源极电连接于该数据线, 该栅极电连接于该扫描线;
  - 至少一遮蔽电极, 设置于该基板上, 且其具有主要部分, 该主要部分沿着该第二方向平行于该数据线, 其中该遮蔽电极、该源极及该漏极由同一金属层所构成, 而该数据线由两层以上非同一时间形成的多个金属图案层电性相连而成; 以及
  - 像素电极, 设置于基板上, 并覆盖部分该遮蔽电极, 且其电连接于该漏极;
  - 其中, 该遮蔽电极平行于该数据线的部分位于该像素电极和该数据线之间, 且该遮蔽电极分别与该像素电极和该数据线至少间隔一介电层。
2. 如权利要求1所述的像素结构, 其中该像素电极及其覆盖的部分该遮蔽电极构成储存电容。
3. 如权利要求1所述的像素结构, 其中该遮蔽电极还包括至少一子部分, 该子部分用以连接于该主要部分。
4. 一种像素结构, 适用于液晶显示器, 包括:
  - 像素电极;
  - 至少一数据线, 沿着第一方向设置于基板上;
  - 至少一扫描线, 沿着第二方向设置于该基板上, 该扫描线与该数据线相交;
  - 至少一薄膜晶体管, 其具有栅极、源极及漏极, 该栅极电连接于该扫描线, 该源极电连接于该数据线, 该漏极电连接于该像素电极; 以及
  - 至少一遮蔽电极, 具有主要部分, 该主要部分沿着该第一方向平行于该数据线, 且其覆盖部分像素电极, 其中该遮蔽电极及该扫描线由同一金属层

所构成;

其中,该遮蔽电极平行于该数据线的部分,位于该像素电极和该数据线之间,且该遮蔽电极分别与该像素电极和该数据线至少间隔一介电层。

5. 如权利要求4所述的像素结构,其中该遮蔽电极及其覆盖的部分该像素电极构成储存电容。

6. 如权利要求4所述的像素结构,其中该遮蔽电极还包括至少一子部分,用以连接于该主要部分。

7. 一种液晶显示器,包括:

至少一扫描线,沿着第一方向形成于基板上;

至少一连接电极,沿着第二方向形成于该基板上,且该第一方向和第二方向彼此相交;

至少一绝缘层,形成该基板上,且覆盖该扫描线及该连接电极,其中位于连接电极上的该绝缘层具有至少一第一孔洞,以曝露出部分该连接电极;

至少一通道层,形成于该绝缘层上,且其位于该扫描线上;

至少一欧姆接触图案层,形成于该通道层上;

金属层,其包括第一部分、第二部分、第三部分,分别形成于该欧姆接触图案层上、该绝缘层上及该第一孔洞中,且该金属层的该第一部分于该扫描线上方定义为源极或漏极,用以形成薄膜晶体管,该金属层的该第二部分于该绝缘层上定义为至少一遮蔽电极,该遮蔽电极至少具有一主部分,该主部分沿第二方向平行该连接电极,该金属层的该第三部分定义为跨越该扫描线的金属线段,且透过第一孔洞与该连接电极电连接,用以形成至少一数据线;

至少一保护层,覆盖于该金属层,该保护层具有至少一第二孔洞,位于该源极或该漏极处; 以及

至少一像素电极,形成于该保护层上并覆盖部分该遮蔽电极,且透过该第二孔洞与该源极或该漏极电连接。

8. 如权利要求7所述的液晶显示器,其中,该像素电极及其覆盖的部分该遮蔽电极构成储存电容。

9. 一种液晶显示器,包括:

至少一扫描线,沿着第一方向形成于基板上;

至少一连接电极,沿着第二方向形成于该基板上,且该第一方向和第二

方向彼此相交;

至少一绝缘层,形成于该基板上,且覆盖该扫描线及该连接电极;

至少一通道层,形成于该绝缘层上;

至少一蚀刻终止图案层,形成于该通道层上,且相对应于该扫描线;

至少一欧姆接触图案层,形成于部分该通道层上,并覆盖该蚀刻终止图案层的二端;

至少一第一孔洞,以曝露出部分连接电极;

金属层,其包括第一部分、第二部分、第三部分分别形成于该欧姆接触图案层上及该第一孔洞中,该金属层的该第一部分于该扫描线上方定义为源极或漏极,用以形成薄膜晶体管,该金属层的该第二部分用以定义遮蔽电极,该遮蔽电极至少具有一主部分,该主部分沿第二方向平行该连接电极,该金属层的该第三部分定义为跨越扫描线的金属线段,且透过该第一孔洞与该连接电极电连接,用以形成至少一数据线;

至少一保护层,覆盖于该金属层上,该保护层具有至少一第二孔洞,位于该源极或该漏极处;以及

至少一像素电极,形成于该保护层上并覆盖部分该遮蔽电极,且透过该第二孔洞与该源极或该漏极电连接。

10. 如权利要求9所述的液晶显示器,其中,该像素电极及其覆盖的部分该遮蔽电极构成储存电容。

11. 一种液晶显示器,包括:

至少一像素电极,形成于基板上;

至少一缓冲图案层,形成于该基板上,且覆盖部分该像素电极;

至少一扫描线、至少一遮蔽电极,形成于该缓冲图案层上,该扫描线沿着第一方向配置,该遮蔽电极至少有一主部分是沿着第二方向配置且覆盖部分该像素电极,且该第一方向和第二方向彼此相交;

至少一绝缘层,形成于该缓冲图案层上,且覆盖于该扫描线和该遮蔽电极上,其中该绝缘层具有至少一第一孔洞;

至少一通道层及至少一欧姆接触图案层,依序形成于该绝缘层上;

金属层,其包括第一部分、第二部分,分别形成于该欧姆接触图案层上及该绝缘层上,该金属层的该第一部分用以形成数据线,且沿着该第二方向平行该遮蔽电极的该主部分,该金属层的该第二部分于该扫描线上方定义为

源极或漏极，用以形成一薄膜晶体管，其中，该源极电连接该数据线，而该漏极透过该第一孔洞与该像素电极电连接；以及

至少一保护层，覆盖该金属层及该缓冲图案层。

12. 如权利要求 11 所述的液晶显示器，其中该遮蔽电极及其覆盖的部分该像素电极构成储存电容。

13. 一种液晶显示器，包括：

至少一缓冲图案层，形成于基板上；

金属层，形成于该缓冲图案层上，该金属层具有至少一第一部分及至少一第二部分，其中该第一部分定义为源极或漏极，该第二部分定义为至少一数据线；

至少一欧姆接触图案层，形成于该等第一部分上；

至少一通道层，形成于该欧姆接触图案层上；

至少一绝缘层，形成于该通道层上；

至少一扫描线、至少一遮蔽电极，形成于绝缘层上，其中该遮蔽电极至少具有一主部分平行数据线配置；

至少一保护层，覆盖该扫描线及该遮蔽电极，且该保护层具有至少一第二孔洞，位于该源极和该漏极其中之一上；

至少一像素电极，形成于该保护层上并覆盖部分该遮蔽电极，且透过该第二孔洞与该源极和该漏极其中之一电连接。

14. 如权利要求 13 所述的液晶显示器，包括该像素电极及其覆盖的部分该遮蔽电极构成储存电容。

15. 如权利要求 13 所述的液晶显示器，还包括：

光遮蔽层，形成该缓冲图案及该基板之间，且分别对应于该扫描线及该数据线。

16. 一种液晶显示器的制造方法，包括：

形成至少一沿着第一方向的扫描线于基板上；

形成于至少一沿着第二方向的连接电极于该基板上，且该第一方向和第二方向彼此相交；

形成至少一绝缘层，于该基板上，并覆盖该扫描线及该连接电极，其中位于该连接电极上的该绝缘层具有至少一第一孔洞，以曝露出部分该连接电极；

形成至少一通道层，于该绝缘层上且位于与该扫描线电连接的栅极上；  
形成至少一欧姆接触图案层，于该通道层上；

分别形成金属层，于该欧姆接触图案层上、该绝缘层上及该第一孔洞中，且该金属层于该扫描线上方定义为源极或漏极，用以形成薄膜晶体管，于该绝缘层上定义为至少一遮蔽电极，其中该遮蔽电极至少具有一主部分平行于该连接电极且设置在该像素电极边缘与该连接电极之间，并且，该金属层至少包括一部分跨越该扫描线，且透过该第一孔洞与该连接电极电连接，用以形成至少一数据线；

覆盖至少一保护层，于该金属层上，该保护层具有至少一第二孔洞，位于该源极或该漏极处；以及

形成至少一像素电极，于该保护层上，并覆盖部分该遮蔽电极，且透过该第二孔洞与该源极或该漏极电连接。

17. 如权利要求 16 所述的制造方法，其中，该像素电极及其覆盖的部分该遮蔽电极构成储存电容。

18. 一种液晶显示器的制造方法，包括：

形成至少一像素电极，于基板上；

形成至少一缓冲图案层，于该基板上，并覆盖部分该像素电极；

形成至少一扫描线、至少一遮蔽电极于该缓冲图案层上，该扫描线沿着第一方向配置，该遮蔽电极至少具有一主遮蔽电极覆盖部分该像素电极，且沿着第二方向配置；

形成至少一绝缘层，于该缓冲图案层上，且覆盖于该扫描线和该遮蔽电极上；

依序形成至少一通道层及至少一欧姆接触图案层，于该绝缘层上；

去除部分覆盖在该像素电极上方的该缓冲图案层与该绝缘层以形成第一孔洞于该像素电极上；

形成金属层作为数据线与源极或漏极，其中该数据线沿着第二方向平行该主遮蔽电极而设置，而该源极或该漏极位于与该扫描线电连接的栅极上方，用以形成薄膜晶体管，且该源极与该数据线电性相连接，该漏极透过该第一孔洞与该像素电极电连接；以及

覆盖至少一保护层，于该金属层上及该缓冲图案层上。

19. 如权利要求 18 所述的制造方法，其中该遮蔽电极及其覆盖的部分

该像素电极构成储存电容。

20. 一种液晶显示器的制造方法，包括：

形成至少一缓冲图案层，于基板上；

形成金属层，于该缓冲图案层上，该金属层具有至少一第一部分及至少一第二部分，其中该第一部分定义为源极或漏极，该第二部分定义为至少一数据线；

依序形成至少一欧姆接触图案层及通道层，于该漏极或该源极上；

形成至少一绝缘层，于该通道层上且覆盖该数据线；

形成至少一扫描线、至少一遮蔽电极于绝缘层上，其中该遮蔽电极至少具有一主部分平行于该数据线；

形成至少一保护层，于该缓冲图案层上，并覆盖该扫描线及该遮蔽电极，且该保护层具有至少一孔洞，位于该源极和该漏极其中之一上；

形成至少一像素电极，于该保护层上并覆盖部分该遮蔽电极，且透过该孔洞与该源极和该漏极其中之一电连接。

21. 如权利要求 20 所述的制造方法，该像素电极及其覆盖的部分该遮蔽电极构成储存电容。

22. 如权利要求 20 所述的制造方法，还包括：

形成光遮蔽层，于该缓冲图案及该基板之间，且分别对应于该扫描线及该数据线。

23. 一种液晶显示器的制造方法，包括：

形成至少一沿着第一方向的扫描线于基板上；

形成至少一沿着第二方向的连接电极该基板上，且该第一方向和第二方向彼此相交；

形成至少一绝缘层，于该基板上，且覆盖与该扫描线电连接的栅极及该连接电极；

形成至少一通道层，于部分该绝缘层上；

形成至少一蚀刻终止图案层，于该通道层上，且相对应于该栅极；

形成至少一欧姆接触图案层，于部分该通道层上，并覆盖该蚀刻终止图案层的二端；

形成第一孔洞，以曝露出部分该连接电极；

形成金属层包括有第一部分、第二部分和第三部分，该第一部分于该栅

极上定义为源极或漏极，用以形成薄膜晶体管，于该第二部分上定义为至少一遮蔽电极，该遮蔽电极至少有一部分平行于该连接电极，该第三部分为金属线段，该金属段跨越扫描线，且透过第一孔洞与该连接电极电连接，用以形成至少一数据线；

覆盖至少一保护层，于该金属层上，该保护层具有至少一第二孔洞，位于该源极或该漏极处；以及

形成至少一像素电极，于该保护层上并覆盖部分该遮蔽电极，且透过该第二孔洞与该源极或该漏极电连接。

24. 如权利要求 23 所述的制造方法，其中，该像素电极及其覆盖的部分该遮蔽电极构成储存电容。



## 像素结构和液晶显示器及其制作方法

### 技术领域

本发明涉及一种像素结构和液晶显示器及其制作方法，特别是一种降低杂散电容的像素结构和液晶显示器及其制作方法。

### 背景技术

由于液晶显示器具有小体积、低辐射等优点，所以液晶显示器成为市场上最常见的显示器。而制作液晶显示器时，像素结构开口率(aperture ratio)的大小因为会直接影响到背光光源的利用率，进而影响到液晶显示器的显示亮度，所以如何增加像素结构开口率为研发液晶显示器重要的研究方向。

一般而言，影响像素结构开口率大小的最主要因素在于像素电极(pixel electrode)与数据线(data line)之间的距离，当像素电极与数据配线过于接近时，像素电极与数据线之间所产生的杂散电容(Cpd, capacitance between pixel and data line)会增大，导致像素电极上充饱的电荷在下一个显示画面转换前，会受到数据线传送不同的电压影响，产生串音效应(cross talk)，影响显示品质。

请参考图 1，图 1 为现有技术中液晶显示器的像素结构示意图。液晶显示器的阵列结构包括有薄膜晶体管 102、多条彼此平行的数据线 104 和多条彼此平行的扫描线 106，其中，数据线 104 与该扫描线 106 交错定义出一矩阵状的像素结构 108，而每一个像素结构 108 内又配置有一像素电极 110，以及一遮蔽电极 112 位于像素电极 110 的下方。

请参考图 2，图 2 为图 1 沿 AA'切线方向的剖面示意图。如图 2 所示，遮蔽电极 112 上方覆盖一栅极绝缘层 122，数据线 104 位于栅极绝缘层 122 上方且位于两个遮蔽电极 112 之间，栅极绝缘层 122 和数据线 104 上方又覆盖一护层 124，护层 124 上方具有像素电极 110。其中，像素电极 110 与数据线 104 间的杂散电容 126 大小，即是影响串音效应的主要因素之一；而储存电容(storage-capacitance)128 则包括有像素电极 110、护层 124、栅极绝缘层 122 和遮蔽电极 112。

在现有技术中为了降低杂散电容的效应，必须将数据线和像素电极分开至一定距离以上，但是，数据线和像素电极分开越远，像素结构的开口率就越低，影响了背光源的利用率。另外一种降低杂散电容的效应的方法，是提高储存电容的比例，使得杂散电容占电容总效应的比例下降，以降低杂散电容的影响，一般而言，欲提高储存电容，可以通过增加构成储存电容间的两电极的重叠面积来达成，然而，一般的工艺上，构成储存电容的电极中，其中一层常使用非透光性的金属层，因此利用增大重叠面积来增加储存电容，亦会使得像素结构的开口率下降。

## 发明内容

本发明提供一种像素结构和液晶显示器及其制作方法以解决上述问题。

本发明的一实施例提供一种适用于液晶显示器的像素结构，包括扫描线、数据线设置于基板上，且扫描线与数据线相交，薄膜晶体管设置于基板上具有栅极、源极及漏极，源极电连接于数据线，栅极电连接于扫描线，遮蔽电极设置于基板上，其中遮蔽电极、源极及漏极由同一金属层构成，并且遮蔽电极至少具有一主部分平行于数据线且设置在像素电极边缘与数据线之间，该数据线由两层以上非同一时间形成的金属图案层电性相连而成，以及，像素电极覆盖部分遮蔽电极且电连接于漏极。

本发明的另一实施例提供一种适用于液晶显示器的像素结构，包括像素电极、数据线、扫描线，且扫描线与数据线相交，像素结构又包括薄膜晶体管具有栅极、源极及漏极，栅极电连接于扫描线，源极电连接于数据线，漏极电连接于像素电极，以及遮蔽电极覆盖部分像素电极，其中遮蔽电极及扫描线由同金属层所构成，且遮蔽电极至少具有一主部分平行于数据线且设置在像素电极边缘与数据线之间。

本发明的另一实施例提供一种液晶显示器的制造方法，包括形成扫描线、连接电极于基板上；形成绝缘层于基板上并覆盖扫描线及连接电极，其中位于连接电极上的绝缘层具有一第一孔洞以曝露出部分连接电极；形成通道层于绝缘层上且位于栅极上；形成欧姆接触图案层于通道层上；形成金属层于欧姆接触图案层后，且金属层于栅极上定义为源极/漏极，用以形成薄膜晶体管，金属层并定义一遮蔽电极，遮蔽电极至少具有一主部分平行于连接电极且设置在像素电极边缘与该连接电极之间，并且，金属层至少还包括一

部分跨越扫描线，且透过第一孔洞与连接电极电连接，用以形成一数据线；覆盖保护层，于金属层上，保护层具有孔洞位于源极/漏极处，以及，形成像素电极于保护层上，并覆盖部分遮蔽电极，且透过第二孔洞与源极/漏极电连接。

本发明的另一实施例提供一种液晶显示器的制造方法，包括形成像素电极于基板上，形成缓冲图案层于基板上并覆盖部分像素电极；形成扫描线、遮蔽电极于缓冲图案层上，扫描线沿着第一方向配置，遮蔽电极至少有一部分覆盖部分像素电极且沿着第二方向配置；形成绝缘层于缓冲图案层上且覆盖于扫描线及遮蔽电极；依序形成通道层及欧姆接触图案层于绝缘层上；形成一第一孔洞在像素电极上，用以挖开部分覆盖在像素电极上方的缓冲图案层与绝缘层；形成数据线与源极/漏极，其中数据线沿着第二方向平行遮蔽电极而设置，而该定义的源极/漏极位于栅极上，用以形成薄膜晶体管，并且，该源极与数据线电性相连接，该漏极透过第一孔洞与像素电极电连接；以及覆盖保护层于金属层上。

本发明的另一实施例提供一种液晶显示器的制造方法，包括形成缓冲图案层于基板上；形成金属层于缓冲图案层上，金属层具有至少一第一部分及至少一第二部分，其中第一部分定义为源极/漏极，第二部分定义为数据线；依序形成欧姆接触图案层及通道层；形成绝缘层于通道层上且覆盖数据线；形成扫描线及遮蔽电极于绝缘层上，其中遮蔽电极至少具有一部分平行数据线配置；形成保护层于缓冲图案层上，并覆盖扫描线及遮蔽电极，且保护层具有孔洞，分别位于源极/漏极其中之一；形成像素电极，于保护层上并覆盖部分遮蔽电极，且透过孔洞与源极/漏极其中之一电连接。

本发明的另一实施例提供一种液晶显示器的制造方法，包括形成扫描线、连接电极，分别沿着第一方向及第二方向于基板上；形成绝缘层于基板上，且覆盖栅极及连接电极；形成通道层于部分绝缘层上；形成蚀刻终止图案层，于通道层上，且相对应于栅极部位；形成欧姆接触图案层于通道层上，并覆盖蚀刻终止图案层的二端；形成一第一孔洞，以曝露出部分连接电极；形成金属层，此金属层至少定义三部分，第一部分于栅极上定义为源极/漏极，用以形成薄膜晶体管，于第二部分定义一遮蔽电极，该遮蔽电极至少有一部分平行该连接电极，第三部分形成一金属线段，以跨越与扫描线交叉的地方，并透过第一孔洞与该连接电极电连接，用以形成数据线；覆盖保护层，于金

属层上,保护层具有第二孔洞,位于源极/漏极处;以及于保护层上形成像素电极,并覆盖部分遮蔽电极,且透过第二孔洞与源极/漏极电连接。

由于本发明的遮蔽电极的金属层设置在相对于像素电极层与数据线层之间,所以可以通过遮蔽电极的电场遮蔽效应,减低数据线对像素电极产生的杂散电容,让像素电极的边缘与数据线间的距离设计可以缩小,而得到较高的开口率;另一方面,本发明构成储存电容的结构可以在不牺牲开口率的情形下得到较大的储存电容设计值,较大的储存电容值可以降低其它杂散电容的效应,而得到较稳定的显示品质。

#### 附图说明

图 1 为现有技术中液晶显示器的像素结构的示意图。

图 2 为图 1 沿 AA'切线的剖面示意图。

图 3 为本发明的杂散电容、储存电容结构示意图。

图 4 至 5 是 2D mos 软件仿真在电场屏蔽效应下液晶分子受数据线电场影响的结果。

图 6 为本发明另一实施例的像素结构的示意图。

图 7 至 9 为图 6 分别沿 BB'和 CC'切线的工艺示意图。

图 10 至 13 为图 6 分别沿 BB'和 CC'切线的工艺示意图。

图 14 为本发明另一实施例的像素结构的示意图。

图 15 至 16 为图 14 分别沿 DD'和 EE'切线的工艺示意图。

图 17 为本发明另一实施例的像素结构的示意图。

图 18 为图 17 分别沿 FF'和 GG'切线的工艺示意图。

#### 简单符号说明

102、502、1302、1602 薄膜晶体管

104、304、504、1304、1604 数据线

106、506、1306、1606 扫描线

108、508、1308、1608 像素结构

110、310、510、1310、1610 像素电极

112、312、512、1312、1612 遮蔽电极

122、322、606、906、1408、1704 栅极绝缘层

124、324 护层

126、326 杂散电容  
128、328、518、1318、1618 储存电容  
402 液晶分子  
502a、1302a、1602a 源极  
502b、1302b、1602b 栅极  
502c、1302c、1602c 漏极  
504a、504b 数据线区段  
504c 连接电极  
512a、1312a、1612a 主要遮蔽电极  
512b、1312b、1612b、1612c 子遮蔽电极  
514、1314、1614 接触孔  
600、900、1400、1700 基板  
608、908、1708 晶体管通道  
608a、908a、1404b、1708a 通道层  
608b、908b、1404a、1708b 欧姆接触图案层  
702、1002 开口  
802、1202、1502、1706 介电层  
910 岛型绝缘层  
1410 光遮蔽层  
1402、1702 缓冲图案层

### 具体实施方式

本发明主要特点，是提供多种显示器制造方法，将如图 2 所示现有技术的数据线在遮蔽电极层与像素电极层间的结构，做成如图 3 所示的遮蔽电极层在数据线及像素电极层之间的结构。

请参考图 3，图 3 为本发明的杂散电容、储存电容的结构示意图。如图 3 所示，一栅极绝缘层 322 覆盖数据线 304，遮蔽电极 312 则位于栅极绝缘层 322 上方，栅极绝缘层 322 和遮蔽电极 312 上方又覆盖一护层 324，而护层 324 上方具有像素电极 310。在本实施例中，像素电极 310、护层 324、栅极绝缘层 322 和数据线 304 即构成杂散电容 326，而储存电容 328 包括有像素电极 310、护层 324 和遮蔽电极 312。

将数据线、像素电极和遮蔽电极的结构关系由图 2 改做成图 3 有几个好处:

第一个好处是增大了储存电容,在图 3 实施例中,储存电容 328 的电容介电层为护层 324,而图 2 中的储存电容 128 的介电层包括护层 124 和栅极绝缘层 122,根据平行电容公式  $C_s = (\epsilon_0 \times \epsilon \times A) / d$  ( $d$  为电容介电层厚度,  $A$  为电容重叠面积) 的计算,在考虑相同的工艺因素下,因为图 3 介电层的厚度  $d$  变小,所以其储存电容 328 的电容值会变大。较大的储存电容值可使杂散电容占电容总效应的比例下降,减少了串音效应的发生,使液晶显示器的显示效果得以提升,同时亦可以增加储存电容与开口率设计的空间。

另外一个好处,是遮蔽电极的电场屏蔽效应,图 4 至 5 是 2D mos 软件仿真在电场屏蔽效应下液晶分子受数据线电场影响的结果。由图 4 中可以看出,遮蔽电极 312 位于数据线 304 和像素电极 310 之间,可以减低数据线 304 本身所产生的电场对像素电极 310 和数据线 304 附近的液晶分子的影响,此时像素电极 310 与其边缘液晶分子 402 主要是受遮蔽电极 312 的电场影响。如图 5 所示,当遮蔽电极 312 完全覆盖过数据线 304 时,数据线 304 的电场会被遮蔽电极 312 完全屏蔽掉,此时液晶分子 402 不受数据线 304 电场影响,同时像素电极 310 与数据线 304 间亦不会有杂散电容  $C_{pd}$ (capacitance between pixel and data line) 的效应产生。因此只要像素电极和数据线之间有一层遮蔽电极阻隔,就可以让像素电极边缘更接近数据线,可以增加像素的开口率。

以下列举四个实施例,并且依照其结构与工艺作说明:

#### 第一实施例:

请参考图 6,图 6 为本发明另一实施例的像素结构的示意图。像素结构 508 位于一液晶显示器中,其包括有一沿第一方向配置的扫描线 506 设置于基板 600 上,一沿第二方向配置的连接电极 504c,一数据线区段 504a 跨越过扫描线 506,且透过连接电极 504c 电连接于另一数据线区段 504b,用以形成一完整的数据线 504,且扫描线 506 与数据线 504 交错定义出一矩阵状的像素结构 508。

像素结构 508 又包括一薄膜晶体管 502 具有栅极 502b、源极 502a 以及漏极 502c,源极 502a 电连接于数据线 504,而栅极 502b 电连接于扫描线 506。再者,像素结构 508 又具有一遮蔽电极 512,其包括一主要遮蔽电极 512a

平行于构成数据线 504 中的连接电极 504c，且两主要遮蔽电极 512a 间，至少有一遮蔽电极连接线 512b 电性相连接。而且，遮蔽电极 512、源极 502a、漏极 502c 及数据线区段 504a、504b 由同一金属层所构成。

另外，像素电极 510 设置于基板 600 上并覆盖部分遮蔽电极 512，其通过接触孔 514 电连接于漏极 502c。其中，像素电极 510 及其覆盖的部分遮蔽电极 512 构成储存电容 518。

请参考图 7 至 9，图 7 至 9 为图 6 分别沿 BB' 和 CC' 的工艺示意图。请参照第 7 图，首先，在基板 600 表面形成一图案化金属层，其包括有一沿着第一方向设置的扫描线、栅极 502b 及一沿着第二方向设置的连接电极 504c。接着，利用等离子体增强化学气相沉积工艺，于栅极 502b、连接电极 504c 和基板 600 上方形成一栅极绝缘层 606。然后，于栅极 502b 的栅极绝缘层 606 上方形成晶体管通道 608，其中，晶体管通道 608 是利用两次化学气相沉积工艺，于栅极绝缘层 606 上方分别沉积一非晶硅(a-Si)层、一掺杂非晶硅层后，再进行蚀刻工艺，以形成一非晶硅(a-Si)构成的通道层 608a 和一掺杂非晶硅构成的欧姆接触图案层 608b 的堆栈结构，以形成晶体管通道 608。

请参考图 8，先进行一蚀刻工艺去除连接电极 504c 上方的栅极绝缘层 606 以形成开口 702，再形成一图案化金属层作为薄膜晶体管 502 的源极 502a、漏极 502c 和遮蔽电极 512，此图案化金属层又有一部分填入开口 702 中，以于连接电极 504c 上方形成数据线区段 504a，其中，连接电极 504c 和数据线区段 504a 相互电连接构成数据线 504 的一部分。

请参考图 9，在薄膜晶体管 502、遮蔽电极 512 和数据线 504 上方覆盖一介电层 802 作为护层使用，其材料可为氮化硅等介电材料。接着，进行一蚀刻工艺于介电层 802 上形成一接触孔 514 直达漏极 502c。尔后，再形成像素电极 510 于介电层 802 上方，且填入该接触孔 514 中，使得像素电极 510 和漏极 502c 得以通过接触孔 514 电连接。在此实施例中，主要的储存电容则是由像素电极 510、介电层 802 和被像素电极 510 覆盖的遮蔽电极 512 所构成。值得注意的是，图 6 的 CC' 切线特别横剖至数据线 504 的数据线区段 504a 连接至连接电极 504c 的部分。而如图 6 所示，对于像素结构 508 来说，由于像素电极 510 与数据线 504c 中间有遮蔽电极 512 的屏蔽，可以有效的减低数据线 504c 对像素电极 510 杂散电容的影响，因而可以让像素电极边缘更接近数据线而得到更高开口率的设计。

## 第二实施例:

第二实施例的像素结构的示意图和第一实施例相似,故第二实施例亦可利用图6作为像素结构的示意图说明。但是,第一实施例和第二实施例的工艺不同,第一实施例利用后通道蚀刻(BCE, back channel etching)工艺来制作薄膜晶体管;第二实施例则是利用后通道保护(Etch stop)工艺来制作薄膜晶体管来制作薄膜晶体管,所以,第二实施例的剖面结构不同于第一实施例。

请参考图10至13,图10至13为图6分别沿BB'和CC'切线的工艺示意图。请参照图10,先在基板900上形成一图案化金属层,其包括有一沿着第一方向设置的扫描线(未显示)、位于扫描线上的栅极502b及一沿着第二方向设置的连接电极504c。接着,利用等离子体增强化学气相沉积工艺,于栅极502b、连接电极504c和基板900上方依序沉积一栅极绝缘层906与一通道层908a,之后,再沉积一介电层并进行一蚀刻工艺,以形成一岛型绝缘层910作为之后制作晶体管通道时的蚀刻终止图案层。

请参考图11,进行一化学气相沉积工艺,形成一欧姆接触图案层908b,接着,利用一蚀刻工艺,去除部分连接电极504c上方的栅极绝缘层906、通道层908a和欧姆接触图案层908b,以形成一开口1002暴露出连接电极504c。

请参考图12,形成一图案化金属层图案化金属层一部分作为薄膜晶体管502的源极502a、漏极502c、图案化金属层另一部分作为遮蔽电极512,以及图案化金属层的另外一部分作为于连接电极504c上方形成一数据线区段504a,其中,连接电极504c、504d相互电连接构成数据线504。然后,以该图案化金属层为硬掩模层(hard mask),进行一蚀刻工艺,以去除该图案化金属层覆盖以外的欧姆接触图案层908b及通道层908a,且该蚀刻工艺又以岛型绝缘层910与栅极绝缘层906作为蚀刻停止层,以形成一晶体管通道908在栅极502b的上方,其中,薄膜晶体管502包括有源极502a、漏极502c和栅极502b。

请参考图13,在薄膜晶体管502、遮蔽电极512和数据线504上方覆盖一介电层1202作为护层使用,其材料可为氮化硅等介电材料。接着,进行一蚀刻工艺于介电层1202上形成一接触孔514直达漏极502c。尔后,再形成像素电极510于介电层1202上方,且填入该接触孔514中,使得像素电极510和漏极502c得以通过接触孔514电连接。在此实施例中,主要的储存电容则是由像素电极510、介电层1202和遮蔽电极512所构成。



### 第三实施例:

请参考图 14, 图 14 为本发明另一实施例的像素结构的示意图。像素结构 1308 应用于一液晶显示器中, 其包括一沿着第一方向配置的数据线 1304 设置在基板 1400 上, 一沿着第二方向配置的扫描线 1306, 扫描线 1306 与数据线 1304 相交。像素结构 1308 另有一薄膜晶体管 1302 具有栅极 1302b、源极 1302a 及漏极 1302c, 栅极 1302b 电连接于扫描线 1306, 源极 1302a 则电连接于数据线 1304, 漏极 1302 通过接触孔 1314 电连接于像素电极 1310。像素结构 1308 又包括有一遮蔽电极 1312, 其具有一主要遮蔽电极 1312a 平行于数据线 1304 且覆盖部分的像素电极 1310, 另外又包括有遮蔽连接电极 1312b 用以电连接于主要遮蔽电极 1312a。值得一提的是遮蔽电极 1312 和栅极 1302b 由同一金属层所构成。另外, 像素结构 1308 又包括一像素电极 1310 覆盖在基板 1400 上, 且像素电极 1310 覆盖在部分遮蔽电极 1312 上, 并且和漏极 1302c 形成电连接。其中, 像素电极 1310 及其覆盖的部分遮蔽电极 1312 构成储存电容 1318。

请参考图 15 至 16, 图 15 至 16 为图 14 分别沿 DD' 和 EE' 切线的工艺示意图。请参照图 15, 先在基板 1400 形成数个光遮蔽层 1410, 再形成一缓冲图案层 1402 覆盖在光遮蔽层 1410 和基板 1400 上方。接着, 于缓冲图案层 1402 上形成一图案化金属层, 此图案化金属层的一部分作为源极 1302a、漏极 1302c, 另一部分作为数据线 1304。再于源极 1302a、漏极 1302c 上方形成一欧姆接触图案层 1404a。接着, 利用一化学气相沉积工艺, 在基板 1400 上方沉积一通道层 1404b, 再沉积一栅极绝缘层 1408 在通道层 1404b 上方。

请参考图 16, 形成一图案化金属层作为薄膜晶体管 1302 的栅极 1302b 和遮蔽电极 1312, 同时利用此一图案金属层为阻挡层, 蚀刻掉曝露出来的栅极绝缘层 1408 与通道层 1404b。然后, 沉积一介电层 1502 作为护层使用, 其材料可为氮化硅等介电材料。接着, 进行一蚀刻工艺于介电层 1502 上形成一接触孔 1314 直达漏极 1302c。尔后, 再形成像素电极 1310 于介电层 1502 上方, 且填入该接触孔 1314 中, 使得像素电极 1310 和漏极 1302c 得以通过接触孔 1314 电连接。在此实施例中, 主要的储存电容则是由像素电极 1310、介电层 1302 和遮蔽电极 1312 所构成。

### 第四实施例:

请参考图 17, 图 17 为本发明另一实施例的像素结构的示意图。像素结

构 1608 应用于一液晶显示器中，像素结构 1608 包括有一像素电极 1610 设置于基板 1700 上，一沿着第一方向的数据线 1604，一沿着第二方向的扫描线 1606，扫描线 1606 与数据线 1604 相交。像素结构 1608 又包括有一薄膜晶体管 1602 具有栅极 1602b、源极 1602a 及漏极 1602c，栅极 1602b 电连接于扫描线 1606，源极 1602a 电连接于数据线 1604，漏极 1602 通过接触孔 1614 电连接于像素电极 1610。再者，像素结构 1608 也包括一遮蔽电极 1612，其具有一主要遮蔽电极 1612a 平行于数据线 1604 且覆盖部分的像素电极 1610，又具有子遮蔽电极 1612b 用以连接于主要遮蔽电极 1612a。而且，遮蔽电极 1612 和扫描线 1606 由同一金属层所构成。其中，遮蔽电极 1612 及其覆盖的部分像素电极 1610 构成储存电容 1618。

请参考图 18，图 18 为图 17 分别沿 FF' 和 GG' 切线的工艺示意图。请参照图 18，先在基板 1700 上形成数个像素电极 1610，再形成一缓冲图案层 1702 覆盖在像素电极 1610 和基板 1700 上方。接着，形成一图案化金属层作为扫描线 1606、薄膜晶体管 1602 的栅极 1602b 以及遮蔽电极 1612，其中，扫描线 1606 沿着第一方向配置，遮蔽电极 1612a 则是沿着第二方向配置。然后，利用等离子体增强化学气相沉积工艺，形成一栅极绝缘层 1704。

尔后，在栅极绝缘层 1704 上方形成一晶体管通道 1708，此晶体管通道 1708 包括一通道层 1708a 和一欧姆接触图案层 1708b。接着，在像素电极的上方至少形成一接触孔洞 1614，以曝露出部分像素电极。尔后，形成一图案化金属层作为薄膜晶体管 1602 的源极 1602a 和漏极 1602c 与数据线 1604，其中，源极 1602a 和漏极 1602c 位于欧姆接触图案层 1708b 上，数据线 1604 则沿着第二方向平行遮蔽电极 1612a 配置，而且，漏极 1602c 通过接触孔 1614 和像素电极 1610 形成电连接。然后，在薄膜晶体管 1602、数据线 1604 和栅极绝缘层 1704 上方覆盖一介电层 1706 作为护层使用，其材料可为氮化硅等介电材料。接着，进行一蚀刻工艺，去除像素电极 1610 上方多余的介电层 1706 和栅极绝缘层 1704。在此实施例中，主要的储存电容则是由像素电极 1610、缓冲图案层 1702 和遮蔽电极 1612c 所构成。

由于本发明的结构，在形成像素电极层与主要数据线段中间，都具有一遮蔽电极设置，因此可以确保数据线段与像素电极间的杂散电容被阻隔屏障掉；且由于形成储存电容的电容介电层只有使用护层或栅极绝缘层中的一层，较原本两层都使用来的薄，所以，储存电容的电容设计值可以增大，一

---

方面可以使液晶显示器的显示效果得以提升,另一方面在开口率的设计上也可以得到比较大的空间。

以上所述仅为本发明的优选实施例,凡依本发明权利要求所做的均等变化与修饰,皆应属本发明的涵盖范围。

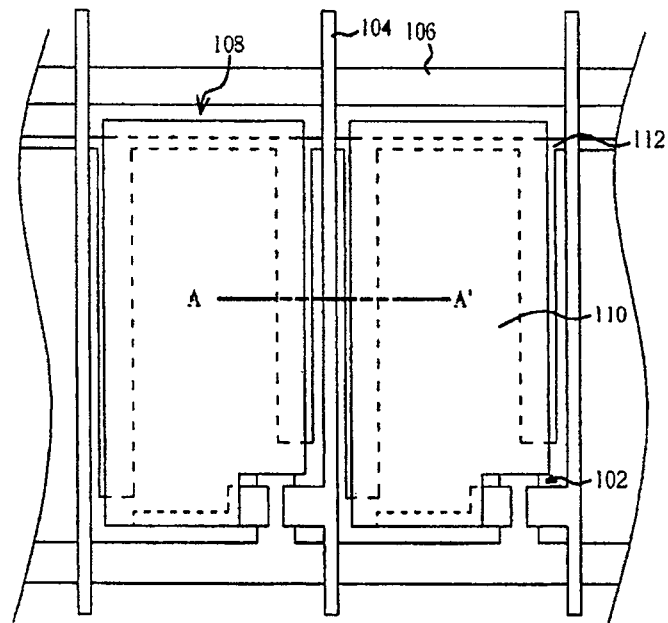


图 1

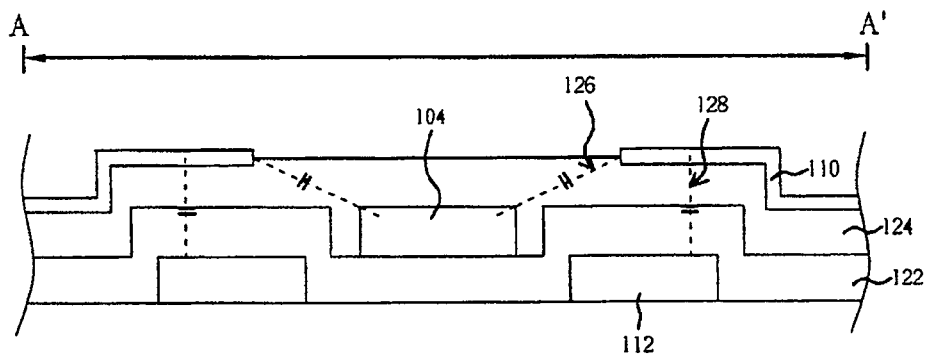


图 2



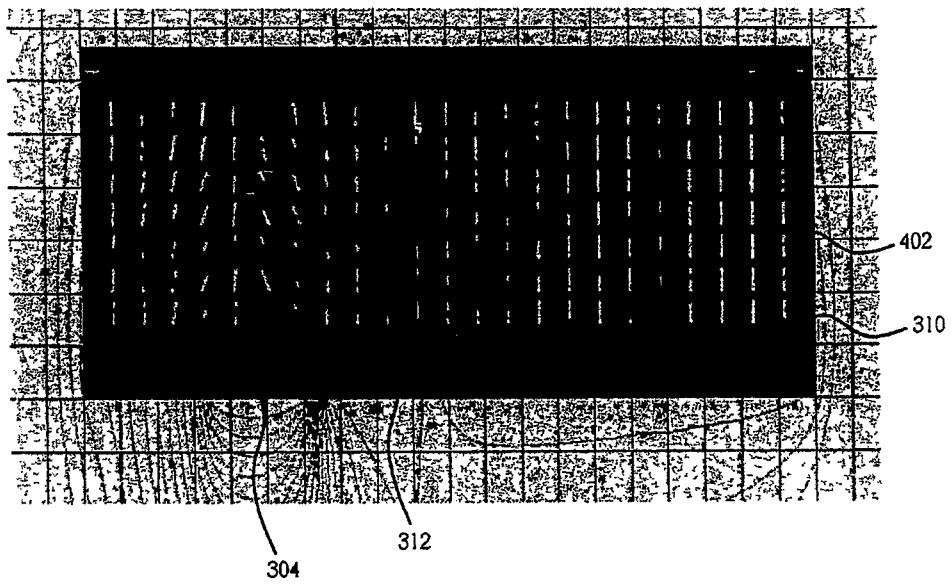


图 4

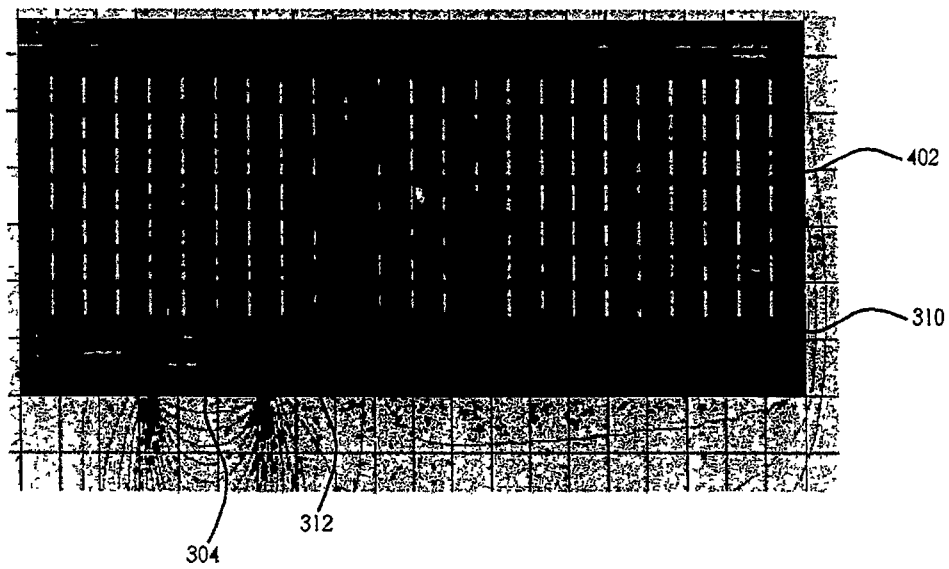


图 5



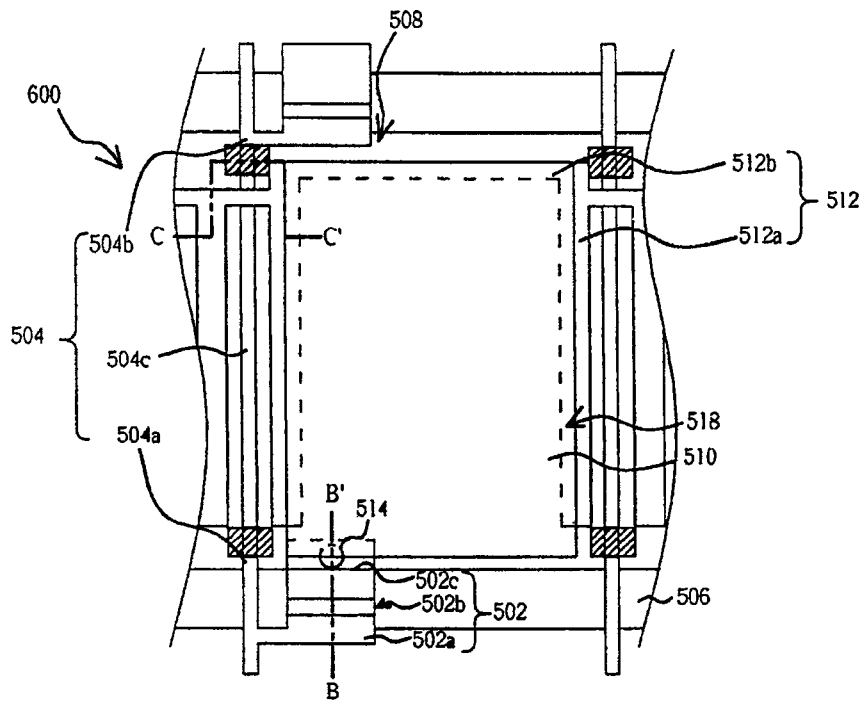


图 6

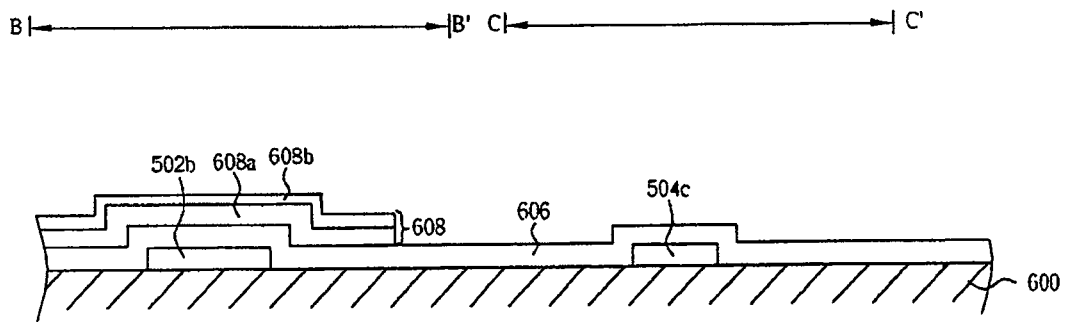


图 7

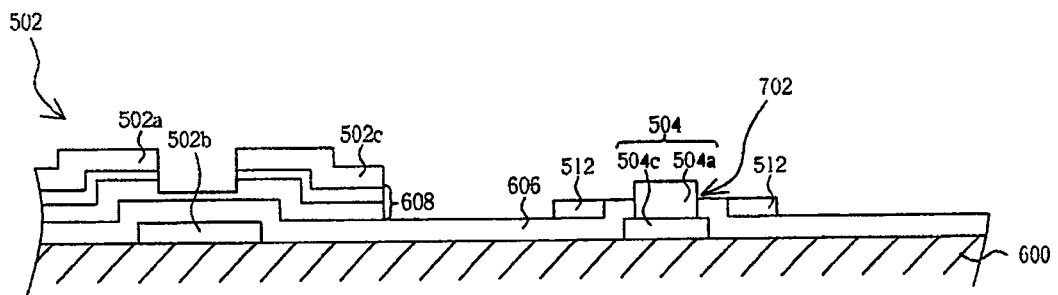


图 8

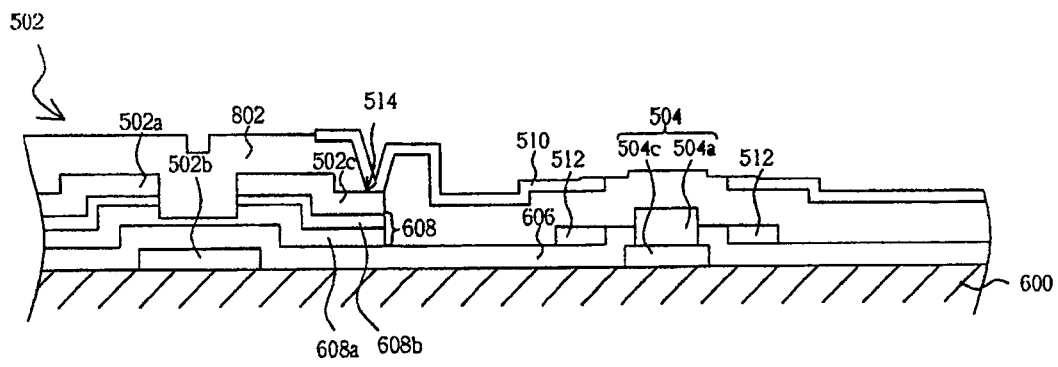


图 9

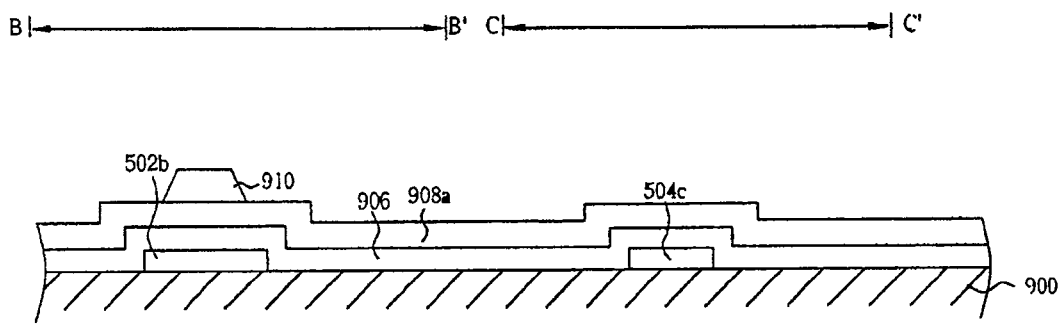


图 10

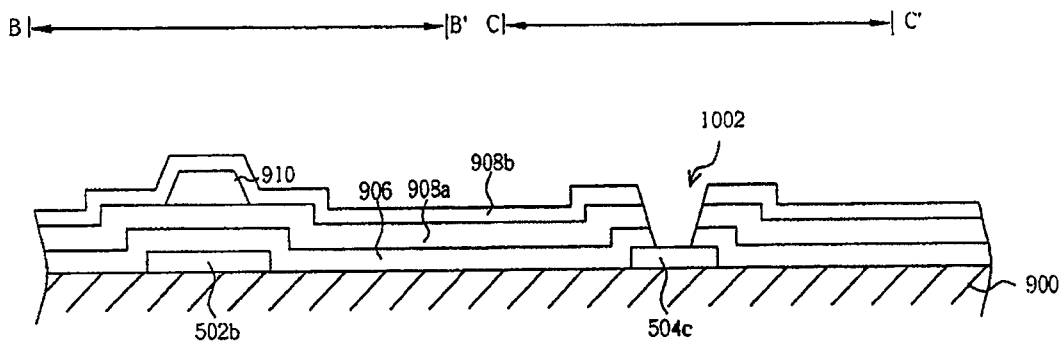


图 11

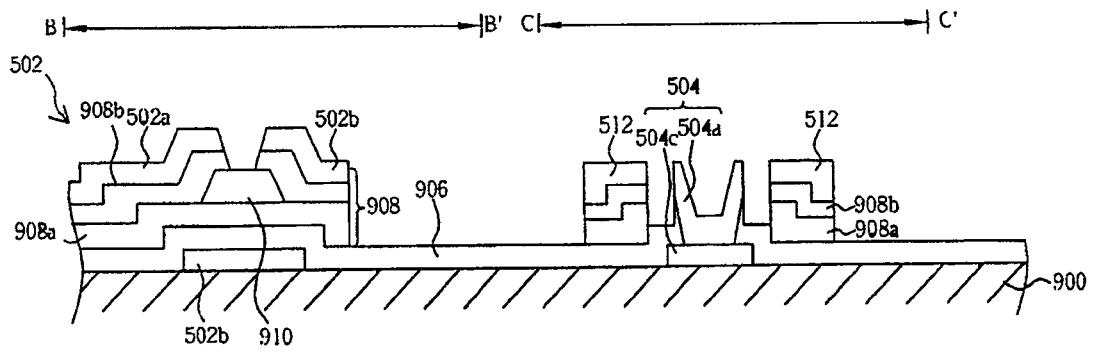


图 12

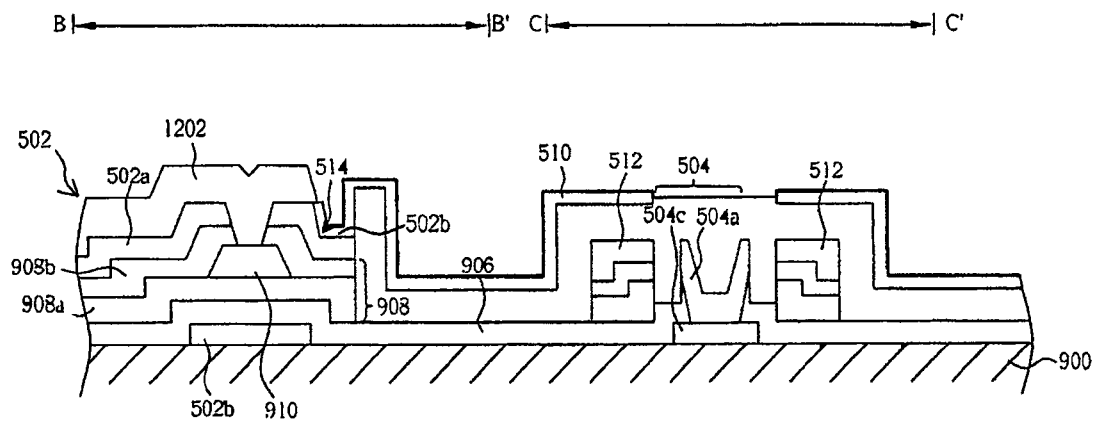


图 13



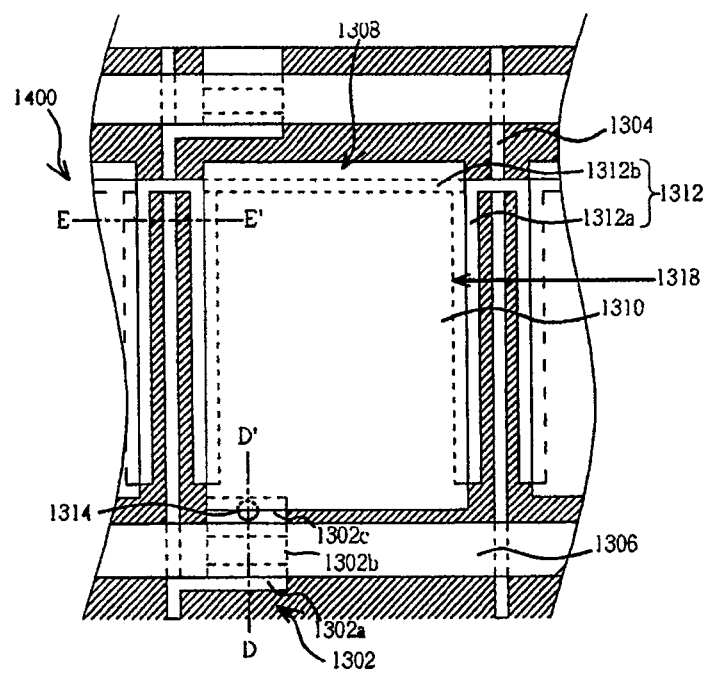


图 14

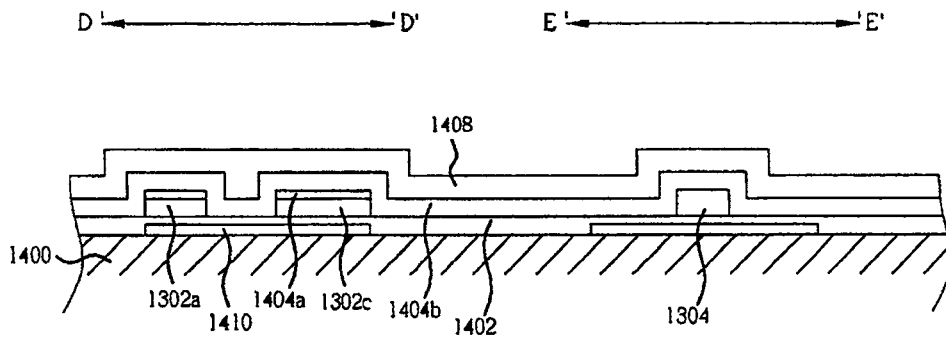


图 15

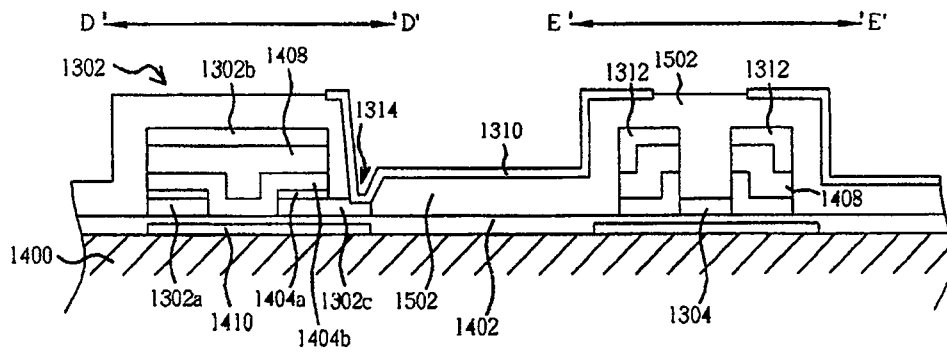


图 16

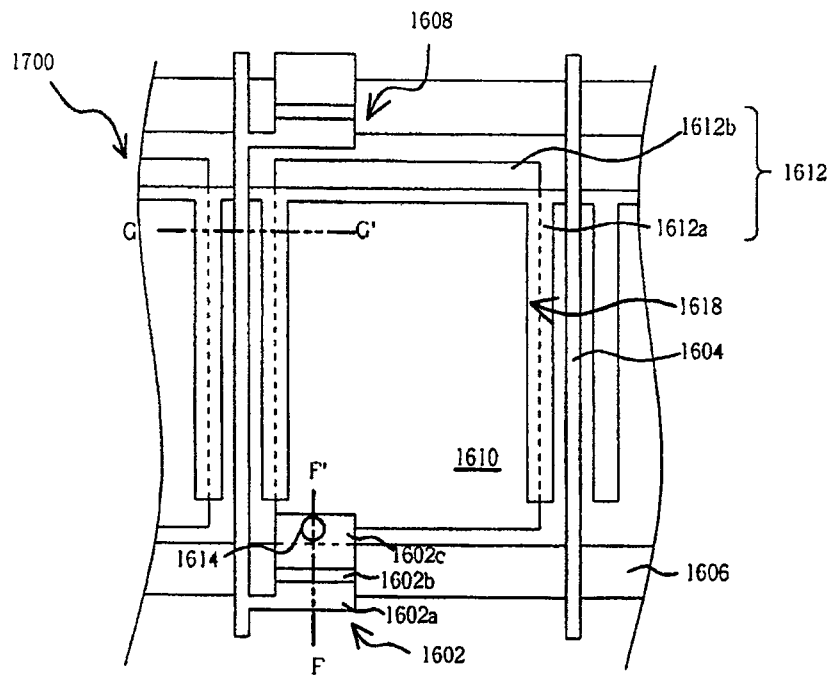


图 17

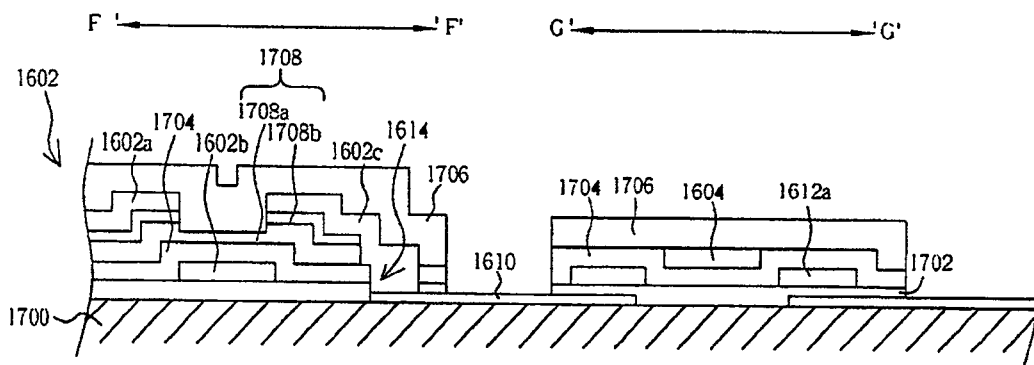


图 18