

(12) 发明专利

(10) 授权公告号 CN 101154638 B

(45) 授权公告日 2012. 07. 18

(21) 申请号 200710137183. 1

(22) 申请日 2007. 07. 30

(30) 优先权数据

205466/06 2006. 07. 28 JP

176296/07 2007. 07. 04 JP

(73) 专利权人 三洋电机株式会社

地址 日本大阪府

(72) 发明人 长松正幸 白井良辅 井上恭典

(74) 专利代理机构 北京市柳沈律师事务所

11105

代理人 陶凤波

(51) Int. Cl.

H01L 23/367(2006. 01)

H01L 21/50(2006. 01)

(56) 对比文件

US 2001/0028552 A1, 2001. 10. 11, 全文.

US 2006/0145328 A1, 2006. 07. 06, 说明书第 0014 段, 第 0037 段至第 0040 段、附图 5A-5F.

US 6713865 B2, 2004. 03. 30, 全文.

审查员 潘军

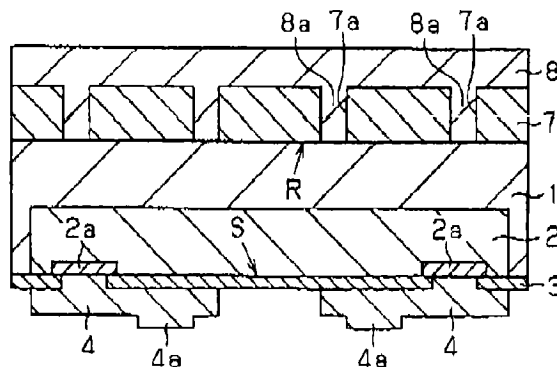
权利要求书 1 页 说明书 12 页 附图 9 页

(54) 发明名称

半导体模块、便携式设备及半导体模块的制造方法

(57) 摘要

本发明提供一种半导体模块、便携式设备及半导体模块的制造方法, 该半导体模块能抑制由于散热部引起可靠性的恶化, 而且, 提高散热性。该半导体模块具有: 半导体基板 (1), 其表面 (S) 上形成有电路元件 (2) 的电极 (2a); 再配线图形 (4), 其为了进一步拓宽电极 (2a) 的间距而与电极 (2a) 连接; 电极 (4a), 其与该再配线图形 (4) 形成为一体; 绝缘层 (7), 其形成在半导体基板 (1) 的背面 (R); 散热部 (8), 其形成在该绝缘层 7 上; 突起部 (8a), 其与该散热部 (8) 设置在一起, 贯通绝缘层 (7) 与半导体基板 (1) 的背面 (R) 连接。



CN 101154638 B

1. 一种半导体模块的制造方法,其特征在于,具有:
准备半导体基板的工序,该半导体基板在第一主表面上设置有电路元件;
形成绝缘层的工序,在所述半导体基板的第二主表面形成绝缘层;
准备散热部的工序,通过另外的工序准备一体形成有突起部的散热部;
接触工序,将与所述突起部一体设置的散热部相对所述半导体基板的第二主表面压接,使贯通所述绝缘层的所述突起部接触到所述半导体基板的第二主表面。
2. 如权利要求 1 所述的半导体模块的制造方法,其特征在于,所述绝缘层由通过加压引起可塑流动性的绝缘树脂形成。
3. 如权利要求 1 或 2 所述的半导体模块的制造方法,其特征在于,还具有有选择地去除所述散热部以进行图形形成的工序。
4. 如权利要求 1 或 2 所述的半导体模块的制造方法,其特征在于,在相对所述半导体基板的第二主表面而被压接的所述散热部上预先形成图形。
5. 如权利要求 1 或 2 所述的半导体模块的制造方法,其特征在于,所述绝缘层具有粘接性。
6. 如权利要求 3 所述的半导体模块的制造方法,其特征在于,所述绝缘层具有粘接性。
7. 如权利要求 4 所述的半导体模块的制造方法,其特征在于,所述绝缘层具有粘接性。

半导体模块、便携式设备及半导体模块的制造方法

技术领域

[0001] 本发明涉及半导体模块,特别是涉及具有散热材料的半导体模块。

背景技术

[0002] 在便携式电话、PDA、DVC、DSC 这些便携式电子设备的多功能化急速发展中,为使这些产品被市场接受、小型、轻型化是必须的,为了实现该目标需要高集成电路系统 LSI。另一方面,对于这些电子设备,需要使用更加方便,对于使用在设备中的 LSI,要求多功能化、高性能化。因此,伴随着 LSI 芯片的高集成化,其 I/O 数量增加,另一方面,也要求封装自身的小型化,为了使这两者并存,适应于半导体部件的高密度的基板安装的半导体封装的开发也被强烈要求。为了对应这些要求,被称为 CSP(Chip SizePackage:芯片尺寸封装)的各种各样的封装技术被开发。

[0003] 在 CSP 中,通过将在一主面上形成有 LSI(电路元件)及与其连接的外部连接电极的半导体晶片(半导体基板)进行切割而单个化来形成封装。因此,CSP 能够以与 LSI 芯片相同的尺寸固定在安装基板上,使安装有 CSP 一侧的安装基板小型化成为可能。因此,通过采用 CSP,也可以使电子设备等全套设备整体小型化。

[0004] 另外,近些年,伴随着 LSI 的进一步的高性能化、多功能化,其消耗的电能有增加的趋势。因此,设置有 LSI 的 CSP(半导体模块)的单位体积的消耗电能(热密度)上升,其散热对策的必要性提高。作为对策,提出以下的方法,在构成 CSP(半导体模块)的半导体基板的背面形成散热率高的散热膜(例如含有陶瓷粉末的覆盖膜)或热传导率高的传热膜(例如铜或铝),使由 CSP(半导体模块)产生的热量有效地排出到外部(参照专利文献 1)。

[0005] 专利文献 1:(日本)特开 2004-172542 号公报

[0006] 一般,在 CSP(半导体模块)中采用的散热材料(特别是传热膜)中具有在形成过程中产生的内应力(散热材料伸长方向的应力),作为 CSP,即使在单个化的状态下,散热材料中残留也有内应力。因此,在半导体基板与散热材料之间产生剥落,损坏 CSP(半导体模块)的可靠性。特别是在对 CSP(半导体模块)加热时其可能性进一步增大。

[0007] 另外,今后,为了实现 CSP(半导体模块)的薄型化而发展半导体基板的薄膜化时,残留在该散热材料中的内应力的影响相对变强。因此,例如,当散热材料的残余应力超过半导体基板的刚性时,半导体基板与散热材料之间即使不产生剥落,含有半导体基板的 CSP(半导体模块)也有可能翘曲产生变形。

发明内容

[0008] 本发明是鉴于上述状况而提出的,其目的在于提供一种抑制由于散热材料引起的可靠性的恶化、提高半导体模块的散热性。

[0009] 为了解决上述课题,本发明的一种方式半导体模块具有:半导体基板,其具有设置有电路元件的第一主表面和与该第一主表面相对的第二主表面;电极,其设置在所述第

一主表面上,与所述电路元件电连接;绝缘层,其设置在所述第二主表面上;散热部,其设置在所述绝缘层上;突起部,其与所述散热部设置为一体,贯通所述绝缘层与所述第二主表面连接。

[0010] 根据该结构,利用与散热部一体设置的突起部降低散热部的内应力(散热部伸长的方向的应力),因此,抑制散热部自身的翘曲。因此,在将这样的散热部设置到半导体基板的半导体模块中,与以往相比,可以抑制从半导体基板的剥落或半导体基板的翘曲(变形)的问题。另外,由于经由突起部可以使来自半导体基板的热量传递到散热部,并能使热量排出到外部,因此,与经由绝缘层在半导体基板上设置散热部(没有突起部的散热部)的情况相比,可以谋求提高半导体模块的散热性。因此,可以抑制由于散热部引起的可靠性的恶化,同时,提高半导体模块的散热性。

[0011] 在上述结构中,优选突起部设置成多个,相对散热部平面排列成矩阵状。由此,可以有效地降低散热部的内应力,可以进一步提高半导体模块的可靠性。

[0012] 在上述结构中,优选突起部其前端埋入到半导体基板内。由此,在对半导体基板与散热部之间施加剪切应力时,通过埋入到半导体基板内的突起部可以防止两者的错位,因此,可以进一步提高半导体基板与散热部之间的连接可靠性。

[0013] 在上述结构中,也可以在除去突起部的散热部与绝缘层之间形成间隙。

[0014] 在上述结构中,散热部也可以有选择地覆盖所述半导体基板的特定区域的方式构图。这时,图形的一部分也可以作为配线而被利用。这时,由于可以将散热部的一部分作为配线利用,能提高配线的设计自由度,实现半导体模块的小型化。

[0015] 本发明的其他的方式为便携式设备。该便携式设备具有框体和收纳在框体的上述任意一项的结构的半导体模块。在上述结构的便携式设备中,半导体模块的散热部也可以与框体的内面连接。

[0016] 本发明的其他的方式为半导体模块的制造方法,该半导体模块的制造方法具有:准备半导体基板的工序,该半导体基板在第一主表面上设置有电路元件;形成绝缘层的工序,在半导体基板的第二主表面形成具有开口部的绝缘层;形成散热部的工序,在所述开口部的内部埋入金属,而且,通过在所述开口部及所述绝缘层的上部覆盖金属,形成与突起部一体设置的散热部。

[0017] 本发明其他的方式为半导体模块的制造方法。该半导体模块的制造方法具有:准备半导体基板的工序,该半导体基板在第一主表面上设置有电路元件;形成绝缘层的工序,在半导体基板的第二主表面形成绝缘层;接触工序,将与突起部一体设置的散热部相对所述半导体基板的第二主表面压接,使贯通所述绝缘层的所述突起部接触到所述半导体基板的第二主表面。在上述结构的半导体模块的制造方法中,绝缘层也可以具有粘接性。

[0018] 在上述结构的半导体模块的制造方法中,绝缘层也可以由通过加压引起可塑流动性的绝缘树脂形成。另外,在上述结构的半导体模块的制造方法中也可以进一步具有有选择地去除所述散热部形成图形的工序。另外,在上述结构的半导体模块的制造方法中也可以在相对所述半导体基板的第二主表面而被压接的所述散热部上预先形成图形。另外,在上述结构的半导体模块的制造方法中所述绝缘层也可以具有粘接性。

[0019] 根据本发明,提供能抑制由于散热部而引起的可靠性的恶化,同时、提高散热性的半导体模块。

[0020] 附图说明

[0021] 图 1 是本发明的第一实施方式的半导体模块的简略剖面图；

[0022] 图 2(A)、(B) 是表示图 1 中的散热部上设置的突起部的排列状态的平面图；

[0023] 图 3(A) ~ (D) 是用于说明本发明第一实施方式的半导体模块的制造工艺的简略剖面图；

[0024] 图 4(A) ~ (C) 是用于说明本发明第一实施方式的半导体模块的制造工艺的简略剖面图；

[0025] 图 5 是本发明的第二实施方式的半导体模块的简略剖面图；

[0026] 图 6(A) ~ (D) 是用于说明本发明第二实施方式的半导体模块的一体形成有突起部的铜板的形成方法的简略剖面图；

[0027] 图 7(A) ~ (D) 是用于说明本发明第二实施方式的半导体模块的制造工艺的简略剖面图；

[0028] 图 8(A) ~ (D) 是用于说明本发明第二实施方式的半导体模块的制造工艺的简略剖面图；

[0029] 图 9 是本发明的第三实施方式的半导体模块的简略剖面图；

[0030] 图 10 是本发明的第四实施方式的半导体模块的简略剖面图；

[0031] 图 11 是本发明的第五实施方式的半导体模块的简略剖面图；

[0032] 图 12 是本发明的第六实施方式的便携式电话的简略剖面图；

[0033] 图 13 是图 12 所示的便携式电话的局部剖面图（第一框体的剖面图）。

[0034] 附图标记

[0035] 1 : 半导体基板

[0036] 2 : 电路元件

[0037] 2a : 电极

[0038] 3 : 保护膜

[0039] 4 : 再配线图形

[0040] 4a : 与再配线图形一体化形成的电极

[0041] 7 : 绝缘层

[0042] 8 : 散热部

[0043] 8a : 与散热部一体化形成的突起部

具体实施方式

[0044] 下面, 基于附图对具体实现本发明的实施方式进行说明。另外, 在全部附图中, 同样的构成要素附上相同的附图标记, 适当省略说明。

[0045] 第一实施方式

[0046] 图 1 是本发明的第一实施方式的半导体模块简略剖面图。基于图 1 对第一实施方式的半导体模块进行说明。

[0047] 半导体基板 1 采用 P 型硅基板等, 在其表面 S(下面侧) 利用公知的技术形成规定的电气电路等电路元件 2, 在作为安装面的表面 S(特别是周边部) 上形成有电路元件 2 的电极 2a。在除该电极 2a 之外的半导体基板 1 的表面上的区域形成有保护膜 3。进而, 为进

一步拓宽电极 2a 的间距,连接电极 2a 的露出面形成有再配线图形 4 及与该再配线图形 4 一体设置的电极 4a。另外,半导体基板 1 为本发明的半导体基板、电路元件 2 为本发明的电路元件、表面 S 为本发明的第一主表面、电极 4a 为本发明的电极的一实施例。

[0048] 绝缘层 7 形成在半导体基板 1 的背面 R(上面侧)上。绝缘层 7 采用以环氧树脂为主要成分的膜,其厚度例如大约为 $100\ \mu\text{m}$ 。在此,作为以环氧树脂为主要成分的绝缘层 7,可以是在编织的玻璃纤维中浸渍有树脂类型的膜,或者,也可以是在绝缘层 7 添加直径大约为 $2\ \mu\text{m}\sim 10\ \mu\text{m}$ 左右的填料的膜。作为该填料,为氧化铝 (Al_2O_3)、氧化硅 (SiO_2)、氮化铝 (AlN)、氮化硅 (SiN) 及氮化硼 (BN) 等。这样的填料的重量填充率优选为大约 $30\%\sim 80\%$ 。另外,优选绝缘层 7 具有粘接性。由此,抑制后述的散热部 8 从半导体基板 1 剥离。

[0049] 在绝缘层 7 上形成有直径大约为 $60\ \mu\text{m}$ 且在厚度方向贯通绝缘层 7 的多个开口部 7a,该开口部 7a 以规定的间隔(例如,约 $300\ \mu\text{m}$)而形成。为了有效地降低散热部 8 的内应力,该多个开口部 7a 相对散热部 8 设置成平面矩阵状。作为矩阵排列,例如列举有正方格栅状或蜂窝状(配置成正六方形及其中心的状态)。另外,背面 R 是本发明的第二主表面、绝缘层 7 是本发明的绝缘层的一实施例。

[0050] 散热部形成在绝缘层 7 上,贯通绝缘层 7 的开口部 7a 内形成的突起部 8a 一体设置在散热部 8 上。在散热部 8 及突起部 8a 上,例如采用铜或铝等金属膜,散热部 8 的厚度例如为大约 $10\ \mu\text{m}$,散热部 8 以覆盖半导体基板 1 的背面 R 的方式在整个面设置,突起部 8a 的前端直接与半导体基板 1 的背面 R 连接而形成。这样,突起部 8a 与半导体基板 1 处于热接合状态,来自半导体基板 1 的热量经由突起部 8a 传递到散热部 8,半导体基板 1 的热量有效地被排出。突起部 8a 设置为具有大约为 $60\ \mu\text{m}$ 的直径的圆型,对应各个开口部 7a 而设置。因此,多个突起部 8a 与开口部 7a 相同,具有平面的矩阵状排列,如图 2 所示,相对散热部 8 以 (A) 正方格栅状或 (B) 蜂窝状等间隔(间隔 X)排列。另外,散热部 8 为本发明的散热部、突起部 8a 为本发明的突起部的一实施例。

[0051] 制造方法

[0052] 图 3 及图 4 是用于说明图 1 所示的第一实施方式的半导体模块的制造工艺的简略剖面图。接着,参照图 1、图 3 及图 4 对第一实施方式的半导体模块的制造工艺进行说明。

[0053] 如图 3(A) 所示,准备半导体基板 1 形成矩阵状的半导体晶片,该半导体基板 1 在表面 S 具有电路元件 2 的电极 2a 及保护膜 3。另外,半导体晶片通过多个划线 5 划分成多个半导体模块形成区域 6。该半导体模块形成区域 6 为前面所述的形成半导体模块的区域。具体地,相对 P 型硅基板等半导体晶片内的各自的半导体基板 1,在其表面 S(下面侧)利用公知的技术形成规定的电路等电路元件 2,并在其周边部或者上部形成电极 2a。电极 2a 的材料一般采用铝 (Al) 等金属。在除该电极 2a 之外的半导体基板 1 的表面 S 上的区域,形成用于保护半导体基板 1 的绝缘性保护膜 3。作为保护膜 3 采用氧化硅膜 (SiO_2) 或氮化硅膜 (SiN) 等。

[0054] 如图 3(B) 所示,为了拓宽电极 2a 的间距,与电极 2a 的露出面连接,形成由铜 (Cu) 构成的再配线图形 4 及与该再配线图形 4 一体化的电极 4a。在此,重复两次抗蚀剂图形的形成、镀铜处理及抗蚀剂的去除过程,形成所希望的再配线图形 4 及电极 4a。这样,由于再配线图形 4 与电极 4a 一体化形成,从电路元件 2 的电极 2a 到电极 4a 之间的路径没有不同材料之间的连接部。因此,由于半导体模块的使用状况下的温度变化,在该部分即使作用热

应力,断线等的可能性也小。

[0055] 如图 3(C) 所示,将附有铜箔 8z 的绝缘层 7 从半导体基板 1(半导体晶片)的背面 R(上面侧)在真空下或减压状态下进行热压接。在此,绝缘层 7 的厚度例如大约为 $100\ \mu\text{m}$,铜箔 8z 的厚度例如大约为 $10\ \mu\text{m}$ 。作为绝缘层 7 采用以上所示的材料。另外,作为绝缘层 7,在采用编织的玻璃纤维中浸渍有树脂的类型的膜或添加填料的膜时,由于绝缘层 7 的热导率高,因此,来自半导体基板 1 的热量经由绝缘层 7 传递到散热部 8 上,可以提高半导体模块的散热性。

[0056] 如图 3(D) 所示,利用光刻技术及蚀刻技术除去位于开口部 7a(参照图 1)的形成区域的铜箔 8z。由此,使绝缘层 7 的开口部 7a 的形成区域露出。

[0057] 接着,如图 4(A) 所示,通过从铜箔 8z 的上方照射碳酸气体激光或 UV 激光,除去自绝缘层 7 的露出表面直到半导体基板 1 的背面 R 的区域。由此,在绝缘层 7 上形成直径大约为 $60\ \mu\text{m}$ 、贯通绝缘层 7 的开口部 7a。

[0058] 如图 4(B) 所示,使用无电解电镀法,在铜箔 8z 的表面及开口部 7a 的内面上以大约 $1\ \mu\text{m}$ 的厚度镀铜。接着,使用电解电镀法,在铜箔 8z 的表面及开口部 7a 的内部镀铜。另外,在本实施方式中,通过在电镀液中添加抑制液及促进剂,使抑制剂吸附在铜箔 8z 的表面上,而且,使促进剂吸附在开口部 7a 的内面上。由此,由于能够使开口部 7a 的内面上镀铜的厚度厚,因此,可以将铜埋入到开口部 7a 内。其结果,如图 4(B) 所示,具有大约为 $100\ \mu\text{m}$ 的厚度的散热部 8 以覆盖半导体基板 1(半导体晶片)整个面的方式形成在绝缘层 7 上,而且,在开口部 7a 内埋入形成有突起部 8a。即、突起部 8a 与散热部 8 形成为一体,而且,突起部 8a 贯通绝缘层 7,其前端与半导体基板 1(半导体晶片)的背面 R 直接连接而形成。

[0059] 如图 4(C) 所示,通过沿着划分多个半导体模块形成区域 6 的划线 5、从半导体晶片的背面 R(上面侧)切割半导体晶片,单个形成具有与半导体基板 1 相同的外形尺寸的半导体模块。然后,通过药液进行洗净处理,除去切割时产生的残渣等。这时,半导体模块的侧壁露出的绝缘层 7 仅被除去少许,散热部 8 的表面积增加,因此,与没有进行药液处理的情况相比,散热部 8 的散热性提高。另外,当切割时在散热部 8 的侧面及半导体基板 1 的侧面分别形成凹凸时,各自的侧面的表面积增加,由于该部分的散热性增加,因此,可以提高作为半导体模块的散热性。

[0060] 通过这些工序,制造前面的图 1 所示的第一实施方式的半导体模块。

[0061] 根据以上说明的第一实施方式的半导体模块及其制造方法,可以得到以下的效果。

[0062] (1) 由于通过与散热部 8 一体设置的突起部 8a 降低散热部 8 的内应力(散热部 8 伸长方向的应力),抑制散热部 8 自身的翘曲。因此,在将这样的散热部 8 设置到半导体基板 1 的半导体模块中,与以往相比,可以抑制从半导体基板 1 的剥落或半导体基板 1 的翘曲(变形)的问题。另外,由于经由突起部 8a 可以使来自半导体基板 1 的热量传递到散热部 8,并能使热量排出到外部,因此,与经由绝缘层在半导体基板上设置散热部(没有突起部的散热部)的情况相比,可以谋求提高半导体模块的散热性。因此,可以抑制由于散热部 8 引起的可靠性的恶化,同时,提高半导体模块的散热性。

[0063] (2) 通过将突起部 8a 相对散热部 8 排列成平面矩阵状。由此,可以有效地降低散热部 8 的内应力,可以进一步提高半导体模块的可靠性。

[0064] (3) 通过将散热部 8 与半导体基板 1 经由突起部 8a 连接,即使在热量从半导体基板 1 传递到散热部 8,散热部伸长的情况下,突起部 8a 缓和该伸长对半导体基板 1 的影响(散热部 8 与半导体基板 1 的伸长量的差),与以往相比,可以提高半导体模块的可靠性。

[0065] (4) 由于是在半导体模块单个化之前的半导体晶片的状态下一并形成散热部 8,因此,与在每个半导体模块上分别形成散热部 8 等的情况相比,可以降低半导体模块的制造成本。

[0066] 第二实施方式

[0067] 图 5 是本发明的第二实施方式的半导体模块的简略剖面图。基于图 5 对第二实施方式的半导体模块进行说明。

[0068] 半导体基板 11 采用 P 型硅基板等,在其表面 S2(下面侧)利用公知的技术形成所规定的电路等电路元件 12,在作为安装面的表面 S2(特别是周边部)上形成有电路元件 12 的电极 12a。在除该电极 12a 之外的半导体基板 11 的表面上的区域形成有保护膜 13。另外,半导体基板 11 为本发明的半导体基板、电路元件 12 为本发明的电路元件、表面 S2 为本发明的第一主表面的一实施例。

[0069] 绝缘层 17 形成在半导体基板 1 的背面 R2(上面侧)上,其厚度例如大约为 $100\ \mu\text{m}$ 。绝缘层 17 由加压时引起塑性流动的材料构成。作为加压时引起塑性流动的材料,列举有环氧类热固性树脂。绝缘层 17 中所采用的环氧类热固性树脂,例如只要是具有在温度为 160°C 、压力为 8MPa 的条件下、粘度为 $1\text{kPa}\cdot\text{s}$ 的特性的材料就可以。另外,在温度为 160°C 的条件下,在该材料以 15MPa 加压的情况下,与没有加压的情况相比,树脂的粘度约下降为 $1/8$ 。对此,热固化之前的 B 级的环氧树脂,在玻化温度 T_g 以下的条件下,与树脂没有加压时相同水平,没有粘性,即使加压也不产生粘性。另外,背面 R2 为本发明的第二主表面、绝缘层 17 为本发明的绝缘层的一实施例。

[0070] 散热部 18 在绝缘层 17 上形成,贯通该绝缘层 17 的突起部 18a 一体设置在散热部 18 上。散热部 18 及突起部 18a 例如采用铜等金属膜,散热部 18 的厚度例如大约为 $100\ \mu\text{m}$,突起部 18a 的高度例如大约为 $100\ \mu\text{m}$ 。散热部 18 以覆盖半导体基板 11 的背面 R2 的方式设置在整个面。突起部 18a 设置成圆型,具有与半导体基板 11 的接触面平行的前端部 18a1 和伴随着靠近前端部 18a1 直径变细而形成的侧面部 18a2。突起部 18a 的前端(前端部 18a1)的直径及其基面的直径分别大约为 $\phi 40\ \mu\text{m}$ 及 $\phi 60\ \mu\text{m}$ 。另外,多个突起部 18a 相对散热部 18 平面设置成矩阵状。作为矩阵状的排列列举有例如前面第一实施方式中的图 2 所示的正方格栅状或蜂窝状。多个突起部 18a 隔开所规定的间隔(例如大约为 $300\ \mu\text{m}$)而形成。突起部 18a 的前端(18a1)与半导体基板 11 的背面 R2 直接连接而形成。这样,突起部 18a 与半导体基板 11 处于热接合状态,来自半导体基板 11 的热量经由突起部 18a 传递到散热部 18,半导体基板 11 的热量有效地被放出。另外,散热部 18 为本发明的散热部、突起部 18a 为本发明的突起部的一实施例。

[0071] 在半导体基板 11 的表面 S2(下面侧),为了进一步拓宽电极 12a 的间距,在电极 12a 及保护膜 13 上形成绝缘层 19,形成有贯通该绝缘层 19 并与电极 12a 的露出面连接的突起状的导体部 14a,和一体设置有该导体部 14a 的再配线图形 14。经由导体部 14a 与电极 12a 连接的部分的再配线图形 14 上,在其外面侧(下面侧)设置有电极(焊锡凸起)20。另外,电极 20 为本发明的电极的一实施例。

[0072] 绝缘层 19 采用与绝缘层 17 相同的材料,其厚度例如大约为 $60\ \mu\text{m}$ 。

[0073] 再配线图形 14 形成在绝缘层 19 上,在再配线图形 14 上一体设置有贯通该绝缘层 19 的突起状的导体部 14a。在再配线图形 14 及导体部 14a 上,例如采用由轧制的铜构成的轧制金属。由铜构成的轧制金属与由电镀处理形成的铜构成的金属膜比较时,机械强度变强,很适于作为用于再配线的材料。再配线图形 14 的厚度例如大约为 $30\ \mu\text{m}$,导体部 14a 的高度(厚度)例如大约为 $60\ \mu\text{m}$ 。导体部 14a 设置成圆型,具有与半导体基板 11 的电极 12a 的接触面平行的前端部 14a1 和伴随着靠近前端部 14a1 直径变细而形成的侧面部 14a2。导体部 14a 的前端(前端部 14a1)的直径及其基面的直径分别大约为 $\phi 40\ \mu\text{m}$ 及 $\phi 60\ \mu\text{m}$ 。另外,导体部 14a 分别对应电极 12a 而设置。导体部 14a 的前端(前端部 14a1)与半导体基板 11 的电极 12a 直接连接而形成,电极 12a 与再配线图形 14 电连接。

[0074] 制造方法

[0075] 图 6 是用于说明一体形成突起部的铜板的形成方法的剖面图。图 7 及图 8 是用于说明图 6 所示的第二实施方式的半导体模块的制造工艺的剖面图。接着,参照图 5 ~ 图 8,对第二实施方式的半导体模块的制造工艺进行说明。

[0076] 如图 6(A) 所示,准备厚度至少比突起部 18a 的高度与散热部 18 的厚度之和更大的铜板 18z。在此,铜板 18z 的厚度大约为 $300\ \mu\text{m}$ 。作为铜板 18z 采用被轧制的铜构成的轧制金属。

[0077] 如图 6(B) 所示,使用通常的光刻法,在突起部形成区域形成抗蚀剂掩模 21。突起部形成区域的排列为如上所述。

[0078] 如图 6(C) 所示,将该抗蚀剂掩模 21 作为掩模进行蚀刻处理,在铜板 18z 上形成所规定图形的突起部 18a。这时,通过调整蚀刻条件,形成具有随着靠近突起部的前端部 18a1、直径变细的侧面部 18a2。在此,突起部 18a 的高度大约为 $100\ \mu\text{m}$,突起部 18a 的前端(前端部 18a1)的直径及其基面的直径分别大约为 $\phi 40\ \mu\text{m}$ 及 $\phi 60\ \mu\text{m}$ 。

[0079] 如图 6(D) 所示,除去抗蚀剂掩模 21。由此,相对铜板 18z 形成具有前端部 18a1 及侧面部 18a2 的突起部 18a,该侧面部 18a2 伴随着靠近前端部 18a1、直径变细而形成。另外,代替抗蚀剂掩模 21 也可以采用银 (Ag) 等金属掩模。在这种情况下,由于充分确保与铜板 18z 的蚀刻选择比,因此,可以实现突起部 18a 的构图的进一步精细化。

[0080] 另外,对于一体形成突起状的导体部 14a 的铜板 14z 也可以采用上述方法形成。由此,相对铜板 14z 形成具有前端部 14a1 及侧面部 14a2 的导体部 14a,该侧面部 14a2 伴随着靠近前端部 14a1、直径变细而形成。另外,突起状的导体部 14a 的高度大约为 $60\ \mu\text{m}$,导体部 14a 的前端(前端部 18a1)的直径及其基面的直径分别大约为 $\phi 40\ \mu\text{m}$ 及 $\phi 60\ \mu\text{m}$ 。

[0081] 另外,分别准备用上述工序制造的铜板 18z 及铜板 14z,用于下面说明的第二实施方式的半导体模块的制造工艺。

[0082] 首先,如图 7(A) 所示,准备在表面 S2 上具有电极 12a 及保护膜 13 的半导体基板 11 形成为矩阵状的半导体晶片。另外,半导体晶片由多个划线 15 划分成多个半导体模块形成区域 16。该半导体模块形成区域 16 为前面所述的形成半导体模块的区域。具体地,相对 P 型硅基板等半导体晶片内的各自的半导体基板 11,在其表面 S2(下面侧)利用公知的技术在规定的电路等电路元件 12 及其周边部或上部形成电极 12a。电极 12a 的材料一般采用铝等金属。在除该电极 12a 之外的半导体基板 11 的表面 S2 上的区域形成用于保护半导体

基板 11 的绝缘性保护膜 13。作为保护膜 13 采用氧化硅膜 (SiO₂) 或氮化硅膜 (SiN) 等。

[0083] 如图 7(B) 所示,在半导体晶片(半导体基板 11)的背面 R2(上面侧),在半导体基板 11 和一体形成有突起部 18a 的铜板 18z 之间夹持有绝缘层 17。绝缘层 17 的厚度与突起部 18a 的高度为相同水平,大约为 100 μm。进而,在半导体晶片(半导体基板 11)的表面 S2(下面侧),在半导体基板 11 和一体形成有突起状导体部 14a 的铜板 14z 之间夹持有绝缘层 19。绝缘层 19 的厚度与导体部 14a 的高度为相同水平,大约为 60 μm。另外,一体形成有突起部 18a 的铜板 18z 及一体形成有导体部 14a 的铜板 14z 的形成方法为如上所述。另外,优选绝缘层 17 及绝缘层 19 具有粘接性。据此,抑制后述的散热部 18 及再配线图形 14 从半导体基板 11 剥离的情况。

[0084] 如图 7(C) 所示,在上述的夹持的基础上,由利用冲压装置进行加压成形,使铜板 18z、绝缘层 17、半导体基板 11、绝缘层 19 及铜板 14z 一体化。冲压加工时的压力及温度分别为 15MPa 及 180℃。通过冲压加工,突起部 18a 贯通绝缘层 17,突起部 18a 与半导体基板 11 的背面 R2 连接。与此同时,突起状的导体部 14a 贯通绝缘层 19,导体部 14a 与半导体基板 11 的电极 12a 电连接。由于突起部 18a(导体部 14a)具有伴随着前端部 18a1(前端部 14a1)直径变细而形成的侧面部 18a2(侧面部 14a2),突起部 18a(导体部 14a)顺畅地贯通绝缘层 17(绝缘层 19)。

[0085] 利用冲压加工时的压力,使绝缘层 17(绝缘层 19)的粘度降低,绝缘层 17(绝缘层 19)引起塑性流动。由此,绝缘层 17(绝缘层 19)从突起部 18a(导体部 14a)与半导体基板 11 的背面 R2(半导体基板 11 的电极 12)的界面被挤出,绝缘层 17(绝缘层 19)的一部分难于残留在界面。

[0086] 如图 7(D) 所示,通过对铜板 18z 整体进行蚀刻,将铜板 18z 调整到散热部 18 的厚度。本实施方式中的散热部 18 的厚度大约为 100 μm。由此,在绝缘层 17 上形成与贯通该绝缘层 17 的突起部 18a 一体设置的散热部 18。

[0087] 接着,如图 8(A) 所示,通过对铜板 14z 整体进行蚀刻,将铜板 14z 调整到再配线图形 14 的厚度。本实施方式中的再配线图形 14 的厚度大约为 30 μm。

[0088] 如图 8(B) 所示,使用光刻技术及蚀刻技术,以生成再配线图形 14 的方式而构图。

[0089] 如图 8(C) 所示,使用焊锡印刷法,经由导体部 14a 相对于与电极 12a 连接的部分的再配线图形 14 形成作为外部连接端子而起作用的电极(焊锡柱)20。具体地,将用树脂与焊锡材料作为膏状的“焊锡膏”,通过网版印刷到所希望的部位,通过加热到焊锡熔化温度,形成电极(焊锡柱)20。或者,作为另外的方法,预先也可以在再配线图形 14 侧涂布焊剂,将焊锡柱固定在再配线图形 14 上。

[0090] 如图 8(D) 所示,沿着划分多个半导体模块形成区域 16 的划线 15,通过从半导体晶片的背面 R2(上面侧)切割半导体晶片,从而使具有与半导体基板 11 相同外形尺寸的半导体模块单个化。然后,通过由药液进行洗涤处理,除去切割时产生的残渣等。

[0091] 利用上述的工序,制造所述图 4 所示的第二实施方式的半导体模块。

[0092] 根据该第二实施方式的半导体模块及其制造方法,可以得到以下的效果。

[0093] (5) 由于通过与散热部 18 一体设置的突起部 18a 降低散热部 18 的内应力(散热部 18 伸长方向的应力),抑制散热部 18 自身的翘曲。因此,在将这样的散热部 18 设置到半导体基板 11 的半导体模块中,与以往相比,可以抑制从半导体基板 11 的剥落或半导体基板

11 的翘曲（变形）的问题。另外，由于经由突起部 8a 可以使来自半导体基板 11 的热量传递到散热部，并能使热量排出到外部，因此，与经由绝缘层在半导体基板上设置散热部（没有突起部的散热部）的情况相比，可以谋求提高半导体模块的散热性。因此，可以抑制由于散热部 18 引起的可靠性的恶化，同时，提高半导体模块的散热性。

[0094] (6) 通过将突起部 18a 相对散热部 18 排列成平面矩阵状。由此，可以有效地降低散热部 18 的内应力，可以进一步提高半导体模块的可靠性。

[0095] (7) 通过将散热部 18 与半导体基板 11 经由突起部 18a 连接，即使在热量从半导体基板 11 传递到散热部 18 从而散热部伸长的情况下，突起部 18a 缓和该伸长对半导体基板 11 的影响（散热部 18 与半导体基板 11 的伸长量的差），与以往相比，可以提高半导体模块的可靠性。

[0096] (8) 一体形成有突起部 18a 的铜板 18z（散热部 18）通过另外的工序进行制造，可以只选择合格品进行贴附，另外，仅通过一个工序（冲压加工）就可以自配合地形成贯通绝缘层 17 的突起部 18a，与所述的第一实施方式相比，可以实现高的与突起部一体化的散热部的制造成品率。因此，能实现半导体模块的低成本化。

[0097] (9) 通过在半导体模块 11 的背面 S2（下面侧）设置与导体部 14a 一体化的再配线图形 14，可以利用再配线图形 14 作用到半导体基板 11 的应力（由导体部 14a 降低的再配线图形 14 的应力）来抵消散热部 18 作用到半导体基板 11 的应力（由突起部 18a 降低的散热部 18 的应力）。因此，在由突起部 18a 引起的散热部 18 的内应力降低的效果的基础上，利用两者产生的应力抵消效果，可以抑制半导体模块整体的翘曲，进一步提高半导体模块的可靠性。

[0098] (10) 通过将以散热部 18 及再配线图形 14 为基础的铜板 18z 及铜板 14z 的冲压加工同时进行，可以在以后的工序中降低、抑制半导体模块的内应力的影响，因此，可以实现高的半导体模块的制造成品率。因此，能实现半导体模块的低成本化。

[0099] (11) 由于是在半导体模块单个化之前的半导体晶片的状态下一次形成散热部 18 及再配线图形 14 等，因此，与在每个半导体模块上分别形成散热部 8 及再配线图形 14 等的情况相比，可以降低半导体模块的制造成本。

[0100] 第三实施方式

[0101] 图 9 是本发明的第三实施方式的半导体模块的简略剖面图。与第二实施方式不同之处为突起部 18a 的一部分埋入半导体基板 11 的背面 R2（上面侧）。除此之外，与第二实施方式相同。

[0102] 相对前面的图 7(A) 中准备的半导体晶片（半导体基板 11）的背面 R2（上面侧），利用光刻技术及蚀刻技术，通过在连接突起部 18a 的区域预先形成凹部 22，可以实现这样的突起部 18a 的埋入结构。凹部 22 的形状对应突起部 18a 的埋入部分形成为锥状。另外，凹部 22 的深度 D 例如大约为 $20\ \mu\text{m}$ ，与此相对应，突起部 18a 的高度形成为较高。

[0103] 根据该第三实施方式的半导体模块及其制造方法，在第二实施方式上述的 (5) ~ (11) 的效果的基础上，还可以得到下面的效果。

[0104] (12) 通过使突起部 18a 的前端部埋入到半导体基板 11 内而形成，增加半导体基板 11 与突起部 18a 的接触面积，提高两者之间的密封性，因此，可以进一步提高半导体基板 11 与散热部 18a（突起部 18a）之间的连接可靠性。另外，通过增加半导体基板 11 与突起部

18a 的接触面积,由于来自半导体基板 11 的热量有效地传递到突起部 18a,因此,可以进一步提高半导体模块的散热性。

[0105] (13) 在半导体基板 11 与散热部 18 之间施加有剪切应力的情况下,由于利用埋入到半导体基板 11 部分的突起部 18a,可以防止两者之间的错位,因此,可以进一步提高半导体基板 11 与散热部 18a 之间的连接可靠性。

[0106] (14) 通过在半导体基板 11 的背面 R2(上面侧)设置凹部 22,在对一体形成有突起部 18a 的铜板 18z 进行冲压加工的工序中,相对凹部 22 可以自配合地对准位置,因此,可以容易地制造半导体模块。

[0107] 第四实施方式

[0108] 图 10 是本发明的第四实施方式的半导体模块的简略剖面图。与第二实施方式的不同之处是在绝缘层 17 与散热部 18 之间设置间隙 H。除此之外,与第二实施方式相同。另外,间隙 H 只要设置在除突起部 18a 之外的散热部 18 与绝缘层 17 之间的至少一部分就可以。间隙 H 也可以在半导体模块的截面方向与外部空气连通。由此,在半导体模块发热的情况下,通过将间隙 H 中被加热的空气与外部空气交换,可以提高半导体模块的散热性。另外,间隙 H 也可以是密封的空间。由此,在从外部给半导体模块施加力时,由于间隙 H 作为冲击缓冲层而发挥作用,可以抑制半导体模块的损伤。

[0109] 在对一体形成有突起部 18a 的铜板 18z 进行冲压加工的工序中,通过使绝缘层 17 的膜厚比突起部 18a 的高度薄、可以实现这样的结构。作为绝缘层 17 的厚度,例如大约为 $75\mu\text{m}$ 。由此,绝缘层 17 与散热部 18 之间的间隙 H 大约为 $25\mu\text{m}$ 。

[0110] 根据该第四实施方式的半导体模块及其制造方法,在第二实施方式上述的 (5) ~ (11) 的效果的基础上,还可以得到下面的效果。

[0111] (15) 通过在绝缘层 17 与散热部 18 之间设置间隙,由于增加散热部 18 与外部环境(大气)的接触面积,因此,可以进一步提高半导体模块的散热性。

[0112] 第五实施方式

[0113] 图 11 是本发明的第五实施方式的半导体模块的简略剖面图。与第二实施方式的不同之处是通过使绝缘层 17 与散热部 18 的厚度与半导体基板 11 的表面 S2(下面侧)设置的绝缘层 19 及再配线图形 14 的厚度相同,图形加工散热部 18。除此之外,与第二实施方式相同。另外,只要是半导体基板 11 的表面、背面的热膨胀系数相同,绝缘层 17 及散热部 18 的厚度没有必要在表面背面都相同。

[0114] 接着图 7(A) 所示的工序,在散热部 18 压接在半导体基板 11 之前,利用光刻技术及蚀刻技术,通过预先进行构图使散热部 18 成为所规定的图形而实现这样的结构。另外,也可以在散热部 18 半蚀刻加工之后将散热部 18 压接在半导体基板 11 上,进而对散热部 18 进行全蚀刻加工。

[0115] 另外,接着图 7(B) 所示的工序,利用光刻技术及蚀刻技术,通过进行图形加工使散热部 18 为所规定的图形而实现这样的结构。

[0116] 根据该第五实施方式的半导体模块及其制造方法,在第二实施方式上述的 (5) ~ (11) 的效果的基础上,还可以得到下面的效果。

[0117] (16) 通过将散热部 18 加工成所规定的图形,由于可以将散热部 18 的一部分作为配线(例如接地配线)而利用,可以提高配线的设计自由度,实现半导体模块的小型化。

[0118] 第六实施方式

[0119] 接着,对具有上述任意一项实施方式的半导体模块的便携式设备进行说明。另外,作为便携式设备举出搭在在便携式电话的例子进行说明,但是,也可以是例如个人用便携式信息终端(PDA)、数码摄像机(DVC)、音乐播放器及数码相机等电子设备。

[0120] 图12是表示本发明的第六实施方式的便携式电路的构成的图。便携式电话110是第一框体112与第二框体114由活动部120连结的结构。第一框体112与第二框体114以活动部120为轴可以转动。在第一框体112上设置有显示文字或图像等信息的显示部118或扬声器124。在第二框体114上设置有操作用按钮等操作部122或话筒部126。另外,在本实施方式中,在便携式电话110的内部搭载有第二实施方式的半导体模块(参照图5)。另外,作为搭载在便携式电话中的半导体模块,可以采用用于驱动各电路的电源电路、产生RF的RF发生电路、DAC、编码电路、作为使用在便携式电话的显示部的液晶面板的光源的背光灯的驱动电路等。

[0121] 图13是图12所示的便携式电话的局部剖面图(第一框体112的剖面图)。本发明的第六实施方式的半导体模块130经由电极20搭载在印刷基板128上,经由该印刷基板128与显示部118等电连接。另外,在半导体模块130的背面侧(与电极20相反侧的面)设置有具有突起部的散热部18。散热部18的一侧的面连接在第一框体112连接。由此,从半导体模块130产生的热量不会停滞在第一框体112的内部,可以有效地排出到第一框体112的外部。

[0122] 根据本发明的第六实施方式的便携式设备,可以得到以下的效果。

[0123] (17) 由于经由散热部18可以将来自半导体模块130的热量有效地排出到外部,因此,抑制半导体模块130的温度上升,降低再配线图形14与绝缘层19之间的热应力及散热部18与绝缘层17之间的热应力。因此,防止半导体模块内的从绝缘层19剥落再配线图形14及从绝缘层17剥落散热部18的情况,提高半导体模块130的可靠性(耐热可靠性)。其结果使便携式电话的可靠性(耐热可靠性)提高。

[0124] (18) 由于利用上述实施方式所示的晶片水平CSP(Chip Size Package)工艺制造的半导体模块130薄型化、小型化,因此,可以实现搭载有这样的半导体模块130的便携式设备的薄型化、小型化。

[0125] 另外,在第一实施方式中,以覆盖半导体基板1的背面R的方式全面设置散热部8为例进行了说明,本发明并不限于此,例如,如第五实施方式那样,也可以对散热部8进行构图加工仅仅有选择地覆盖半导体基板1的特定区域。在这种情况下,也可以在设置散热部8及突起部8a的区域上得到上述效果。该例也同样适用于第二实施方式,可以得到同样的效果。

[0126] 在上述第一实施方式中,举例说明了包括在划线5上形成的散热部8在内进行切割而制造半导体模块,本发明并不限于此,例如,也可以在切割前蚀刻除去划线5内的散热部8,然后,利用切割进行单个化而制造半导体模块。在这种情况下,抑制切割散热部8时产生的应力载荷(从散热部8传递到突起部8a的应力载荷),由于提高半导体模块的制造稳定性,因此,可以降低半导体模块的制造成本。另外,从第二实施方式到第五实施方式都相同。

[0127] 在上述第一实施方式中,以突起部8a相对散热部8的整体而平面设置成矩阵状的

例进行了说明,本发明并不限于此,例如,相对散热部 8 可以平面设置在任意的位置。特别是在具有作为半导体基板 1 内的散热部的电路元件的区域有选择地设置突起部 8a 的情况下,在半导体模块内可以有效地散热,同时提高连接可靠性。另外,从第二实施方式到第五实施方式都相同。

[0128] 在上述第一实施方式中,以将在散热部上一体化形成的突起部 8a 与半导体基板 1 的背面 R 直接连接而设置的例进行了说明,但是,本发明并不限于此,例如,也可以使绝缘层的一部分介于半导体基板 1 的背面 R 与突起部 8a 之间。在这种情况下,虽然降低了半导体模块的散热性能的提高效果,但由突起部 8a 抑制散热部 8 自身的翘曲,因此,与以往相比,可以抑制从半导体基板 1 的剥落或半导体基板 1 的翘曲(变形)的问题。

[0129] 在上述第二实施方式中,相对半导体基板 11,以一体形成有突起部 18a 的铜板 18z 和一体形成有突起状的导体部 14a 的铜板 14z 同时进行冲压加工的例进行了说明,但是,也可以是在一个铜板进行冲压加工之后再对另一个铜板进行冲压加工的两个阶段冲压加工。在这种情况下,也可以得到上述同样的效果。另外,也可以相对图 3(B)所示的第一实施方式的形成再配线图形 4 的半导体晶片,对一体形成有该突起部 18a 的铜板 18z 进行冲压加工,形成散热部 18。在这种情况下,至少可以得到上述(5)~(8)的效果。

[0130] 在上述第二实施方式中,以突起部 18 为圆型、伴随着靠近其前端部 18a1 直径变细而形成的例进行了说明,但是,本发明并不限于此,例如也可以是具有所规定的直径的圆柱状的突起部。另外,作为突起部 18,采用圆型,也可以采用四方形等多边形。在这种情况下,经由突起部有效地散热,同时,提高该部分的连接可靠性。

[0131] 在上述第三实施方式中,以使凹部 22 与突起部 18a 的形状一致的例进行了说明,但是,本发明并不限于此,例如,相对凹部 22 的大小(开口部的尺寸)也可以使突起部 18a(特别是前端部)大。突起部 18a 的前端部由于冲压加工时的压力而被压变形。在这种情况下,突起部 18a 埋入在凹部 22 内,进而与其周边的半导体基板 11 接触而设置。因此,进一步增加突起部 18a 与半导体基板 11 的接触面积,提高半导体模块的连接可靠性及散热性。另一方面,与此相反,在相对凹部 22 的大小(开口部的尺寸)也使突起部 18a(特别是前端部)小的情况下,即使突起部 18a 的前端部由于冲压加工时的压力而被压变形,由于可以将其仅仅控制在凹部 22 内,因此,通过突起部 18a 的接触面积的偏差可以减少连接可靠性及散热性的制造偏差。

[0132] 在上述第三实施方式中,以相对全部的突起部 18a 设置凹部 22 的例进行了说明,但是,本发明并不限于此,例如,相对半导体晶片内的各个半导体基板 11,设置有凹部 22 的部分和没有凹部的部分,通过调整突起部 18a 的高度,可以使埋入突起部 18a 部分与没有埋入突起部 18a 部分混在一起。在这种情况下,至少在埋入突起部 18a 的部分,可以得到上述(12)~(14)的效果。

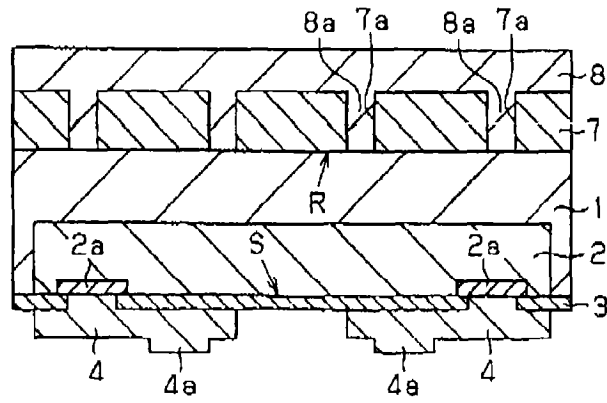


图 1

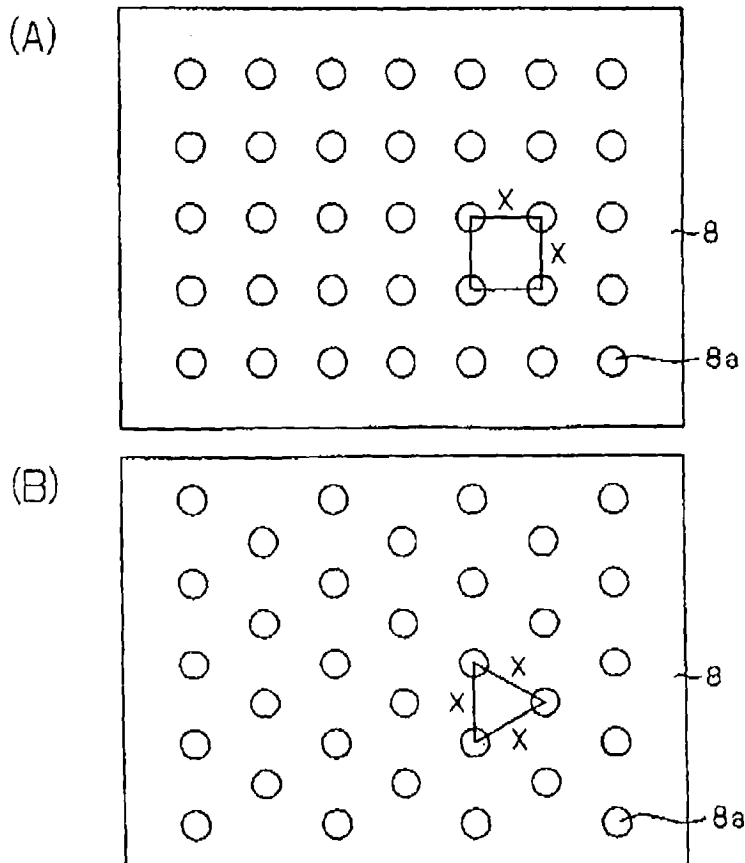


图 2

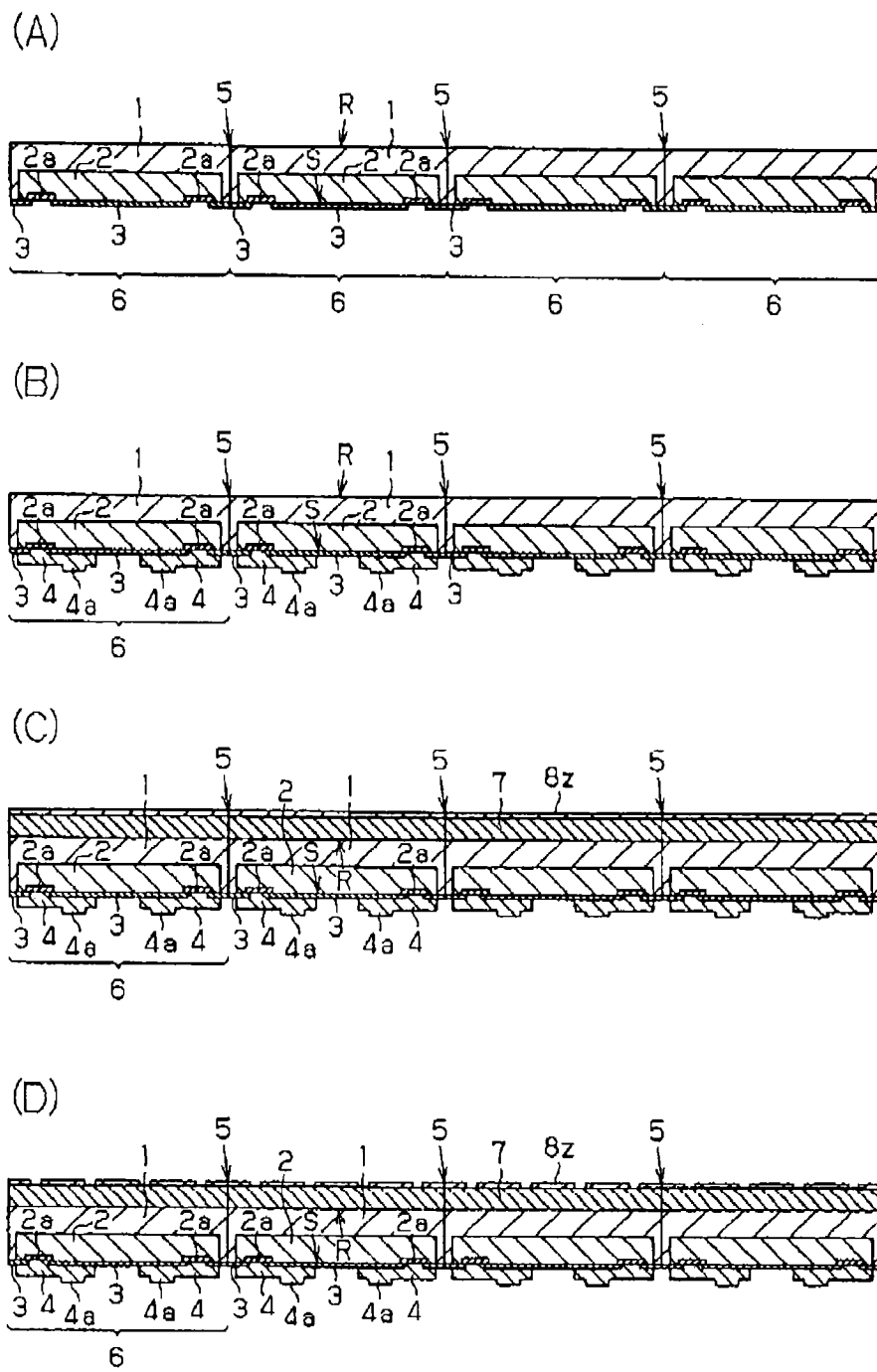
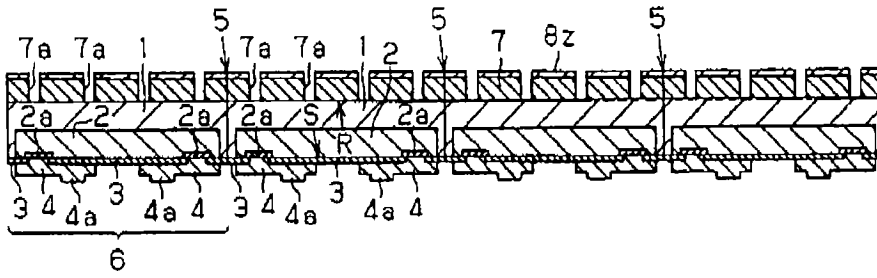
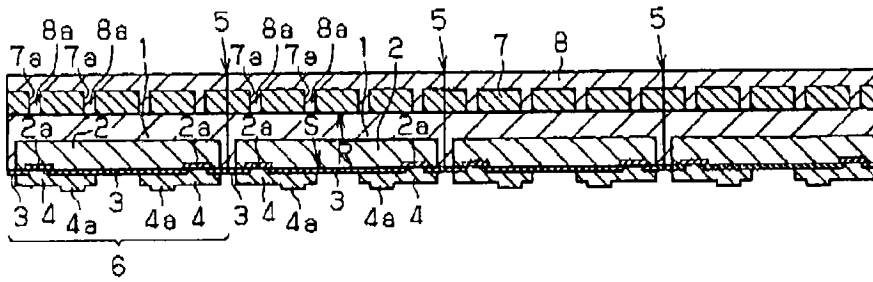


图 3

(A)



(B)



(C)

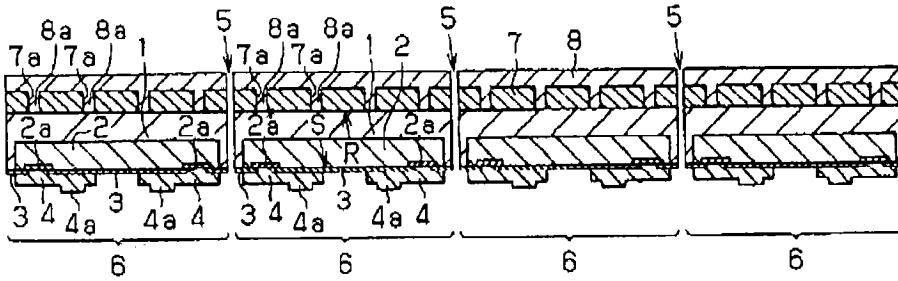
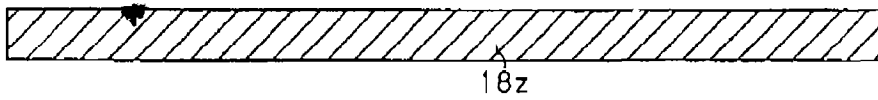
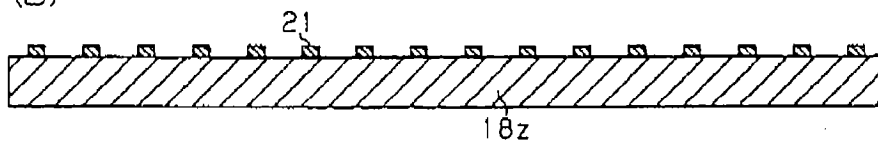


图 4

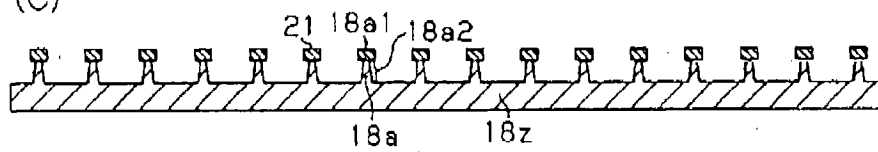
(A)



(B)



(C)



(D)

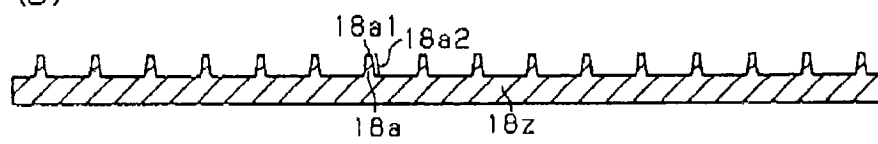


图 6

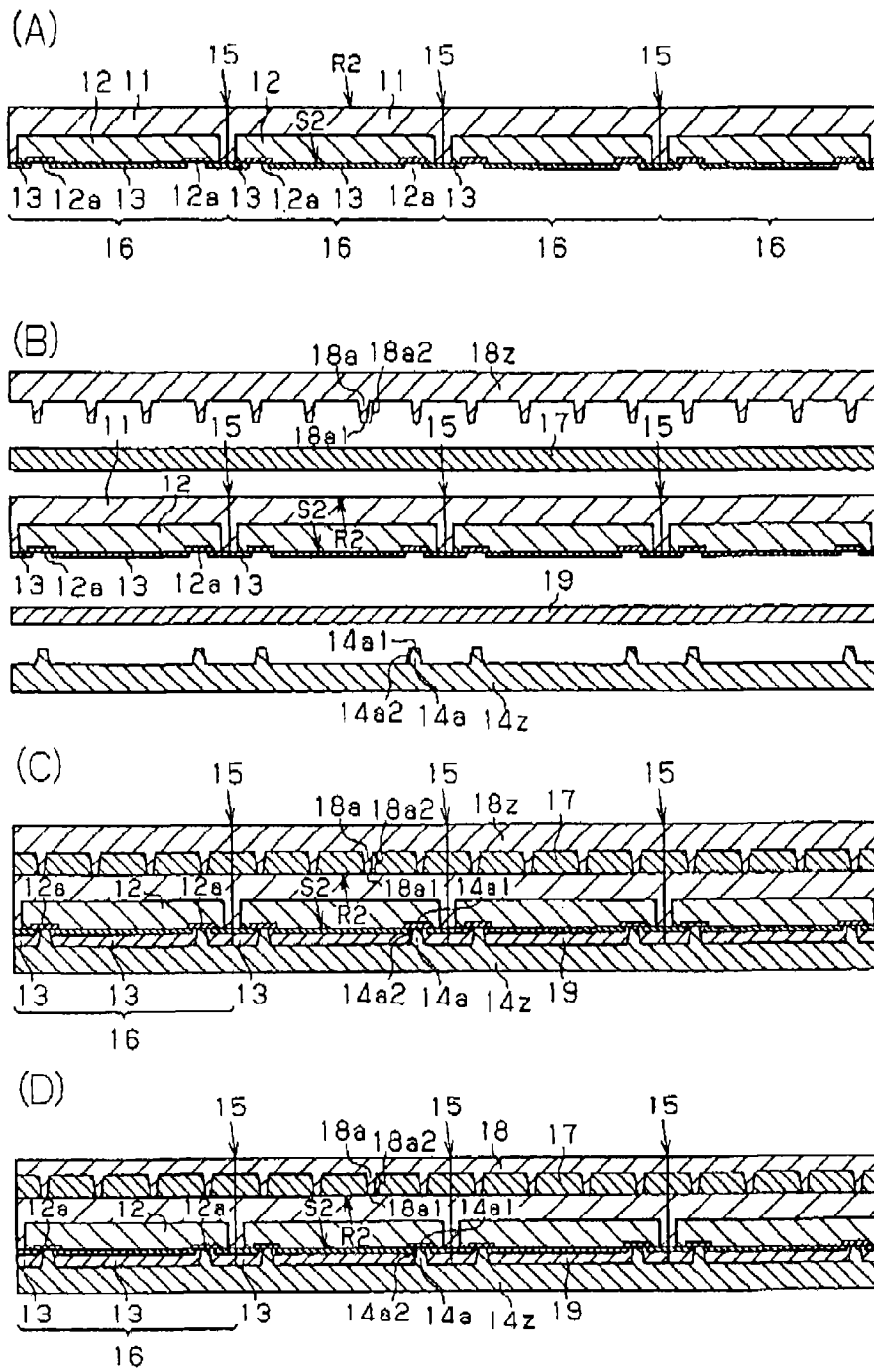


图 7

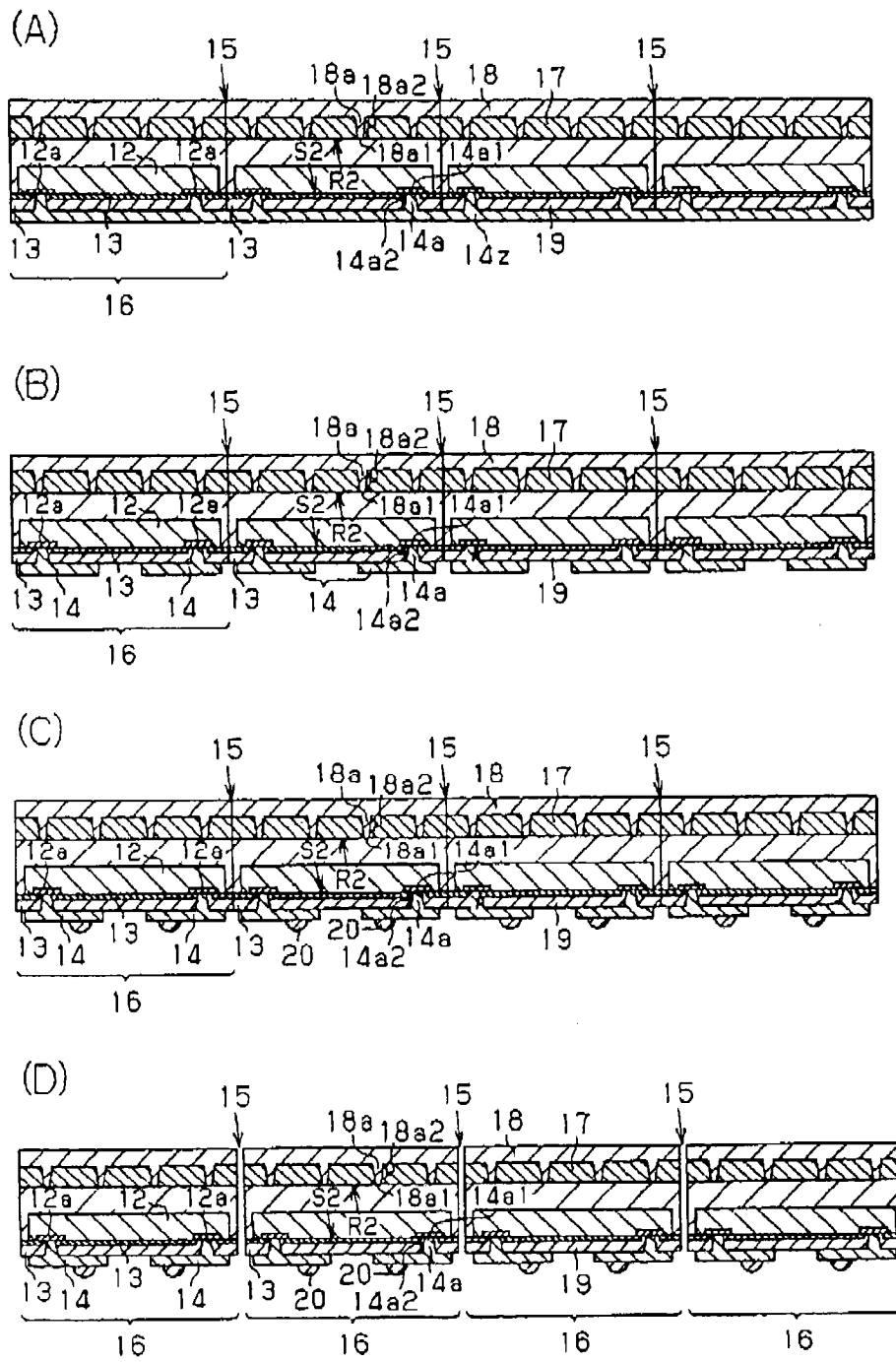


图 8

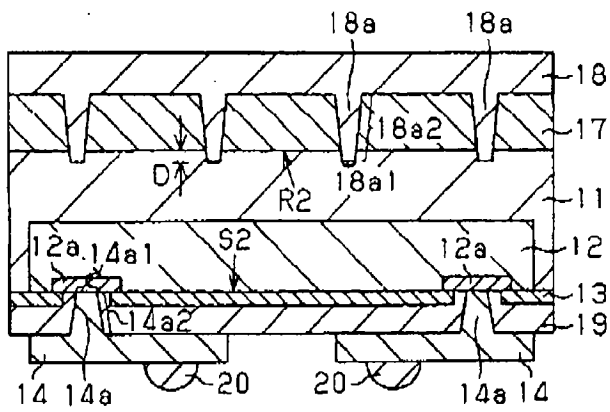


图 9

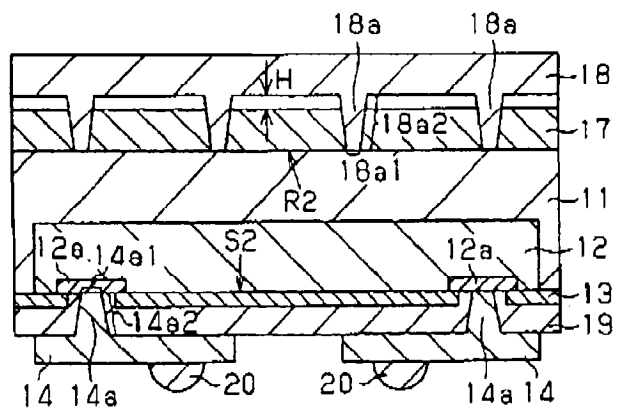


图 10

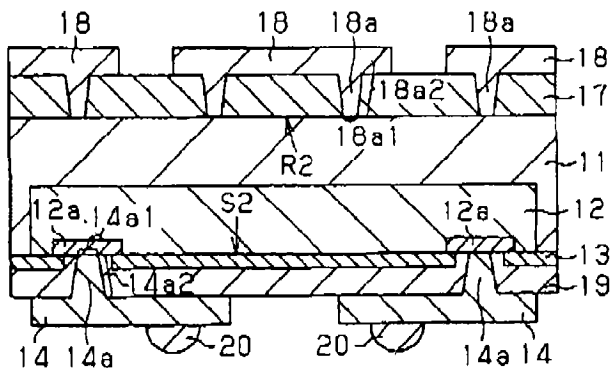


图 11

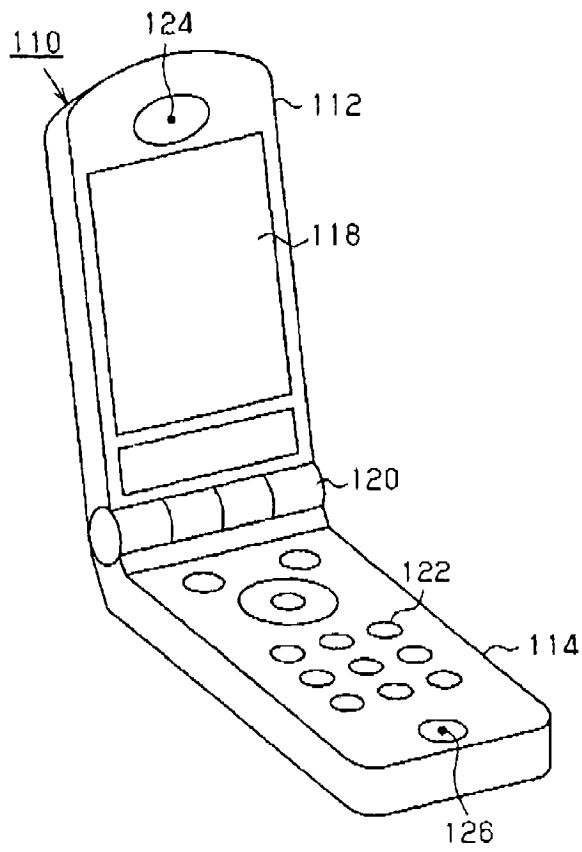


图 12

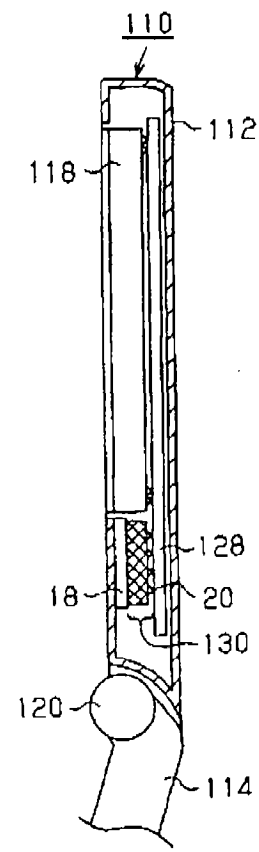


图 13