



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2012년11월07일
 (11) 등록번호 10-1198869
 (24) 등록일자 2012년11월01일

(51) 국제특허분류(Int. Cl.)
H01M 2/22 (2006.01) *H01M 2/10* (2006.01)
 (21) 출원번호 10-2008-0100712
 (22) 출원일자 2008년10월14일
 심사청구일자 2009년10월19일
 (65) 공개번호 10-2010-0041496
 (43) 공개일자 2010년04월22일
 (56) 선행기술조사문헌
 JP2005317460 A*
 KR100889243 B1*
 JP2003242950 A
 KR1020070057346 A
 *는 심사관에 의하여 인용된 문헌

(73) 특허권자
주식회사 엘지화학
 서울특별시 영등포구 여의대로 128 (여의도동)
 (72) 발명자
최원준
 충청북도 청원군 오창읍 오창중앙로 105, 쌍용스
 윗트닷홈 오창예가 103호
박영선
 대전광역시 유성구 엑스포로 448, 410동 504호 (전민동, 엑스포아파트)
 (뒷면에 계속)
 (74) 대리인
손창규

전체 청구항 수 : 총 16 항

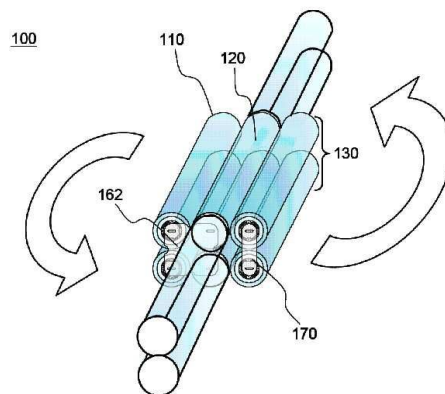
심사관 : 남정길

(54) 발명의 명칭 **코어 팩 제조용 전극단자 접속부재**

(57) 요약

본 발명은 둘 또는 그 이상의 전지셀들을 직렬 및/또는 병렬방식으로 연결하여 전지셀 코어 팩을 제조하기 위한 접속부재로서, 적어도 2행 2열 이상의 구조로 배열된 전지셀들의 전극단자를 상호 연결하는 크기의 플레이트 본체로 이루어져 있고, 비절곡 상태에서 플레이트 본체에 전지셀 전극단자들을 직접 결합시키는 전극단자 접속부재를 제공한다.

대표도 - 도4



(72) 발명자

김수령

대전광역시 유성구 대덕대로603번길 20, 7동 205호
(도룡동, LG화학사원아파트)

양호영

경기도 의정부시 오목로 110, 청구아파트 109동
304호 (민락동)

방승현

충청북도 청원군 오창읍 오창중앙로 65, 646동 16
1호 (우림필유2차아파트)

남광우

충청남도 천안시 서북구 쌍용17길 13, 103동 506호
(쌍용동, 한라동백아파트)

특허청구의 범위

청구항 1

둘 또는 그 이상의 전지셀들을 (i) 직렬방식, 또는 (ii) 병렬방식, 또는 (iii) 직렬 및 병렬방식으로 연결하는 접속부재가 보호회로 기판(PCB)에 연결되어 있는 전지셀 코어팩으로서,

상기 접속부재는 적어도 2행 2열 이상의 구조로 배열된 전지셀들의 전극단자를 상호 연결하는 크기의 플레이트 본체로 이루어져 있고, 비절곡 상태에서 플레이트 본체에 전지셀 전극단자들을 직접 결합시킨 후, 전지셀의 행 또는 열 방향으로 상기 플레이트 본체를 절곡하며, 플레이트 본체의 외면에는 내측으로 만입된 구조의 절곡유도홈들이 형성되어 있고,

상기 전지셀 코어팩은 전극단자 접속부재의 플레이트 본체 외면에 PCB와의 연결을 위한 접속부가 일측 방향으로 돌출되어 있고, 상기 PCB에는 상기 접속부가 삽입되어 결합되는 접속 체결부가 형성되어 있으며, 상기 접속 체결부는 접속부가 삽입되는 삽입구와 삽입된 접속부의 단부가 결합되기 위한 결합 예정부로 이루어져 있고, 상기 결합 예정부는 삽입구의 외주면을 따라 소정의 폭으로 형성되어 있는 것을 특징으로 하는 전지셀 코어팩.

청구항 2

삭제

청구항 3

제 1 항에 있어서, 상기 플레이트 본체는 평면상으로 사각형 또는 직사각형 구조인 것을 특징으로 하는 전지셀 코어 팩.

청구항 4

제 1 항에 있어서, 상기 플레이트 본체에는 전극단자와의 저항용접을 용이하게 하기 위한 슬롯이 추가로 형성되어 있는 것을 특징으로 하는 전지셀 코어 팩.

청구항 5

제 1항에 있어서, 상기 플레이트 본체에는 용이한 절곡을 위하여 각각의 절곡유도홈을 수직 또는 수평으로 연결하는 가상선상에 추가로 노치가 형성되어 있는 것을 특징으로 하는 전지셀 코어 팩.

청구항 6

제 1 항에 있어서, 상기 플레이트 본체에는 용이한 절곡을 위하여 그것의 중심부에 관통홈이 추가로 형성되어 있는 것을 특징으로 하는 전지셀 코어 팩.

청구항 7

제 6 항에 있어서, 상기 관통홈은 평면상 원형 또는 마름모 형상으로 이루어진 것을 특징으로 하는 전지셀 코어 팩.

청구항 8

제 1 항에 있어서, 상기 플레이트 본체의 외면에는 보호회로기판(PCB)과의 연결을 위한 접속부가 일측 방향으로 돌출되어 있는 것을 특징으로 하는 전지셀 코어 팩.

청구항 9

제 1 항에 있어서, 상기 플레이트 본체는 니켈 플레이트인 것을 특징으로 하는 전지셀 코어 팩.

청구항 10

제 1 항에 있어서, 상기 전지셀은 원통형 전지인 것을 특징으로 하는 전지셀 코어 팩.

청구항 11

삭제

청구항 12

삭제

청구항 13

삭제

청구항 14

제 1 항에 있어서, 상기 삽입구는 슬릿 형상의 관통홈 또는 상단면이 개방된 U자형 홈의 형상으로 이루어진 것을 특징으로 하는 전지셀 코어 팩.

청구항 15

제 14 항에 있어서, 상기 U자형 홈 형상의 삽입구에는 전극단자 접속부재의 접속부가 상부로부터 삽입이 용이할 수 있도록 양측 모서리가 모따기 또는 라운드 형상으로 형성되어 있는 것을 특징으로 하는 전지셀 코어 팩.

청구항 16

제 1 항에 있어서, 상기 전지셀 접속부재의 접속부와 보호회로기판의 결합은 솔더링 또는 용접에 의해 달성되는 것을 특징으로 하는 전지셀 코어 팩.

청구항 17

제 16 항에 있어서, 상기 용접은 스폿(spot) 용접 또는 시임(seam) 용접인 것을 특징으로 하는 전지셀 코어 팩.

청구항 18

제 1 항에 따른 전지셀 코어 팩이 팩 케이스에 내장되어 있는 것을 특징으로 하는 전지팩.

청구항 19

제 18 항에 있어서, 상기 전지팩은 노트북 컴퓨터용 전원으로 사용되는 것을 특징으로 하는 전지팩.

청구항 20

둘 또는 그 이상의 전지셀들을 (i) 직렬방식, 또는 (ii) 병렬방식, 또는 (iii) 직렬 및 병렬방식으로 연결하여 제 1 항에 따른 전지셀 코어 팩을 제조하기 위한 제조방법으로서,

(a) 적어도 2행 2열 이상의 구조로 배열된 전지셀들의 전극단자를 상호 연결하는 크기의 플레이트 본체로 이루어져 있고, 상기 플레이트 본체의 외면에는 내측으로 만입된 구조의 절곡유도홈들이 형성되어 있는 전극단자 접속부재를 전지셀들의 전극단자에 용접하는 과정;

(b) 전극단자 접속부재를 절곡유도홈을 따라 절곡하여 전지셀들을 일렬로 배열하는 과정;

(c) 플레이트 본체의 외면 일측으로 돌출되어 있는 접속부를 접속부에 대응하는 형상으로 이루어진 보호회로기판의 접속 체결부에 삽입하는 과정;

(d) 보호회로기판의 접속 체결부로부터 외측으로 돌출되어 있는 접속부의 단부를 절곡하는 과정; 및

(e) 절곡된 접속부의 단부와 보호회로기판의 체결부를 솔더링 또는 용접하는 과정;

을 포함하는 것을 특징으로 하는 전지셀 코어 팩의 제조방법.

명세서

발명의 상세한 설명

기술 분야

[0001] 본 발명은 코어 팩 제조용 전극단자 접속부재에 관한 것으로, 더욱 상세하게는, 둘 또는 그 이상의 전지셀들을 직렬 및/또는 병렬방식으로 연결하여 전지셀 코어 팩을 제조하기 위한 접속부재로서, 적어도 2행 2열 이상의 구조로 배열된 전지셀들의 전극단자를 상호 연결하는 크기의 플레이트 본체로 이루어져 있고, 비절곡 상태에서 플레이트 본체에 전지셀 전극단자들을 직접 결합시키는 전극단자 접속부재에 관한 것이다.

배경 기술

[0002] 모바일 기기에 대한 기술 개발과 수요의 증가로, 이차전지의 수요 또한 급격히 증가하고 있으며, 그 중에서도 에너지 밀도와 작동전압이 높고 보존과 수명 특성이 우수한 리튬 이차전지는 각종 모바일 기기는 물론 다양한 전자제품의 에너지원으로 널리 사용되고 있다.

[0003] 이차전지는 그것이 사용되는 외부기기의 종류에 따라, 단일 전지의 형태로 사용되기도 하고, 또는 다수의 단위전지들을 전기적으로 연결한 전지팩의 형태로 사용되기도 한다. 예를 들어, 휴대폰과 같은 소형 디바이스는 전지 1 개의 출력과 용량으로 소정의 시간 동안 작동이 가능한 반면에, 노트북 컴퓨터, 휴대용 DVD(portable DVD), 소형 PC, 전기자동차, 하이브리드 전기자동차 등과 같은 중형 또는 대형 디바이스는 출력 및 용량의 문제로 전지팩의 사용이 요구된다.

[0004] 전지팩은 다수의 단위전지들을 직렬 및/또는 병렬로 배열하여 연결한 코어 팩에 보호회로 등을 접속함으로써 제조된다. 단위전지로서 각형 또는 파우치형 전지를 사용하는 경우에는 넓은 면들이 서로 대면하도록 적층한 후 전극단자들을 버스 바 등의 접속부재에 의해 연결하여 용이하게 제조할 수 있다. 따라서, 육면체 구조의 입체형 전지팩을 제조하는 경우에는 각형 또는 파우치형 전지가 단위전지로서 유리하다.

[0005] 반면에, 원통형 전지는 일반적으로 각형 및 파우치형 전지보다 큰 전기용량을 가지지만, 원통형 전지의 외형적 특성상 적층구조로의 배열이 용이하지 않다. 그러나, 전지팩의 형상이 전체적으로 선형 또는 판상형 구조일 때 각형 또는 파우치형 보다 구조적으로 잇점이 있다.

[0006] 따라서, 노트북 컴퓨터, 휴대용 DVD, 소형 PC 등의 경우에는 다수의 원통형 전지들을 병렬 및 직렬방식으로 연결한 전지팩이 많이 사용되고 있다. 그러한 전지팩에 사용되는 코어 팩 구조로서, 예를 들어, 2P(병렬)-3S(직렬)의 선형 구조, 2P-3S의 판상형 구조, 2P-4S의 선형 구조, 2P-4S의 판상형 구조 등이 사용되고 있다.

[0007] 병렬방식의 연결 구조는, 전극단자들이 동일한 방향을 향하도록 배향한 상태에서 둘 또는 그 이상의 원통형 전지들을 그것의 측면방향으로 인접하게 배열하여, 접속부재로 용접함으로써 달성된다. 이러한 병렬방식의 원통형 전지들을 "뱅크(bank)"로 칭하기도 한다.

[0008] 직렬방식의 연결구조는, 서로 반대 극성의 전극단자들이 연속되도록 둘 또는 그 이상의 원통형 전지들을 길게 배열하거나, 또는 전극단자들이 서로 반대 방향을 향하도록 배열한 상태에서 둘 또는 그 이상의 원통형 전지들을 측면방향으로 인접하게 배열한 후, 접속부재로 용접함으로써 달성된다.

[0009] 이러한 원통형 전지들의 전기적 연결에는 일반적으로 니켈 플레이트와 같은 얇은 판상형 접속부재를 사용하여 스팟 용접을 행하고 있다. 또한, 병렬 및/또는 직렬방식의 연결로 이루어진 코어 팩에 보호회로를 연결하여 전지팩을 제조한다.

[0010] 도 1 내지 도 3 에는 종래기술에 따른 판상형 접속부재를 사용하여, 2P-3S 판상형 구조의 코어 팩을 제조하는 일련의 과정의 모식도가 도시되어 있다.

[0011] 우선, 도 1 및 도 2를 참조하면, 2P-3S 판상형 구조의 코어 팩(50)의 제조를 위해, 총 6 개의 원통형 전지들(10)을 단위전지로 사용하여, 3 개의 뱅크들(11, 12, 13)이 형성되도록 측면방향으로 배열한다.

[0012] 코어 팩(10)을 제조하기 위해, 먼저, 제 1 뱅크(11)와 제 3 뱅크(13)는 양극단자가 전면을 향하도록 위치시키고, 제 2 뱅크(12)는 음극단자가 전면을 향하도록 반대방향으로 위치시킨다.

[0013] 그런 다음, 단위전지들(10)의 전면(도 1 참조)에서, 제 1 접속부재(16)를 제 1 뱅크(11)의 양극단자들

에 위치시키고, 제 2 접속부재(17)를 제 2 बैं크(12)의 음극단자들과 제 3 बैं크(13)의 양극단자들에 연속되도록 위치시킨 상태에서, 스팟 용접을 수행하여, 전면의 전극단자들과 접속부재들(16, 17)을 상호 결합시킨다.

[0014] 다음으로, 단위전지들(10)의 후면(도 2 참조)에서, 제 3 접속부재(18)를 제 1 बैं크(11)의 음극단자들과 제 2 बैं크(12)의 양극단자들에 연속되도록 위치시키고, 제 4 접속부재(19)를 제 3 बैं크(13)의 음극단자들에 위치시킨 상태에서, 스팟 용접을 수행하여, 후면의 전극단자들과 접속부재들(18, 19)을 상호 결합시킨다.

[0015] 도 3을 도 1 및 도 2와 함께 참조하면, 제 3 बैं크(13)는 제 2 접속부재(17)의 중심부에서 전면방향으로 수직 절곡하고, 제 1 बैं크(11)는 제 3 접속부재(18)의 중심부에서 후면방향으로 수직 절곡함으로써, 2P-3S 판상형 구조의 코어 팩이 만들어진다. 참고로, P(Parallel)는 전기적 병렬 연결을 의미하고, S(Serial)는 전기적 직렬 연결을 의미한다.

[0016] 그러나, 일반적인 판상형 접속부재는 긴 막대 형상의 구조로 이루어져 있으므로, 측면방향으로 인접하게 배열된 다수 개의 원통형 전지들을 연결하는 경우, 원통형 전지의 상면 및 하면의 전극단자 부위에 정위치시킨 상태에서 용접을 수행하기 어려운 문제점이 있다.

[0017] 또한, 둘 또는 그 이상의 원통형 전지들을 직렬 연결하기 위해 전극단자들이 서로 반대 방향을 향하도록 한 상태에서 측면방향으로 인접하게 배열하여, 긴 막대 형상의 일반적인 접속부재로 연결한 후, 연결부위를 절곡하는 과정에서는 절곡부위 접속부재의 폭과 두께가 얇으므로, 원통형 전지들을 직렬의 선형구조로 정확하고 안정적으로 절곡하기 어려우며, 파단이 발생할 수 있는 문제점도 있다.

[0018] 즉, 일반적인 판상형 접속부재를 사용하여 다수의 원통형 전지들을 연결할 경우에는 원통형 전지들을 연결하는 과정이 어렵고 복잡하게 되어 전지팩 제조의 효율성이 현저히 저하되는 문제점이 있다.

[0019] 이와 관련하여, 전지팩의 조립 작업성을 향상시키는 기술에 대한 연구가 진행된 바 있다. 예를 들어, 일본 특허출원공개 제2001-325931호는 복수 개의 원통형 전지셀이 고정되어 전기적으로 접속되는 조립전지의 구조에 있어서, 상기 전지셀의 외경보다 약간 큰 내경의 원형 홈부가 상기 전지셀의 수에 대응하여 형성되고, 상기 전지셀을 전기적으로 접속한 금속 접속부재가 매설된 전기 절연 수지체의 2개의 홀더 케이스에 의해 상기 전지셀의 양단부가 세로 방향에서 상하로 끼워져 고정되며, 상기 전지셀이 직렬로 접속되어 있는 조립전지 구조를 개시하고 있다.

[0020] 그러나, 상기 조립전지 구조는 상당한 부피를 가지는 금속 접속부재가 매설된 전기 절연 수지체를 사용하므로, 전체적으로 전지팩의 부피와 무게를 증가시켜 전지셀의 수납 공간을 감소시키고, 전지팩의 단위 부피당 에너지 밀도를 떨어뜨리는 문제점이 있다.

[0021] 또한, 일본 특허출원공개 제2002-246003호는 원통형 단위전지를 서로 역방향으로 배치한 상태에서, 반경 방향으로 2개를 병설하고 양자를 직렬로 접속하는 경우에 사용하는 접속부재로서, 이 접속부재는 1장의 판상체이고, 일측 단위전지의 바닥부에 접합된 평면상의 제 1 접속부와, 제 1 접속부에서 연장되고, 타측 단위전지의 양극 단자가 돌출 가능한 개구를 가지는 동시에, 상기 타측 단위전지의 봉구관에 접합한 환상의 홈부 바닥 또는 제 1 접속부와 단차가 형성된 평면부를 가지는 제 2 접속부로 이루어진 전지용 접속부재를 개시하고 있다.

[0022] 그러나, 상기 전지용 접속부재는 3개 이상의 원통형 전지들을 직렬로 연결하는 경우에는 사용하기 어렵고, 접속부재에 제 1 접속부 및 제 2 접속부 등의 구조를 형성해야 하므로, 접속부재의 제조과정이 복잡해지고, 전지팩의 생산성이 저하될 수 있는 문제점이 있다.

[0023] 따라서, 이러한 종래기술의 문제점을 해소하면서, 전지셀들의 전기적 연결이 용이하고 효율적으로 달성될 수 있게 함으로써, 전지팩의 제조 공정성과 생산성을 향상시킬 수 있는 기술에 대한 필요성이 높은 실정이다.

발명의 내용

해결 하고자하는 과제

[0024] 본 발명은 상기와 같은 종래기술의 문제점과 과거로부터 요청되어온 기술적 과제를 해결하는 것을 목적으로 한다.

[0025] 본 출원의 발명자들은 심도 있는 연구와 다양한 실험을 거듭한 끝에, 적어도 2행 2열 이상의 구조로 배

열된 전지셀들의 전극단자를 상호 연결하는 크기의 플레이트 본체로 이루어져 있고, 비절곡 상태에서 플레이트 본체에 전지셀 전극단자들을 직접 결합시키는 접속부재로서, 전지셀들의 연결을 간단하고 용이하게 하는 전극단자 접속부재를 개발하기에 이르렀고, 이러한 전극단자 접속부재는 전지팩 제조의 공정성과 생산성을 향상시킬 수 있음을 확인하였다.

[0026] 따라서, 본 발명의 목적은 둘 또는 그 이상의 전지셀들을 직렬 및/또는 병렬방식으로 간단하고 용이하게 연결되도록 함으로써, 코어팩 및 전지팩의 생산성을 향상시킬 수 있는 전극단자 접속부재를 제공하는 것이다.

과제 해결수단

[0027] 이러한 목적을 달성하기 위한 본 발명에 따른 전극단자 접속부재는, 둘 또는 그 이상의 전지셀들을 직렬 및/또는 병렬방식으로 연결하여 전지셀 코어 팩을 제조하기 위한 접속부재로서, 적어도 2행 2열 이상의 구조로 배열된 전지셀들의 전극단자를 상호 연결하는 크기의 플레이트 본체로 이루어져 있고, 비절곡 상태에서 플레이트 본체에 전지셀 전극단자들을 직접 결합시키는 구조로 이루어져 있다.

[0028] 즉, 본 발명에 따른 전극단자 접속부재는 적어도 2행 2열 이상의 구조로 배열된 전지셀들의 전극단자들을 비절곡 상태에서 연결하는 플레이트 구조로 이루어져 있어서, 여러 개의 전지셀들을 전기적으로 연결하는 경우, 전극단자 부위에 용이하게 정위치시킨 상태에서, 전지셀들의 전극단자들을 상호 안정적으로 결합시킬 수 있으므로, 전지셀들의 전기적 연결을 효율적으로 수행할 수 있다.

[0029] 또한, 다수의 전지셀들을 연결한 코어 팩을 대량으로 제조하는 경우, 코어 팩 생산의 자동화를 용이하게 하여 전지팩의 제조 공정성과 생산성을 크게 향상시킬 수 있다. 예를 들어, 전지셀 전극단자들에 대한 접속부재의 용접에 의한 결합시, 용접장치의 크기를 작게 할 수 있으며, 다수의 용접을 동시에 수행할 수 있다.

[0030] 상기 코어 팩은 전지셀 전극단자들에 대해 플레이트 본체가 결합된 상태에서 행과 열을 그대로 유지한 구조로 사용될 수도 있고, 필요에 따라 행 또는 열을 변화시킨 구조로 사용될 수도 있다.

[0031] 하나의 바람직한 예에서, 상기 전극단자 접속부재는 상기 플레이트 본체에 전지셀 전극단자를 결합시킨 후, 전지셀의 행 또는 열 방향으로 상기 플레이트 본체를 절곡하며, 플레이트 본체의 외면에는 내측으로 만입된 구조의 절곡유도홈들이 형성되어 있는 것으로 이루어질 수 있다.

[0032] 따라서, 상기 전극단자 접속부재는 외면에 절곡유도홈들이 형성되어 있으므로, 플레이트 본체를 소망하는 단위 전지셀 또는 बैं크의 전극단자에 용접한 상태에서 전지셀의 행 또는 열 방향으로 이들을 절곡하는 경우, 플레이트 본체를 적은 힘으로도 소망하는 방향으로 용이하게 절곡할 수 있다.

[0033] 상기 플레이트 본체는 적어도 2행 2열 이상의 배열 구조로 이루어진 전지셀들의 전극단자를 상호간 용이하게 연결할 수 있는 형상이면 특별히 제한되지 않으며, 바람직하게는 평면상으로 사각형 또는 직사각형 구조로 이루어질 수 있다.

[0034] 상기 전극단자 접속부재들과 단위 전지셀 또는 बैं크의 연결은 주로 용접에 의해 달성되며, 예를 들어, 저항용접에 의해 달성될 수 있지만, 그것으로 한정되는 것은 아니다. 이 경우, 상기 전극단자 접속부재는 저항용접을 용이하게 하기 위한 슬릿이 추가로 형성되어 있는 것이 바람직하다. 예를 들어, 슬릿은 가늘고 긴 형상의 관통구로 이루어질 수 있다.

[0035] 상기와 같이, 플레이트 본체의 외면에 절곡유도홈들이 형성되어 있는 전극단자 접속부재의 구조에서, 하나의 예로서, 플레이트 본체에는 절곡을 용이하게 하기 위한 구조가 추가적으로 형성될 수 있으며, 예를 들어, 각각의 절곡유도홈을 수직 및/또는 수평으로 연결하는 가상선상에 추가로 노치가 형성되어 있는 구조로 이루어질 수 있다.

[0036] 이러한 노치는 전극단자 접속부재의 절곡을 용이하게 함과 동시에 정확하고 안정적으로 절곡될 수 있도록 가이드 하는 역할을 수행할 수 있다.

[0037] 상기 구조의 또 다른 예로서, 상기 절곡유도홈이 형성된 플레이트 본체에는 용이한 절곡을 위하여 그것의 중심부에 관통홈이 추가로 형성될 수 있다. 이러한 관통홈은 플레이트 본체를 용이하게 절곡할 수 있는 형상이면 특별히 제한되지는 않으며, 바람직하게는 평면상 원형 또는 마름모 형상으로 이루어질 수 있다.

- [0038] 따라서, 상기 플레이트 본체는 절곡유도홈 주위에 추가적으로 형성된 노치 및/또는 관통홈에 의해, 단위 전지셀 또는 बैं크를 용접한 상태에서 이들의 행 또는 열 방향으로의 절곡을 더욱 용이하게 수행할 수 있다.
- [0039] 한편, 전지팩은 병렬 및/또는 직렬방식의 연결로 이루어진 코어 팩에 보호회로를 연결하여 제조된다. 따라서, 전지팩을 구성하는 코어 팩은 전지셀과 연결되어 있으면서, 동시에 보호회로기판과 연결되는 회로의 구성이 바람직하다.
- [0040] 따라서, 이러한 회로 구성을 이룰 수 있도록, 전극단자 접속부재인 상기 플레이트 본체의 외면에는 보호회로기판(PCB)과의 연결을 위한 접속부가 일측방향으로 돌출되어 있는 구조일 수 있다.
- [0041] 이러한 상기 플레이트 본체는, 예를 들어, 전기 전도성이 좋은 니켈 금속으로 이루어진 니켈 플레이트로 이루어질 수 있지만, 그것으로 한정되는 것은 아니다.
- [0042] 상기 전지셀에 사용될 수 있는 전지는 다양한 형태들이 가능하고, 예를 들어, 원통형 전지 또는 각형 전지일 수 있으며, 바람직하게는 원통형 전지일 수 있다.
- [0043] 일반적으로, 원통형 전지는 일측 단부에 양극단자가 돌출되어 있고, 이와 절연된 상태에서 전지케이스 전체가 음극단자를 형성하는 구성으로 이루어져 있다. 따라서, 측면방향 배열의 단위전지들, 즉, बैं크의 양극단자들을 상호 병렬로 연결하는 경우, 양극단자만이 노출되도록 बैं크의 상단을 도포하는 절연시트를 개재한 상태에서 금속 플레이트의 용접을 행하는 것이 바람직하다.
- [0044] 본 발명은, 또한, 상기 전극단자 접속부재가 보호회로 기판(Protection Circuit Board: PCB)에 연결되어 있는 전지셀 코어 팩을 제공한다.
- [0045] 상기 전지셀 코어 팩은, 하나의 바람직한 예에서, 전지셀들의 전극단자들을 전기적으로 연결한 전극단자 접속부재가 보호회로기판과 직접 연결되는 구조로 이루어져 있으므로, 종래의 와이어를 사용하여 전지셀들의 전극단자와 보호회로를 수동으로 전기적 연결하는 방법에 비해, 자동화를 용이하게 할 수 있으므로 생산성 및 품질을 크게 향상시킬 수 있다.
- [0046] 구체적인 예에서, 상기 전극단자 접속부재의 플레이트 본체 외면에는 PCB와의 연결을 위한 접속부가 일측방향으로 돌출되어 있고, 상기 PCB에는 상기 접속부가 삽입되어 결합되는 접속 체결부가 형성되어 있는 구조로 이루어질 수 있다.
- [0047] 상기 접속 체결부의 구조는 접속부가 용이하게 삽입되어 고정될 수 있는 구조라면 특별히 제한되지는 않으며, 바람직하게는, 접속부가 삽입되는 삽입구와 삽입된 접속부의 단부가 결합되기 위한 결합 예정부로 이루어져 있고, 상기 결합 예정부는 삽입구의 외주면을 따라 소정의 폭으로 형성되어 있는 구조로 이루어질 수 있다.
- [0048] 이러한 구조에서, 상기 삽입구는, 전극단자 접속부재의 접속부가 용이하게 삽입될 수 있는 형상라면 특별히 제한되는 것은 아니며, 예를 들어, 슬릿 형상의 관통홈 또는 상단면이 개방된 U자형 홈의 형상으로 이루어질 수 있다.
- [0049] 상기 삽입구가 U자형 홈 형상으로 이루어진 경우, 상기 U자형 홈 형상의 삽입구에는 전극단자 접속부재의 접속부가 상부로부터 삽입이 용이할 수 있도록 양측 모서리가 모따기 또는 라운드 형상으로 형성되어 있는 구조일 수 있다.
- [0050] 한편, 상기 전지셀 접속부재의 접속부와 보호회로기판의 결합은 다양한 방식으로 달성될 수 있으며, 예를 들어, 솔더링 또는 용접에 의해 달성될 수 있다.
- [0051] 상기 용접은, 전지셀과 보호회로기판을 손상시키거나 변형되지 않게 하면서 안정적인 결합이 달성될 수 있도록, 레이저 용접, 저항 용접 등이 사용될 수 있으며, 바람직하게는 스폿(spot) 용접 또는 시임(seam) 용접일 수 있다.
- [0052] 일반적으로, 레이저 용접과 저항 용접은 솔더링에 비해 자동화하기 용이한 방법이며, 참고로, 레이저 용접은 레이저 광으로 금속을 용융시켜 부착하는 방법을 의미하고, 저항 용접은 용접 모재에 대 전류를 흘려서, 접합부의 접촉저항에 의한 발열로 용접 모재(熔接母材)를 가열하여 용융상태로 만들고 기계적 압력을 가해서 용접하는 방법을 의미한다.
- [0053] 본 발명은 또한, 상기 전지셀 코어 팩이 팩 케이스에 내장되어 있는 전지팩에 관한 것이다.

[0054] 상기 전지팩이 전원으로 사용될 수 있는 디바이스의 종류는 특별히 제한되는 것은 아니지만, 바람직하게는 노트북 컴퓨터일 수 있다.

[0055] 본 발명은 또한, 둘 또는 그 이상의 전지셀들을 직렬 및/또는 병렬방식으로 연결하여 전지셀 코어 팩을 제조하기 위한 방법을 제공한다.

[0056] 구체적으로,

[0057] (a) 적어도 2행 2열 이상의 구조로 배열된 전지셀들의 전극단자를 상호 연결하는 크기의 플레이트 본체로 이루어져 있고, 상기 플레이트 본체의 외면에는 내측으로 만입된 구조의 절곡유도홈들이 형성되어 있는 전극단자 접속부재를, 전지셀들의 전극단자에 용접하는 과정;

[0058] (b) 전극단자 접속부재를 절곡유도홈을 따라 절곡하여 전지셀들을 일렬로 배열하는 과정;

[0059] (c) 플레이트 본체의 외면 일측으로 돌출되어 있는 접속부를 상기 접속부에 대응하는 형상으로 이루어진 보호회로기판의 접속 체결부에 삽입하는 과정;

[0060] (d) 보호회로기판의 접속 체결부로부터 외측으로 돌출되어 있는 접속부의 단부를 절곡하는 과정; 및

[0061] (e) 절곡된 접속부의 단부와 보호회로기판의 체결부를 솔더링 또는 용접하는 과정;

[0062] 을 포함하는 전지셀 코어 팩의 제조방법을 제공한다.

[0063] 본 발명에 따른 전지셀 코어 팩의 제조방법은, 앞서 언급한 바와 같이, 적어도 2행 2열 이상의 구조로 배열된 전지셀들의 전극단자를 상호 연결하는 크기의 플레이트 본체로 이루어져 있고 절곡유도홈들이 형성되어 있는 전극단자 접속부재와 전지셀들의 전극단자를 용접시킨 후 절곡함으로써, 보다 간단한 방법으로 다양한 직렬 및/또는 병렬방식으로 이루어진 코어 팩의 용이한 제조를 가능하게 한다.

[0064] 또한, 플레이트 본체의 접속부 단부가 보호회로기판의 접속 체결부에 삽입된 후 상호간 결합되는 간단한 방법에 의해, 전지셀들과 보호회로기판의 결합을 달성할 수 있으므로, 종래의 와이어를 사용하여 보호회로기판과 연결하는 방식에 비해, 자동화가 용이할 수 있고, 이는 생산성을 크게 향상시킬 수 있다.

발명의 실시를 위한 구체적인 내용

[0065] 이하에서는, 본 발명의 실시예들에 따른 도면을 참조하여 설명하지만, 이는 본 발명의 더욱 용이한 이해를 위한 것으로, 본 발명의 범주가 그것에 의해 한정되는 것은 아니다. 이해의 편의를 위하여 일부 도면들은 부분 투시도로서 도시되어 있다.

[0066] 도 4에는 본 발명의 하나의 실시예에 따라 2P-3S 판상형 구조의 전지셀 코어 팩을 제조하는 과정의 모식도가 도시되어 있다.

[0067] 도 4를 참조하면, 전지셀 코어 팩(100)은 2개의 원통형 전지들이 상하로 적층된 3개의 बैं크들(110, 120, 130)이 측면방향으로 인접되게 배열되어 있고, 전체적으로 2행 3열의 전지셀 구조로 이루어져 있다.

[0068] 여기서, 제 1 बैं크(110)와 제 3 बैं크(130)는 양극단자가 전면을 향하도록 직립되고, 제 2 बैं크(120)는 음극단자가 전면을 향하도록 반대방향으로 도립되어 있으며, 제 1 접속부재(162)와 제 2 접속부재(170)는 बैं크들(110, 120, 130)의 전면 전극단자 부위에 장착되어 있다.

[0069] 평면상 사각형으로 형성된 제 1 접속부재(162)는 제 1 बैं크(110)의 양극단자들 및 제 2 बैं크(120)의 음극단자들을 각각 전기적으로 병렬 연결하고 있고, 제 1 बैं크(110)의 양극단자들과 제 2 बैं크(120)의 음극단자들을 상호 전기적으로 직렬 연결하고 있다. 또한, 평면상 직사각형으로 형성된 제 2 접속부재(170)는 제 3 बैं크(130)의 양극단자들을 상호 전기적으로 병렬 연결하고 있다.

[0070] 또한, 이러한 전지셀 구조의 후면(도시하지 않음)에는 제 1 접속부재(162)와 같은 형상의 제 3 접속부재(도시하지 않음)가 제 3 बैं크(130)의 음극단자들과 제 2 बैं크(120)의 양극단자들을 전기적으로 직렬 연결하고 있고, 제 2 접속부재(170)와 같은 형상의 제 4 접속부재(도시하지 않음)는 제 1 बैं크(110)의 음극단자들을 상호 전기적으로 병렬 연결하고 있다.

[0071] 이러한 결합 상태에서, 제 1 बैं크(110)를 제 1 접속부재(162)의 중심부에서 전면방향으로 수직 절곡하

고, 제 3 접속부재(도시하지 않음)의 중심부에서 후면방향으로 수직 절곡함으로써, 2P-3S 판상형 구조의 전지셀 코어 팩이 완성된다.

[0072] 또한, 제 1 접속부재(162)와 제 3 접속부재(도시하지 않음)는 앞서 언급한 바와 같이, 각각 평면상 정사각형 형상으로 이루어져 있으므로, 2행 2열로 배열된 전지셀들의 전극단자 부위에 용이하게 결합될 수 있다.

[0073] 더욱이, 이러한 제 1 접속부재(162)의 구조는 스팟 용접을 안정적으로 수행할 수 있고, 한정된 공간에서 해당 부위를 동시에 용접할 수 있으며, 절곡 부위가 넓으므로 접속부재의 절곡과정에서 발생할 수 있는 파단을 최소화할 수 있다.

[0074] 도 5 내지 도 9에는 본 발명의 다양한 실시예에 따른 전극단자 접속부재들의 평면 모식도들이 도시되어 있다.

[0075] 우선 도 5를 참조하면, 전극단자 접속부재(160)는 2행 2열로 배열된 전지셀들의 전극단자들을 상호 동시에 연결할 수 있도록, 평면상 정사각형 형상의 플레이트 본체로 이루어져 있고, 플레이트 본체의 외면에는 내측으로 만입된 구조의 절곡유도홈들(160a)이 형성되어 있다.

[0076] 도 6의 전극단자 접속부재(161)는 외면의 중심부위에 절곡유도홈들(161a)이 형성되어 있고, 각각의 절곡유도홈들(161a)을 수평으로 연결하는 가산선상에 노치(161b)가 형성되어 있다. 노치(161b)는 플레이트 본체에 미세하게 형성된 선형 홈을 의미하며, 이러한 홈은 연속적인 하나의 선일 수도 있고 비연속적인 다수의 선일 수도 있다.

[0077] 도 7의 전극단자 접속부재(162)는 외면의 중심부위에 절곡유도홈들(162a)이 형성되어 있고, 4개의 모서리부에 전극단자와의 저항용접을 용이하게 하기 위한 슬릿들(162c)이 형성되어 있다.

[0078] 도 8의 전극단자 접속부재(163)는 중심부에 절곡을 용이하게 하는 원형의 관통홈(163d)이 형성되어 있고, 도 9의 전극단자 접속부재(164)는 중심부에 절곡을 용이하게 하는 마름모 형상의 관통홈(164d)이 형성되어 있는 점을 제외하고는 도 7의 구조와 동일하다. 관통홈들(163d, 164d)은 절곡을 위한 플레이트 본체의 면적을 줄여서 궁극적으로 절곡 과정이 용이하게 해 준다.

[0079] 도 10에는 본 발명의 또 다른 실시예에 따른 2P-4S 판상형 구조로 이루어진 전지셀 코어 팩의 모식도가 도시되어 있다.

[0080] 도 10을 참조하면, 전지셀 코어 팩(200)은 2개의 원통형 전지들로 이루어진 4개의 बैं크들(210, 220, 230, 240)이 측면 방향으로 배열되어 있고, 전극단자 접속부재들(260, 262)이 각 बैं크들(210, 220, 230, 240)의 전극단자들의 상면에 스팟 용접으로 결합되어 있다.

[0081] 이 때, 제 1 बैं크(210)와 제 3 बैं크(230)는 양극단자들이 전면을 향하도록 직립되어 있고, 제 2 बैं크(220)와 제 4 बैं크(240)는 음극단자들이 전면을 향하도록 반대방향으로 도립되어 있다.

[0082] 이러한 बैं크들(210, 220, 230, 240)의 전면에는 제 1 접속부재(260)가 제 1 बैं크(210)의 양극단자들과 제 2 बैं크(220)의 음극단자들 상면에 결합되어 있고, 제 1 접속부재(260)와 동일한 형상의 제 2 접속부재(262)가 제 3 बैं크(230)의 양극단자와 제 4 बैं크(240)의 음극단자 상면에 결합되어 있다.

[0083] 한편, 이러한 전지셀 구조의 후면(도시하지 않음)에는 직사각형 형상의 제 3 접속부재(도시하지 않음)가 제 4 बैं크(240)의 양극단자들 상면에 결합되어 있고, 제 1 접속부재(260)와 같은 형상의 제 4 접속부재(도시하지 않음)가 제 2 बैं크(220)의 양극단자들 상면 및 제 3 बैं크(230)의 음극단자들 상면에 결합되어 있다. 또한, 직사각형 형상의 제 5 접속부재(도시하지 않음)는 제 1 बैं크(210)의 음극단자들 상면에 결합되어 있다.

[0084] 따라서, 상기 구조에 의해 बैं크들(210, 220, 230, 240)은 2P-4S의 전기적 연결을 달성하게 된다.

[0085] 도 11에는 본 발명의 또 다른 실시예에 따른 3P-3S 판상형 구조로 이루어진 전지셀 코어 팩의 모식도가 도시되어 있다.

[0086] 도 11을 참조하면, 전지셀 코어 팩(300)은 3개의 원통형 전지들로 이루어진 बैं크들 3개가 측면 방향으로 배열되어 있고, 전극단자 접속부재들(360, 370)은 각 बैं크들(310, 320, 330)의 전극단자들의 상면에 스팟 용접에 의해 상호 전기적으로 연결되어 있다. 이러한 구조는 3P-3S 전기적 연결을 이루는 판상형 구조인 점을 제

외하고는 도 10의 설명과 동일하므로 자세한 설명은 생략한다.

- [0087] 도 12 및 도 13에는 본 발명의 기타 실시예에 따라 PCB와의 연결을 위한 접속부가 일측방향으로 돌출되어 있는 전극단자 접속부재의 모식도들이 도시되어 있다.
- [0088] 먼저, 도 12를 참조하면, 원통형 전지들(400)은 2행 2열의 구조로 배열되어 있고, 전극단자 접속부재는 절곡유도홈(442)이 외면에 형성된 정사각형의 플레이트 본체(440)와 플레이트 본체(440)의 외면 하단에 PCB와의 연결을 위해 일측으로 돌출되어 있는 접속부(440a)로 이루어져 있다.
- [0089] 따라서, 이러한 전극단자 접속부재는 원통형 전지들(400)의 전극단자들을 상호 전기적으로 연결하면서, PCB(도시하지 않음)와의 전기적 연결을 동시에 달성할 수 있다.
- [0090] 도 13의 전극단자 접속부재는 PCB와의 연결을 위한 접속부(540a)가 절곡유도홈(542)이 외면에 형성된 정사각형의 플레이트 본체(540)의 외면 상단에 우측으로 수평하게 돌출되어 있는 점을 제외하고는 도 12의 설명과 동일하므로 자세한 설명은 생략한다.
- [0091] 도 10 내지 도 13의 코어 팩들(200, 300, 400, 500)은 필요에 따라 도 4에서와 같은 방식으로 접속부재를 절곡하여 소정의 형상으로 변형할 수 있음은 물론이다.
- [0092] 도 14에는 도 13의 전극단자 접속부재가 PCB에 삽입되어 있는 전지셀 코어 팩의 모식도가 도시되어 있다.
- [0093] 도 14를 참조하면, 전지셀 코어 팩(600)은 3개의 뱅크들(610, 620, 630)이 3S-2P 구조로 전기적 연결되어 있고, 전극단자 접속부재(도시하지 않음)는 각각의 뱅크들(610, 620, 630) 사이에 개재되어 있으며, 일측방향으로 돌출되어 있는 접속부(660)는 PCB(680)의 접속 체결부(682)에 삽입되어 있다.
- [0094] 도 15에는 도 13의 전극단자 접속부재가 PCB에 솔더링되어 있는 전지셀 코어 팩의 부분 모식도가 도시되어 있다.
- [0095] 도 15를 참조하면, 전극단자 접속부재의 접속부(660)는 PCB(680)의 접 삽입구(682)에 삽입된 후, 그것의 단부가 PCB(680)의 결합 예정부(684)와 솔더링(684)에 의해 결합되어 있다.
- [0096] 도 16에는 도 13의 전극단자 접속부재가 PCB에 저항용접되어 있는 전지셀 코어 팩의 부분 모식도가 도시되어 있다.
- [0097] 도 16을 참조하면, 전극단자 접속부재의 접속부(660)는 PCB(680)의 삽입구(682)에 삽입되고, 그것의 단부(686)가 각각의 측면으로 수직 절곡된 후, PCB(680)의 결합 예정부(684)와 스팟 용접에 의해 결합되어 있다.
- [0098] 도 17 내지 도 20에는 본 발명의 다양한 실시예들에 따른 PCB에 형성된 접속 체결부의 부분 모식도들이 도시되어 있다.
- [0099] 우선, 도 17의 접속 체결부(700)는 전극단자 접속부재의 접속부(도시하지 않음)가 삽입될 수 있도록, 슬릿 형상의 관통홈(701), 및 전극단자 접속부재의 접속부(도시하지 않음)의 단부와 스팟 용접될 수 있도록 소정의 폭으로 관통홈(701)의 외주면에 형성되어 있는 결합 예정부(702)로 이루어져 있다.
- [0100] 도 18의 접속 체결부(710)는 상단면이 개방된 U자형 홈의 형상으로 이루어진 삽입구(711), 및 삽입구(711)에 삽입된 전극단자 접속부재의 접속부(도시하지 않음)의 단부와 결합되기 위한 결합 예정부(712)로 형성되어 있다.
- [0101] 도 19 및 도 20을 참조하면, 접속 체결부들(720, 730)의 삽입구들(722, 732)은 양측 모서리가 모따기 구조(721) 및 라운드 형상(731)으로 이루어져 있어서, 전극단자 접속부재의 접속부(도시하지 않음)의 삽입을 더욱 용이하게 할 수 있다.
- [0102] 이들 결합 예정부(702, 712, 722, 732)는 PCB의 보호회로에 전기적으로 연결되어 있으며, 예를 들어, 금속 소재로 형성되어 있다.

산업이용 가능성

- [0103] 이상에서 설명한 바와 같이, 본 발명에 따른 전극단자 접속부재는 적어도 2행 2열 이상의 구조로 배열

된 전지셀들의 전극단자들을 비절곡 상태에서 연결하는 플레이트 구조로 이루어져 있어서, 전지셀들의 전극단자 부위에 용이하게 정위치시킨 상태에서, 안정적으로 결합시킬 수 있으므로, 전지셀들의 전기적 연결을 용이하게 수행할 수 있다.

[0104] 또한, 다양한 다수의 전지셀들을 연결한 코어 팩을 대량으로 제조할 경우, 자동화가 용이하므로, 전지 팩의 제조 공정성 및 생산성을 크게 향상시킬 수 있다.

[0105] 본 발명이 속한 분야에서 통상의 지식을 가진 자라면 상기 내용을 바탕으로 본 발명의 범주에서 다양한 응용 및 변형을 행하는 것이 가능할 것이다.

도면의 간단한 설명

[0106] 도 1 내지 도 3은 종래기술에 따른 판상형 접속부재를 사용하여, 2P-3S 판상형 구조의 전지셀 코어 팩을 제조하는 일련의 과정의 모식도들이다;

[0107] 도 4는 본 발명의 하나의 실시예에 따라 2P-3S 판상형 구조의 전지셀 코어 팩을 제조하는 과정의 모식도이다;

[0108] 도 5 내지 도 9는 본 발명의 다양한 실시예에 따른 전극단자 접속부재들의 평면 모식도들이다;

[0109] 도 10은 본 발명의 또 다른 실시예에 따른 2P-4S 판상형 구조 구조로 이루어진 전지셀 코어 팩의 모식도이다;

[0110] 도 11은 본 발명의 또 다른 실시예에 따른 3P-3S 판상형 구조로 이루어진 전지셀 코어 팩의 모식도이다;

[0111] 도 12 및 도 13은 본 발명의 기타 실시예에 따라 PCB와의 연결을 위한 접속부가 일측방향으로 돌출되어 있는 전극단자 접속부재의 모식도들이다;

[0112] 도 14는 도 13의 전극단자 접속부재가 PCB에 삽입되어 있는 전지셀 코어 팩의 모식도이다;

[0113] 도 15는 도 13의 전극단자 접속부재가 PCB에 솔더링되어 있는 전지셀 코어 팩의 부분 모식도이다;

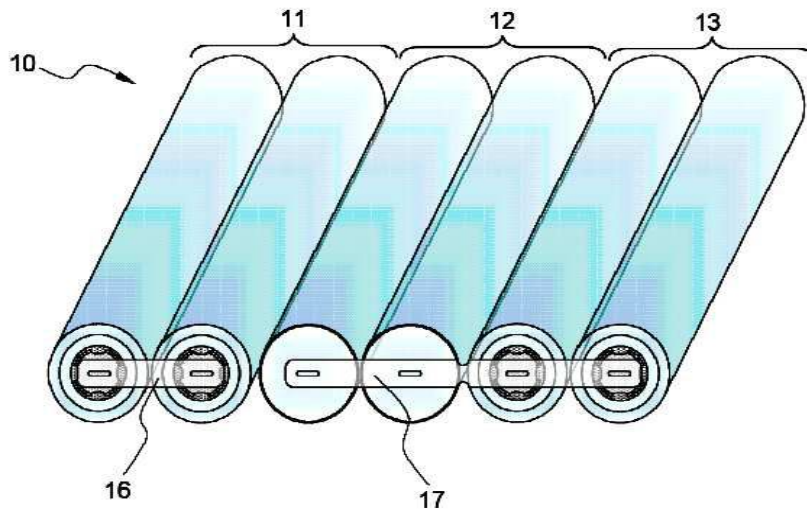
[0114] 도 16은 도 13의 전극단자 접속부재가 PCB에 저항용접되어 있는 전지셀 코어 팩의 부분 모식도이다;

[0115] 도 17 내지 도 20은 본 발명의 다양한 실시예들에 따른 PCB에 형성된 접속 체결부의 부분 모식도들이다.

도면

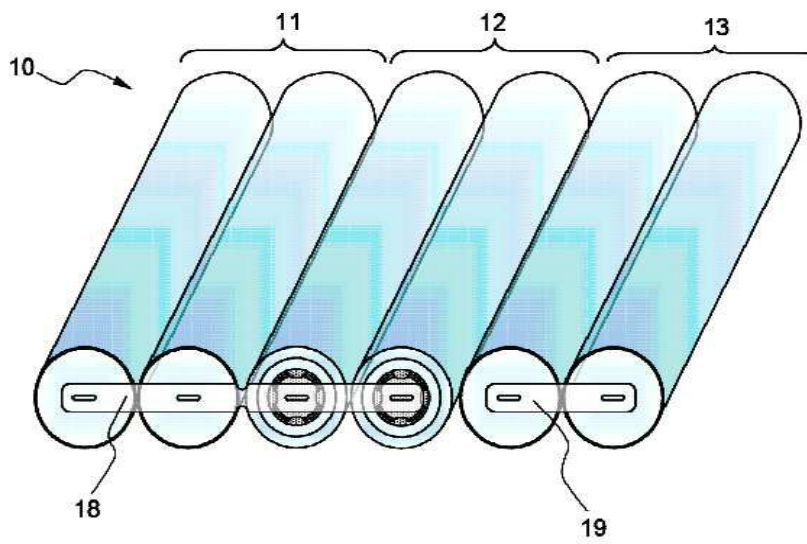
도면1

50

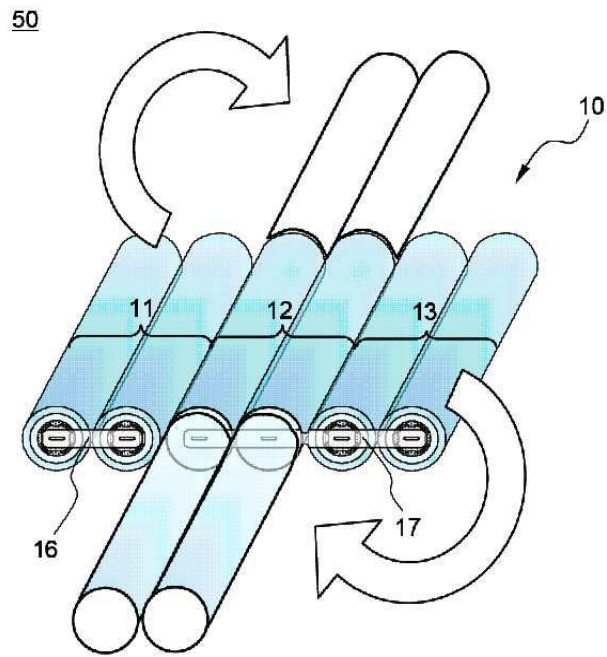


도면2

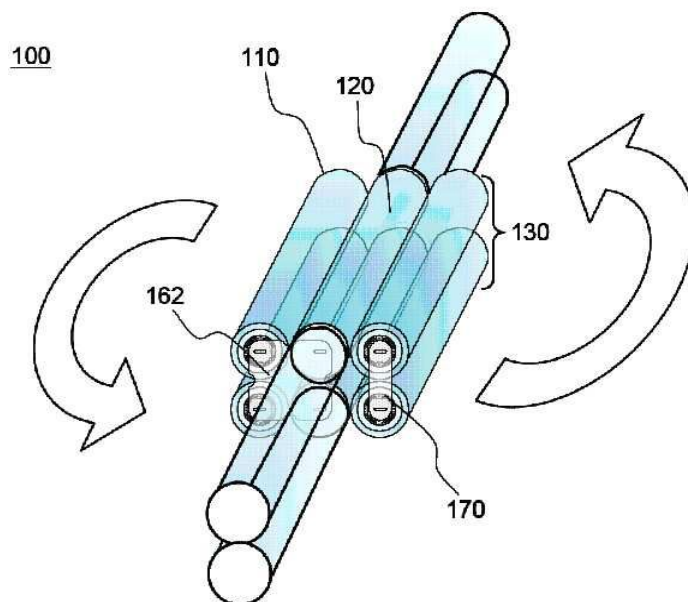
50



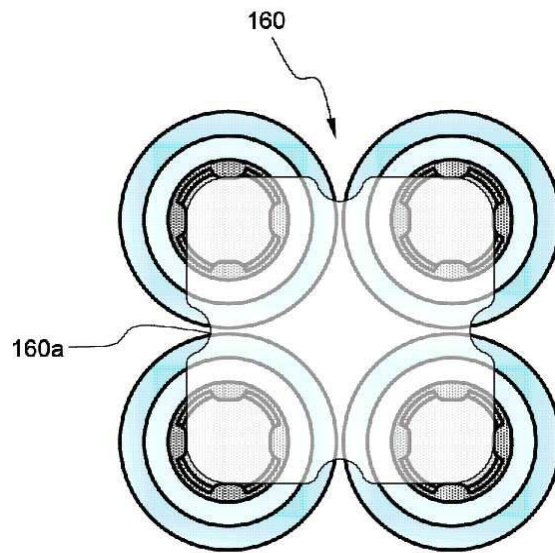
도면3



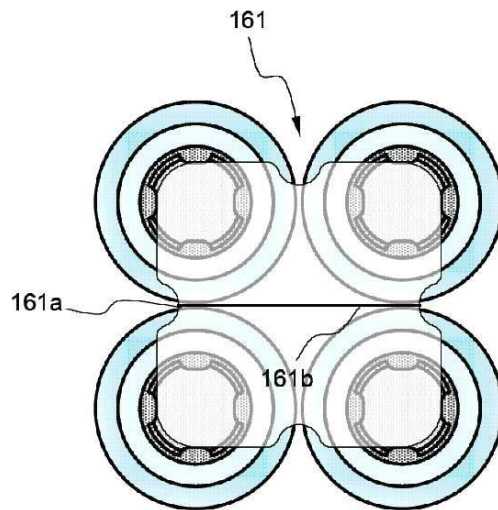
도면4



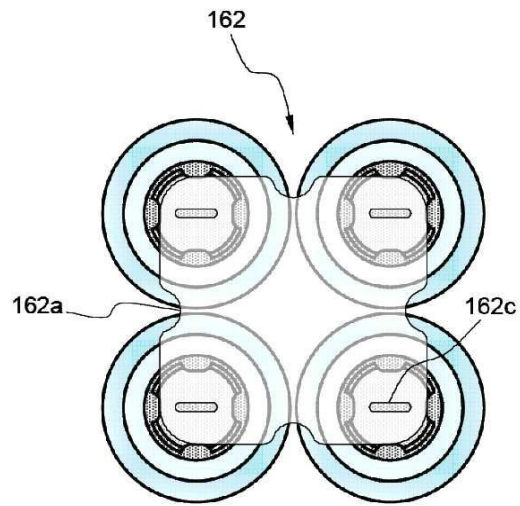
도면5



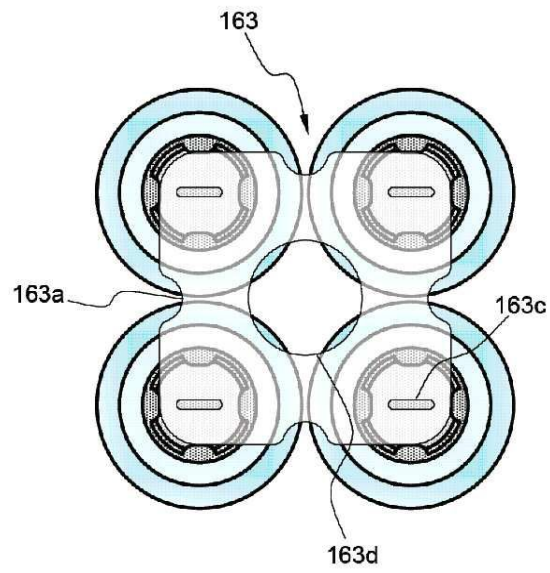
도면6



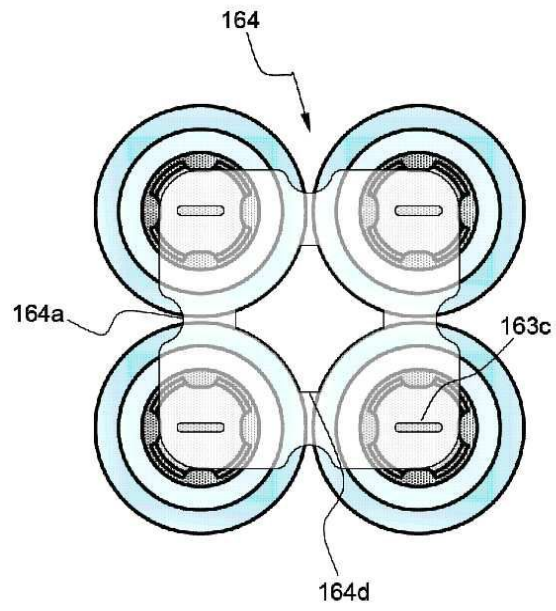
도면7



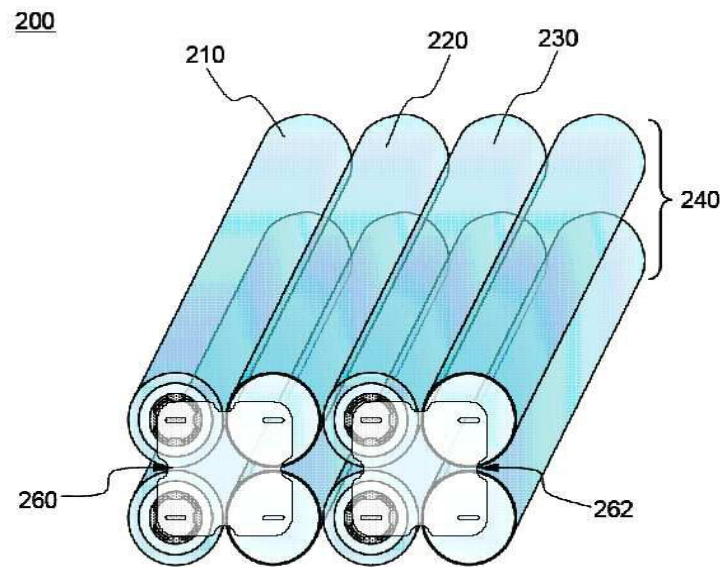
도면8



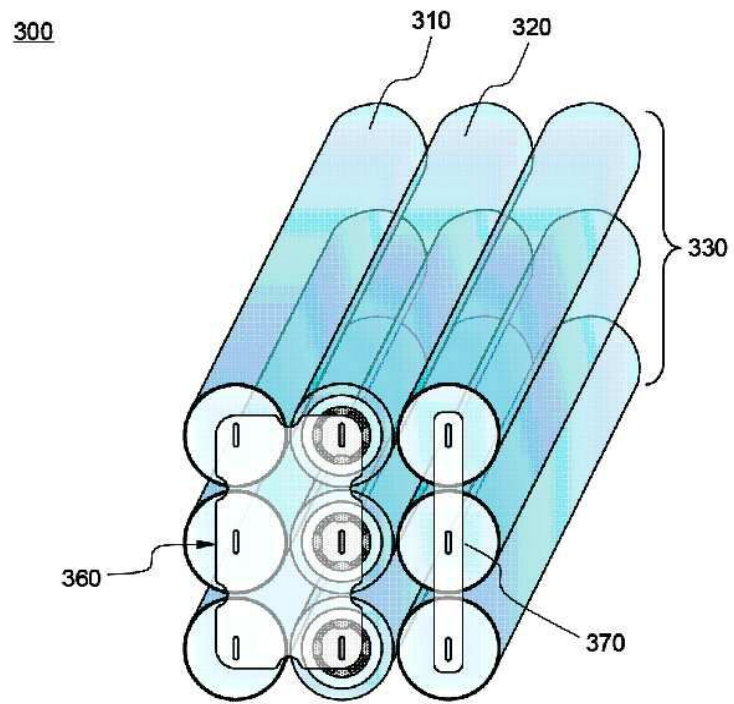
도면9



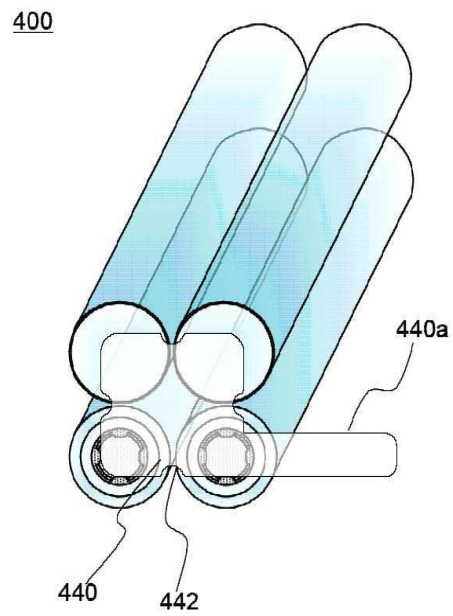
도면10



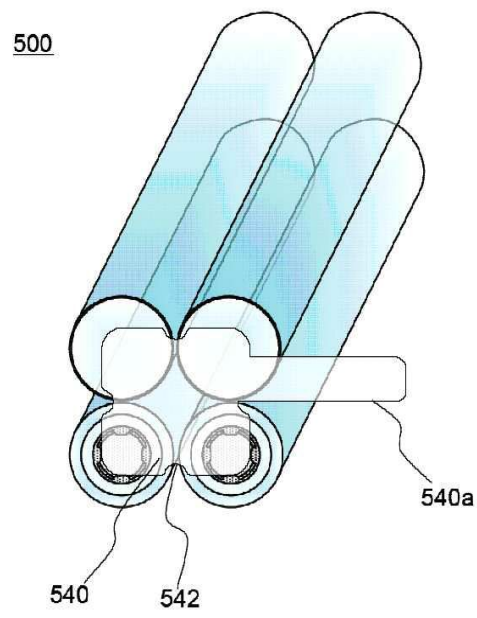
도면11



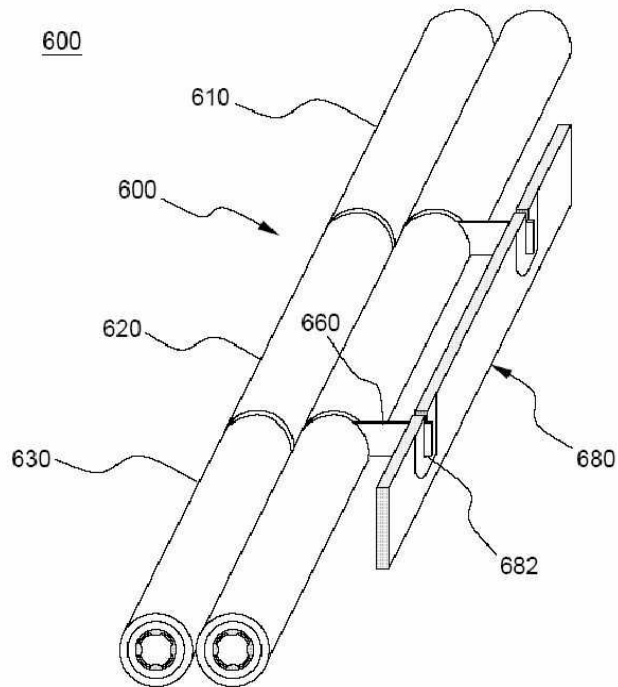
도면12



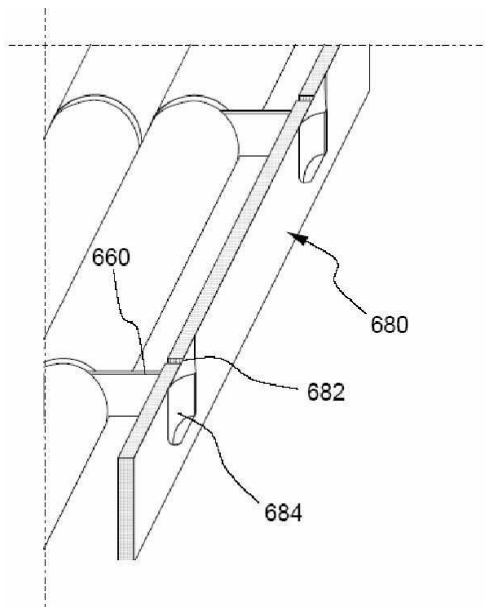
도면13



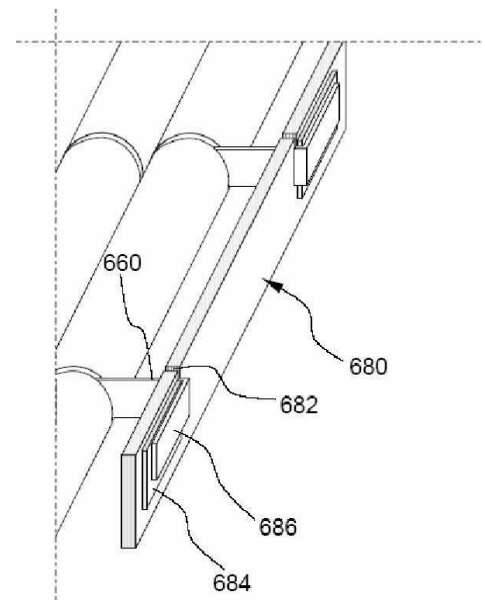
도면14



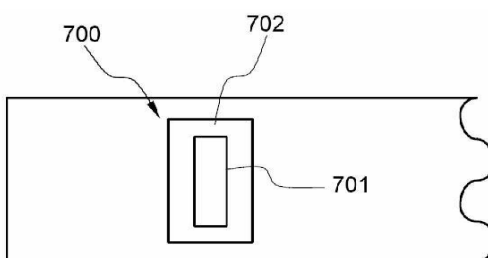
도면15



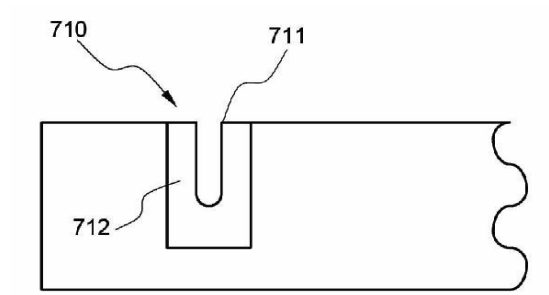
도면16



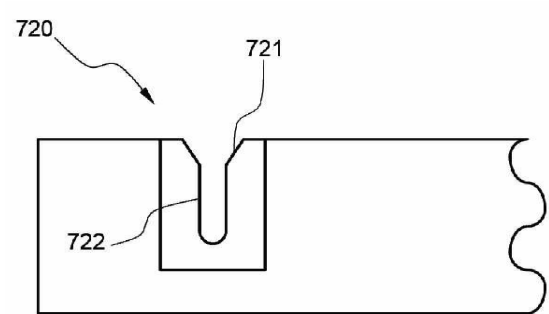
도면17



도면18



도면19



도면20

