



(12) 实用新型专利

(10) 授权公告号 CN 204302635 U

(45) 授权公告日 2015. 04. 29

(21) 申请号 201520005449. 7

(22) 申请日 2015. 01. 04

(73) 专利权人 京东方科技集团股份有限公司
地址 100015 北京市朝阳区酒仙桥路 10 号

(72) 发明人 先建波 乔勇 程鸿飞

(74) 专利代理机构 北京中博世达专利商标代理
有限公司 11274

代理人 申健

(51) Int. Cl.

G02F 1/1343(2006. 01)

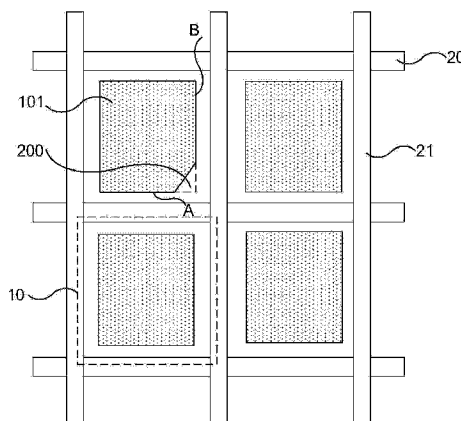
权利要求书1页 说明书5页 附图6页

(54) 实用新型名称

一种阵列基板及显示装置

(57) 摘要

本实用新型的实施例提供一种阵列基板及显示装置, 涉及显示技术领域, 能够减小像素电极尖端放电的现象。所述阵列基板包括多个像素单元, 所述像素单元中设置有像素电极, 所述像素电极的至少一角设置有缺口。



1. 一种阵列基板,包括多个像素单元,所述像素单元中设置有像素电极,其特征在于,所述像素电极的至少一角设置有缺口。
2. 根据权利要求 1 所述的阵列基板,其特征在于,分别位于相邻两行、相邻两列的四个像素单元中的所述像素电极构成第一像素电极组,所述像素电极组中至少一对交错排列的所述像素电极的缺口位置相对设置。
3. 根据权利要求 1 所述的阵列基板,其特征在于,位于同一行,且相邻的两个所述像素电极的缺口位置对称设置。
4. 根据权利要求 3 所述的阵列基板,其特征在于,位于同一行,相邻两个缺口位置对称设置的所述像素电极构成第二像素电极组;
位于同一行,相邻两个未设置所述缺口的所述像素电极构成第三像素电极组;
所述第二像素电极组与所述第三像素电极组间隔设置;
其中,位于第一行的所述第二像素电极组与位于第二行的所述第二像素电极组的所述缺口的的位置相对设置;
所述第一行与所述第二行相邻。
5. 根据权利要求 1 所述的阵列基板,其特征在于,在所述像素电极的第一个角设置有薄膜晶体管的情况下,所述缺口设置于所述像素电极的第二个角;其中,所述第一个角与所述第二个角为所述像素电极的两个对角。
6. 根据权利要求 1-5 任一项所述的阵列基板,其特征在于,所述缺口的形状为三角形。
7. 根据权利要求 1-5 任一项所述的阵列基板,其特征在于,所述缺口的形状为矩形。
8. 根据权利要求 1-5 任一项所述的阵列基板,其特征在于,在所述缺口与所述像素电极的交接面为曲面。
9. 根据权利要求 8 所述的阵列基板,其特征在于,所述曲面为圆弧面。
10. 一种显示装置,其特征在于,包括如权利要求 1-9 任一项所述的阵列基板。

一种阵列基板及显示装置

技术领域

[0001] 本实用新型涉及显示技术领域,尤其涉及一种阵列基板及显示装置。

背景技术

[0002] TFT-LCD

[0003] (Thin Film Transistor Liquid Crystal Display,薄膜晶体管-液晶显示器)作为一种平板显示装置,因其具有体积小、功耗低、无辐射以及制作成本相对较低等特点,而越来越多地被应用于高性能显示领域当中。

[0004] TFT-LCD 由阵列基板和彩膜基板构成。在阵列基板和彩膜基板中之间设置有液晶层。其中,阵列基板如图 1 所示,可以包括多条纵横交叉的栅线 10 和数据线 11,所述栅线 10 和数据线 11 交叉界定多个呈矩阵形式排列的像素单元 10,每个像素单元 10 设置有一个像素电极 101 和 TFT102。所述 TFT102 的漏极与像素单元 10 相连接。在显示的过程中,栅线 10 输入栅极信号,将一行 TFT102 导通,然后数据线 11 输入数据信号,所述数据信号经 TFT102 的源极传输至漏极,然后对于漏极相连接的像素电极 101 进行充电。使得所述像素电极 101 与公共电极之间产生电场。在所述电场的作用下,与所述像素电极 101 位置相对应的液晶分子发生偏转,从而实现对光线强弱的控制,然后通过彩膜基板的滤光作用,实现彩色图像显示。

[0005] 为了简化制作工艺,现有技术中一般将像素电极 101 制成如图 1 所示的矩形。然而,这样一来,相邻两个像素电极 101 的对角位置容易产生尖端放电,从而使得像素电极 101 上的电荷分布不均匀,从而影响显示画面的均匀性。

实用新型内容

[0006] 本实用新型的实施例提供一种阵列基板及显示装置,能够减小像素电极尖端放电的现象。

[0007] 为达到上述目的,本实用新型的实施例采用如下技术方案:

[0008] 本实用新型的一方面提供一种阵列基板,包括多个像素单元,所述像素单元中设置有像素电极,所述像素电极的至少一角设置有缺口。

[0009] 可选的,分别位于相邻两行、相邻两列的四个像素单元中的所述像素电极构成第一像素电极组,所述像素电极组中至少一对交错排列的所述像素电极的缺口位置相对设置。

[0010] 可选的,位于同一行,且相邻的两个所述像素电极的缺口位置对称设置。

[0011] 可选的,位于同一行,相邻两个缺口位置对称设置的所述像素电极构成第二像素电极组;

[0012] 位于同一行,相邻两个未设置所述缺口的所述像素电极构成第三像素电极组;

[0013] 所述第二像素电极组与所述第三像素电极组间隔设置;

[0014] 其中,位于第一行的所述第二像素电极组与位于第二行的所述第二像素电极组的

所述缺口的位置相对设置；

[0015] 所述第一行与所述第二行相邻。

[0016] 可选的,在所述像素电极的第一个角设置有薄膜晶体管的情况下,所述缺口设置于所述像素电极的第二个角;其中,所述第一个角与所述第二个角为所述像素电极的两个对角。

[0017] 可选的,所述缺口的形状为三角形。

[0018] 可选的,所述缺口的形状为矩形。

[0019] 可选的,在所述缺口与所述像素电极的交接面为曲面。

[0020] 可选的,所述曲面为圆弧面。

[0021] 本实用新型的另一方面,提供一种显示装置,包括如上所述的任意一种阵列基板。

[0022] 本实用新型提供一种阵列基板及显示装置,其中,所述阵列基板包括多个像素单元,像素单元中设置有像素电极。在画面显示的过程中,所述像素电极被充电。由于像素电极的至少一角设置有缺口,因此,通过上述缺口可以将像素电极上容易产生尖端放电的一角去除。从而能够减小相邻两个像素单元对角位置处的尖端放电现象,使得像素电极上的电荷分布均匀。进而提升了显示装置的显示效果。

附图说明

[0023] 为了更清楚地说明本实用新型实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本实用新型的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0024] 图 1a 为本实用新型提供的一种阵列基板的结构示意图；

[0025] 图 1b 为本实用新型提供的另一种阵列基板的结构示意图；

[0026] 图 2a 为本实用新型提供的另一种阵列基板的结构示意图；

[0027] 图 2b 为本实用新型提供的一种像素电极的结构示意图；

[0028] 图 2c 为本实用新型提供的另一种像素电极的结构示意图；

[0029] 图 2d 为本实用新型提供的又一种像素电极的结构示意图；

[0030] 图 3 为本实用新型提供的另一种阵列基板的结构示意图；

[0031] 图 4 为本实用新型提供的又一种阵列基板的结构示意图；

[0032] 图 5a 为本实用新型提供的又一种阵列基板的结构示意图；

[0033] 图 5b 为本实用新型提供的又一种阵列基板的结构示意图。

[0034] 附图说明：

[0035] 10- 像素单元；101- 像素电极；110- 第一像素电极组；111- 第二像素电极组；112- 第三像素电极组；20- 栅线；21- 数据线；22- 公共电极线；200- 缺口。

具体实施方式

[0036] 下面将结合本实用新型实施例中的附图,对本实用新型实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例仅仅是本实用新型一部分实施例,而不是全部的实施例。基于本实用新型中的实施例,本领域普通技术人员在没有做出创造性劳动前提下

所获得的所有其他实施例,都属于本实用新型保护的范围。

[0037] 本实用新型提供一种阵列基板,如图 1a 或图 1b 所示,可以包括多个像素单元 10,像素单元 10 中设置有像素电极 101。所述像素电极 101 的至少一角设置有缺口 200。其中,图 1a 中的像素电极 101 为平面状,图 2a 中的像素电极 101 为狭缝状。

[0038] 需要说明的是,第一、所述像素单元 10 由多条纵横交叉的栅线 20 和数据线 21 界定而成。

[0039] 第二、缺口 200 设置于像素电极 101 的第一边 A 与第二边 B 的相交位置。其中,第一边 A 可以与栅线 20 相邻,第二边 B 可以与数据线 21 相邻。对于如图 1a 所示的平面状的像素电极 101 而言,第一边 A 和第二边 B 为构成平面状像素电极 101 轮廓的边界。

[0040] 对于如图 1b 所示的狭缝状的像素电极 101 而言,所述第一边 A 为平行于栅线 20 的所有边中距离栅线 20 最近的一条边;同理,第二边 B 为平行于数据线 21 的所有边中距离数据线 21 最近的一条边。

[0041] 本实用新型提供一种阵列基板,包括多个像素单元,像素单元中设置有像素电极。在画面显示的过程中,所述像素电极被充电。由于像素电极的至少一角设置有缺口,因此,通过上述缺口可以将像素电极上容易产生尖端放电的一角去除。从而能够减小相邻两个像素单元对角位置处的尖端放电现象,使得像素电极上的电荷分布均匀。进而提升了显示装置的显示效果。

[0042] 以下通过具体的实施例,对像素电极 101 上设置有缺口 200 的阵列基板进行详细的描述。

[0043] 实施例一

[0044] 如图 2a 所示,位于相邻两行、相邻两列的四个像素单元 10 中的像素电极 101 构成第一像素电极组 110。其中,所述第一像素电极组 110 中至少一对交错排列的所述像素电极 101 (A1 和 A2) 的缺口 200 位置相对设置。这样一来,可以减小相邻两行对角位置处的像素电极 101 发生尖端放电的现象。从而减小了当一行像素电极 101 充电的过程中对下一行与其位于对角位置的像素电极 101 的电场产生干扰,使得所述对角位置的像素电极 101 在充电的过程中,由于其电场不会被干扰,因而充入的电荷分布均匀,提高了显示效果。

[0045] 需要说明的是,本实用新型对缺口 200 的形状不做限制。可以是如图 1a 或 1b 所示的三角形,也可以是如图 2a 所示的矩形。其中,当缺口 200 为矩形时,可以如图 2b 所示,将像素电极 101 缺口 200 位置处的凸角 C 设置成圆角,从而进一步减小尖端放电的影响。

[0046] 此外,还可以将缺口 200 与像素电极 101 的交界面 D 设置为曲面。从而更有效的减小尖端放电。其中,本实用新型对上述曲面的弯曲形状不做限制,可以是形状不规则的曲面。或者优选的,上述曲面可以是如图 2c 所示的圆弧面。从而可以避免交界面与像素电极 101 的第一边 A 或第二边 B 的交界处出现尖角,而引起尖端放电。其中,图 2c 中的圆弧面的向外凸起。还可以如图 2d 所示,将圆弧面设置为向内凹陷,这样一来,可以使得缺口形状为一扇形。

[0047] 本实用新型以下实施例,均是以如图 2c 所示的设置向外凸起的圆弧面缺口 200 的像素电极 101 为例进行的说明。

[0048] 实施例二

[0049] 位于同一行,且相邻的两个像素电极 101 的缺口 202 位置对称设置。如图 3 所示,

位于同一行的像素电极 A1 和像素电极 A2 其缺口 202 的位置对称设置。这样一来,能够减小交错排列的两个像素电极 101 之间的尖端放电现象。具体的,像素电极 A1 设置有缺口 202,因此能够减小与其交错排列的像素电极 B2 之间产生尖端放电。同理还可以减小像素电极 A2 与 B1 之间的尖端放电现象。

[0050] 此外,在制作阵列基板的过程中,像素电极 101 可以如图 3 所示,会与数据线 21 具有部分的重叠区域,从而产生寄生电容。在此情况才,当像素电极 101 的一角设置有缺口 200 时,不仅可以减小尖端放电的现象,还可以减小上述重叠区域的面积,从而减小上述寄生电容的影响。

[0051] 实施例三

[0052] 一种阵列基板,其中位于同一行,相邻两个缺口 200 位置对称设置的像素电极 101 构成第二像素电极组 111。例如,如图 3 中,像素电极 A1 和像素电极 A2 可以构成一个第二像素电极组 111。

[0053] 此外,位于同一行,相邻两个未设置缺口 200 的像素电极 101 构成第三像素电极组 112。例如,如图 3 中,像素电极 B1 与像素电极 B2 可以构成一个第三像素电极组 112。

[0054] 如图 4 所示,所述第二像素电极组 111 与所述第三像素电极 112 组间隔设置。

[0055] 其中,位于第一行的第二像素电极组 111 与位于第二行的第二像素电极组 111 的缺口 200 的位置相对设置。且所述第一行与所述第二行相邻。其中,第一行与第二行是一种相对概念,如图 4 所示,L1 或 L3 可以成为第一行,L2 与 L4 可以为第二行。

[0056] 具体的,第一行 L1 中的第二像素电极组 111 (A1 和 A2) 能够避免与第二行 L2 中的第三像素电极 112 组 (B1 和 B2) 产生尖端放电;第二行 L2 中的第二像素电极组 111 (A1 和 A2) 能够避免与第一行 L1 中的第三像素电极 112 组 (B1 和 B2) 产生尖端放电,使得第一行 L1 与第二行 L2 中的每一个像素电极 101 上的电荷能够分布均匀。L3 与 L4 之间减小尖端放电现象的原理同理可得。

[0057] 虽然,L2 与 L3 之间像素单元 101 没有设置缺口,还存在有尖端放电。但通过在 L1 与 L2,以及 L3 与 L4 分别中设置第二像素电极组 111 (A1 和 A2) 和第三像素电极组 112 (B1 和 B2),可以弱化 L2 与 L3 的像素单元 101 之间的尖端放电。从而利于相邻像素的色彩均匀性。

[0058] 实施例四

[0059] 如图 5a 或图 5b 所示,在像素电极 101 的第一个角设置有薄膜晶体管的情况下,所述缺口设置于像素电极 101 的第二个角;其中,第一个角与第二个角为像素电极 101 的两个对角。

[0060] 由于数据线 21 输入的数据电压,从通过 TFT 的源极传输至漏极,然后再传输至于漏极相连的像素电极 101。因此,充入像素电极 101 的电荷会从设置有 TFT 的一角传输至其对角位置。当在对角位置设置有缺口 200 时,能够避免所述对角位置发生尖端放电,从而使得充入像素电极 101 的电荷均匀的分布,以提高像素单元 10 电场的均匀性。

[0061] 此外,当阵列基板上设置有公共电极线 22 时,根据 TFT 设置位置的不同,公共电极线 22 的位置也不同。

[0062] 具体的,例如,所述公共电极线 22 的位置可以如图 5a 所述,位于两个缺口 200 位置对称设置的像素电极 101 之间,并与数据线 21 相平行。

[0063] 或者,还可以如图 5b 所示,位于两行像素电极 101 之间,与栅线 20 相平行。

[0064] 本实用新型提供一种显示装置,包括如上所述的任意一种阵列基板。具有与前述实施例提供的阵列基板相同的结构和有益效果,由于前述实施例中已经对所述阵列基板的结构和有益效果进行了详细的描述,此处不再赘述。

[0065] 需要说明的是,本实用新型中的显示装置具体可以包括液晶显示装置,例如该显示装置可以为液晶显示器、液晶电视、数码相框、手机或平板电脑等任何具有显示功能的产品或者部件。

[0066] 以上所述,仅为本实用新型的具体实施方式,但本实用新型的保护范围并不局限于此,任何熟悉本技术领域的技术人员在本实用新型揭露的技术范围内,可轻易想到变化或替换,都应涵盖在本实用新型的保护范围之内。因此,本实用新型的保护范围应以所述权利要求要求的保护范围为准。

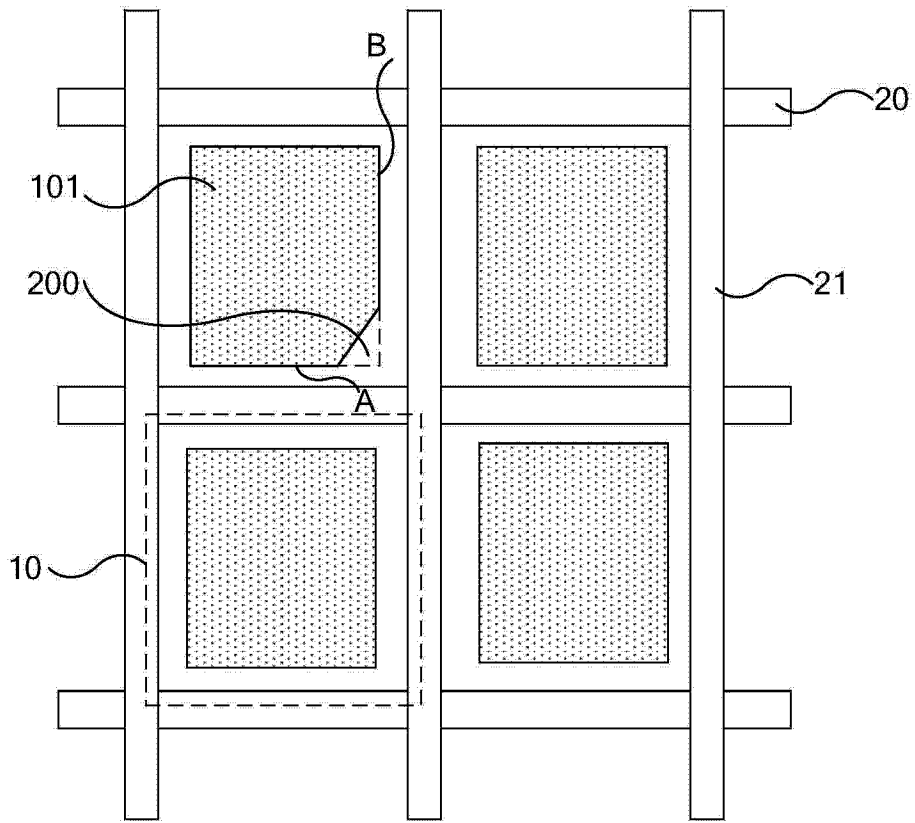


图 1a

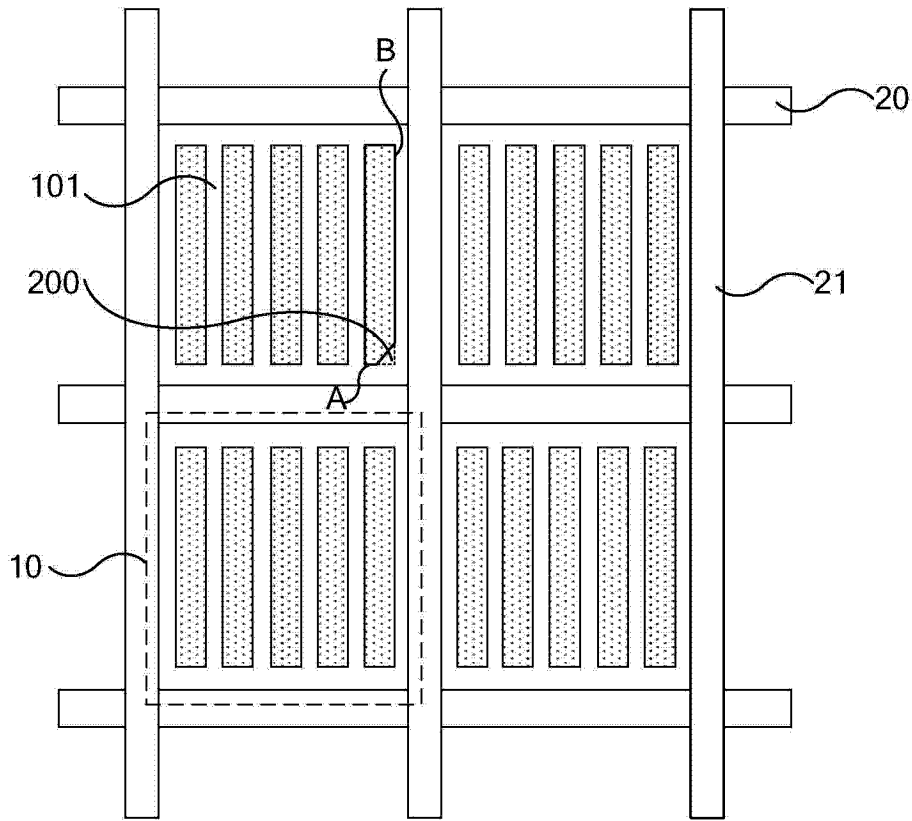


图 1b

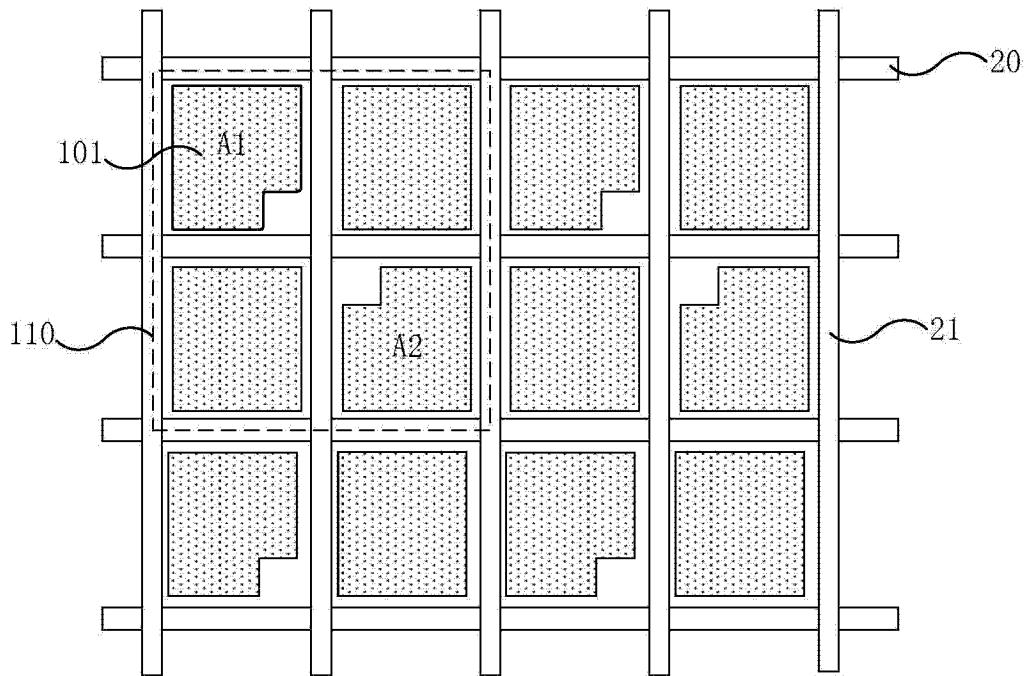


图 2a

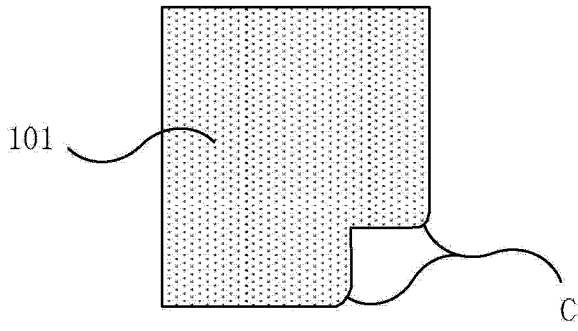


图 2b

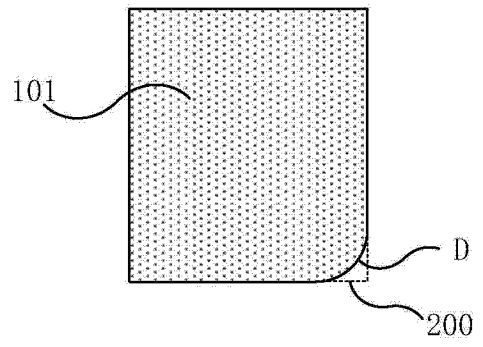


图 2c

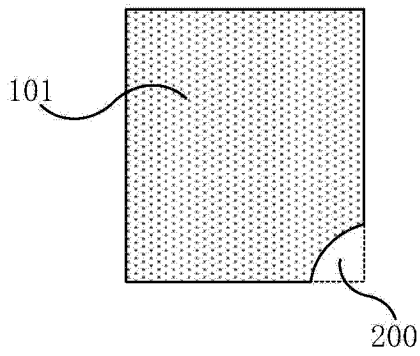


图 2d

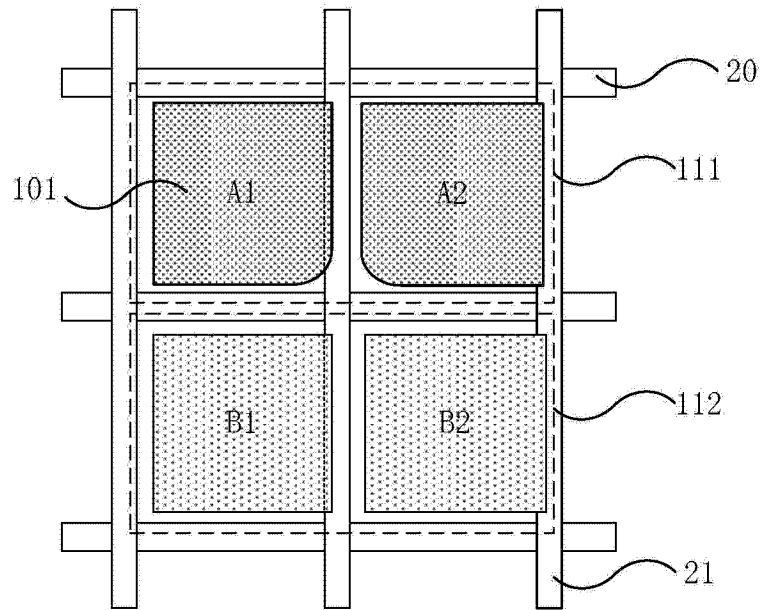


图 3

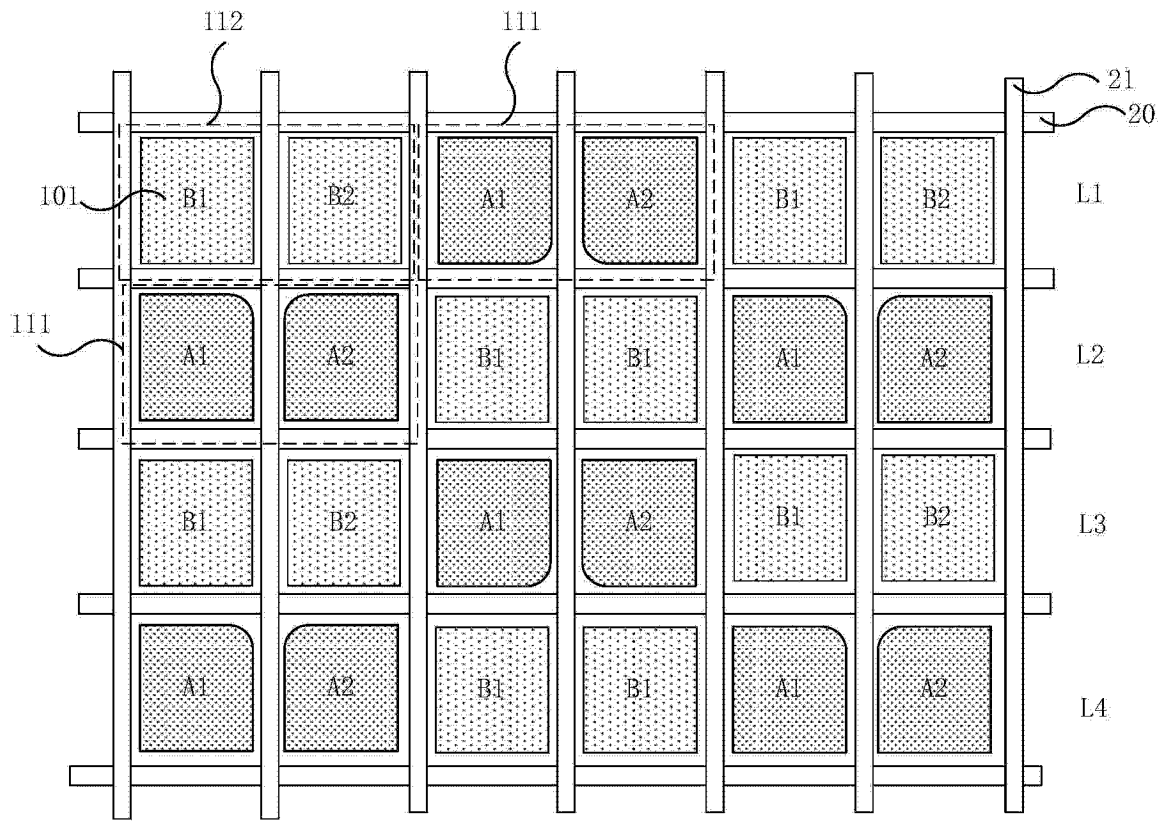


图 4

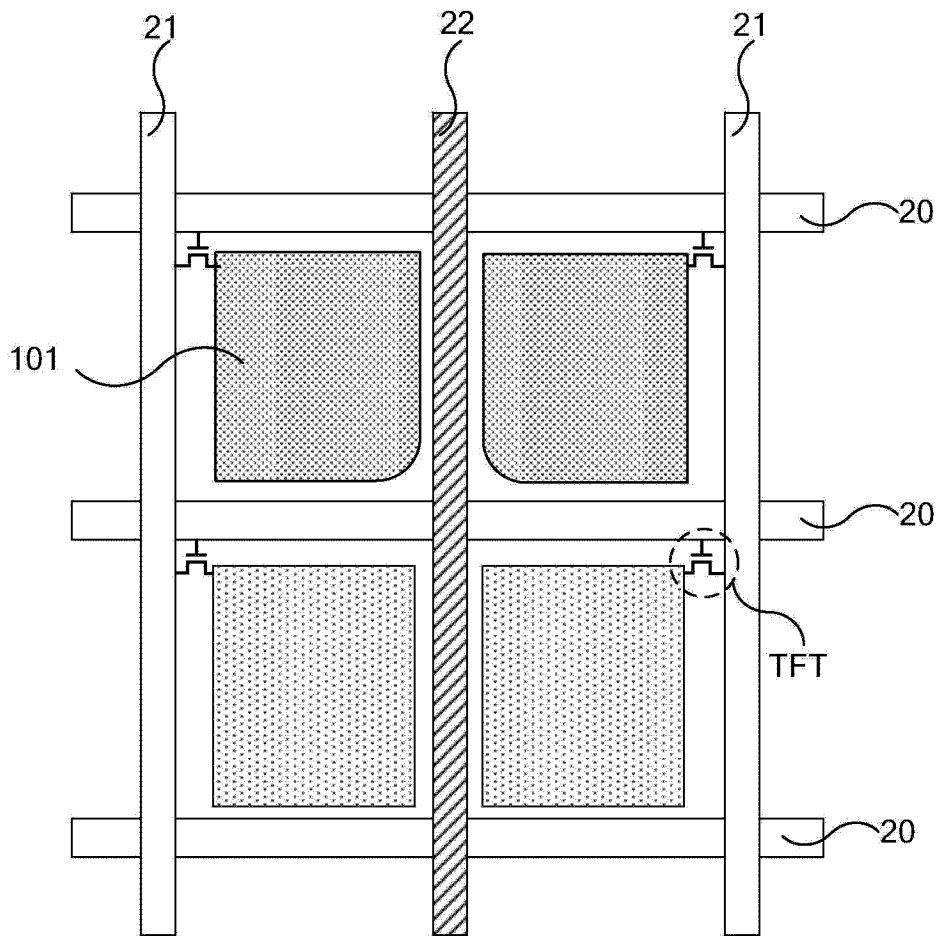


图 5a

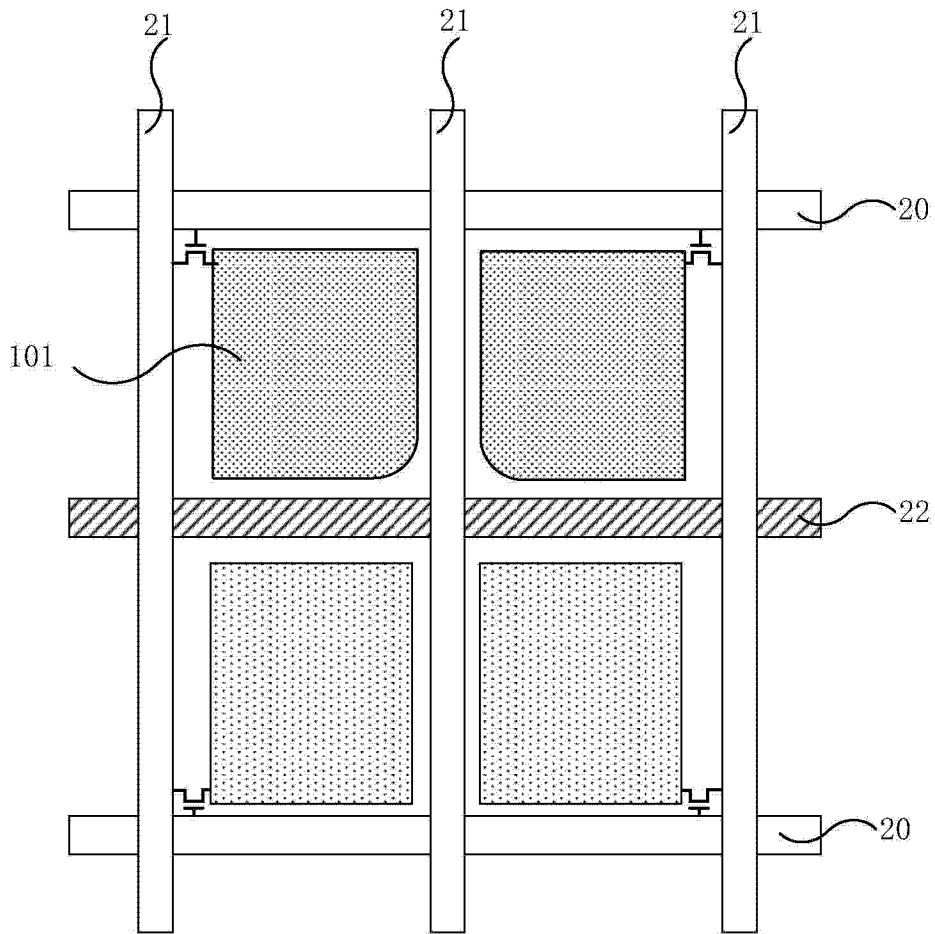


图 5b