

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第3810907号  
(P3810907)

(45) 発行日 平成18年8月16日(2006.8.16)

(24) 登録日 平成18年6月2日(2006.6.2)

(51) Int. Cl. F I  
 HO4L 12/28 (2006.01) HO4L 12/28  
 HO4Q 3/00 (2006.01) HO4Q 3/00

請求項の数 8 (全 17 頁)

<p>(21) 出願番号 特願平9-316826                  (22) 出願日 平成9年11月18日(1997.11.18)                  (65) 公開番号 特開平10-200549                  (43) 公開日 平成10年7月31日(1998.7.31)                  審査請求日 平成16年9月13日(2004.9.13)                  (31) 優先権主張番号 P1996-72055                  (32) 優先日 平成8年12月26日(1996.12.26)                  (33) 優先権主張国 韓国(KR)                  (31) 優先権主張番号 P1996-72062                  (32) 優先日 平成8年12月26日(1996.12.26)                  (33) 優先権主張国 韓国(KR)</p>	<p>(73) 特許権者 502442290                  株式会社大宇エレクトロニクス                  大韓民国ソウル特別市麻浦區阿▲けん▼洞                  686番地                  (74) 代理人 100089266                  弁理士 大島 陽一                  (72) 発明者 金 徳年                  大韓民国ソウル特別市中區南大門路5街5                  41番地 大宇電子株式会社内                  審査官 石井 研一</p>
--	--

最終頁に続く

(54) 【発明の名称】 セルスケジューリング装置

(57) 【特許請求の範囲】

【請求項1】

ソースノード及び宛先ノードを有する複数のノードを結んで形成された接続を通じてコールの複数のセルをスケジューリングするセルスケジューリング装置であって、前記コールに対して、Mが正の整数である時、各々が予め定められた時間間隔であるM個のタイムスロットからなるフレームの大きさを決定するフレーム大きさ決定手段と、前記ソースノードの方に位置する上位ノード及び前記宛先ノードの方に位置する下位ノードからなる隣接する各ノード対において、両ノードの間に対する各伝播遅延及び遅延限界を検出する遅延情報検出手段であって、前記伝播遅延はセルの伝播の際、複数のタイムスロットを表し、前記遅延限界はPが正の整数である時、前記セルが前記上位ノードにおいて伝送に適切な状態になった後から、前記下位ノードにサービスされる前のP個のタイムスロットを表す、前記遅延情報検出手段と、各接続の各ノードごとに1つずつ割当てられ、前記フレーム大きさをリセットするために、伝播遅延及び遅延限界に基づいて接続単位でプリ同期化され、各フレームのタイムスロットをカウンタダウンして、タイムスロット単位にカウント値を生成する複数のフレームカウンタであって、前記上位ノードにおいて前記フレームカウンタによってカウントされた各上位カウント値が、前記下位ノードにおいて前記フレームカウンタによってカウントされた下位カウント値と相関関係にある、前記複数のフレームカウンタと、前記フレームカウンタのカウント値がフレーム大きさにリセットされる時、フレーム大きさの周期に従ってスイッチング信号を生成するスイッチ制御部と、

10

20

前記接続ごとに同期化され、前記フレームカウンタのカウント値及び前記切換え信号に基づいて、セルを調整、スケジューリングする同期化スケジューラとを含むことを特徴とするセルスケジューリング装置。

【請求項 2】

前記同期化スケジューラが、一方の F I F O キューが伝送のためにスケジューリングされる準備ができた適格セルを格納し、他方の F I F O キューが前記フレーム大きさの端までジッタ調節されるべき非適格セルを格納する、論理的に分離された二つの先入れ先出し ( F I F O ) キューを備えることを特徴とする請求項 1 に記載のセルスケジューリング装置。

【請求項 3】

一方の F I F O キューが、前記上位ノードに各非適格セルが到着した後、前記上位ノードにおける前記フレームカウンタの前記上位カウント値が前記非適格セルが到着したフレームの前記フレーム大きさにリセットされるまで前記非適格セルを保持し、他方の F I F O キューが、前記上位ノードにおける前記フレームカウンタの前記上位カウント値がフレームの前記フレーム大きさにリセットされる以前に、前記適格セルの各々を前記上位ノードからそれに対応する下位ノードに伝送することを特徴とする請求項 2 に記載のセルスケジューリング装置。

【請求項 4】

1 つのノードにおけるセルに対する到着カウント値が、前記ノードにおいてセル到着と同時に前記フレームカウンタから読み出され、伝送のための適格時刻までの残余時間を表し、前記残余時間の経過後、前記セルが予め決められたスケジューリング方式によってサービス可能であり、

前記ノードにおけるセルに対する出発カウント値が、記出発カウント値は前記上位ノードから前記下位ノードへの前記セルの出發と同時に前記上位ノードにおける前記フレームカウンタから読み出され、前記セルの遅延限界までの他の残余時間を表し、前記残余時間の以前に前記セルがサービス可能であることを特徴とする請求項 2 に記載のセルスケジューリング装置。

【請求項 5】

$E T_{i+1, j}^k$  が上位ノード  $i$  におけるセル  $k$  が下位ノード  $i+1$  に伝送可能な状態で、前記上位ノード  $i$  における接続  $j$  の前記セル  $k$  に対する適格時刻 ( 仮想到着時刻層 ) を表し、 $d_{ij}$  が前記上位ノード  $i$  と前記下位ノード  $i+1$  との間における前記接続  $j$  の遅延限界であり、 $\tau_{ij}$  が前記上位ノード  $i$  と前記下位ノード  $i+1$  との間の伝播遅延であり、 $A T_{i+1, j}^k$  が前記接続  $j$  の前記下位ノード  $i+1$  におけるセル  $k$  の実際の到着時刻であり、 $A C_{i+1, j}^k$  が前記接続  $j$  の下位ノード  $i+1$  におけるセル  $k$  の実際の到着時刻  $A T_{i+1, j}^k$  において、対応するフレームカウンタから読み出される到着カウント値を表す時、接続  $j$  の前記下位ノード  $i+1$  における前記フレームカウンタの到着カウント値  $A C_{i+1, j}^k$  が、 $E T_{i+1, j}^k = E T_{ij}^k + d_{ij} + \tau_{ij} = A T_{i+1, j}^k + A C_{i+1, j}^k$  のように定義されることを特徴とする請求項 4 に記載のセルスケジューリング装置。

【請求項 6】

$D C_{ij}^k$  が接続  $j$  の前記上位ノード  $i$  におけるセル  $k$  の出発時間をカウントした出発カウント値を表し、 $T_j$  が前記接続  $j$  のフレーム大きさであり、 $d_{ij}$  が前記接続  $j$  の前記上位ノード  $i$  と前記下位ノード  $i+1$  との間の遅延限界である時、接続  $j$  の現ノード  $i$  におけるセル  $k$  の到着カウント値  $A C_{i+1, j}^k$  が、 $A C_{i+1, j}^k = D C_{ij}^k - (T_j - d_{ij})$  のように定義されることを特徴とする請求項 4 に記載のセルスケジューリング装置。

【請求項 7】

前記同期化スケジューラが、前記上位ノードにおける各接続の適格セルに対して、前記適格セルがサービス可能になるべき前記遅延限界までのタイムスロットの数を表す残余時間をタイムスロット単位で計算する残余時間計算手段と、

10

20

30

40

50

前記上位ノードにおける前記対応する接続の全ての適格セルの残余時間を互いに比較する残余時間比較手段と、

全ての残余時間のうち最小の残余時間を選択して、タイムスロット単位で前記最小の残余時間に対応する前記適格セルを伝送する最小残余時間選択手段とを、更に備えることを特徴とする請求項4に記載のセルスケジューリング装置。

【請求項8】

前記残余時間計算手段が、

前記上位ノードにおける各接続に対して、伝送に適格な前記適格セルが存在するか否かを表す空信号をタイムスロット単位で生成する空信号生成部と、

各接続の拡張カウント値をタイムスロット単位で格納する格納手段であって、前記拡張カウント値は各フレームカウンタのカウント値であり、これらのフレームカウンタは前記各空信号によって予め決まる、前記格納部と、

各接続のフレーム大きさと前記上位ノードにおける前記接続に対する各遅延限界との間の差を計算する差値計算部と、

前記拡張カウント値から前記各差を減算して前記対応する残余時間を発生する減算部とを有することを特徴とする請求項7に記載のセルスケジューリング装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、ATM網において実時間サービスでセルをスケジューリングするセルスケジューリング装置に関し、特に、プリ同期化されたフレームに基づいてスケジューリング情報をノード間に伝送せずに、保証された終端間遅延及び遅延ジッタを提供し得るセルスケジューリング装置に関する。

【0002】

【従来の技術】

広帯域総合通信網(B-ISDN)は、広帯域伝送及びスイッチング技法に基づいて、集中または分散されている利用者たちをサーバーと接続することによって、連続的な実時間サービス及び集団データサービスなどのような多様なサービスを提供するデジタル網である。そのようなB-ISDNにおいて、非同期伝送モード(ATM)技法は使用者網インタフェースを通じて情報を伝達するのに用いられる。ATM技法はパケットベース非同期時分割多重化技法として、通常の回路スイッチング技法及びパケットスイッチング技法ともを用い、多様な種類のサービスを処理することができる。

【0003】

将来のATM網は、現在のサービスより質、量共に非常に異なるトラフィック特性を有する予測不可能な大規模サービスを要求するであろう。そのようなサービスは、例えば、スループット、遅延、ジッタ及び損率を補償しなければならない。また、オーディオやビデオのような実時間サービスが広帯域網において主なサービスになるにつれ、遅延及びジッタに対する要求は段々増大されている。実時間情報は制限時間内に伝達されなければ損失されたものとみなされるので、遅延及びジッタに対する要求を効果的に満足させることが更に肝要になっている。

【0004】

高速パケットスイッチング網において実時間通信サービスを支援し得るように、キューイング方式に対する研究案が活発に報告されてきた。それら研究案は作業保存方式と非作業保存方式とに分類される。作業保存方式を有する網においては、接続が網の入口において使用者定義のレート制限条件を満足させるにもかかわらず、以前のノードにおける網負荷変動は接続のトラフィックのパターンを歪曲させ、幾つかのノードにおいて瞬間的なレートの上昇を引起す。接続におけるトラフィックの突発は、ソースノードから宛先ノードまでの接続経路に沿って累積される傾向があり、従って、後方に位置したノードに対して資源が更に必要となる。

【0005】

10

20

30

40

50

このような問題点を解決するため、幾つかの非作業保存方式のパケットサービス規則が提案されていて、中間ノードにおけるパケットジッタを制御してトラフィックの突発を防いでいる。典型的な例として、階層的ラウンドロビン (HRR: hierarchical round robin) 法及びストップアンドゴー (stop-and-go) 法がある。これは時間軸を一定の長さのフレームに分けて、各接続に幾つかの分割フレームを割当てる。このようなフレーミング方式において、パケットサービスは割当てられた時間フレームに対してのみ可能であるので、遅延ジッタを制限することができる。しかしながら、帯域幅割当と遅延制限との間の結合問題は帯域幅の利用効率を低下させる。ジッタ E D D (Earliest-Due-Date) 及びレート制御静的優先順位 (RCSP: rate-controlled static priority) 技法は、パケットジッタをパケット単位で制御する。しかし、各ノードにおいて各パケットの前時間 (leading time) を計算することが必要であり、次ノードの伝送のためにヘッダに計算時間を表示する。

10

#### 【0006】

図1は、従来のジッタ E D D 技法を説明するための模式図であって、接続  $j$  における隣接する2つのノード  $i$  及びノード  $i+1$  を通じてセル  $k$  の進行過程が示されている。ここで、ノード番号  $i$ 、接続番号  $j$  及びセル番号  $k$  は、各々正の整数である。接続  $j$  のノード  $i$  におけるセル  $k$  は適格時刻  $E T_{ij}^k$  が過ぎた後に伝送に適切な状態になり、ノード  $i$  におけるデッドライン  $D L_{ij}^k$  より以前にサービスされなければならない。デッドライン  $D L_{ij}^k$  は適格時刻  $E T_{ij}^k$  と遅延限界  $d_{ij}$  との和であり、接続  $j$  のノード  $i$  に対する遅延限界  $d_{ij}$  はコールの設定段階において予め定められる。

20

#### 【0007】

スケジューラにおける予め定められた割当方式によって、セル  $k$  がノード  $i$  からノード  $i+1$  にデッドライン  $D L_{ij}^k$  の以前にサービス時刻  $S T_{ij}^k$  にて実際サービスされる時、セル  $k$  に先行時間 (pre-ahead)  $P A_{ij}^k$  が書込まれる。上記先行時間  $P A_{ij}^k$  はノード  $i$  におけるセル  $k$  のデッドライン  $D L_{ij}^k$  とサービス時刻  $S T_{ij}^k$  との間の時間間隔を考慮して計算される。ノード  $i$  からノード  $i+1$  までの仮想チャネルまたは仮想経路を経る伝播遅延  $\tau_{ij}$  の後、セル  $k$  はノード  $i+1$  における到着時刻  $A T_{i+1, j}^k$  に到着し、その後、セル  $k$  は保持時間  $H T_{i+1, j}^k$  の間ノード  $i+1$  のジッタ制御部に一時的に格納される。ノード  $i+1$  における保持時間  $H T_{i+1, j}^k$  はノード  $i$  における先行時間  $P A_{ij}^k$  と同一である。セル  $k$  がノード  $i+1$  における伝送に対して適格になる適格時刻  $E T_{i+1, j}^k$  は、ノード  $i+1$  における到着時刻  $A T_{i+1, j}^k$  と保持時間  $H T_{i+1, j}^k$  との和である。従って、ジッタ制御部は、セル  $k$  がデッドライン  $D L_{ij}^k$  より先にノード  $i$  を離れている時間の量だけセル  $k$  を保持することによって、遅延偏差を制御して突発が網の内部で発生することを防ぐ。

30

#### 【0008】

一方、ノード  $i+1$  におけるセル  $k$  は、デッドライン  $D L_{i+1, j}^k$  より先にサービス時刻  $S T_{i+1, j}^k$  にタイムスタンプ、例えば、先行時間  $P A_{i+1, j}^k$  に対するスケジューリング情報とともにサービスされる。ここで、デッドライン  $D L_{i+1, j}^k$  は適格時刻  $E T_{i+1, j}^k$  と遅延限界  $d_{i+1, j}^k$  との和と同一であり、先行時間  $P A_{i+1, j}^k$  はノード  $i+1$  におけるデッドライン  $D L_{i+1, j}^k$  とサービス時刻  $S T_{i+1, j}^k$  との間の時間の差と同一である。

#### 【0009】

言換えれば、ノード  $i+1$  におけるセル  $k$  の適格時刻  $E T_{i+1, j}^k$  は

$$E T_{i+1, j}^k = E T_{ij}^k + d_{ij} + \tau_{ij}$$

によって計算される。ここで、 $E T_{ij}^k$  と  $E T_{i+1, j}^k$  は、各々、接続  $j$  の上位ノード  $i$  及び下位ノード  $i+1$  におけるセル  $k$  の適格時刻を表し、 $d_{ij}$  は接続  $j$  の上位ノードにおける遅延限界であり、 $\tau_{ij}$  は上位ノード  $i$  と下位  $i+1$  との間の伝播遅延を表す。隣接する2つのノードのうち、上位ノード及び下位ノードは各々ソースノード及び宛先ノードの方を向かっている。下位ノード  $i+1$  におけるセル  $k$  の適格時刻は、上位ノード  $i$  における適格時刻に依存するので、上位ノード  $i$  に対する情報が下位ノード  $i+1$  に伝達されなければならない。そのような情報は、幾つかのアルゴリズムにおけるセルヘッダに伝達される。

#### 【0010】

50

従って、既存の非作業保存方式のパケットサービスは、遅延ジッタをフレーミング法を用いるか、ジッタ情報をパケットヘッダーを用いて伝達することによって制御するので、現在の形態ではATM網に適用するのには適切ではない。フレーミング法の利用は結合問題のため接続の多様な性能要求量を満足させることが不可能で、パケットヘッダーの利用は時間を表示するためヘッダー空間を要求するので、ATM網においては適切ではないという不都合がある。

【0011】

【発明が解決しようとする課題】

従って、本発明の主な目的は、上位ノードから下位ノードへスケジューリング情報を伝達するためのヘッダー空間がなくても、終端間遅延及び遅延ジッタを補償してATM網において無混雑（congestion-free）実時間通信サービスでセルをスケジューリングし得るセルスケジューリング装置を提供することにある。

10

【0012】

【課題を解決するための手段】

上記の目的を達成するために、本発明によれば、ソースノード及び宛先ノードを有する複数のノードを結んで形成された接続を通じてコールの複数のセルをスケジューリングするセルスケジューリング装置であって、

前記コールに対して、Mが正の整数である時、各々が予め定められた時間間隔であるM個のタイムスロットからなるフレームの大きさを決定するフレーム大きさ決定手段と、

前記ソースノードの方に位置する上位ノード及び前記宛先ノードの方に位置する下位ノードからなる隣接する各ノード対において、両ノードの間に対する各伝播遅延及び遅延限界

20

を検出する遅延情報検出手段であって、前記伝播遅延はセルの伝播の際、複数のタイムスロットを表し、前記遅延限界はPが正の整数である時、前記セルが前記上位ノードにおいて伝送に適切な状態になった後から、前記下位ノードにサービスされる前のP個のタイムスロットを表す、前記遅延情報検出手段と、

各接続の各ノードごとに1つずつ割当てられ、前記フレーム大きさをリセットするために、伝播遅延及び遅延限界に基づいて接続単位でプリ同期化され、各フレームのタイムスロットをカウンタダウンして、タイムスロット単位にカウント値を生成する複数のフレーム

カウンタであって、前記上位ノードにおいて前記フレームカウンタによってカウントされた各上位カウンタ値が、前記下位ノードにおいて前記フレームカウンタによってカウント

30

された下位カウンタ値と相関関係にある、前記複数のフレームカウンタと、

前記フレームカウンタのカウント値がフレーム大きさにリセットされる時、フレーム大きさの周期に従ってスイッチング信号を生成するスイッチ制御部と、

前記接続ごとに同期化され、前記フレームカウンタのカウント値及び前記切換え信号に基づいて、セルを調整、スケジューリングする同期化スケジューラとを含むことを特徴とするセルスケジューリング装置が提供される。

【0013】

【発明の実施の形態】

図2を参照すると、本発明の通信モデルが示されている。ここで、網はリンクの組によって接続されたノードの組からなっている。各々の一方向性のリンクは2つのノードが帯域

40

幅を用いて通信できるようにする。接続jにおけるパケットまたはセルkが複数のノードを通じてソースノードから宛先ノードまで貫通するリンクの組は、パケット経路と呼ばれる。各リンクに対する隣接する2つのノードは、ソースノードの方に位置した上位ノードと宛先ノードの方に位置した下位ノードとして分けられる。図2の例は、2つの接続、即ち、経路 $P_1 = \{AC, CD, DE\}$ に沿った接続 $j_1$ と、 $P_2 = \{BC, CD, DF\}$ に沿った接続 $j_2$ とが示されている。リンクCDを用いる接続の組は $\{J_1, J_2\}$ である。

【0014】

本発明によると、実時間サービスに適切な新しいキューイング方式が提供される。これは、保証された情報量及びほぼ一定の終端間遅延を有する無混雑通信を可能にする。本発明のキューイング方式はパーセッションプリ同期化（Per-Session Pre-Synchronized; PSPS

50

) フレーミング法を用いる。各接続のフレームは、各ノードにあるフレームカウンタによって接続別に定義され、フレームの境界は接続の設定段階でフレームカウンタのプリ同期化を通じて整列される。このように同期化されたフレームカウンタは、ジッタ情報を伝達するためのヘッダ空間を有しなくても遅延ジッタを効果的に制御することができる。従って、PSPSフレーミング法はATM網に直接適用され得、時間従属情報、例えば、音声、映像及びATM網の回路エミュレーションのような実時間通信信号に対する回答を可能にする。

#### 【0015】

図3を参照すると、本発明によって、コール接続の設定及びセル伝送を行う装置が示されている。伝送されたATMセルはヘッダ検出部110及びジッタ調節部140に供給される。10  
 コールの設定段階において、ヘッダ検出部110は、ATMセルの5オクテットヘッダを検出し、ATMセルのコール接続が設定されたか否かを判断する。ATMセルに対するコールが存在しない場合、ヘッダ情報に基づいてコール調節部210における10  
 コール接続を設定するための過程が開始される。ここで、ATMセルのヘッダ情報は4ビットの一般流れ制御フィールド(generic flow-control field; GFC)、8ビットの仮想経路識別子(virtual path identifier; VPI)、16ビットの仮想チャンネル識別子(virtual channel identifier; VCI)、3ビットのペイロード形態(payload type; PT)、1  
 ビットのセル損失優先順位(call loss priority; CLP)及びヘッダエラー制御(header error control; HEC)を備える。GFCは終端間の流れ制御に用いられ、幾つかの他の種類  
 のデータの流れを制御するのに用いられる。VPIは使用者間または使用者-網の間の20  
 仮想経路を表し、VCIは使用者間または使用者-網の間の仮想チャンネルを表し、PTは情報フィールドの情報形態を表す。コール調節部210は、接続によって要求されるサービスの質(QoS: quality of service)を供給するために、どの網資源が必要であるかを決定し、それらの網資源が有用であるかを検査し、その後、それらの資源を保持、管理する。保持を要する資源は、主に各ノードにおけるバッファ容量及び接続経路にある各リンクに対する帯域幅である。ある接続が、要求されたQoSに適切でないと、他の接続が選択され、より低いQoSにて交渉が再開される。例えば、コール調節部210は終端間のデッドラインを増やし、ジッタ要求事項を緩和させ、最大トラフィック率または可能なバースト大きさを減少させることができる。選択された接続jに対する情報は、カウンタ同期化部220及び制御メモリ130に供給される。ここで、上記情報にはフレームの30  
 大きさ $T_j$ 、接続jの上位ノードiと下位ノードi+1との間の遅延限界 $d_{ij}$ 、及び上位ノードiと下位ノードi+1との間の伝播遅延 $\tau_{ij}$ を備える。 $T_j$ 、 $d_{ij}$ 及び $\tau_{ij}$ は各々タイムスロット単位で表現される。

#### 【0016】

本発明の好適な実施例において、接続jのノード全体にある全てのフレームカウンタはカウンタ同期化部220において予め同期化される。カウンタ同期化部220は、図3に示すカウンタプール120にある接続jに対応するフレームカウンタを初期化させる。

#### 【0017】

PSPSフレーム方式において、隣接する各ノード対のフレームの境界が整列されるので、上位ノード、即ち、ノードiのスケジューリング情報を下位ノード、即ちノードi+1  
 40  
 に効果的に伝達することができる。整列過程は次のようなコール接続が設定される間に反対方向に進行される可能性がある。宛先ノードのフレームカウンタが活性化された後、宛先ノードのフレームカウンタにて隣接する上位ノードにカウント値が送られる。カウント値を受けるとすぐ、隣接する上位ノードはコール接続に対応するフレームカウンタを、関連する伝播遅延を反映する値に初期化する。隣接する各ノード対に対して上記過程が反復し、ソースノードに到達するまで上位ノードに転移が続けられる。

#### 【0018】

このような初期化過程が終わると、フレームカウンタはタイムスロットの比率でカウントダウンしてフレームカウンタが「0」になるとすぐ、フレームサイズ $T_j$ ( $T_j$ は正の整数)にリセットされる。一旦、1つの接続におけるフレームカウンタがコールの設定段階に  
 50

て上述したように同期化されると、各フレームカウンタは接続が存続する限り独立的に動作するようになる。

【0019】

他の観点からみると、フレームカウンタが各接続の単位で予め同期化されているので、1つのノードから他のノードにスケジューリング情報を伝達せずに各ノードにおけるセルの適格時刻を決定することができる。詳しくは、接続  $j$  の下位ノード  $i+1$  におけるフレームカウンタの到着カウント値  $AC_{i+1, j^k}$  は、

$$ET_{i+1, j^k} = ET_{ij^k} + d_{ij} + \tau_i = AT_{i+1, j^k} + AC_{i+1, j^k}$$

である。ここで、 $ET_{ij^k}$  は上位ノード  $i$  における接続  $j$  のセルに対する適格時刻、即ち、その時刻以後の上位ノード  $i$  にあるセル  $k$  が下位ノード  $i+1$  に伝送され得る仮想到着時刻を表し、 $d_{ij}$  は上位ノード  $i$  と下位ノード  $i+1$  との間における接続  $j$  の遅延限界であり、 $\tau_i$  は上位ノード  $i$  と下位ノード  $i+1$  との間の伝播遅延であり、 $AT_{i+1, j^k}$  は接続  $j$  の下位ノード  $i+1$  におけるセル  $k$  の実際到着時刻であり、 $AC_{i+1, j^k}$  は接続  $j$  の下位ノード  $i+1$  におけるセル  $k$  の実際到着時刻  $AT_{i+1, j^k}$  において対応するフレームカウンタを読み込んで計算される到着カウント値を表す。

10

【0020】

結果的に、接続  $j$  の下位ノード  $i+1$  におけるセル  $k$  の適格時刻  $ET_{i+1, j^k}$  は、接続  $j$  の下位ノード  $i+1$  におけるセル  $k$  の実際到着時刻  $AT_{i+1, j^k}$  とその実際到着時刻  $AT_{i+1, j^k}$  におけるフレームカウンタの到着カウント値  $AC_{i+1, j^k}$  との和で計算される。これは、セル  $k$  に対する到着カウント値  $AC_{i+1, j^k}$  が接続  $j$  の下位ノード  $i+1$  における適格時刻  $ET_{i+1, j^k}$  の残余時間 (RT) を表すからである。

20

【0021】

接続  $j$  の各ノードごとに1つのフレームカウンタが割当てられ、接続  $j$  の全ノードに設置された全フレームカウンタが上述したようにパーセッションブリ同期化過程によって予め同期化される。全フレームカウンタに対する各カウント値は各タイムスロット単位または各サービス時間ごとに1つずつ減少し、全フレームカウンタの各カウント値が「0」になるとすぐ、接続  $j$  のフレームの大きさ  $T_j$  にリセットされる。詳しくは、接続  $j$  のノード全体にある全てのフレームカウンタが隣接する2つのノードの間の伝播遅延を考慮して予め同期化されて、セルが上位ノード  $i$  からカウント値が  $N$  である時に出発する場合、そのセルは伝播遅延に相当する時間の間に伝送された後、下位ノード  $i+1$  においても同じカウント値  $N$  を見るようになる。このような配列は、コールの設定段階において対応する隣接ノードにフレームカウンタに対する情報を伝送して形成され得る。このようにパーセッションブリ同期化されたフレームカウンタは対応する接続が存続する限り同期が保持される。

30

【0022】

ノード  $i$  におけるフレームカウンタのカウント値は2つの意味を有する。即ち、ノード  $i$  においてジッタ制御部にある各セルに対する各カウント値は、適格時刻までの残りの残余時間を意味し、適格時刻が過ぎた後予め定められたスケジューリング方式によってセルがサービスされ得る。ノード  $i$  にあるスケジューラにおける各セルに対する各カウント値は、デッドラインまでの残りの他の残余時間を意味して、デッドラインになる以前にセルがサービスされなければならない。例えば、セルが上位ノードにおけるフレームカウンタが「3」である時サービスされる場合、そのセルはデッドライン前の3タイムスロットでサービスされることを意味する。そのセルが下位ノードに到着する時、接続する下位ノードにおけるフレームカウンタのカウント値は「3」になり、それに従ってそのセルはジッタ制御部にて3タイムスロットの間に格納された後、スケジューラに入る。スケジューラの観点からみると、下位ノードにあるセルはまるで上位ノードにおける最大の遅延限界であったようにみなされる。即ち、あるセルが下位ノードにおけるスケジューラに入る時間は、上位ノードにおけるそのセルのサービス時間と関係無しに一定に保たれる。

40

【0023】

上述した方式は、セルの適格時刻及びデッドラインを計算する必要がなく、適格時刻及び

50

デッドラインを格納する必要もない。遅延ジッタを調節し、スケジューリング優先順位を決定するために同期化されたフレームカウンタのみを必要とする。同期化されたフレームカウンタは、セルが現タイムスロットに到着するかまたは出発するかには無関係であり、但し、出力リンクにおけるセル伝送の可否のみに基づいて作動される。

【 0 0 2 4 】

同期化されたフレームカウンタは、スケジューリング情報を伝達するための別途のヘッダー空間を要求せずに、効果的に遅延ジッタを調節する重要な役割を果たすので、ATM網における実時間サービスを可能にする。

【 0 0 2 5 】

図3を参照して、セル伝送ステップにおいて、ヘッダー検出部110におけるATMセルの5オクテットヘッダーを検出することによって、ATMセルが複数のコールのうち、何れかの1つのコールに対応することに決定されると、5オクテットヘッダーのVPI/VCIに対する情報がカウンタプール120に伝達される。図3において、点線で示されているブロック100は、接続jのノードiにあるセル伝送ブロックを表す。カウンタプール120において、VPI/VCIに対する情報に基づいて接続jのノードiにおける対応する同期化されたフレームカウンタが検出され、セルkに対する到着カウント値 $AC_{ij}^k$ を読み込み、到着カウント値 $AC_{ij}^k$ はジッタ調節部140に伝送される。セルkはジッタ調節部140に到着カウント値 $AC_{ij}^k$ の間一時的に格納され、伝送に適切な状態になり、その後スケジューリング部150に伝送される。

【 0 0 2 6 】

一方、カウンタプール120は同期化されたフレームカウンタのカウント値 $C_{ij}^{k-1}$ をタイムスロット単位でスケジューリング部150に供給する。ここで、カウント値 $C_{ij}^{k-1}$ は接続jの上位ノードiにおける伝送適格である前セルk-1に対するカウント値である。制御メモリ130は、フレーム大きさ $T_j$ と遅延限界 $d_{ij}$ との間の差 $b_{ij}$ をスケジューリング部150に伝達する。スケジューリング部150は本発明によって前セルk-1を出発カウント値 $DC_{ij}^{k-1}$ とともに下位ノードi+1に伝送する。ここで、出発カウント値 $DC_{ij}^{k-1}$ は、前セルk-1が下位ノードi+1にサービスされる時、上位ノードにあるフレームカウンタのカウント値を表す。

【 0 0 2 7 】

図4を参照しながら、遅延限界が接続jのフレームの大きさ $T_j$ と同一である場合、PSPS技法によってプリ同期化された各フレームカウンタを用いて4つのノードを経てセルの伝送を説明する。各々の白い矢印は対応するノードにおけるセルの実際の到着を表し、各々の黒い矢印は対応するノードから次のノードへのセルの出発を表す。セルkがノードi-1における到着カウント値 $AC_{i-1,j}^k = 2$ に実際に到着する場合、セルkはノードi-1のジッタ制御部に到着カウント値 $AC_{i-1,j}^k = 2$ の間一時的に格納され、次のノードiへの伝送に適切な状態になる。PSPS技法によって下位ノードiに対する各到着カウント値 $AC_{ij}^k$ は上位ノードi-1に対する出発カウント値 $DC_{i-1,j}^k$ より伝播遅延 $\tau_{i-1}$ だけ遅延されるので、セルkが出発カウント値 $DC_{i-1,j}^k = 5$ における上位ノードi-1を離れると、そのセルkがノードiに到着する時、到着カウント値 $AC_{ij}^k$ は「5」にならなければならない。セルkがノードiにおける到着カウント値 $AC_{ij}^k = 5$ だけ格納され伝送に適切な状態になり、その後、出発カウント値 $DC_{ij}^k = 7$ である時、次のノードi+1に伝送される。

【 0 0 2 8 】

一方、一般的なフレーム技法において、各ノードにおける遅延限界がそれに対応する接続のフレームの大きさに与えられ、フレームの大きさは対応する接続に割当てられた帯域幅の逆数として決定される。従って、帯域幅の割当は遅延限界と結合され、網資源の非効率的な使用をもたらすようになる。このような非効率性は帯域幅割当から遅延限界割当を分離することによって多少緩和され得る。

【 0 0 2 9 】

図5を参照すると、遅延限界 $d_{i-1,j}$ がフレーム大きさ $T_j$ より小さい場合セルkの伝送を

10

20

30

40

50



説明している。これは遅延限界から帯域幅割当を分離させる一実施例である。適格時刻が  $E T_{ij}^k$  である時、接続  $j$  のノード  $i$  におけるセル  $k$  のデッドラインは、 $E T_{ij}^k + T_j$  ではない  $E T_{ij}^k + d_{ij}$  になる。ここで、 $d_{ij}$  は接続  $j$  のノード  $i$  における遅延限界であり、 $T_j$  は接続  $j$  のフレーム大きさである。接続  $j$  の各ノードにある各フレームカウンタはプリ同期化され、接続  $j$  の上位ノード  $i-1$  におけるセル  $k$  の出発カウンタ値が  $D C_{i-1,j}^k$  であれば、そのセル  $k$  は接続  $j$  の下位ノード  $i$  に到着して到着カウンタ値

$$A C_{ij}^k = D C_{i-1,j}^k - (T_j - d_{i-1,j})$$

を読み込む。

#### 【0030】

各フレームカウンタがプリ同期化される時、隣接する2つのノードの間に伝播遅延  $d_{i-1,j}$ 、接続  $j$  の各ノード  $i-1$  における遅延限界  $d_{i-1,j}$ 、及び接続  $j$  のフレーム大きさ  $T_j$  が考慮されなければならないので、PSPS技法によって下位ノード  $i-1$  に対する各到着カウンタ値  $A C_{ij}^k$  は上位ノード  $i-1$  に対する対応する出発カウンタ値  $D C_{i-1,j}^k$  より  $d_{i-1,j} - (T_j - d_{i-1,j})$  だけ遅延される。

#### 【0031】

接続  $j$  のフレームの大きさ  $T_j$  が「10」であり、接続  $j$  のノード  $i-1$ 、 $i$  及び  $i+1$  における遅延限界  $d_{i-1,j}$ 、 $d_{ij}$  及び  $d_{i+1,j}$  は、各々「9」、「5」及び「7」とする。セル  $k$  が出発カウンタ値  $D C_{i-1,j}^k = 5$  である時ノード  $i-1$  を離れる場合、そのセル  $k$  がノード  $i$  に到着する時の到着カウンタ値  $A C_{ij}^k$  は「4」( $=5 - (10 - 9)$ )でなければならない。その後、セル  $k$  が到着カウンタ値  $A C_{ij}^k = 4$  の間格納され伝送に適切な状態になり、出発カウンタ値  $D C_{ij}^k = 6$  におけるノード  $i+1$  に伝送され、ノード  $i+1$  における到着カウンタ値  $A C_{i+1,j}^k$  が「1」( $=6 - (10 - 5)$ )であることが分かる。セル  $k$  の適格時刻は、ノード  $i$  へのセルの到着時刻における対応するフレームカウンタを読み込むだけのことで決定させ得る。

#### 【0032】

本発明はパーセッションフレーム技法を採択するので、フレーム方式に固有の結合問題を解決することができる。更に、フレーム大きさ及びサービス単位を調整し、各遅延限界に対応するオフセットで各フレームカウンタを同期化することによって、遅延限界を帯域幅から分離させることができ、それに従って網資源の流動的な割当を可能にする。

#### 【0033】

図6は、本発明によってノード  $i$  における接続  $n+1$  に対するPSPS動的優先順位キューイング方式でセルを調節しスケジューリングする装置に対するブロック図である。ノード  $i$  に、 $n$  チャンネルの遅延限界トラフィック及び1チャンネルの遅延無関係トラフィックがあると仮定する。その装置は実時間サービスのための  $n$  個の遅延限界トラフィックキュー10-1~10- $n$ 、1個の遅延無関係トラフィックキュー19、マルチプレクサ(MUX)20、 $n$  個の残余時間(RT)発生部30-1~30- $n$ 、及び比較器40を備える。

#### 【0034】

各々の遅延限界トラフィックキュー10-1~10- $n$ は、対応する制御部、即ちジッタ制御部11-1~11- $n$ のうちの1つと対応するスケジューリング検出部12-1~12- $n$ のうちの1つを有する。各々の制御部11-1~11- $n$ は、接続1~ $n$ のうちに特定の接続に属するセルが仮想チャンネル( $VC_1 \sim VC_2$ )のうち対応する1つの仮想チャンネルを経て入力されるようにし、そのセルを対応する適格時刻まで格納し、その後、そのセルをスケジューリング検出部12-1~12- $n$ のうち対応する1つのスケジューリング検出部及びMUX20に送る。ここで、全ての接続1~ $n$ は、上位ノード  $i$  及びその下位ノード  $i+1$  を通過し、1つのセルに対する適格時刻はそのセルを有するフレームの終了時刻を表す。各スケジューリング検出部12-1~12- $n$ は、プリ同期化されたフレームカウンタを調査して、タイムスロット単位で減少するカウンタ値  $C_{ij}^k$  を読み込み、空フラグ(empty flag)  $E F_{ij}^k$  を生成する。ここで、空フラグ  $E F_{ij}^k$  は、伝送され得るセルが存在するかの可否を表す。対応するスケジューリング検出部12- $j$  から供給されるカウンタ値  $C_{ij}^k$  及び空フラグ  $E F_{ij}^k$  だけではなく、図3に示されている制御メモリ130から供給されるフレームの大きさ  $T_j$  と遅延限界  $d_{ij}$  との差  $B_{ij}$

$j$ が、対応する各残余時間(RT)生成器30-1~30-nに供給される。ここで、 $j$ は $n$ 以下の正の整数である。各RT生成器30- $j$ は、カウント値 $C_{ij}$ 、空フラグ $EF_{ij}$ 及び差 $B_{ij}$ に基づいて、残余時間 $RT_{ij}^k$ を生成する。ここで、残余時間 $RT_{ij}$ は適格時刻から計算されたセルの遅延限界の終了時刻を表す。

#### 【0035】

図7を参照すると、図6に示す各々の実時間接続 $j$ に対する $j$ 番目の遅延限界トラフィックキュー及び $j$ 番目の残余時間(RT)生成器のブロック図を示されている。遅延限界トラフィックキューは、第1及び第2先入れ先出し(FIFO: first in first out)キュー11、12と、第1及び第2空検出部13、14と、入力及び出力カトルスイッチ15、16と、スイッチ制御部17と、同期化されたフレームカウンタ18とを備える。

10

#### 【0036】

最初、接続 $j$ のノード $i$ に対する同期化されたフレームカウンタ18が、上述したようにPSS過程による同期信号によってプリ同期化される。ここで、図3に示すカウンタ同期化部220から供給された同期化信号は隣接する2つのノード、即ち、ノード $i$ とノード $i+1$ との間の伝播遅延 $d_{ij}$ 、接続 $j$ の各ノード $i$ における遅延限界 $d_{ij}$ 、及び接続 $j$ のフレーム大きさ $T_j$ を考慮し、ノード $i$ におけるフレームカウンタ18の各カウント値は、各タイムスロットまたは各サービス時間に1つずつ減少しつつ、カウント値が「0」になると同時に接続 $j$ のフレームの大きさ $T_j$ にリセットされる。各カウント値が減少するごとに、各カウント値はスイッチ制御部17及び拡張カウンタ31に供給される。各カウント値がフレーム大きさ $T_j$ にリセットされる時、スイッチ制御部17はスイッチング信号を生成して、周期がフレーム大きさ $T_j$ であるスイッチング信号が入力及び出力スイッチ15、16に供給される。

20

#### 【0037】

一方、入力スイッチ15において、接続 $j$ のノード $i$ に対する仮想チャンネル $VC_{ij}$ は、スイッチ制御部17から供給されたスイッチング信号によって第1及び第2FIFOキューに選択的に接続される。また、第1FIFOキュー11の入力がスイッチング信号によって図7において実線の矢印で示すように仮想チャンネル $VC_{ij}$ に接続されると、出力スイッチ16において、第2FIFOキュー12の出力がMUX20に接続される。反対に、第2FIFOキュー12の入力が、図7において点線の矢印で示すように接続されれば、第1FIFOキュー11の出力がMUX20に接続される。言換えれば、第1及び第2FIFOキュー11、12は、論理的に分離され、一方のFIFOキューが伝送のためスケジューリングされる準備ができた適格セルを格納する間、他方のFIFOキューは適切な状態でない、即ち、フレーム時間の端までジッタ調節されなければならないセルを格納する。

30

#### 【0038】

また、第1及び第2FIFOキュー11、12の出力は、各々、第1及び第2空検出部13、14に接続される。第1及び第2空検出部13、14は、各々第1及び第2FIFOキュー11、12が空いているか否か、即ち第1及び第2FIFOキュー11、12に伝送されるセルが存在するか否かを検出する。1つのセルが予めスケジューリング方式によって伝送されていたか、若しくは上位ノードから対応するFIFOキューにジッタ調節されるためのセルが入力されていない場合、空フラグ $EF_{ij} = 1$ が拡張カウンタ31の前段に供給され、対応するFIFOキューに伝送するためのセルが存在する場合、空フラグ $EF_{ij} = 0$ に供給される。また、出力スイッチ16において、第1FIFOキュー11がMUX20に接続されれば、第1空検出部13の空フラグ $EF_{ij}$ がスイッチング信号によって拡張カウンタ31の前段に供給され加えられ、第2FIFOキュー12がMUX20に接続されれば、第2空検出部14の空フラグ $EF_{ij}$ が拡張カウンタ31の前段に供給され加えられる。

40

#### 【0039】

拡張カウンタ31は空フラグ $EF_{ij}$ とカウント値 $C_{ij}^k$ とを格納する。同期化されたフレームカウンタ18から供給されたカウント値 $C_{ij}^k$ は、各タイムスロットに1つずつ減少

50

し、「0」になると同時にフレームの大きさ $T_j$ にリセットされ、カウント値 $C_{ij}^k$ がフレームの大きさ $T_j$ の周期で変化ようになる。1ビット「0」または「1」である空フラグ $E F_{ij}^k$ は、拡張カウンタ31におけるカウント値 $C_{ij}^k$ に加えられて拡張カウント値 $E C_{ij}^k$ を生成することによって、空フラグ $E F_{ij}^k = 1$ を有する空キューが適格セルを有する他のキューより低い優先順位を備えるようにするのが望ましい。減算器32において、拡張カウント値 $E C_{ij}^k$ からフレーム大きさ $T_j$ と遅延限界 $d_{ij}$ との間の差 $B_{ij}$ が減算され、接続 $j$ のノード $i$ におけるセル $k$ の残余時間 $R T_{ij}^k$ が生成される。ここで、残余時間 $R T_{ij}^k$ は、キューにおけるデッドラインまでの残りの時間を表す。残余時間 $R T_{ij}^k$ は比較器40に供給される。

#### 【0040】

図6を再び参照すると、比較器40はタイムスロットごとに全ての接続 $j$ に対する全ての残余時間 $R T_{ij}^k$ を比較し、最小残余時間 $R T_{ij}^k$ を対応する接続 $j$ とともに選択し、最小残余時間 $R T_{ij}^k$ に対応する仮想チャンネル選択信号 $V C\_S E L$ を生成する。比較器40は、1つのノードを通過する全ての接続と関連されており、1タイムスロット内に比較機能を行わなければならないので複雑な構造を有しなければならない。比較器40が2つの入力比較器の多ステップ構造を有するとすれば、接続数 $M$ である場合、比較作用は $[\log M]$ の複雑さを有する。ここで、 $[\ ]$ は、被演算数以上の最小整数を求める演算子である。しかしながら、比較機能は接続の数のみに関連され、全体のセルの個数には無関係であるので、そのように難しい計算は伴わない。例えば、1 Gbpsリンク帯域幅及び64kbpsの最小接続率を有するATM網を考慮してみよう。最悪の場合において最大の接続数 $M$ が15,625であるので、14番の比較作用におけるデッドラインのセルを決定することが可能になる。1タイムスロット、例えば、424ns内に比較作用を行うために、30nsの程度に2つの15ビットの単語を比較しなければならない。これは現在の技術水準で可能な範囲である。このような例は、比較作用がPSPSサービス方式の実行において障害にならないことを表す。

#### 【0041】

図6に示す $V C\_S E L$ 信号は、MUX20に供給される。このMUX20に対応するキューに格納されたセルデータに対する接続識別子(CID: connection identifier)を出力することによって、 $V C\_S E L$ 信号に対応するセル $k$ を次のノード $i+1$ に伝送する。実時間接続に対する全てのキューが空いている場合、即ち、全ての空フラグ $E F_{ij}$ が「1」であるので伝送されるセルがないとすれば、実時間連続に対する遅延無関トラフィックキュー19から遅延無関知セルが選択されMUX20に供給される。

#### 【0042】

図8は、本発明によるATM系において、フレームカウンタを用いて生成されたPSPSフレームに基づいて接続 $j$ のノード $i$ におけるセル $k$ の動的優先順位キューイング方式に対する流れ図を表す。ステップS10において、ATMセルが到着すると、ステップS11にてセルのヘッダーが検出され、ステップS12にて、ATMセルに対するコールが存在するか否かが検出される。ATMセルに対するコールがない場合、ステップS13にて、複数のノードを貫通するATMセルに対するコール接続 $j$ が設定され、ステップS14にて、本発明によるPSPS技法を用いて各ノードにある各カウンタが接続単位で同期化される。その後、ステップS18において、セルがスケジューリングされて伝送される。

#### 【0043】

一方、ATMセルに対するコールが存在する場合、ステップS15において、セルが遅延無関知トラフィックに該当するか否かが検出される。セルが遅延に無関知である場合、セルはステップS18にて、直接スケジューリングされ伝送される。そうでない場合、接続 $j$ のノード $i$ におけるセル $k$ に対する到着カウント値 $A C_{ij}^k$ が、ジッタ調節のために同期化されたフレームカウンタから検出され、ステップS17にて、セル $k$ が到着カウント値 $A C_{ij}^k$ の間にジッタ調節され、その後、ステップS18においてスケジューリングされ伝送される。

10

20

30

40

50

## 【 0 0 4 4 】

図 9 には、1つのノードにおける全ての接続の全てのセルに対するスケジューリング過程に対する流れ図が示されており、各実時間接続ごとに各同期化されたフレームカウンタが割当てられている。まず、ステップ S 2 0 において、全ての接続が調査され 1 つ以上の実時間セルが存在するか否かが判断される。

## 【 0 0 4 5 】

実時間セル、即ち遅延限界セルがない場合、ステップ S 2 6 にて遅延無関知セルが存在するか否かが調査される。ここで、遅延無関知セルは、その伝送時間が重要ではないので、いつでも伝送さえされればいい。遅延無関知セルが存在することが調査されると、ステップ S 2 7 において、遅延無関知セルが次のノード  $i+1$  に供給される。そうでない場合には、そのタイムスロットにはどんなセルも伝送されない。

10

## 【 0 0 4 6 】

ステップ S 2 0 において 1 つ以上の実時間セルが検出される場合、ノード  $i$  における各実時間接続ごとに接続単位別に同期化されたフレームカウンタを有するので、ステップ S 2 1 にて 1 つ以上の伝送のための実時間セルに有する全ての接続  $j$  に対するカウント値  $C_{ij}^k$  が検出される。ステップ S 2 2 において、全ての接続  $j$  に対する残余時間  $R T_{ij}^k$  が、カウント値  $C_{ij}^k$ 、フレーム大きさ  $T_j$  及び遅延限界  $d_{ij}$  に基づいて計算され、ステップ S 2 3 において最小残余時間  $R T_{ij}^k$  が選択され、ステップ S 2 4 において最小残余時間  $R T_{ij}^k$  に該当するセルが次のノード  $i+1$  にサービスされる。

## 【 0 0 4 7 】

図 10 には、1つのノード  $i$  における 2 つの遅延限界接続と 1 つの遅延無関知接続に対する例示的なスケジューリング表が示されている。ここで、第 1 及び第 2 接続  $j=1$  及び  $j=2$  に対する遅延限界は、各々  $d_{i1}=4$  及び  $d_{i2}=3$  であり、第 3 接続  $j=3$  は遅延に無関係である。時間はタイムスロット単位に変化すると仮定する。接続 1 のセル  $k_1$  がタイムスロット「0」に到着カウント値  $A C_{i1}^k=1$  である時到着すれば、そのセル  $k_1$  は 1 タイムスロットの間にジッタ調節され、タイムスロット「1」である時が伝送に適切な状態になり、タイムスロット「0」である時到着カウント値  $A C_{i2}^k=1$  の状態に到着する接続 2 のセル  $k_2$  も 1 タイムスロットの間にジッタが調節され伝送に適切な状態になる。

20

## 【 0 0 4 8 】

タイムスロット「1」である時、接続 1 のカウント値  $C_{i1}^k=4$  と接続 2 のカウント値  $C_{i2}^k=3$  とが互いに比較された後、最小カウント値「3」が選択され接続 2 のセル  $k_2$  が出発カウント値  $D C_{i2}^k=3$  とともに次のノード  $i+1$  にサービスされる。また、接続 3 のセル  $k_3$  もタイムスロット「1」である時到着する。タイムスロット「2」である時、接続 2 には伝送されるべきセルが存在しないので、空フラグ  $E F_{i2}^k=「1」$  が生成される反面、接続 1 のセル  $k_1$  はスケジューリングされ出発カウント値  $D C_{i1}^k=3$  である時ノード  $i+1$  にサービスされる。到着カウント値  $A C_{i2}^{k+1}=2$  である時到着された接続 2 の他のセル  $(k+1)_2$  は 2 タイムスロットの間に調節されタイムスロット「4」である時が伝送に適切な状態になる。タイムスロット「3」において、接続 1 及び接続 2 には伝送されるセルが存在しない。これは接続 1 にあるセル  $k_1$  は予め伝送される反面、接続 2 にあるセル  $(k+1)_2$  はジッタ調節中にあるからである。従って、遅延無関知トラフィックにあるセル  $k_3$  がタイムスロット「3」である時スケジューリングされ伝送される。タイムスロット「4」において、接続 2 にあるセル  $(k+1)_2$  がスケジューリングされ出発カウント値  $D C_{i2}^{k+1}=3$  である時次のノード  $i+1$  に伝送される。

30

40

## 【 0 0 4 9 】

上記において、本発明の好適な実施の形態について説明したが、本発明の請求範囲を逸脱することなく、当業者は種々の改変をなし得るであろう。

## 【 0 0 5 0 】

## 【 発明の効果 】

従って、本発明によれば、上位ノードから下位ノードへスケジューリング情報を伝達するためのヘッダー空間がなくても、終端間遅延及び遅延ジッタを補償して ATM 網において

50

無混雑実時間通信サービスでセルをスケジューリングすることができる。

【図面の簡単な説明】

【図 1】通常のジッタ E D D ( jitter earliest-due-date ) 規則を説明するための模式図。

【図 2】複数のノードから構成される網に対する 1 つの例示図。

【図 3】本発明によるコール設定及びセル伝送を行う装置に対するブロック図。

【図 4】本発明による遅延限界がフレーム大きさと同一である場合、コールの設定段階においてカウンタの間にパーセッションプリ同期化 ( per-session pre-synchronization ) の第 1 実施例を示す図面。

【図 5】本発明によって、遅延限界がフレーム大きさより小さい場合、コールの設定段階においてカウンタの間にパーセッションプリ同期化の第 2 実施例を示す模式図。 10

【図 6】本発明によって、ノード  $i$  における  $n+1$  個の接続に対する P S P S 動的優先順位のキューイング方式を用いてセル調節及びスケジューリング装置に対するブロック図。

【図 7】図 6 において接続  $j$  に対する  $j$  番目の遅延境界及び  $j$  番目の残余時間 ( R T ) 生成器に対するブロック図。

【図 8】本発明による A T M 系において、フレームカウンタを用いて形成されたパーセッションプリ同期化 ( P S P S ) フレーム法に基づいて動的優先順位キューイング方式に対する流れ図。

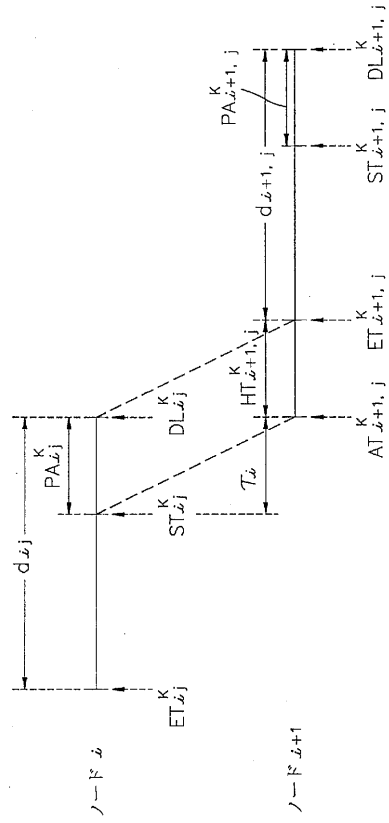
【図 9】全ての実時間接続の同期化されたフレームカウンタを用いる図 8 のスケジューリングステップに対する流れ図。 20

【図 10】ノード  $i$  において、2 つの遅延限界接続及び 1 つの遅延無関係接続に対するスケジューリング表の一実施例を示す模式図。

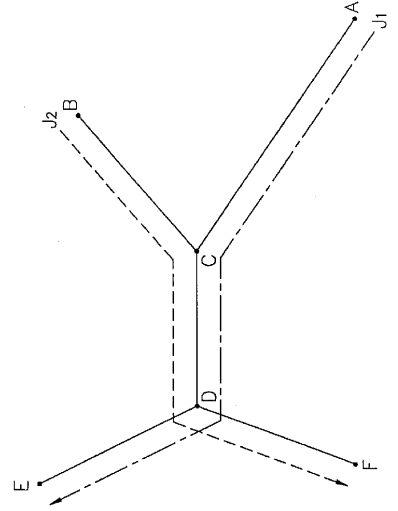
【符号の説明】

- 1 0 - 1 ~ 1 0 - n 遅延限界トラフィックキュー
- 1 1 第 1 先入れ先出し ( F I F O ) キュー
- 1 1 - 1 ~ 1 1 - n ジッタ制御部
- 1 2 第 2 先入れ先出し ( F I F O ) キュー
- 1 2 - 1 ~ 1 2 - n スケジューリング検出部
- 1 3 第 1 空検出部
- 1 4 第 2 空検出部 30
- 1 5 入力トグルスイッチ
- 1 6 出力トグルスイッチ
- 1 7 スイッチ制御部
- 1 8 フレームカウンタ
- 1 9 遅延無関係トラフィックキュー
- 2 0 マルチプレクサ ( M U X )
- 3 0 - 1 ~ 3 0 - n 残余時間発生部
- 3 1 拡張カウンタ
- 3 2 減算器
- 4 0 比較器 40
- 1 0 0 セル伝送ブロック
- 1 1 0 ヘッダー検出部
- 1 2 0 カウンタプール
- 1 3 0 制御メモリ
- 1 4 0 ジッタ調節部
- 1 5 0 スケジューリング部
- 2 1 0 コール調節部
- 2 2 0 カウンタ同期化部

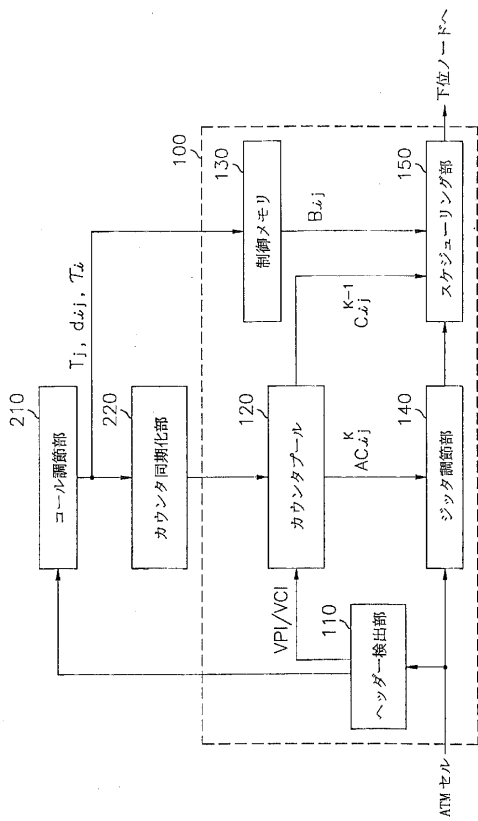
【 図 1 】



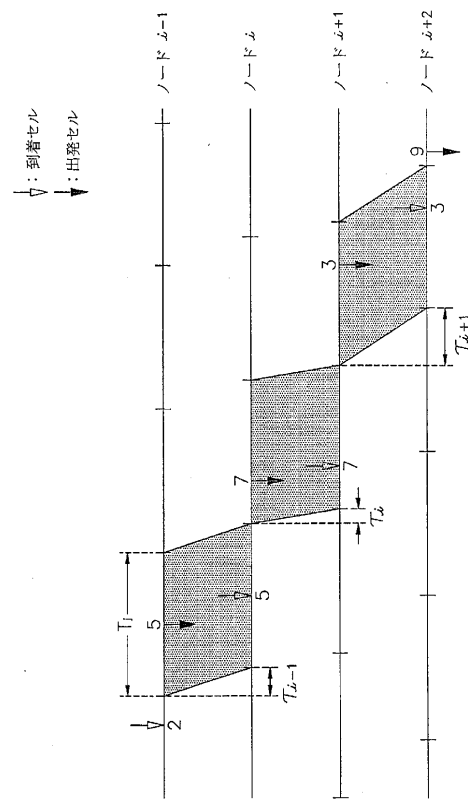
【 図 2 】



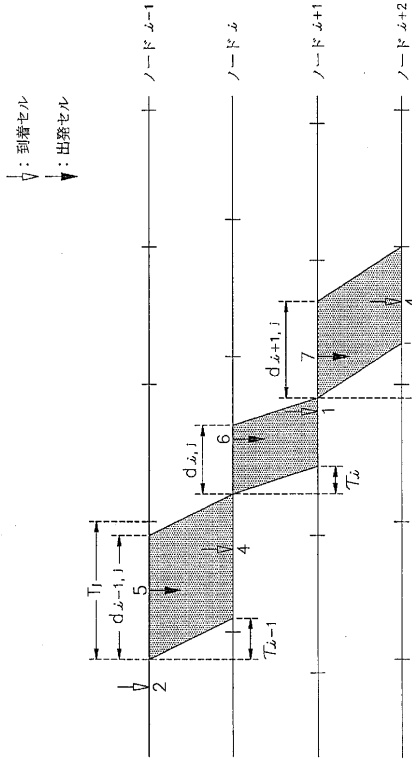
【 図 3 】



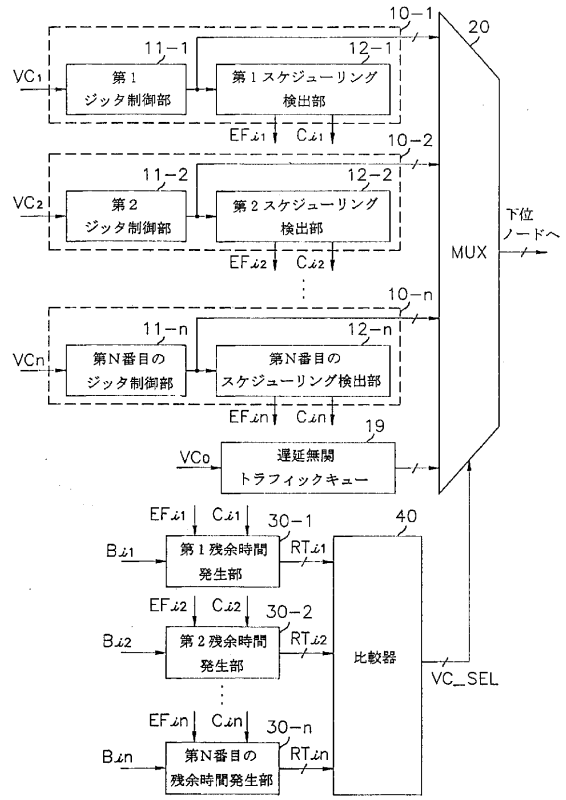
【 図 4 】



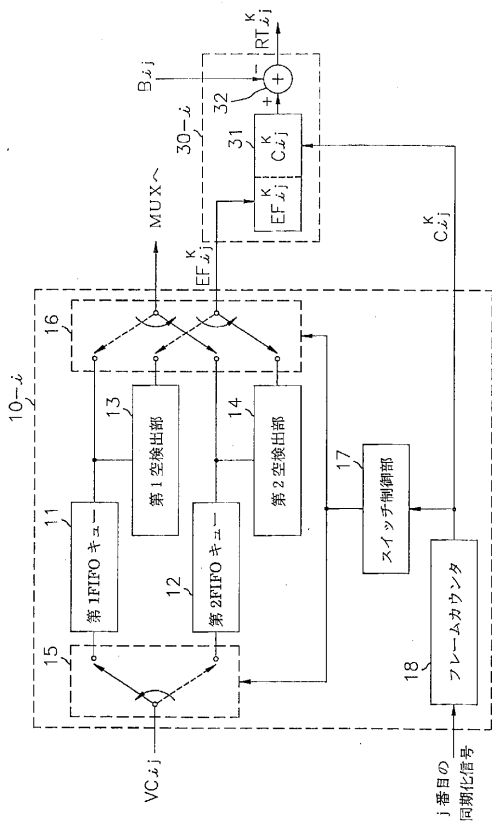
【図5】



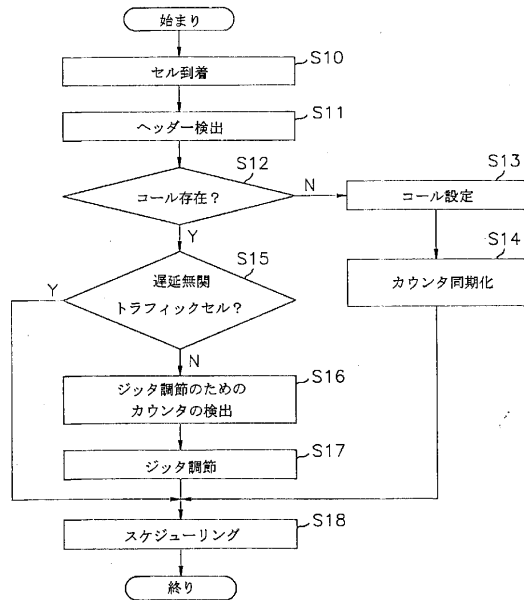
【図6】



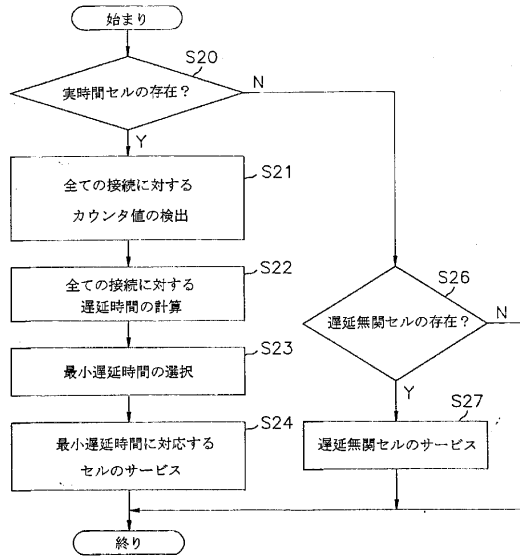
【図7】



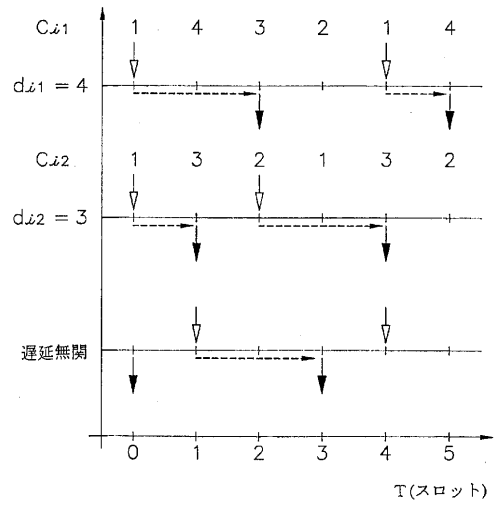
【図8】



【 図 9 】



【 図 10 】





---

フロントページの続き

- (56)参考文献 特開平05 - 037520 (JP, A)  
特開平07 - 321806 (JP, A)  
特開平08 - 274764 (JP, A)  
特開平10 - 145398 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H04L 12/28

H04Q 3/00