



(12) 发明专利申请

(10) 申请公布号 CN 103913910 A

(43) 申请公布日 2014. 07. 09

(21) 申请号 201310755329. 4

(22) 申请日 2013. 12. 31

(71) 申请人 厦门天马微电子有限公司

地址 361101 福建省厦门市翔安区翔安西路
6999 号

申请人 天马微电子股份有限公司

(72) 发明人 张沼栋 沈柏平 宋琼

(74) 专利代理机构 北京同达信恒知识产权代理
有限公司 11291

代理人 刘松

(51) Int. Cl.

G02F 1/1343(2006. 01)

G02F 1/1333(2006. 01)

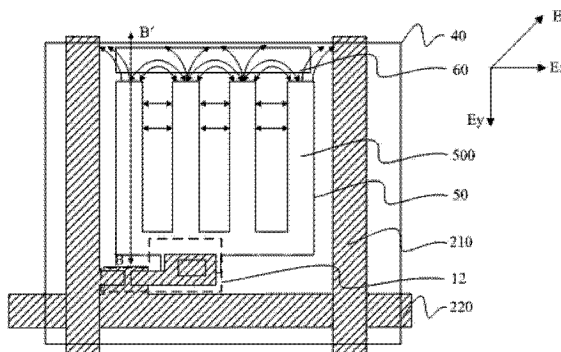
权利要求书1页 说明书6页 附图11页

(54) 发明名称

一种像素单元结构、阵列基板结构及液晶显示装置

(57) 摘要

本发明公开了一种像素单元结构、阵列结构及液晶显示装置,用以解决现有技术中液晶显示装置显示效果差的问题,其中,所述像素单元包括:第一电极、第二电极和屏蔽电极;所述第一电极为面状结构;所述第一电极之上形成有第一绝缘层;所述第二电极形成在第一绝缘层之上,并且所述第二电极包括多条条状电极,所述多条条状电极之间间隔设置;在第二电极的多条条状电极的末端处设置有屏蔽电极。采用上述技术方案,当像素单元存在电信号时,由于屏蔽电极的存在,将屏蔽第二电极的条状电极的末端所产生的 E_y 方向的电场,从而有效避免了畸线现象,保证了像素单元所有显示区域对应的显示分子均能按照预设方式进行旋转,提高了画面显示效果。



1. 一种像素单元结构,所述像素单元包括:第一电极、第二电极和屏蔽电极;
所述第一电极为面状结构;
所述第一电极之上形成有第一绝缘层;
所述第二电极形成在第一绝缘层之上,并且所述第二电极包括多条条状电极,所述多条条状电极之间间隔设置;
在第二电极的多条条状电极的末端处设置有屏蔽电极。
2. 如权利要求1所述的像素单元结构,其特征在于,所述屏蔽电极设置在第二电极的各条条状电极之间。
3. 如权利要求1所述的像素单元结构,其特征在于,所述屏蔽电极设置在第二电极的各条条状电极之间及条状电极处。
4. 如权利要求1所述的像素单元结构,其特征在于,所述屏蔽电极和第二电极位于同一导电层。
5. 如权利要求1所述的像素单元结构,其特征在于,所述第二电极还包括连接电极,所述连接电极在第二电极的末端处将多条条状电极连接在一起。
6. 如权利要求5所述的像素单元结构,其特征在于,所述屏蔽电极覆盖所述连接电极,并且所述屏蔽电极和所述连接电极之间设置有第二绝缘层。
7. 如权利要求6所述的像素单元结构,其特征在于,所述屏蔽电极还覆盖连接电极朝向第二电极内部的端面。
8. 如权利要求1所述的像素单元结构,其特征在于,所述屏蔽电极通过位于第一绝缘层的过孔和第一电极电性连接。
9. 一种像素单元的阵列结构,包括多条扫描线和数据线交叉限定的多个像素单元,其特征在于,所述像素单元为权利要求1-8任一所述的像素单元。
10. 如权利要求9所述的阵列结构,其特征在于,所述过孔位于数据线的上方;或者,所述过孔位于所述扫描线上方。
11. 如权利要求9所述的阵列结构,其特征在于,相邻的多个像素单元的屏蔽电极连接在一起,并且通过同一个过孔和第一电极电性连接。
12. 如权利要求9所述的阵列结构,其特征在于,同一行像素单元的屏蔽电极相互连接在一起,并且在像素单元阵列外和第一电极的信号电连接。
13. 如权利要求9所述的阵列结构,其特征在于,所述屏蔽电极为透明导电层;或者,所述屏蔽电极为金属层。
14. 一种液晶显示装置,其特征在于,包括如权利要求9至13任一所述的阵列结构,还包括彩膜基板,以及设置于阵列基板和彩膜基板之间的液晶层。
15. 如权利要求14所述的液晶显示装置,其特征在于,在所述彩膜基板中与所述阵列基板相向的内侧面上设置有黑矩阵,且在透光方向上,所述黑矩阵的不透光部分遮挡所述屏蔽电极。

一种像素单元结构、阵列基板结构及液晶显示装置

技术领域

[0001] 本发明涉及显示装置制作领域,尤其涉及一种像素单元结构、阵列结构及液晶显示装置。

背景技术

[0002] 随着科技的飞速发展,电子产品显示装置的性能得到了大幅度提高,各种大尺寸、高分辨率显示装置得到了广泛应用。

[0003] 目前,显示装置通常采用 TN (Twisted Nematic, 扭曲向列) 显示模式、ADS (ADvanced Super Dimension Switch, 高级超维场转换技术) 显示模式以及 FFS (Fringe Filed Switching ; 边缘场开关技术) 显示模式。

[0004] FFS 显示模式因其视角大、透光率高等优点备受市场青睐。但是现有技术中的 FFS 显示模式中,像素单元在远离 TFT (Thin Film Transistor, 薄膜场效应晶体管) 一侧的处会发生显示异常。图 1 为现有技术中 FFS 显示模式的一个像素单元的发光模拟图,如图 1 所示,条状的电极一端和 TFT12 连接,另一端向反方向延伸。在像素单元远离 TFT12 的一侧于黑色区域 11 存在,该黑色区域 11 就是显示异常的区域,降低了显示的效果。

发明内容

[0005] 发明人经过研究发现,在 FFS 显示模式中,像素单元在远离 TFT 一侧处发生显示异常是由以下原因造成的。

[0006] 参阅图 2A 和图 2B,图 2A 为现有技术的 FFS 驱动模式的一个像素单元的俯视结构图,在 FFS 驱动模式的像素单元中,包括公共电极 10 以及像素电极 20,其中,像素电极 20 包括多个条状电极 200。图 2B 为图 2A 中沿 AA' 的截面示意图。如图所示,在 FFS 驱动模式的像素单元中,包括公共电极 10、像素电极 20,以及夹杂在公共电极 10 和像素电极 20 之间的第一绝缘层 30,其中,该像素电极 20 包括多条条状电极 200。

[0007] 参阅图 2A 所示,当对 FFS 驱动模式的像素单元输入电信号时,像素电极 20 的各个条状电极 200 和公共电极 10 之间将形成 x 方向电场 E_x ,而在上述像素电极 20 的条状电极 200 末端由于除 x 方向电场外的其他电场无法被抵消,因此,在像素电极 20 的条状电极 200 末端存在各个方向的电场 E。参阅图 2A 所示,对电场 E 进行受力分析后,该电场 E 存在 y 方向的电场分量 E_y ,由于在 FFS 驱动模式的像素单元中,主要通过像素电极形成的 E_x 驱动显示分子按照预设方式进行旋转以呈现相应的画面,而电场 E_y 将导致该像素电极 20 的条状电极 200 末端的显示分子不能按照预设方式进行旋转,从而导致显示装置每一个像素单元呈现的画面中存在较为严重的黑色区域 11,并且当显示装置的电压增大时,显示装置所呈现画面上的黑色区域 11 将增加,将大大影响画面的显示效果。

[0008] 由此可见,现有技术中,显示装置呈现的画面中存在黑色区域,从而导致显示装置画面显示效果差的问题。

[0009] 本发明实施例提供一种阵列基板及液晶显示装置,用以解决现有技术中显示装置

存在显示效果差的问题。

[0010] 本发明实施例提供的具体技术方案如下：

[0011] 一种像素单元结构,所述像素单元包括:第一电极、第二电极和屏蔽电极；

[0012] 所述第一电极为面状结构；

[0013] 所述第一电极之上形成有第一绝缘层；

[0014] 所述第二电极形成在第一绝缘层之上,并且所述第二电极包括多条条状电极,所述多条条状电极之间间隔设置；

[0015] 在第二电极的多条条状电极的末端处设置有屏蔽电极。

[0016] 一种像素单元的阵列结构,包括多条扫描线和数据线交叉限定的多个像素单元,所述像素单元为上述的像素单元。

[0017] 一种液晶显示装置,包括如上所述的阵列结构,还包括彩膜基板,以及设置于阵列基板和彩膜基板之间的液晶层。

[0018] 本发明实施例中,所述像素单元包括:第一电极、第二电极和屏蔽电极;所述第一电极为面状结构;所述第一电极之上形成有第一绝缘层;所述第二电极形成在第一绝缘层之上,并且所述第二电极包括多条条状电极,所述多条条状电极之间间隔设置;在第二电极的多条条状电极的末端处设置有屏蔽电极。采用上述技术方案,当像素单元存在电信号时,由于屏蔽电极的存在,将屏蔽第二电极的条状电极的末端所产生的 E_y 方向的电场,从而有效避免了黑色异常显示区域的出现,保证了像素单元所有显示区域对应的显示分子均能按照预设方式进行旋转,提高了画面显示效果。

附图说明

[0019] 图 1 为现有技术中 FFS 显示模式的一个像素单元的发光模拟图；

[0020] 图 2A 为现有技术中 FFS 驱动模式的一个像素单元的俯视结构图；

[0021] 图 2B 为现有技术中 FFS 驱动模式的一个像素单元沿 AA' 的截面示意图；

[0022] 图 3 本发明实施例一提供的像素单元的结构示意图；

[0023] 图 4 为本发明实施例一提供的像素单元的另一种实现方式的示意图；

[0024] 图 5 为本发明实施例一提供的像素单元沿 BB' 的截面示意图；

[0025] 图 6 为本发明实施例一提供的像素单元中过孔位置示意图；

[0026] 图 7 为本发明实施例二提供的像素单元的俯视结构示意图；

[0027] 图 8 为本发明实施例二提供的像素单元的另一种实现方式的俯视结构示意图；

[0028] 图 9 为图 8 所示俯视图沿 BB' 的截面示意图；

[0029] 图 10 为过孔位于数据线上方的示意图；

[0030] 图 11 为图 8 所示俯视图沿 BB' 的截面示意图；

[0031] 图 12 为图 8 所示俯视图沿 CC' 的截面示意图；

[0032] 图 13 为本发明实施例三提供的多个像素单元组成的阵列结构示意图；

[0033] 图 14 为过孔 70 位于扫描线上方的示意图；

[0034] 图 15 为本发明实施例三另一种实现方式的示意图；

[0035] 图 16 为现有技术和本发明技术 X 方向电场强度 E_x 的对比示意图；

[0036] 图 17 为现有技术和本发明技术 Y 方向电场强度 E_y 的对比示意图。

具体实施方式

[0037] 为了解决现有技术中显示装置存在显示效果差的问题。本发明提供一种像素单元的结构,所述像素单元包括:第一电极、第二电极和屏蔽电极;所述第一电极为面状结构;所述第一电极之上形成有第一绝缘层;所述第二电极形成在第一绝缘层之上,并且所述第二电极包括多条条状电极,所述多条条状电极之间间隔设置;在第二电极的多条条状电极的末端处设置有屏蔽电极。下面结合说明书附图对本发明实施例作进一步详细描述。

[0038] 实施例一

[0039] 请参考图 3,为本发明实施例一提供的像素单元的俯视结构示意图。如图所示,实施例一提供的像素单元包括:数据线 210、扫描线 220、TFT12、第一电极 40、第二电极 50 和屏蔽电极 60,所述第一电极 40 和第二电极 50 形成面内场。

[0040] 具体地,第一电极 40 为面状电极,第二电极 50 包括多条条状电极 500,第一电极 40 和第二电极 50 之间为用于绝缘的第一绝缘层(未示出)。在实施例一中,所述第二电极 50 为像素电极,所述第一电极 40 为公共电极。所述第二电极 50 的多条条状电极 500 之间为间隔设置,所述第二电极 50 的多条条状电极 500 的一端与 TFT12 的漏极相连接,另一端为开口状。在第二电极 50 的多条条状电极 500 的末端处设置有屏蔽电极 60。

[0041] 参阅图 3 所示,在实施例一中,所述屏蔽电极 60 设置在第二电极 50 的各条状电极 500 的末端之间,通过屏蔽电极 60 屏蔽第二电极 50 的条状电极 500 末端之间产生的 y 方向电场。其中,屏蔽电极 60 的数目等于第二电极 50 中每相邻两个条状电极 500 之间的间隔数目,其尺寸等于第二电极 50 每相邻两个条状电极 500 之间的间隔尺寸。其中,上述第二电极 50 的多条条状电极 500 的末端即为第二电极 50 远离薄膜晶体管的一端。

[0042] 请参阅图 4,为本发明实施例一提供的像素单元的另一种实现方式的俯视结构示意图。在本发明实施例一另一种实现方式中,屏蔽电极 60 设置在第二电极 50 的各条状电极 500 之间以及各条状电极 500 处,通过屏蔽电极 60 屏蔽第二电极 50 的各条状电极 500 末端产生的 y 方向电场,其中,由于屏蔽电极 60 尺寸远远大于第二电极 50 的最外侧两个条状电极 500 外边缘之间的尺寸时,将降低系统的开口率,因此屏蔽电极 60 的尺寸近似等于第二电极 50 的最外侧两个条状电极 500 外边缘之间的尺寸。相较于第一种设置屏蔽电极 60 的方式,当采用第二种设置屏蔽电极 60 的方式时,由于屏蔽电极 60 尺寸等于第二电极 50 的最外侧两个条状电极 500 外边缘之间的尺寸,因此能够更加可靠地屏蔽第二电极 50 的各个条状电极 500 末端产生的弧形电场 E 产生的 y 方向的电场,从而减少了异常显示的黑色区域。

[0043] 所述屏蔽电极 60 可以是悬浮电极,也可以向所述屏蔽电极 60 施加电压,优选地,所述屏蔽电极 60 施加有电压,并且其电压值等于像素单元第一电极 40 的电压值。参阅图 5 所示为图 4 所示俯视图沿 BB' 的截面示意图,因为第一电极 40 为面状电极,则位于第一电极 40 上方的屏蔽电极 60 可以通过贯穿第一绝缘层 30 的过孔 70 和其电性连接。屏蔽电极 60 和第一电极 40 的电位连接,其屏蔽第二电极 50 末端的 y 方向电场的效果更好。

[0044] 参阅图 6 所示,上述过孔 70 位于数据线 210 的上方,屏蔽电极 60 通过该过孔 70 与第一电极 40 电性连接;或者,该过孔 70 位于扫描线 220 上方,屏蔽电极 60 通过过孔 70 与第一电极 40 电性连接。由于数据线 210 上方和扫描线 220 上方均为显示装置的非显示

区域,采用上述技术方案,避免了影响显示装置的显示效果。上述过孔 70 可以为圆形过孔,也可以为矩形过孔,还可以为不规则形状过孔;当该过孔 70 为圆形过孔时,其直径至少为 3 微米。

[0045] 实施例二

[0046] 请参考图 7,为本发明实施例二提供的像素单元的俯视结构示意图。如图所示,实施例二提供的像素单元包括:数据线 210,扫描线 220,TFT12,第一电极 40、第二电极 50、屏蔽电极 60,所述第一电极 40 和第二电极 50 之间形成面内场。

[0047] 具体的,第一电极 40 为面状电极,第二电极 50 包括多条条状电极 500 以及连接电极 510,第一电极 40 和第二电极 50 之间还包括起到绝缘作用的第一绝缘层(未示出)。第二电极 50 的多条条状电极 500 之间为间隔设置。在实施例二中,所述第二电极 50 为像素电极,所述第一电极 40 为公共电极。所述第二电极 50 的多条条状电极 500 的一端与 TFT12 的漏极相连接,另一端与连接电极 510 相连接;连接电极 510 位于第二电极 50 末端处将第二电极 50 的多条条状电极 500 连接在一起。在第二电极 50 的条状电极 500 末端设置有屏蔽电极 60。

[0048] 参阅图 7 所示,在实施例二中,所述屏蔽电极 60 设置在第二电极 50 的各条状电极 500 之间以及各条状电极 500 处,且该屏蔽电极 60 不覆盖连接电极 510。通过屏蔽电极 60 屏蔽第二电极 50 的条状电极 500 末端以及连接电极 510 产生的 y 方向电场。其中,屏蔽电极 60 的尺寸近似等于第二电极 50 的连接电极 510 外边缘之间的尺寸,避免了当屏蔽电极 60 尺寸设置过大造成的降低系统开口率的问题。

[0049] 请参阅图 8,为本发明实施例二提供的像素单元的另一种实现方式的俯视结构示意图。在本发明实施例二另一种实现方式中,屏蔽电极 60 设置在第二电极 50 的各条状电极 500 之间以及各条状电极 500 处,且该屏蔽电极 60 覆盖第二电极 50 的连接电极 510,通过屏蔽电极 60 屏蔽第二电极 50 的条状电极 500 末端和连接电极 510 产生的 y 方向电场。其中,屏蔽电极 60 的尺寸近似等于第二电极 50 的连接电极 510 外边缘之间的尺寸,避免了当屏蔽电极 60 尺寸设置过大造成的降低系统开口率的问题。

[0050] 请参阅图 9,为图 8 所示俯视图沿 BB' 的截面示意图,所述屏蔽电极 60 覆盖所述连接电极 510,为了保证屏蔽电极 60 和第二电极 50 之间没有电性连接,屏蔽电极 60 和第二电极 50 之间还设置有第二绝缘层 80。由于第一电极 40 为面状电极,因此,位于第一电极 40 上方的屏蔽电极 60 可以通过贯穿第一绝缘层 30 的过孔 70 和其电性连接。屏蔽电极 60 和第一电极 40 的电位连接,其屏蔽第二电极 50 末端的 y 方向电场的效果更佳。

[0051] 参阅图 10 所示,上述过孔 70 位于数据线 210 的上方,屏蔽电极 60 通过该过孔 70 与第一电极 40 电性连接;或者,该过孔 70 位于扫描线 220 上方,屏蔽电极 60 通过过孔 70 与第一电极 40 电性连接。由于数据线 210 上方和扫描线 220 上方均为显示装置的非显示区域,采用上述技术方案,避免了影响显示装置的显示效果。上述过孔 70 可以为圆形过孔,也可以为矩形过孔,还可以为不规则形状过孔;当该过孔 70 为圆形过孔时,其直径至少为 3 微米。

[0052] 请参阅图 11,为图 8 所示俯视图沿 BB' 的截面示意图。如图所示,屏蔽电极 60 还覆盖连接电极 510 朝向第二电极 50 内部的端面,即屏蔽电极 60 近似包裹连接电极 510,可靠保证减弱第二电极 50 的各条状电极 500 末端产生的 y 方向电场,进一步提高显示装置的

显示效果。

[0053] 请参阅图 12,为图 8 所示俯视图沿 CC' 的截面示意图。如图所示,第二绝缘层 80 包裹第二电极 50,第二绝缘层 80 远离连接电极 510 的一个侧面 T1 与第一绝缘层 30 水平面 T2 之间的夹角大于或者等于 90 度。由于在屏蔽电极 60 的形成过程中,需要以第二绝缘层 80 为基准面形成屏蔽电极 60,因此,当第二绝缘层 80 的侧面 T1 与第一绝缘层 30 水平面 T2 之间的夹角大于 90 度时,更利于使形成的屏蔽电极 60 可靠覆盖第二电极 50 的连接电极 510,从而保证了屏蔽电极 60 对第二电极 50 末端的各条状电极 500 所产生的电场的屏蔽作用,减少异常显示的黑色区域。

[0054] 实施例三

[0055] 请参考图 13,为本发明实施例三提供的多个像素单元组成的阵列结构示意图。如图所示,实施例三提供的阵列结构包括多条数据线 210、多条扫描线 220,以及由多条数据线 210 和多条扫描线 220 交叉限定的多个像素单元 1。

[0056] 具体的,在每个像素单元 1 中,包括第一电极 40、第二电极 50 和屏蔽电极 60,所述第一电极 40 和第二电极 50 之间形成面内场。第一电极 40 为面状电极,第二电极 50 包括多条条状电极 500,第一电极 40 和第二电极 50 之间为用于绝缘的第一绝缘层(未示出)。所述第二电极 50 的多条条状电极 500 之间为间隔设置。在实施例三中,所述第二电极 50 为像素电极,所述第一电极 40 为公共电极。所述第二电极 50 的多条条状电极 500 的一端与 TFT12 的漏极相连接,另一端为开口状;或者,所述第二电极 50 的多条条状电极 500 的一端与 TFT12 的漏极相连接,另一端与连接电极相连接(未示出)。在第二电极 50 的多条条状电极 500 末端处设置有屏蔽电极 60,用于屏蔽第二电极 50 的多条条状电极 500 末端之间产生的 y 方向的电场分量,减少异常显示的黑色区域。

[0057] 参阅图 13 所示,在实施例三中,以屏蔽电极 60 与第二电极 50 位于同一层为例,向所述屏蔽电极 60 施加电压,且该施加电压值等于像素单元 1 第一电极 40 的电压值。由于第一电极 40 为面状电极,因此,位于第一电极 40 上方的屏蔽电极可以通过贯穿第一绝缘层的过孔 70 和第一电极 40 电性连接。其中,过孔 70 位于数据线 210 上方,且像素单元 1a、像素单元 1b、像素单元 1c 和像素单元 1d 的屏蔽电极 60 通过位于数据线 210 上方的连接通道 90,连接同一个过孔 70,并通过该过孔 70 与第一电极 40 电性连接。采用上述技术方案,多个像素单元 1 通过同一个过孔 70 连接第一电极 40,从而简化了制作工艺。

[0058] 请参阅图 14,在实施例三中,上述过孔 70 还可以位于扫描线 220 的上方。此时,若向所述屏蔽电极 60 施加的电压值等于像素单元 1 第一电极 40 的电压值,则像素单元 1a、像素单元 1b 的屏蔽电极 60 通过位于扫描线 220 上方的连接通道 90,连接同一个过孔 70,并通过该过孔 70 与第一电极 40 电性连接。

[0059] 请参阅图 15,为本发明实施例三另一种实现方式的示意图。在本发明实施例三的另一实现方式中,通过将位于同一行的所有像素单元 1 的屏蔽电极 60 相互连接,并在阵列结构之外将上述相互连接的屏蔽电极 60 连接至第一电极 40,使向所述屏蔽电极 60 施加的电压值等于像素单元 1 第一电极 40 的电压值。

[0060] 本发明实施例提供一种液晶显示装置,包括上述的阵列结构,还包括彩膜基板,以及设置于阵列结构和彩膜基板之间的液晶层。

[0061] 具体的,与上述阵列结构相匹配,在液晶显示装置的彩膜基板 3 中与阵列结构相

向的内侧面上设置有黑矩阵,且在透光方向上,黑矩阵的不透光部分遮挡屏蔽电极。

[0062] 请参考图 16 和图 17,图 16 为现有技术和本发明技术 X 方向电场强度 E_x 的对比示意图,图 17 为现有技术和本发明技术 Y 方向电场强度 E_y 的对比示意图。从图 16 和图 17 中可以看到,本发明技术相比于现有技术,其电场强度 E_x 增加并且电场强度 E_y 减小,可以有效的抑制异常显示的黑色区域的面积,提高显示效果。

[0063] 综上所述,本发明实施例中,所述像素单元包括:第一电极、第二电极和屏蔽电极;所述第一电极为面状结构;所述第一电极之上形成有第一绝缘层;所述第二电极形成在第一绝缘层之上,并且所述第二电极包括多条条状电极,所述多条条状电极之间间隔设置;在第二电极的多条条状电极的末端处设置有屏蔽电极。采用上述技术方案,当像素单元存在电信号时,由于屏蔽电极的存在,将屏蔽第二电极的条状电极的末端所产生的 E_y 方向的电场,从而有效避免了畸线现象,保证了像素单元所有显示区域对应的显示分子均能按照预设方式进行旋转,提高了画面显示效果。

[0064] 显然,本领域的技术人员可以对本发明实施例进行各种改动和变型而不脱离本发明实施例的精神和范围。这样,倘若本发明实施例的这些修改和变型属于本发明权利要求及其等同技术的范围之内,则本发明也意图包含这些改动和变型在内。

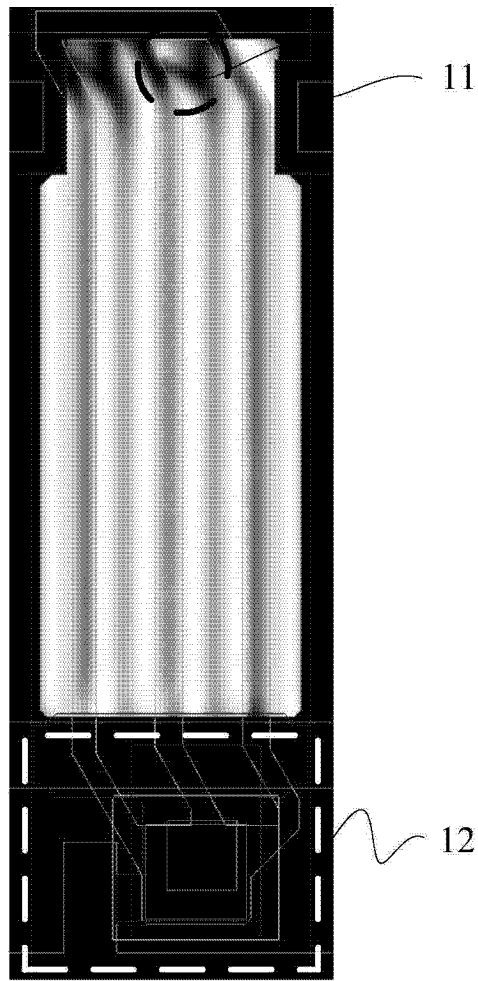


图 1

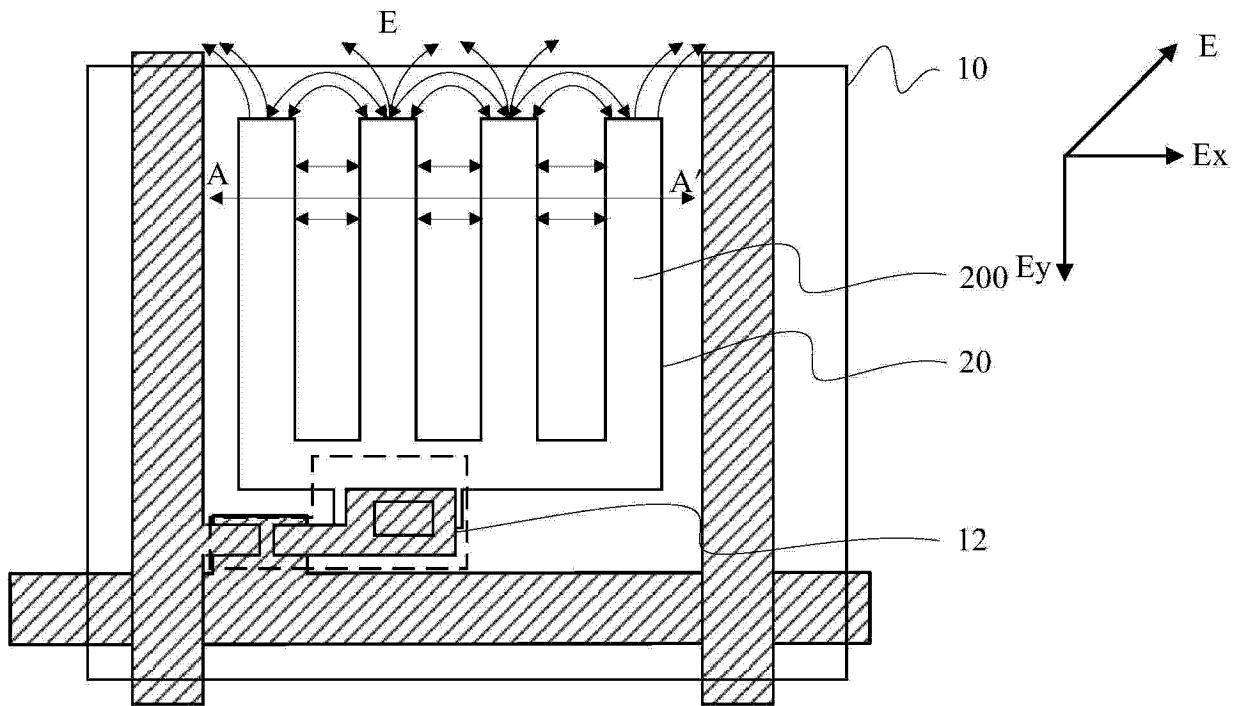


图 2A

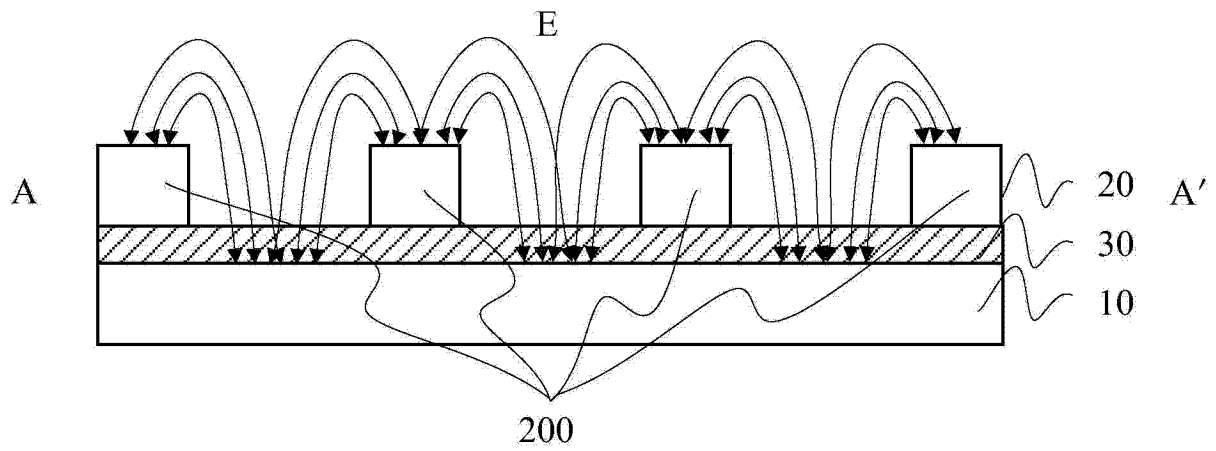


图 2B

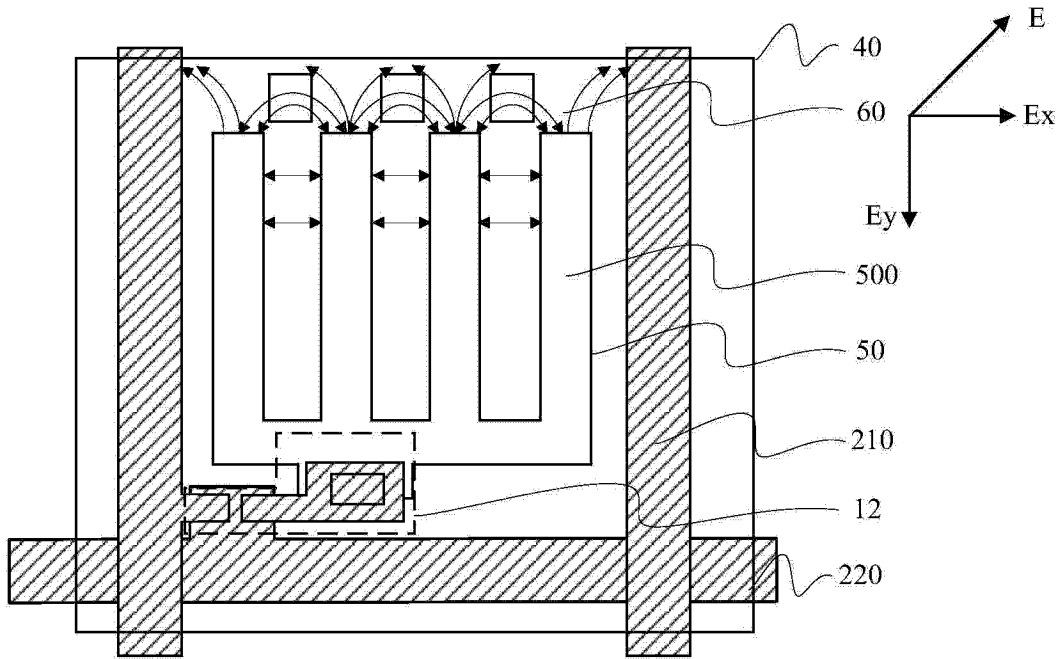


图 3

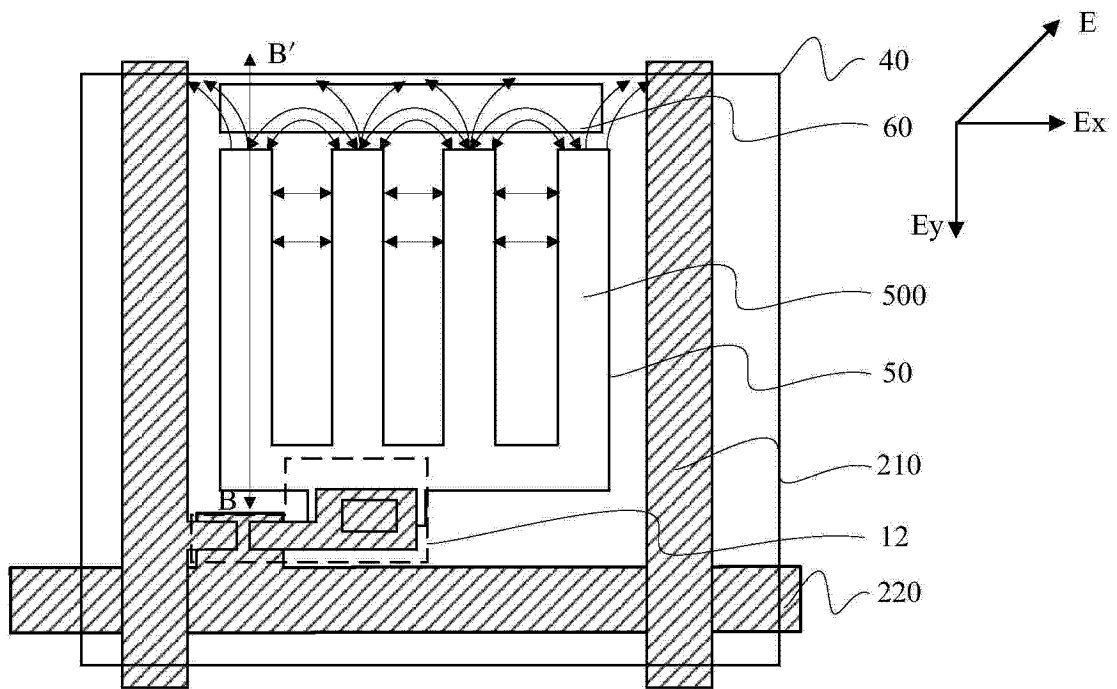


图 4

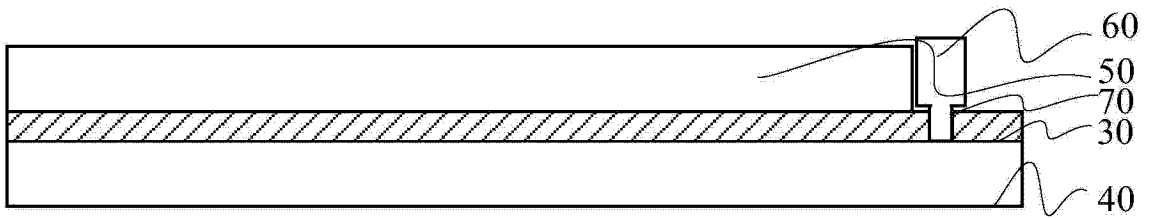


图 5

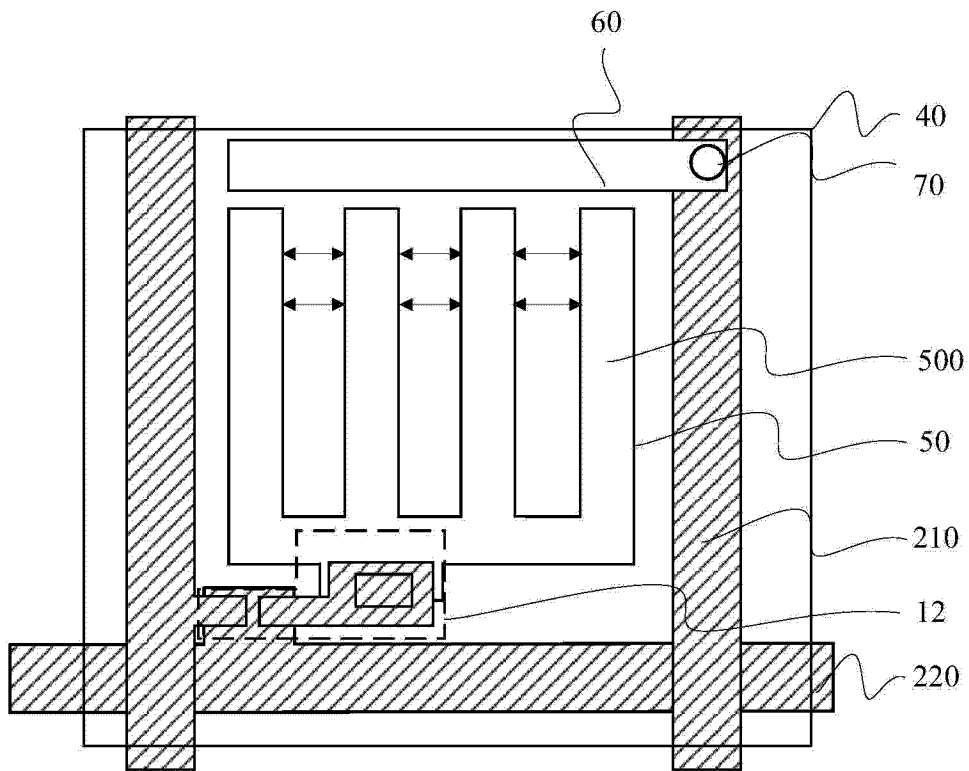


图 6

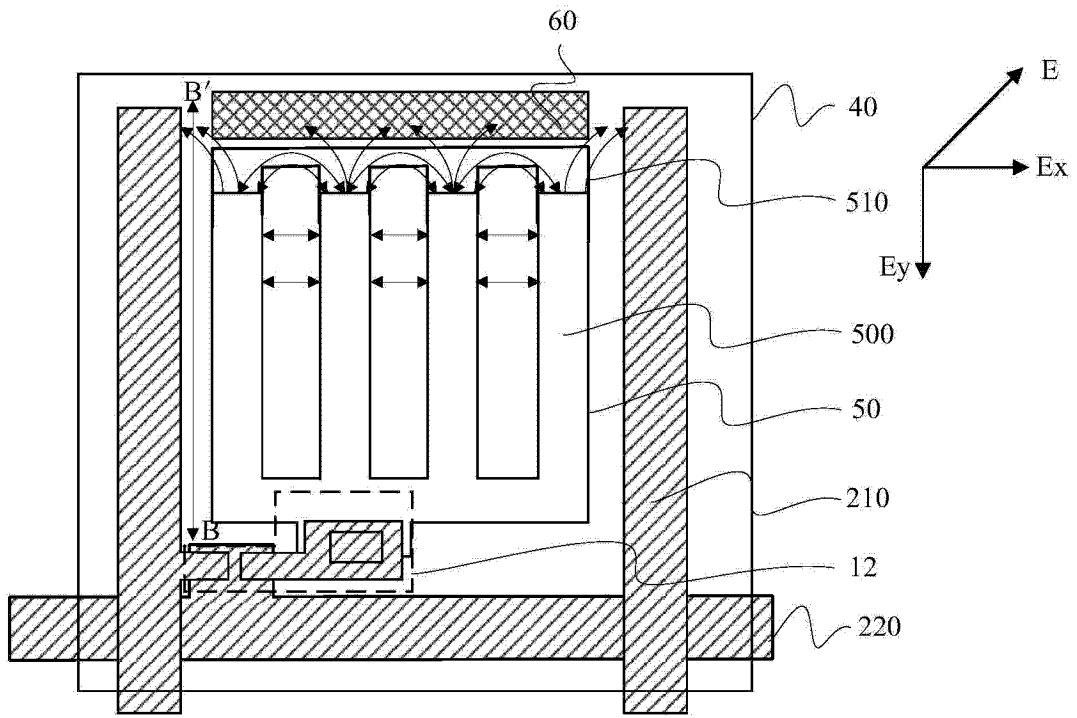


图 7

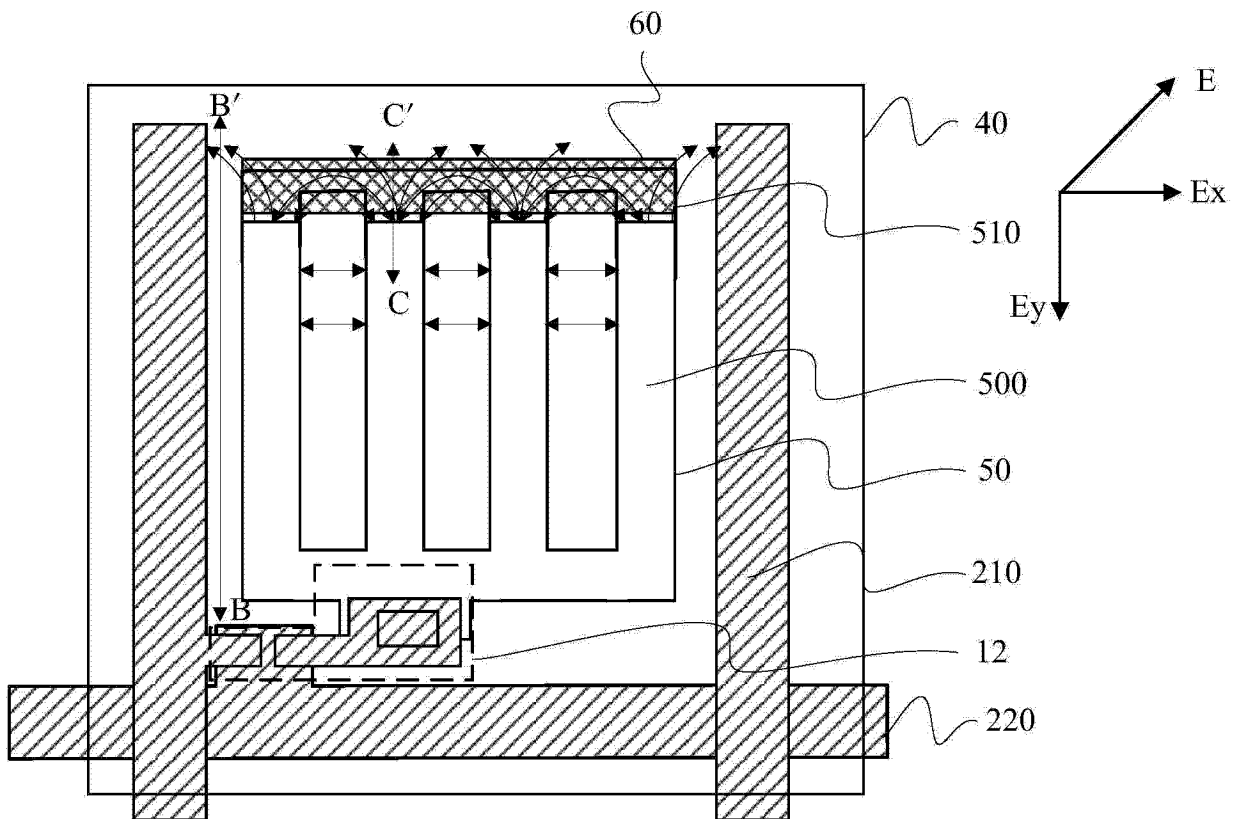


图 8

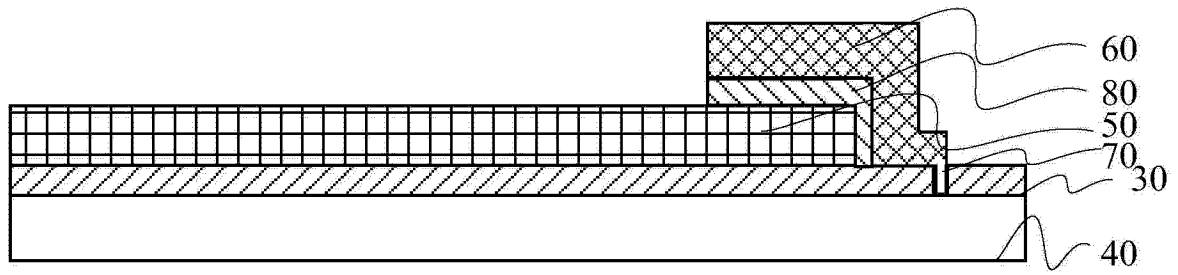


图 9

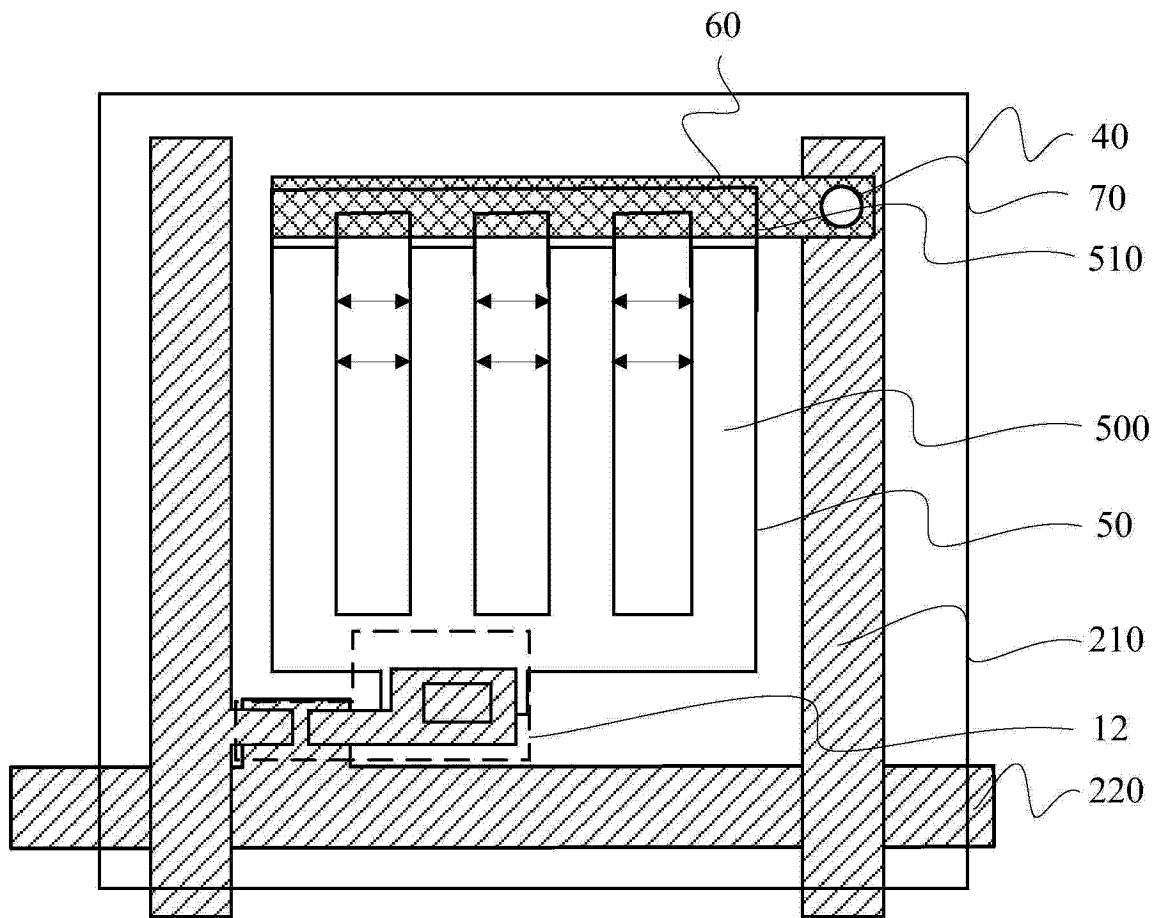


图 10

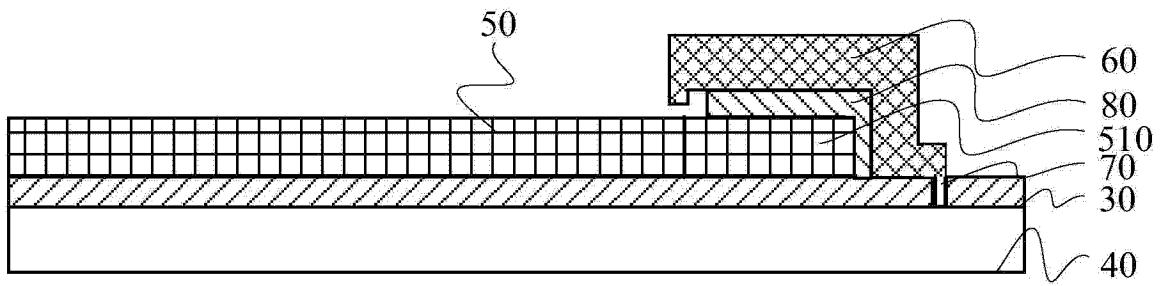


图 11

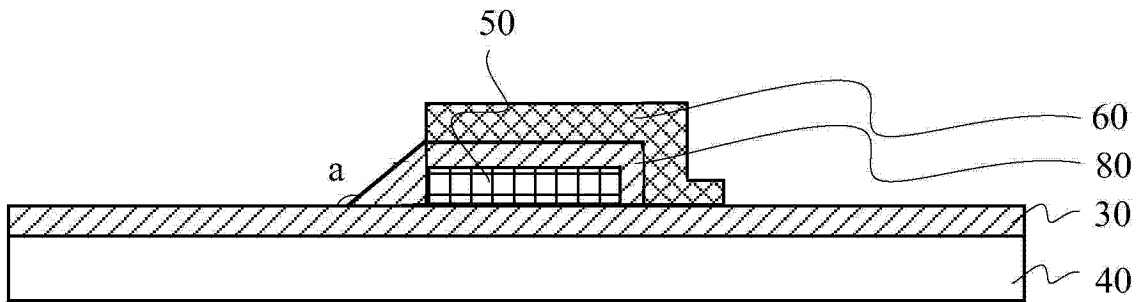


图 12

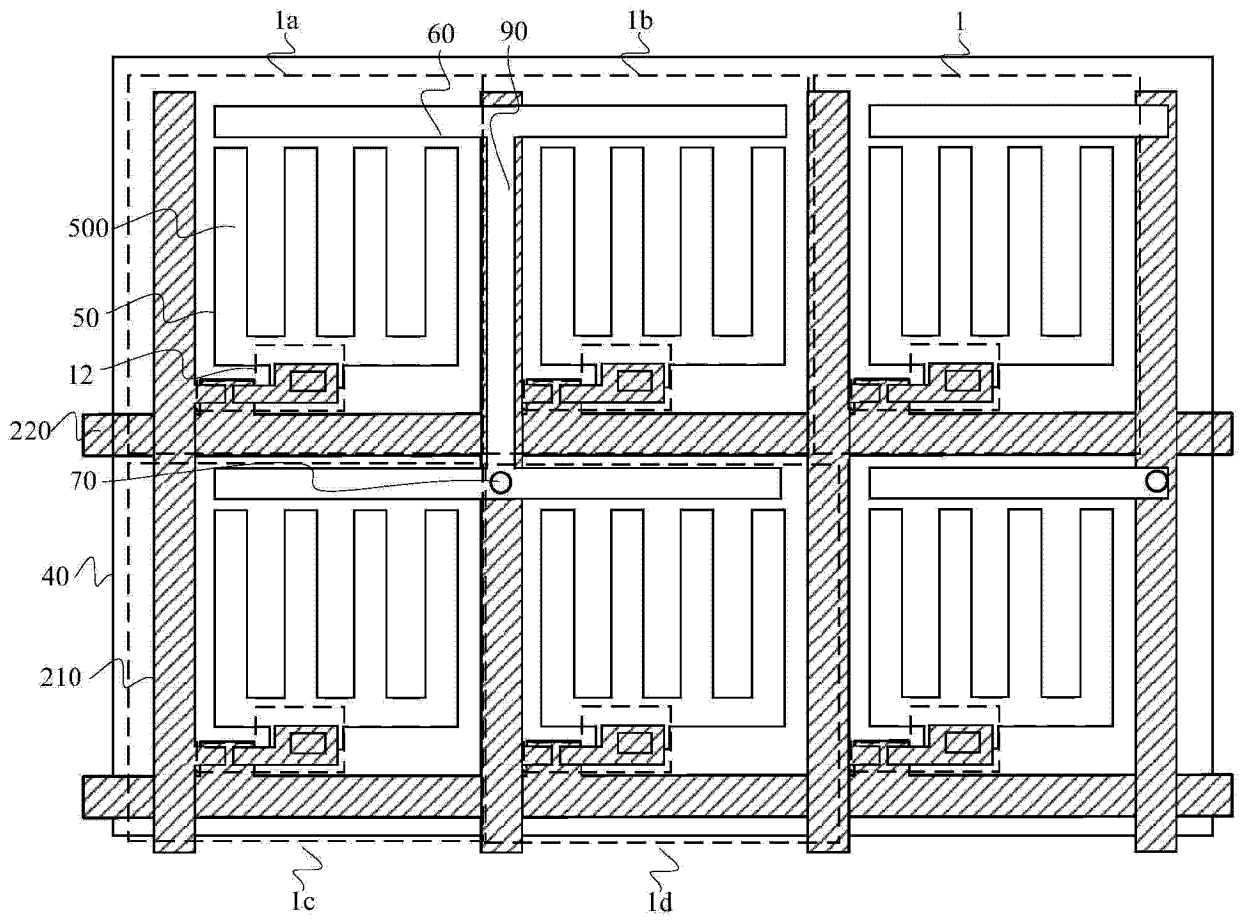


图 13

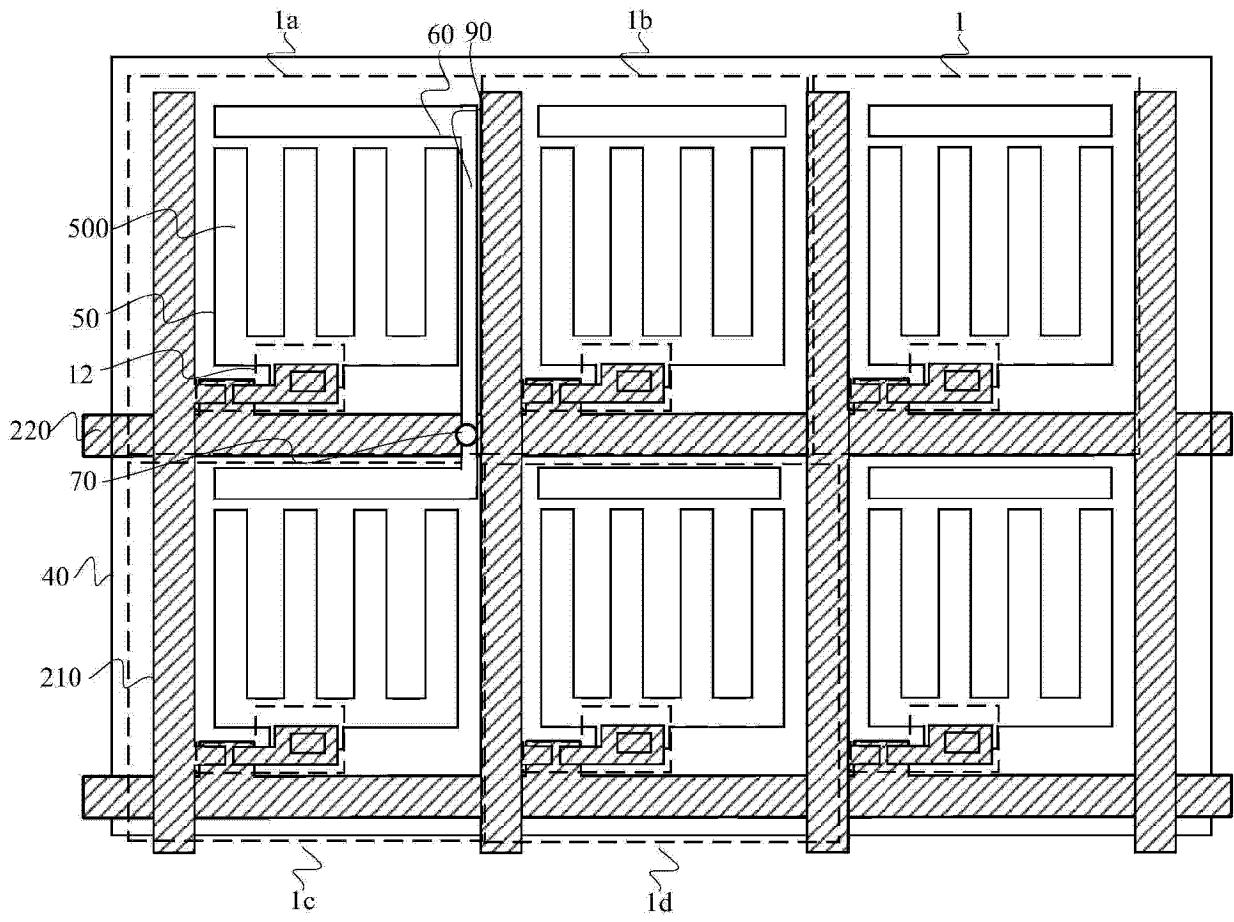


图 14

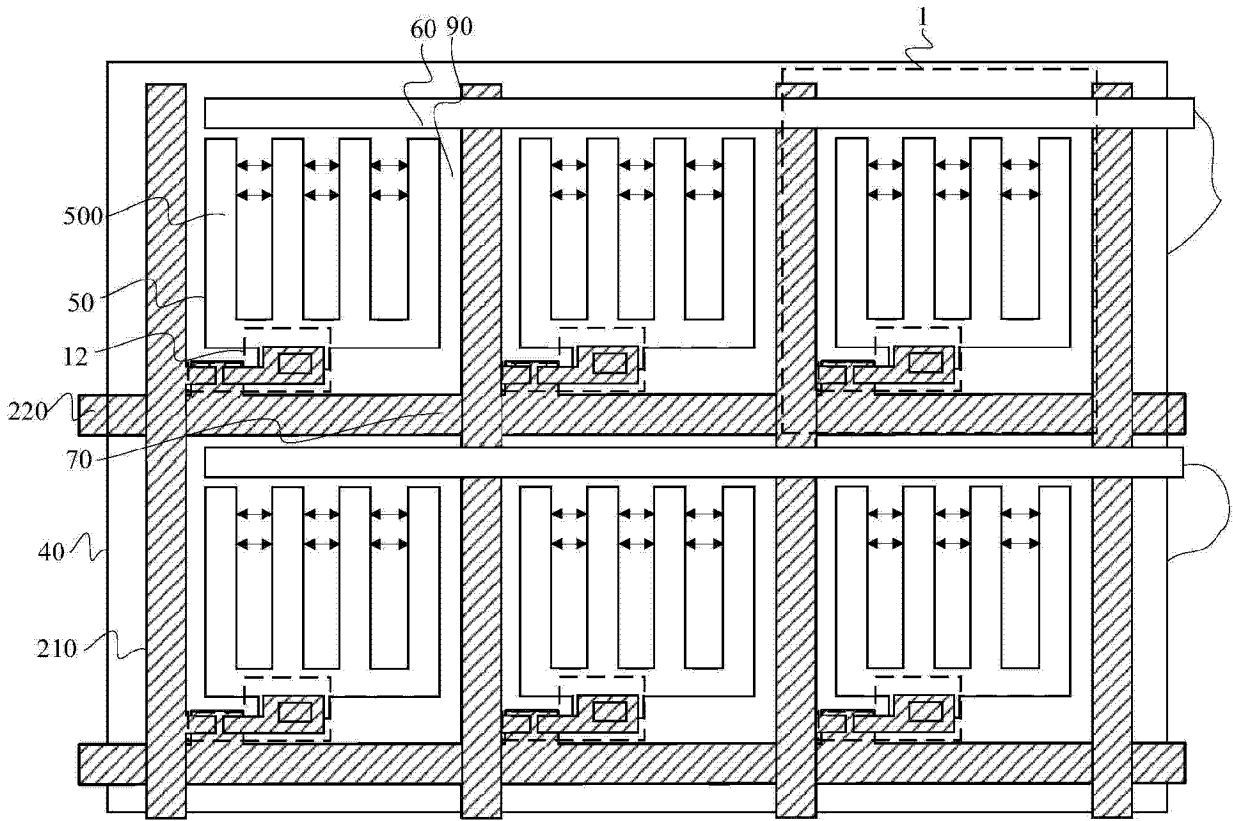


图 15

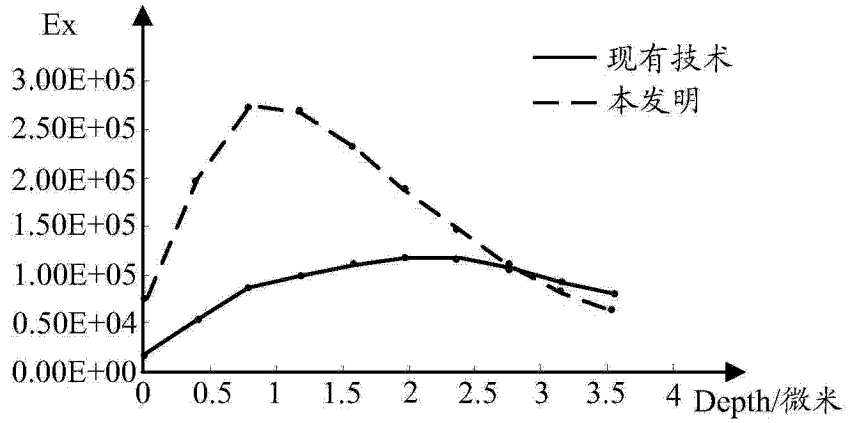


图 16

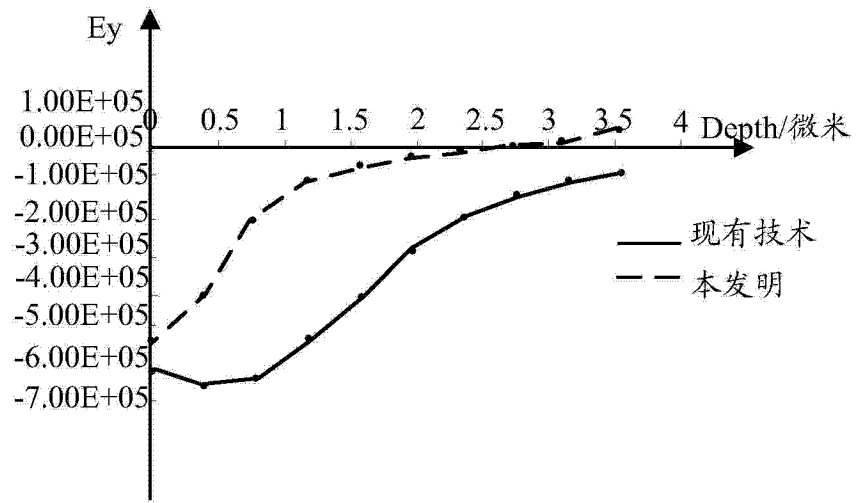


图 17