



(12)发明专利申请

(10)申请公布号 CN 110910815 A
(43)申请公布日 2020.03.24

(21)申请号 201910294345.5

(22)申请日 2019.04.12

(30)优先权数据

62/731,146 2018.09.14 US

(71)申请人 群创光电股份有限公司

地址 中国台湾新竹科学工业园区苗栗县竹南镇科学路160号

(72)发明人 陈联祥 郭拱辰 曾名骏

(74)专利代理机构 上海专利商标事务所有限公
司 31100

代理人 骆希聪

(51)Int.Cl.

G09G 3/32(2016.01)

G09G 3/3208(2016.01)

权利要求书1页 说明书8页 附图8页

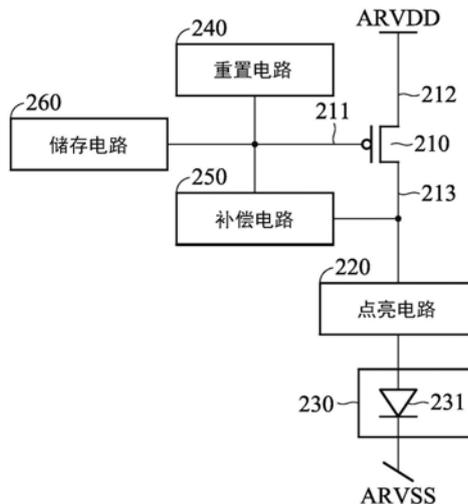
(54)发明名称

电子装置

(57)摘要

一种电子装置,包括一像素。像素接收一数据信号。该电子装置还包括一驱动晶体管、一发光电路以及一重置电路。驱动晶体管具有一第一栅极、一第一源/漏极以及一第二源/漏极。第一源/漏极接收一第一操作电压。发光电路耦接驱动晶体管。重置电路耦接第一栅极,用以设定第一栅极的位准。在一重置期间,第一栅极的电压等于一第一默认电压。在一写入期间,第一栅极的电压等于第一操作电压与驱动晶体管的一临界电压之间的一第一差值。在一显示期间,第一栅极的电压等于第一差值与一第二差值的总合。第二差值为一参考电压与数据信号之间的差值。

200A



1. 一种电子装置,包括:
 - 一像素,接收一数据信号,并包括:
 - 一驱动晶体管,具有一第一栅极、一第一源/漏极以及一第二源/漏极,该第一源/漏极接收一第一操作电压;
 - 一发光电路,耦接该驱动晶体管;以及
 - 一重置电路,耦接该第一栅极,用以设定该第一栅极的位准,
其中在一重置期间,该第一栅极的电压等于一第一默认电压,在一写入期间,该第一栅极的电压等于该第一操作电压与该驱动晶体管的一临界电压之间的一第一差值,在一显示期间,该第一栅极的电压等于该第一差值与一第二差值的总和,该第二差值为一参考电压与该数据信号之间的差值。
2. 如权利要求1所述的电子装置,更包括一点亮电路,耦接该发光电路。
3. 如权利要求1所述的电子装置,更包括:
 - 一补偿电路,耦接于该第一栅极与该第二源/漏极之间。
4. 如权利要求1所述的电子装置,更包括一储存电路,耦接该第一栅极。
5. 如权利要求4所述的电子装置,更包括:
 - 一数据输入电路,耦接该储存电路,
其中在该写入期间,该数据输入电路根据一扫描信号,传送该数据信号予该储存电路。
6. 如权利要求4所述的电子装置,其特征在于,该储存电路包括:
 - 一第一电容,具有一第一端以及一第二端,该第一端耦接该第一栅极;以及
 - 一第二电容,耦接于该第一栅极与一节点之间。
7. 如权利要求6所述的电子装置,更包括:
 - 一第一设定电路,耦接该节点,在该显示期间,该第一设定电路设定该节点等于该参考电压。
8. 如权利要求1所述的电子装置,其特征在于,该发光电路包括一发光组件,该电子装置更包括:
 - 一第二设定电路,耦接该发光组件的一阳极,
其中在该重置期间,该第二设定电路设定该阳极的电压等于一第二默认电压。
9. 如权利要求8所述的电子装置,其特征在于,该发光电路接收一第二操作电压,该第二默认电压小于该第二操作电压。
10. 如权利要求8所述的电子装置,更包括:
 - 一阻抗电路,耦接于该第二设定电路与该第二默认电压之间。

电子装置

技术领域

[0001] 本发明是有关于一种电子装置,特别是有关于一种具有发光组件的电子装置。

背景技术

[0002] 由于电子装置具有体积小、重量轻、或低辐射的优点,故近年来愈来愈受欢迎。电子装置中的显示设备可分为自发光(emission)显示设备以及非自发光(non-emission)显示设备。非自发光显示设备(如液晶显示器)是利用一背光源以达到显示的功能。因此,非自发光显示设备的体积比自发光显示设备大。

发明内容

[0003] 为解决上述非自发光显示设备的体积比自发光显示设备大的问题,本发明提供了一种电子装置。

[0004] 本发明提供一种电子装置,包括一像素。像素接收一数据信号。该电子装置并包括一驱动晶体管、一发光电路以及一重置电路。驱动晶体管具有一第一栅极、一第一源/漏极以及一第二源/漏极。第一源/漏极接收一第一操作电压。发光电路耦接驱动晶体管。重置电路耦接第一栅极,用以设定第一栅极的位准。在一重置期间,第一栅极的电压等于一第一默认电压。在一写入期间,第一栅极的电压等于第一操作电压与驱动晶体管的一临界电压之间的一第一差值。在一显示期间,第一栅极的电压等于第一差值与一第二差值的总合。第二差值为一参考电压与数据信号之间的差值。

[0005] 在本发明的一实施例中,该电子装置更包括一点亮电路,耦接该发光电路。

[0006] 在本发明的一实施例中,该电子装置更包括:一补偿电路,耦接于该第一栅极与该第二源/漏极之间。

[0007] 在本发明的一实施例中,该电子装置更包括一储存电路,耦接该第一栅极。

[0008] 在本发明的一实施例中,该电子装置更包括:一数据输入电路,耦接该储存电路。其中在该写入期间,该数据输入电路根据一扫描信号,传送该数据信号予该储存电路。

[0009] 在本发明的一实施例中,该储存电路包括:一第一电容和一第二电容。第一电容具有一第一端以及一第二端,该第一端耦接该第一栅极。第二电容耦接于该第一栅极与一节点之间。

[0010] 在本发明的一实施例中,该电子装置更包括:一第一设定电路,耦接该节点,在该显示期间,该第一设定电路设定该节点等于该参考电压。

[0011] 在本发明的一实施例中,该发光电路包括一发光组件,该电子装置更包括:一第二设定电路,耦接该发光组件的一阳极。其中在该重置期间,该第二设定电路设定该阳极的电压等于一第二默认电压。

[0012] 在本发明的一实施例中,该发光电路接收一第二操作电压,该第二默认电压小于该第二操作电压。

[0013] 在本发明的一实施例中,该电子装置更包括:一阻抗电路,耦接于该第二设定电路

与该第二默认电压之间。

附图说明

[0014] 为了让本发明的上述目的、特征和优点能更明显易懂，以下结合附图对本发明的具体实施方式作详细说明，其中：

[0015] 图1为本发明的电子装置的示意图。

[0016] 图2A为本发明的像素的方块示意图。

[0017] 图2B为本发明的像素的另一方块示意图。

[0018] 图3A为本发明的像素的电路示意图。

[0019] 图3B为图3A所示的像素的控制时序图。

[0020] 图3C为图3A所示的晶体管的状态示意图。

[0021] 图4为本发明的像素的另一电路示意图。

[0022] 图5为本发明的像素的另一电路示意图。

[0023] 符号说明：

[0024] 100:显示设备；

[0025] 110:扫描驱动器；

[0026] 120:数据驱动器；

[0027] $PX_{11} \sim PX_{qp}$ 、200A、200B、300、400、500:像素；

[0028] $S_1 \sim S_p$ 、 S_n :扫描信号；

[0029] $D_1 \sim D_q$ 、DT:数据信号；

[0030] 210、310:驱动晶体管；

[0031] 220、320:点亮电路；

[0032] 321:点亮晶体管；

[0033] 230、330:发光电路；

[0034] 240、340:重置电路；

[0035] 341:第一重置晶体管；

[0036] 342:第二重置晶体管；

[0037] 250、350:补偿电路；

[0038] 351:补偿晶体管；

[0039] 260:储存电路；

[0040] 270、370:第一设定电路；

[0041] 371:第一设定晶体管；

[0042] 280、380:数据输入电路；

[0043] 381:数据输入晶体管；

[0044] 290、390:第二设定电路；

[0045] 295、395:阻抗电路；

[0046] 211、311:第一栅极；

[0047] 212、312:第一源/漏极；

[0048] 213、313:第二源/漏极；

- [0049] ARVDD:第一操作电压;
- [0050] ARVSS:第二操作电压;
- [0051] 231、331:发光组件;
- [0052] C1:第一电容;
- [0053] Cst:第二电容;
- [0054] RST:重置信号;
- [0055] EM:点亮信号;
- [0056] VREF:参考电压;
- [0057] VRST1:第一默认电压;
- [0058] VRST2:第二默认电压;
- [0059] CN:控制信号;
- [0060] N:节点;
- [0061] I_D :驱动电流;
- [0062] T310:重置期间;
- [0063] T320、T340:关闭期间;
- [0064] T330:写入期间;
- [0065] T350:显示期间。

具体实施方式

[0066] 为了让本发明的目的、特征和优点能更明显易懂,下文特举出实施例,并配合所附图式,做详细的说明。本发明说明书提供不同的实施例来说明本发明不同实施方式的技术特征。其中,实施例中的各组件的配置为说明的用,并非用以限制本发明。另外,实施例中图式标号的部分重复,是为了简化说明,并非意指不同实施例之间的关联性。

[0067] 图1为本发明的电子装置的示意图。本发明并不限定电子装置应用的领域,电子装置可包含显示设备、感测装置、天线装置、其他适当的电子装置、或其组合。在一可能实施例中,显示设备100可应用于个人数字助理(PDA)、移动电话(cellular phone)、数字相机、电视、全球定位系统(GPS)、车用显示器、航空用显示器、数字相框(digital photo frame)、笔记本电脑、桌面计算机、户外广告牌、或拼接显示器,但本发明不限于此。

[0068] 如图1所示,显示设备100包括,一扫描驱动器110、一数据驱动器120以及多个像素 $PX_{11} \sim PX_{qp}$ 。扫描驱动器110提供扫描信号 $S_1 \sim S_p$ 。数据驱动器120提供数据信号 $D_1 \sim D_q$ 。像素 $PX_{11} \sim PX_{qp}$ 的每一者接收一相对应的扫描信号及一相对应的数据信号。举例而言,像素 PX_{11} 接收扫描信号 S_1 及数据信号 D_1 。在此例中,像素 PX_{11} 根据扫描信号 S_1 ,接收数据信号 D_1 ,并根据数据信号 D_1 呈现相对应的亮度。

[0069] 图2A为本发明的像素的方块示意图。由于像素 $PX_{11} \sim PX_{qp}$ 具有相同或类似的电路架构,故图2A是显示单一像素的方块架构。如图2A所示,像素200A包括一驱动晶体管210、一点亮电路220、一发光电路230、一重置电路240、一补偿电路250以及一储存电路260。

[0070] 驱动晶体管210具有一第一栅极211、一第一源/漏极212以及一第二源/漏极213。第一栅极211耦接重置电路240、补偿电路250以及储存电路260。第一源/漏极212接收一第一操作电压ARVDD。第二源/漏极213耦接点亮电路220以及补偿电路250。在本实施例中,驱

动晶体管210可为一第一P型晶体管。如图2A所示,第一P型晶体管的栅极可耦接重置电路240、补偿电路250、及储存电路260。第一P型晶体管的源极可接收第一操作电压ARVDD。第一P型晶体管的漏极可耦接点亮电路220及补偿电路250。本发明并不限定驱动晶体管210的种类。在其它实施例中,驱动晶体管210为一N型晶体管。

[0071] 点亮电路220可耦接驱动晶体管210,用以传送一驱动电流予发光电路230。本发明并不限定点亮电路220的电路架构。只要能够传送驱动电流的电路,均可作为点亮电路220。

[0072] 发光电路230耦接点亮电路220,并接收一第二操作电压ARVSS。在本实施例中,发光电路230与点亮电路220及驱动晶体管210串联于第一操作电压ARVDD与第二操作电压ARVSS之间。在一可能实施例中,发光电路230可包括发光组件231。本发明并不限定发光组件231的种类。在一可能实施例中,发光组件231可包括发光二极管(light emitting diode;LED)、有机发光二极管(OLED)、次毫米发光二极管(Mini LED)、微发光二极管(Micro LED)、量子点(Quantum Dot)、量子点发光二极管(QD-LED、QLED)、其他适当的发光组件、或其组合,但本发明不限于此。在其它实施例中,发光电路230里的发光组件可具有磷光材料(phosphors)或是荧光材料(Fluorescence)。

[0073] 重置电路240可耦接第一栅极211,用以设定第一栅极211的电压。本发明并不限定重置电路240的电路架构。只要能够设定第一栅极211的电压的电路,均可作为重置电路240。

[0074] 补偿电路250可耦接于第一栅极211与第二源/漏极213之间。在本实施例中,补偿电路250也是用以设定第一栅极211的位准。在一可能实施例中,当补偿电路250导通第一栅极211与第二源/漏极213之间的路径时,驱动晶体管210可称为二极管连接晶体管(diode-connected transistor)。

[0075] 储存电路260可耦接第一栅极211。在本实施例中,驱动晶体管210可根据储存电路260所储存的电荷而动作。在一重置期间,重置电路240可设定第一栅极211的电压等于一第一默认电压。在一写入期间,补偿电路250导通第一栅极211与第二源/漏极213之间的路径。因此,第一栅极211的电压可等于第一操作电压ARVDD与驱动晶体管210的一临界电压之间的一第一差值。在一显示期间,驱动晶体管210可根据储存电路260所储存的电荷,产生一驱动电流。此时,第一栅极211的电压可等于第一差值与一第二差值的总合,其中第二差值为一参考电压与一数据信号之间的差值(后面段落将详述)。在显示期间,点亮电路220传送驱动晶体管210所产生的驱动电流予发光电路230。

[0076] 图2B为本发明的像素的另一方块示意图。图2B相似图2A,不同之处在于,像素200B更包括一第一设定电路270。第一设定电路270可耦接储存电路260,用以设定储存电路260内部的节点的电压。举例而言,在显示期间,第一设定电路270设定节点等于一参考电压。本发明并不限定第一设定电路270的电路架构。任何可设定储存电路260内部的节点的电压的电路,均可作为第一设定电路270。

[0077] 在其它实施例中,像素200B可更包括一数据输入电路280。数据输入电路280耦接储存电路260。在写入期间,数据输入电路280可根据一扫描信号,传送一数据信号予储存电路260。本发明并不限定数据输入电路280的电路架构。任何可根据一扫描信号,传送一数据信号予储存电路260的电路,均可作为数据输入电路280。

[0078] 在另一可能实施例中,像素200B更包括一第二设定电路290。第二设定电路290可

耦接发光组件231的阳极或阴极。举例来说,第二设定电路290可耦接发光组件231的阳极,发光组件231的阴极可接收其他电压或接地。在重置期间,第二设定电路290可设定发光组件231的阳极或阴极的电压等于一第二默认电压。本发明并不限定第二设定电路290的电路架构。任何可设定发光组件231的阳极或阴极的电压的电路,均可作为第二设定电路290。

[0079] 在其它实施例中,像素200B可更包括一阻抗电路295。阻抗电路295可耦接第二设定电路290。在形成发光组件231前,测试人员可致能(enable)像素200B内的其它电路,用以产生一驱动电流(用以驱动发光组件231的电流)。当驱动电流流经阻抗电路295时,阻抗电路295的跨压会随着驱动电流而变化。因此,测试人员只要量测阻抗电路295的跨压,便可得知驱动电流是否达一目标值。倘若驱动电流未达一目标值,表示像素200B动作异常。此时,测试人员可能以一备用像素取代像素200B,或是不设置发光组件231于像素200B中。

[0080] 图3A为本发明的像素的电路示意图。如图3A所示,像素300包括一驱动晶体管310、一点亮电路320、一发光电路330、一重置电路340、一第一设定电路370、一数据输入电路380以及一储存电路(C1、Cst)。在本实施例中,驱动晶体管310可为一第一P型晶体管。驱动晶体管310可包含一第一栅极311、一第一源/漏极312、及一第二源/漏极313。本发明并不限定驱动晶体管310的种类。在其它实施例中,驱动晶体管310可为一N型晶体管。

[0081] 点亮电路320可包括一点亮晶体管321。点亮晶体管321可耦接于驱动晶体管310和发光电路330之间,并接收一点亮信号EM。在一显示期间,点亮晶体管321导通,用以传送一驱动电流 I_D 予发光电路330。本发明并不限定点亮晶体管321的种类。在本实施例中,点亮晶体管321可为一P型晶体管。如图3A所示,P型晶体管的栅极接收点亮信号EM。P型晶体管的源极耦接驱动晶体管310。P型晶体管的漏极耦接发光电路330。在其它实施例中,点亮晶体管321可为一N型晶体管。

[0082] 发光电路330可包括发光组件331。发光组件331根据驱动电流 I_D 而发光。在本实施例中,发光组件331的阳极可耦接点亮晶体管321。发光组件331的阴极可接收第二操作电压ARVSS。第二操作电压ARVSS可小于第一操作电压ARVDD。在一可能实施例中,第二操作电压ARVSS为一接地电压,或是一负电压。

[0083] 重置电路340包括一第一重置晶体管341以及一第二重置晶体管342,但并非用以限制本发明。在其它实施例中,第二重置晶体管342可省略。如图3A所示,第一重置晶体管341具有一第二栅极、一第三源/漏极以及一第四源/漏极。第一重置晶体管341的第二栅极可接收一重置信号RST。第一重置晶体管341的第三源/漏极接收第一默认电压VRST1。第一重置晶体管341的第四源/漏极耦接第一栅极311。在一重置期间,第一重置晶体管341导通,用以将第一默认电压VRST1传送至第一栅极311。

[0084] 第二重置晶体管342具有一第三栅极、一第五源/漏极以及一第六源/漏极。第二重置晶体管342的第三栅极可接收重置信号RST。第二重置晶体管342的第五源/漏极接收一参考电压VREF。第二重置晶体管342的第六源/漏极耦接节点N。在重置期间,第二重置晶体管342也导通,用以传送参考电压VREF予节点N。

[0085] 本发明并不限定第一重置晶体管341及第二重置晶体管342的种类。在一可能实施例中,第一重置晶体管341及第二重置晶体管342可均为N型晶体管或是均为P型晶体管。在其它实施例中,第一重置晶体管341的种类可不同于第二重置晶体管342的种类。举例而言,第一重置晶体管341及第二重置晶体管342的一者为N型晶体管,而第一重置晶体管341及第

二重置晶体管342的另一者为P型晶体管。在此例中,第一重置晶体管341与第二重置晶体管342的栅极可接收不同的重置信号,如一第一重置信号以及一第二重置信号,其中第一重置信号及第二重置信号的相位相反。在本实施例中,第一重置晶体管341可为一第二P型晶体管。另外,第二重置晶体管342为一第三P型晶体管。

[0086] 补偿电路350包括一补偿晶体管351。补偿晶体管351可耦接于第一栅极311与第二源/漏极313之间,并接收一扫描信号 S_n 。在一写入期间,补偿晶体管351导通,使得驱动晶体管310作为二极管。本发明并不限定补偿晶体管351的种类。在本实施例中,补偿晶体管351可为一P型晶体管。P型晶体管的栅极接收扫描信号 S_n 。P型晶体管的源极耦接第一栅极311。P型晶体管的漏极耦接第二源/漏极313。在其它实施例中,补偿晶体管351可为一N型晶体管。

[0087] 储存电路包括一第一电容C1与一第二电容 C_{st} 。第一电容C1用以稳定第一栅极311的电压。如图3A所示,第一电容C1的第一端耦接第一栅极311。第一电容C1的第二端耦接第一源/漏极312,但并非用以限制本发明。在其它实施例中,第一电容C1的第二端可耦接到一直流电源,用以接收一固定电压(或称第三默认电压)。在一可能实施例中,直流电源所提供的电压不同于第一操作电压ARVDD。第二电容 C_{st} 耦接于第一栅极311与节点N之间。在一可能实施例中,第一电容C1的容值可小于第二电容 C_{st} 的容值。

[0088] 第一设定电路370包括一第一设定晶体管371。第一设定晶体管371具有一第四栅极、一第七源/漏极以及一第八源/漏极。第一设定晶体管371的第四栅极可接收点亮信号EM。第一设定晶体管371的第七源/漏极可接收一参考电压VREF。第一设定晶体管371的第八源/漏极可耦接节点N。在一显示期间,第一设定晶体管371导通,用以传送参考电压VREF予节点N。在此例中,由于节点N的电压等于参考电压VREF,故可维持第一电容C1所储存的电荷。本发明并不限定第一设定晶体管371的种类。在本实施例中,第一设定晶体管371可为一P型晶体管。在其它实施例中,第一设定晶体管371可为一N型晶体管。

[0089] 数据输入电路380包括一数据写入晶体管381。数据写入晶体管381耦接节点N,并根据扫描信号 S_n ,传送数据信号DT予节点N。在写入期间,数据写入晶体管381导通,用以传送数据信号DT予节点N。本发明并不限定数据写入晶体管381的种类。在一可能实施例中,数据写入晶体管381可为一P型晶体管。在其它实施例中,数据写入晶体管381可为一N型晶体管。

[0090] 图3B为图3A所示的像素300的控制时序图。图3C为图3A所示的晶体管的状态示意图。如第3A、3B及3C图所示,在一重置期间T310,重置信号RST为低位准。因此,第一重置晶体管341及第二重置晶体管342被导通。此时,节点N的电压等于参考电压VREF,并且第一栅极311的电压等于第一默认电压VRST1。由于第一栅极311的电压等于第一默认电压VRST1,并且第一源/漏极的电压等于第一操作电压ARVDD,故驱动晶体管310被导通。另外,由于扫描信号 S_n 及点亮信号EM为高位准,故数据输入晶体管381、补偿晶体管351、第一设定晶体管371、及点亮晶体管321不导通。

[0091] 在一写入期间T330,扫描信号 S_n 为低位准,用以导通驱动晶体管310、数据输入晶体管381及补偿晶体管351。由于数据输入晶体管381被导通,故节点N的位准等于数据信号DT。再者,由于驱动晶体管310及补偿晶体管351导通,故第一栅极311的电压等于第一操作电压ARVDD与驱动晶体管310的临界电压之间的一第一差值(即 $ARVDD - V_{TH}$)。

[0092] 在一显示期间T350, 点亮信号EM为低位准。因此, 第一设定晶体管371及点亮晶体管321导通。由于第一设定晶体管371被导通, 故节点N的电压等于参考电压VREF。此时, 由于电容耦合效应, 第一栅极311的电压等于第一差值与一第二差值的总合, 其中第二差值为参考电压VREF与数据信号DT之间的差值(即VREF-DT)。换句话说, 第一栅极311的电压V_G如式(1)所示:

$$[0093] \quad V_G = ARVDD - V_{TH} + (VREF - DT) \dots\dots\dots (1)$$

[0094] 其中, V_{TH}为驱动晶体管310的临界电压, ARVDD-V_{TH}为第一差值, VREF-DT为第二差值。

[0095] 在显示期间T350, 驱动晶体管310所产生的驱动电流I_D如式(2)所示:

$$[0096] \quad I_D = K (V_{SG} - V_{TH})^2 \dots\dots\dots (2)$$

[0097] 其中, K为导电参数(Conduction parameter)。

[0098] 将驱动晶体管310的栅极与源极(即第一栅极311及第一源/漏极)的电压代入式(2), 并化简后, 可得式(3):

$$[0099] \quad I_D = K (DT - VREF)^2 \dots\dots\dots (3)$$

[0100] 由式(3)可知, 驱动晶体管310所产生的驱动电流I_D已不受驱动晶体管310的临界电压影响。因此, 当驱动晶体管310的临界电压发生漂移时, 并不会影响驱动电流I_D。另外, 在显示期间T350, 由于点亮晶体管321导通, 故点亮晶体管321传送驱动电流I_D予发光电路330, 用以点亮发光组件331。

[0101] 在本实施例中, 重置期间T310及写入期间T330之间具有一关闭期间T320。在关闭期间T320, 重置信号RST与扫描信号S_n均为高位准, 则可避免数据输入晶体管381与第二重置晶体管342同时被导通, 因而影响节点N的电压。本发明并不限定关闭期间T320的持续时间。在其它实施例中, 关闭期间T320可省略。

[0102] 此外, 写入期间T330及显示期间T350之间具有一关闭期间T340。在关闭期间T340, 点亮信号EM为高位准, 用以确保第一栅极311的电压可达一默认值。本发明并不限定写入期间T330的持续时间。在一可能实施例中, 关闭期间T340长于关闭期间T320。

[0103] 图4为本发明的像素的另一电路示意图。图4相似于图3A, 不同之处在于, 图4的像素400多了一第二设定电路390。第二设定电路390包括一第二设定晶体管391。在重置期间, 第二设定晶体管391根据一控制信号CN, 提供一第二默认电压VRST2至发光组件331的阳极, 用以重置发光组件331的阳极的电压。在一可能实施例中, 第二默认电压VRST2小于或等于第二操作电压ARVSS。

[0104] 在其它实施例中, 控制信号CN为扫描信号S_n的前一级的扫描信号(即S_{n-1})或是下一级的扫描信号(即S_{n+1})。以图1为例, 假设扫描驱动器110依序致能扫描信号S₁~S_p。如果扫描信号S_n为扫描信号S₂时, 则控制信号CN可为扫描信号S₁或扫描信号S₃。在一些实施例中, 控制信号CN可能等于扫描信号S_n。另外, 重置信号RST可能为前一级的扫描信号(即S_{n-1})。以图1为例, 如果扫描信号S_n为扫描信号S₂时, 则重置信号RST可为扫描信号S₁。

[0105] 本发明并不限定第二设定晶体管391的种类。在本实施例中, 第二设定晶体管391可为一P型晶体管。在其它实施例中, 第二设定晶体管391可为一N型晶体管。

[0106] 图5为本发明的像素的另一电路示意图。图5相似于图4, 不同的处在于, 图5的像素500更包括一阻抗电路395。阻抗电路395可耦接第二设定电路390, 并接收第二默认电压

VRST2。在一可能实施例中，第二默认电压VRST2等于第二操作电压ARVSS。在其它实施例中，第二默认电压VRST2小于第二操作电压ARVSS。

[0107] 在本实施例中，当发光组件331尚未设置在像素500中时，如果启动像素500里的所有电路时，驱动晶体管310所产生的驱动电流 I_D 流经阻抗电路395。测试人员测量节点TN的电压，便可得知驱动电流 I_D 是否达一目标值。若驱动电流 I_D 无法达目标值，表示像素500运作异常。此时，测试人员可能尝试修复像素500，或是利用另一备用像素取代像素500。在一可能实施例中，当像素500无法正常工作时，测试人员不设置发光组件331在像素500中。

[0108] 本发明并不限定上述晶体管的半导体层的材料种类。在一可能实施例中，晶体管的半导体层可能包含非晶硅(amorphous silicon)、多晶硅(polysilicon)、低温多晶硅(low-temperature polysilicon;LTPS)、氧化物半导体(oxide semiconductor)，如氧化铟镓锌(indium gallium zinc oxide;IGZO)、其他适当的材料、或其组合。

[0109] 除非另作定义，在此所有词汇(包含技术与科学词汇)均属本发明所属技术领域中具有通常知识者的一般理解。此外，除非明白表示，词汇于一般字典中的定义应解释为与其相关技术领域的文章中意义一致，而不应解释为理想状态或过分正式的语态。

[0110] 虽然本发明已以较佳实施例揭示如上，然其并非用以限定本发明，任何本领域技术人员，在不脱离本发明的精神和范围内，当可作些许的修改和完善，举例来，本发明实施例所述的系统、装置或是方法可以硬件、软件或硬件以及软件的组合的实体实施例加以实现。因此本发明的保护范围当以权利要求书所界定的为准。

100

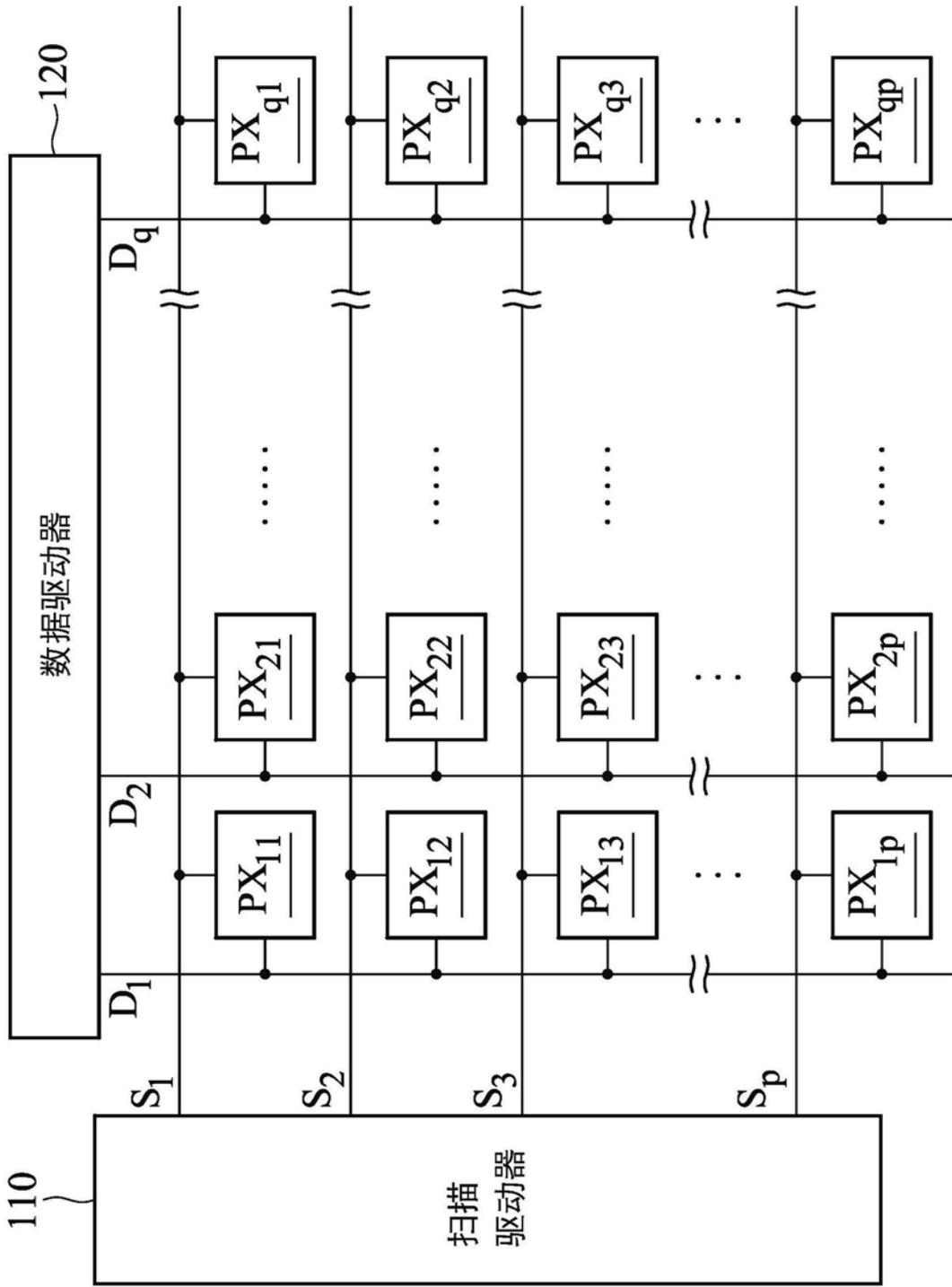


图1

200A

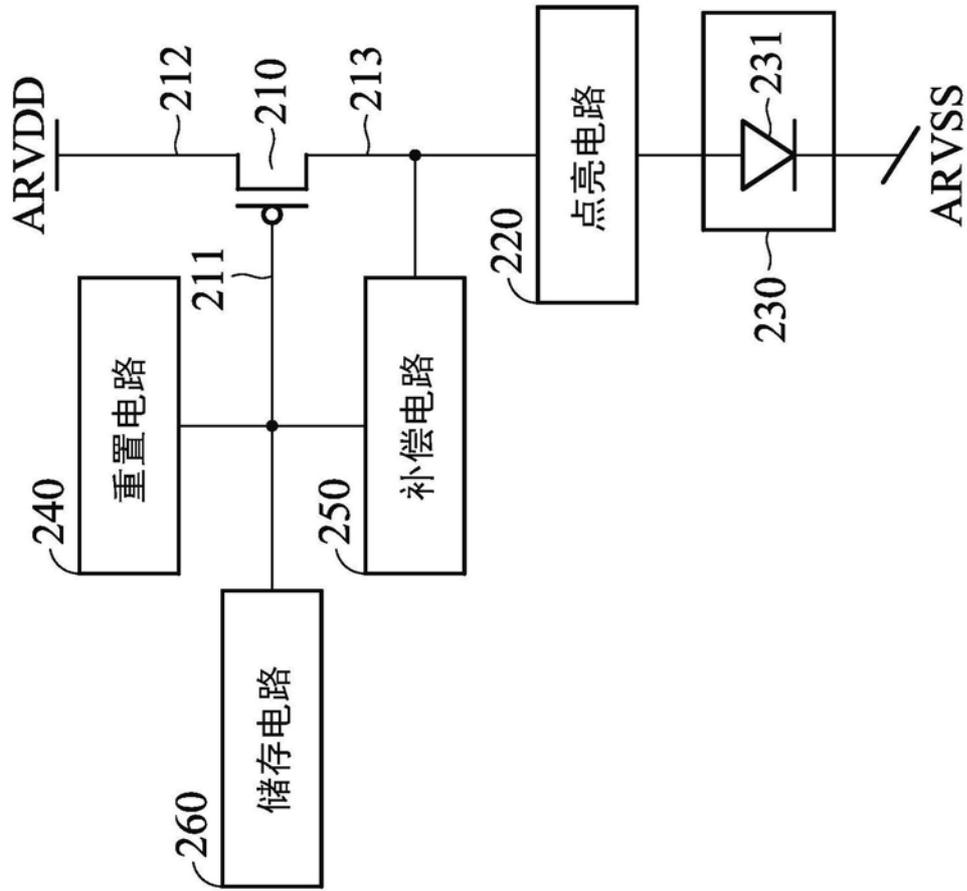


图2A

200B

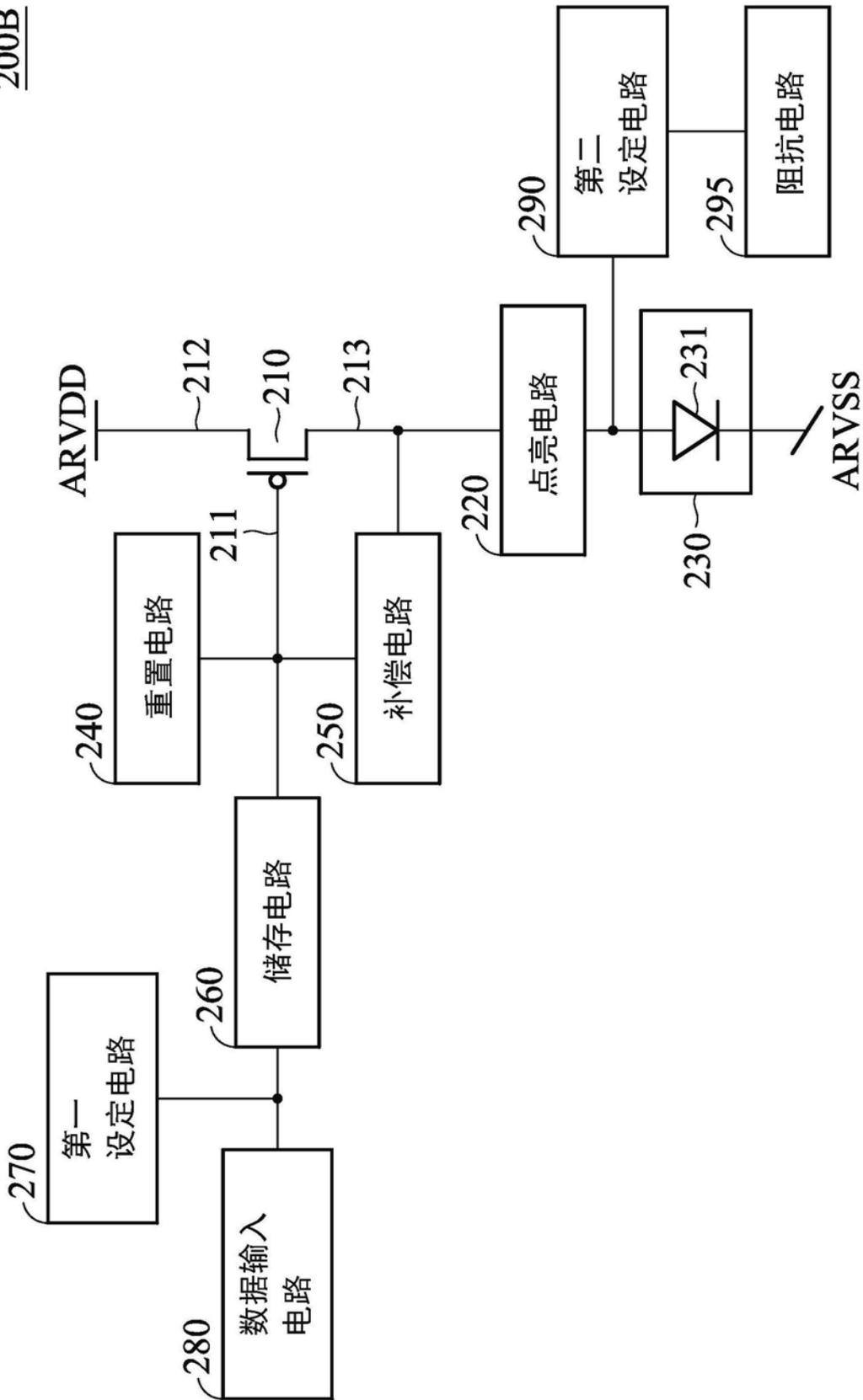


图2B

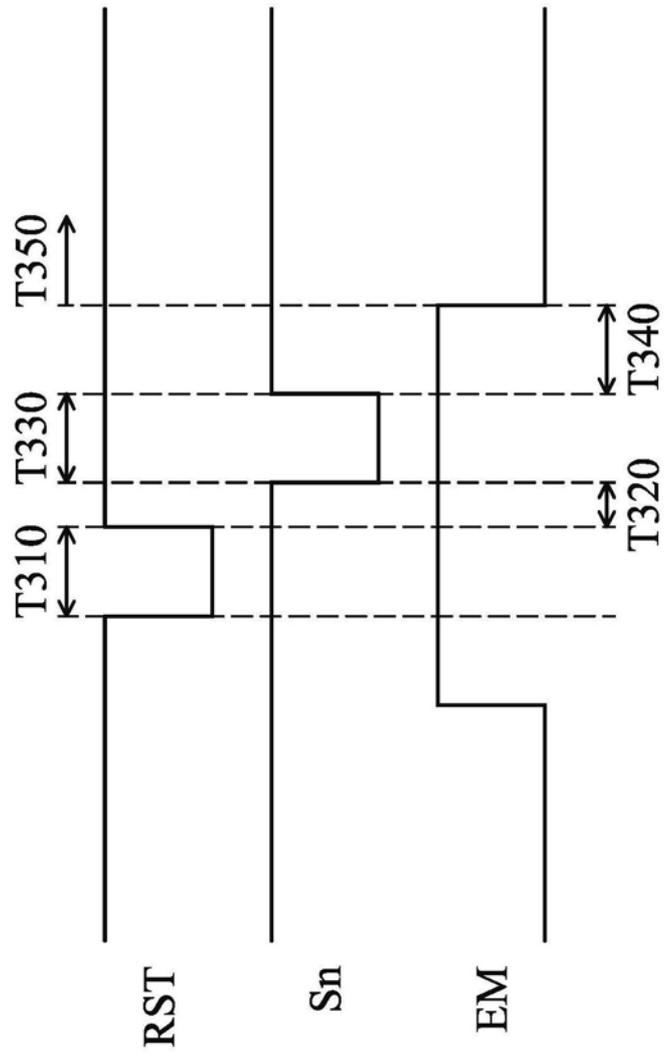


图3B

	310	381	351	371	321	341	342
重置期间 T310	○	×	×	×	×	○	○
写入期间 T330	○	○	○	×	×	×	×
显示期间 T350	○	×	×	○	○	×	×

图3C

