

(19) 世界知的所有権機関  
国際事務局



(43) 国際公開日  
2008年9月12日 (12.09.2008)

PCT

(10) 国際公開番号  
WO 2008/108109 A1

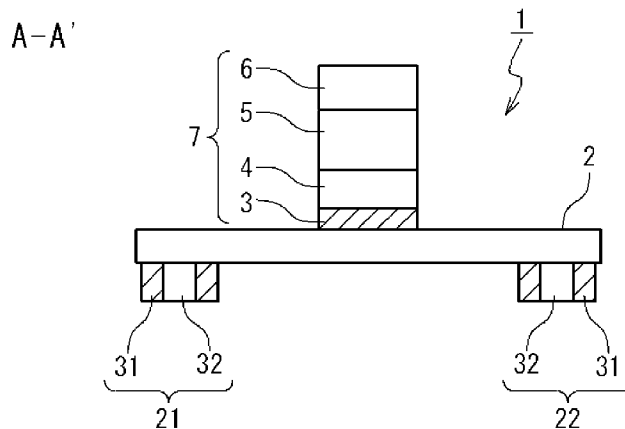
- (51) 国際特許分類:  
*H01L 21/8246* (2006.01) *H01L 27/105* (2006.01)  
*G11C 11/15* (2006.01) *H01L 43/08* (2006.01)
- (21) 国際出願番号: PCT/JP2008/050535
- (22) 国際出願日: 2008年1月17日 (17.01.2008)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:  
 特願2007-059253 2007年3月8日 (08.03.2007) JP
- (71) 出願人 (米国を除く全ての指定国について): 日本電気株式会社 (NEC CORPORATION) [JP/JP]; 〒1088001 東京都港区芝五丁目7番1号 Tokyo (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 志村 健一
- (74) 代理人: 工藤 実 (KUDOH, Minoru); 〒1400013 東京都品川区南大井六丁目2番10号カドヤビル6階 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI,

[続葉有]

(54) Title: MAGNETIC MEMORY CELL AND MAGNETIC RANDOM ACCESS MEMORY

(54) 発明の名称: 磁気メモリセル及び磁気ランダムアクセスメモリ

[図4A]



(57) Abstract: A magnetic memory cell is provided with a fixing layer (4), a recording layer (2), a nonmagnetic layer (3), an electrode section (21) and an electrode section (22). The fixing layer (4) includes a ferromagnetic body whose magnetization direction is fixed. The recording layer (2) includes a ferromagnetic body for storing information by relative relationship between the magnetization direction of the fixing layer (4) and the magnetization direction of the recording layer itself. The nonmagnetic layer (3) is arranged between the recording layer (2) and the fixing layer (4). The electrode section (21) is electrically connected to one end portion of the recording layer (2). The electrode section (22) is electrically connected to the other end portion of the recording layer (2). When a write current is supplied from one of the first electrode section (21) and the electrode section (22) to the other through the recording layer (2), end portion magnetization including a component not parallel to the magnetization direction of the recording layer (2) is generated at the one end portion and the other end portion, and magnetization of the recording layer (2) directs to the direction of the end portion magnetization.

(57) 要約: 磁気メモリセルは、固定層4と記録層2と非磁性体層3と電極部21と電極部22とを具備する。固定層4は、磁化方向が固定された強磁性体を含む。記録層2は、固定層4の磁化方向と自身の磁化方

[続葉有]



WO 2008/108109 A1



NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MT, NL, NO, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY,

添付公開書類:  
— 国際調査報告書

---

向との相対的關係により情報を記憶する強磁性体を含む。非磁性体層 3 は、記録層 2 と固定層 4 との間に設けられている。電極部 2 1 は、記録層 2 の一方の端部に電氣的に接続されている。電極部 2 2 は、記録層 2 の他方の端部に電氣的に接続されている。書き込み電流が第 1 電極部 2 1 及び電極部 2 2 のいずれか一方から他方へ記録層 2 を介して供給されたとき、一方の端部及び他方の端部に、記録層 2 の磁化の方向に対して反平行の成分を含む端部磁化が生じ、記録層 2 の磁化は、端部磁化の方向へ向く。

## 明 細 書

### 磁気メモリセル及び磁気ランダムアクセスメモリ

#### 技術分野

[0001] 本発明は、磁気メモリセル及び磁気ランダムアクセスメモリに関する。この出願は、2007年3月8日に提出された特許出願番号2007-059253号の日本特許出願に基づいており、その出願による優先権の利益を主張し、その出願の開示は、引用することにより、そっくりそのままここに組み込まれている。

#### 背景技術

[0002] 磁気ランダムアクセスメモリ(MRAM)が知られている。MRAMは、強磁性体の磁化の向きで情報を記録するメモリである。MRAMは、低電圧動作、不揮発性、書き換え回数が原理上無制限、高速動作等の特徴を持っている。MRAMのメモリセルは、情報を記録するために、強磁性体トンネル接合(MTJ)素子などの磁気抵抗効果素子を有している。

[0003] MTJ素子のトンネル抵抗の抵抗値は、トンネルバリア層(絶縁膜)を介して設けられた二つの強磁性体層の磁化の相対角度によって変わる。二つの磁化が平行のとき抵抗値が最小となり、反平行のとき抵抗値が最大となる。二つの強磁性体層は、一方が磁化の向きが固定された固定層であり、他方が磁化の方向が反転可能な記録層である。記録層の磁化を外部からの操作で反転させることで情報を不揮発的に書き込むことが出来る。記録層の磁化を反転させて情報を書き込む方法として、MTJ素子に磁場を印加する操作がある。磁場は、書き込み配線に電流を流すことで発生させる。なお、磁場の発生は、配線電流に依存し、配線電圧には依存しない。そのためMRAMは低電圧による書き込みが可能である。

[0004] 具体的な書き込み方式には、磁性体の磁化反転のアステロイド曲線を利用したアステロイド方式がある。たとえば、米国特許第5640343号に、そのアステロイド方式が開示されている。この方式は、交差する複数の書き込み配線、すなわち複数のビット線BLと複数のワード線WLとの交点の各々に対応して配置された複数のメモリセルのうち、ビット線BLとワード線WLとの両方に書き込み電流が流れたメモリセル(選択

セル)のみに選択的に情報を書き込むことが出来る。しかし、この方式では、選択書き込みが可能な書き込み電流に上限がある。そして、書き込み電流が大き過ぎるとビット線BL及びワード線WLのいずれか一方にしか書き込み電流を流していないメモリセル(半選択セル)にまで情報が誤書き込みされる。

[0005] 情報の誤書き込みを抑制するために、書き込みマージンを増やすことが必要である。書き込みマージンを増やすために、たとえば、米国特許第6545906号や特表2005-505889号公報(国際公開WO03034437A2)にトグル方式が開示されている。このトグル方式では、記録層が、反強磁性結合した複数の層から構成されている。そして、ワード線WL及びビット線BLに書き込み電流を流すシーケンスを工夫することで半選択セルへの誤書き込みを抑制している。

[0006] 上記のアステロイド方式もトグル方式も、記録層の外部から磁場を印加する方式である。これらを利用する場合、MRAMの大容量化やチップサイズの縮小によるコストダウンを図るためには、メモリセルを微細化することが必要である。しかし、磁性体のサイズが小さくなると、そのサイズにほぼ反比例して書き込みに必要な磁場が増大する。したがって、これらの方式では、メモリセルを微細化すると消費電流が増大することが課題である。

[0007] メモリセルを微細化したとき書き込み電流が増大しない方式として、たとえば、特開2005-093488号公報(US2005057992A1)にスピン注入方式が開示されている。このスピン注入方式は、スピンの偏極した電流を記録層に流して、電子と記録層の磁気モーメントとの相互作用によって磁化を反転させる。

[0008] 図1A及び図1Bは、その関連技術におけるスピン注入方式の原理を模式的に示すMTJ素子の概略断面図である。MTJ素子101は、記録層102、トンネルバリア層103及び固定層104を備える。固定層104と記録層102の磁化は、図中、各層と平行な矢印で示されている。各層に垂直な矢印は、電子 $e^-$ の流れを示す。電流は、MTJ素子101の各層に対して垂直に流れる、電子 $e^-$ はその電流とは逆向きに矢印に示されるように流れる。

[0009] まず、固定層104と記録層102の磁化の関係が反平行の状態(図1A)から平行の状態(図1B)へ変化するのは、次のような現象による。図1Aのように、記録層102側

から固定層104側に電流を流す。すなわち、電子 $e^-$ は、矢印に示されるように、固定層104から記録層102へ移動する。このとき固定層104と同じスピンを持つ電子 $e^-$ が記録層104へトンネルして行く。記録層102に達した電子 $e^-$ のスピンは記録層102の磁気モーメントと相互作用して、記録層102の磁化を固定層104と同じ方向に回転させる。その結果、固定層104と記録層102の磁化が図1Bのような平行の状態に変化する。

[0010] 次に、固定層104と記録層102の磁化の関係が平行の状態(図1B)から反平行の状態(図1A)へ変化するのは、次のような現象による。図1Bのように、固定層104側から記録層102側に電流を流す。すなわち、電子 $e^-$ は、矢印に示されるように、記録層102から固定層104へ移動する。このとき、固定層104と同じスピンを持つ電子 $e^-$ が記録層104へトンネルして行く。固定層104と逆向きのスピンを持つ電子 $e^-$ 、すなわち記録層102と逆向きのスピンを持つ電子 $e^-$ はトンネルしない。このトンネルできない電子 $e^-$ のスピンと記録層102の磁気モーメントとが相互作用することで記録層102の磁化が反転する。

[0011] このようにスピン注入方式の磁化反転機構では、電子がもつスピンによって磁化の反転が生じる。したがって、磁化の反転は磁性体の単位体積あたり注入されるスピン偏極した電子の数、すなわち、磁性体に流す電流の密度に依存することになる。したがって、メモリセルのサイズが微細になると、電流の絶対値も小さくなる。

[0012] このようにスピン注入方式のMTJ素子は、MRAMの大容量化につながる技術である。しかし、課題も残されている。書き込み電流がトンネルバリア層を通過して流れることである。ランダムアクセスメモリでは書き込みが繰り返し行われる。そのため、使用を続けていくうちにトンネルバリア層が劣化していく恐れがある。

[0013] スピン注入方式と同じく、電子のもつスピンと磁性体との相互作用を利用し、かつ、スピン注入方式の有する課題を解決できる方式として、特開2005-191032号公報、特開2006-5308号公報及び特開2006-303159号公報(US2006237808A1)に磁壁移動型メモリセルが開示されている。図2A及び図2Bは、その関連技術における磁壁移動型セルの原理を模式的に示すMTJ素子の概略断面図である。MTJ素子101aは、記録層102a、トンネルバリア層103a及び固定層104aを備える。

固定層104と記録層102の磁化は、図中、各層と平行な矢印で示されている。記録層102aの外側の矢印は、電子 $e^-$ の流れを示す。

[0014] 図2Aを参照して、初期状態で記録層102aに磁壁111が導入されている。それにより、記録層102aは、磁壁111を挟んで、二つの磁区(記録層102a-1及び記録層102a-2)に分かれている。記録層102a-1及び記録層102a-2とでは磁化方向が逆になっている。磁壁111の位置によって、トンネルバリア層103aを挟む固定層104aと記録層102aとの磁化の関係は平行または反平行となる。図2Aでは、平行となっている。この記録層102aに、図の左から右(記録層102a-2から記録層102a-1)へ電流を流すと、電子 $e^-$ の流れは右から左(記録層102a-1から記録層102a-2)となるから、磁壁111が左に移動する。磁壁111が、記録層102aとトンネルバリア層103aとの接合よりも左側に移動するまで電流を流すと、図2Bのようになる。これにより、トンネルバリア層103aを挟む固定層104aと記録層102aとの磁化の関係は反平行となる。一方、図2Bを参照して、この状態において、電流の向きを逆にすると、磁壁111は右に移動し図2Aの状態に戻る。このように、磁壁111の移動によって書き込みを行うことが出来る。

[0015] この磁壁移動型メモリセルにおいて、書き込み電流は記録層102aの断面積に比例する。そのため、記録層102aを細線化していくことにより書き込み電流を減らすことが出来る。また、磁壁移動型メモリセルでは、書き込み電流は記録層102aを流れるが、トンネルバリア層103aには流れない。そのため、書き込み電流によるトンネルバリア層103aの劣化が原理的に生じない。

[0016] この磁壁移動型メモリセルは、磁壁の移動によってデータを書き込む。そのため、書き込み後に磁壁の存在する位置を確実に制御することが必要である。書き込み後に磁壁の位置が定まらなければ、データは失われてしまう。そのため、上記各文献では、移動してきた磁壁を捕らえて、トラップする機構が設けられている。たとえば、特開2005-191032号公報や特開2006-5308号公報では、記録層に幅の狭い部分(ノッチ)を設け、その場所に磁壁を捕らえている。図3A及び図3Bは、その関連技術におけるノッチを有する磁壁移動型セルを模式的に示すMTJ素子の概略平面図である。これらは、図2A及び図2Bに示されるMTJ素子の平面図である。図に示され

るように、記録層102aに幅の狭いノッチ105が設けられている。しかし、この方法では、記録層の幅を細くして書き込み電流を減らす際に支障となる。それは、ノッチを形成するためには記録層の幅をノッチよりも広くしなければならないためである。また、磁壁を確実に捕らえるためには、ノッチでの磁壁移動に対するポテンシャルの谷を十分深くしなければならない。しかし、ポテンシャルを深くすると、磁壁が移動開始するのに必要な電流が大きくなる。

[0017] 特開2006-303159号公報では、磁壁をトラップする方法として、磁気的な結合をした積層膜を記録層の端部の上に設ける方法が開示されている。この積層膜からの磁気的な力によって記録層の一部の磁化方向を固定すると、磁壁はこの磁化が固定された領域で止まる。この方法はノッチを作らないので、記録層の幅を小さくすることが出来る。しかし、磁化を固定するための積層膜の構造が複雑である。

[0018] 更に、L. Thomas et. al. , “Oscillatory dependence of current-drive magnetic domain wall motion on current pulse length”, Nature, Vol . 443, pp. 197, 2006. によれば、記録層に形成したポテンシャルの谷に磁壁をトラップする方式では、電流によって移動した磁壁が本来の移動方向とは逆方向に移動してしまう可能性がある。

#### 発明の開示

[0019] 従って、本発明の目的は、磁壁移動型メモリセルにおいて、書き込み後の磁壁の保持を不要とすることが可能な磁気メモリセル及び磁気ランダムアクセスメモリを提供することにある。

[0020] この発明のこれらの目的とそれ以外の目的と利益とは以下の説明と添付図面とによって容易に確認することができる。

[0021] 本発明の磁気メモリセルは、固定層と、記録層と、非磁性体層と、第1電極部と、第2電極部とを具備する。固定層は、磁化方向が固定された強磁性体を含む。記録層は、固定層の磁化方向と自身の磁化方向との相対的關係により情報を記憶する強磁性体を含む。非磁性体層は、記録層と固定層との間に設けられている。第1電極部は、記録層の一方の端部に電氣的に接続されている。第2電極部は、記録層の他方の端部に電氣的に接続されている。書き込み電流が第1電極部及び第2電極部のい

ずれか一方から他方へ、記録層を介して供給されたとき、一方の端部及び他方の端部に、記録層の磁化の方向に対して反平行の成分を含む端部磁化が生じ、記録層の磁化は、端部磁化の方向へ向く。

[0022] 本発明の磁気ランダムアクセスメモリは、複数のワード線と、複数の第1ビット線及び複数の第2ビット線と、複数の磁気メモリセルとを具備する。複数のワード線は、第1方向に延伸する。複数の第1ビット線及び複数の第2ビット線は、第2方向に延伸する。複数の磁気メモリセルは、複数のワード線と、複数の第1ビット線及び複数の第2ビット線との交点の各々に対応して設けられている。複数の磁気メモリセルは、上記本発明の磁気メモリセルである。複数の磁気メモリセルの各々は、第1スイッチ素子と、第2スイッチ素子とを更に備える。第1スイッチ素子は、複数のワード線のうちの対応するものにオン・オフを制御され、一方の端子を複数の第1ビット線のうちの対応するものに、他方の端子を第1電極部にそれぞれ接続されている。第2スイッチ素子は、複数のワード線のうちの対応するものにオン・オフを制御され、一方の端子を複数の第2ビット線のうちの対応するものに、他方の端子を第2電極部にそれぞれ接続されている。

#### 図面の簡単な説明

[0023] [図1A]図1Aは、その関連技術におけるスピン注入方式の原理を模式的に示すMTJ素子の概略断面図である。

[図1B]図1Bは、その関連技術におけるスピン注入方式の原理を模式的に示すMTJ素子の概略断面図である。

[図2A]図2Aは、その関連技術における磁壁移動型セルの原理を模式的に示すMTJ素子の概略断面図である。

[図2B]図2Bは、その関連技術における磁壁移動型セルの原理を模式的に示すMTJ素子の概略断面図である。

[図3A]図3Aは、その関連技術におけるノッチを有する磁壁移動型セルを模式的に示すMTJ素子の概略平面図である。

[図3B]図3Bは、その関連技術におけるノッチを有する磁壁移動型セルを模式的に示すMTJ素子の概略平面図である。



[図4A]図4Aは、本発明の磁気メモリセルの第1の実施の形態の構成を示す断面模式図である。

[図4B]図4Bは、本発明の磁気メモリセルの第1の実施の形態の構成を示す平面模式図である。

[図5A]図5Aは、本発明の磁気メモリセルの第1の実施の形態におけるコンタクトプラグ付近の構成を示す断面模式図である。

[図5B]図5Bは、本発明の磁気メモリセルの第1の実施の形態におけるコンタクトプラグ付近の構成を示す平面模式図である。

[図5C]図5Cは、本発明の磁気メモリセルの第1の実施の形態におけるコンタクトプラグの構成を示す断面模式図である。

[図5D]図5Dは、本発明の磁気メモリセルの第1の実施の形態におけるコンタクトプラグの別の構成を示す断面模式図である。

[図6A]図6Aは、本発明の磁気メモリセルの第1の実施の形態におけるコンタクトプラグ付近の他の構成を示す断面模式図である。

[図6B]図6Bは、本発明の磁気メモリセルの第1の実施の形態におけるコンタクトプラグ付近の他の構成を示す平面模式図である。

[図6C]図6Cは、本発明の磁気メモリセルの第1の実施の形態におけるコンタクトプラグの他の構成を示す断面模式図である。

[図6D]図6Dは、本発明の磁気メモリセルの第1の実施の形態におけるコンタクトプラグの更に他の構成を示す断面模式図である。

[図7A]図7Aは、本発明の磁気メモリセルの実施の形態における書き込み動作での第1状態を示す断面模式図である。

[図7B]図7Bは、本発明の磁気メモリセルの実施の形態における書き込み動作での第1状態を示す平面模式図である。

[図8A]図8Aは、本発明の磁気メモリセルの実施の形態における書き込み動作での第2状態を示す断面模式図である。

[図8B]図8Bは、本発明の磁気メモリセルの実施の形態における書き込み動作での第2状態を示す平面模式図である。

[図9A]図9Aは、本発明の磁気メモリセルの実施の形態における書き込み動作での第3状態を示す断面模式図である。

[図9B]図9Bは、本発明の磁気メモリセルの実施の形態における書き込み動作での第3状態を示す平面模式図である。

[図10A]図10Aは、本発明の磁気メモリセルの第1の実施の形態における製造方法の一例を示す断面模式図である。

[図10B]図10Bは、本発明の磁気メモリセルの第1の実施の形態における製造方法の一例を示す断面模式図である。

[図10C]図10Cは、本発明の磁気メモリセルの第1の実施の形態における製造方法の一例を示す断面模式図である。

[図10D]図10Dは、本発明の磁気メモリセルの第1の実施の形態における製造方法の一例を示す断面模式図である。

[図10E]図10Eは、本発明の磁気メモリセルの第1の実施の形態における製造方法の一例を示す断面模式図である。

[図11]図11は、本発明の磁気メモリセルの第1の実施の形態における構成の具体的なサイズの一例を示す平面模式図である。

[図12]図12は、本発明の磁気メモリセルの第1の実施の形態における構成の他の応用例を示す平面模式図である。

[図13]図13は、本発明の磁気メモリセルを用いた磁気ランダムアクセスメモリの実施の形態の構成の一例を示す回路図である。

[図14]図14は、図13に示される磁気メモリセルの構造を概略的に示す断面図である。

[図15]図15は、本発明の磁気ランダムアクセスメモリの実施の形態の回路の構成の一例を示す回路ブロック図である。

[図16]図16は、本発明の磁気メモリセルの第1の実施の形態の構成の更に他の応用例を示す断面模式図である。

[図17A]図17Aは、本発明の磁気メモリセルの第2の実施の形態の構成を示す平面模式図である。

[図17B]図17Bは、本発明の磁気メモリセルの第2の実施の形態の構成の一部を示す断面模式図である。

[図18A]図18Aは、本発明の磁気メモリセルの第2の実施の形態の他の構成を示す平面模式図である。

[図18B]図18Bは、本発明の磁気メモリセルの第2の実施の形態の他の構成の一部を示す断面模式図である。

[図19A]図19Aは、本発明の磁気メモリセルの第2の実施の形態の更に他の構成の一部を示す断面模式図である。

[図19B]図19Bは、本発明の磁気メモリセルの第2の実施の形態の別の構成の一部を示す断面模式図である。

### 発明を実施するための最良の形態

[0024] 以下、本発明の磁気メモリセル及び磁気ランダムアクセスメモリの実施の形態に関して、添付図面を参照して説明する。

[0025] (第1の実施の形態)

本発明の磁気メモリセル及び磁気ランダムアクセスメモリの第1の実施の形態について、添付図面を参照して説明する。図4A及び図4Bは、それぞれ本発明の磁気メモリセルの第1の実施の形態の構成を示す断面模式図及び平面模式図である。ただし、図4Aは図4BのAA'断面図である。これらの図では、磁気メモリセルのMTJ素子1を示している。なお、説明の都合上、図面における磁気メモリの構造の形状や寸法比などは、実際の装置とは異なる。

[0026] MTJ素子1は、電極層6、反強磁性体層5、固定層4、トンネルバリア層3、記録層2及びコンタクトプラグ21、22を備える。電極層6、反強磁性体層5、固定層4及びトンネルバリア層3は、まとめて上部構造7とも言う。電極層6は、読み出し電流の経路となる読み出し線(図示されず、後述)に一方の面を接続された導体である。反強磁性体層5は、電極層6に一方の面を接して設けられている。磁化が一定の方向に向いた反強磁性体である。固定層4は、反強磁性体層5における電極層6と逆の側に一方の面を接して設けられている。反強磁性体層5との相互作用により磁化の方向が固定された強磁性体である。トンネルバリア層3は、固定層4における反強磁性体層5と

逆の側に一方の面を接して設けられた絶縁層である。記録層2は、トンネルバリア層3における固定層4と逆の側に一方の面を接して設けられている。磁化の方向が変化可能な強磁性体である。固定層4、トンネルバリア層3及び記録層2は、強磁性トンネル接合(MTJ:Magnetic Tunneling Junction)を形成している。

[0027] コンタクトプラグ21は、その一端を、記録層2の一方の端部に、直接及び／又は導電体34を介して接続されている。他端は選択トランジスタ(図示されず、後述)のソース/ドレインに接続されている。同様に、コンタクトプラグ22は、その一端を、記録層2の他方の端部に、直接及び／又は導電体34を介して接続されている。他端は他の選択トランジスタ(図示されず、後述)のソース/ドレインに接続されている。コンタクトプラグ21、22を通して書き込み電流が記録層2に供給される。

[0028] コンタクトプラグ21、22の各々は、強磁性体部31と非磁性導電体部32とを含む。強磁性体部31は、コンタクトプラグ21、22の各々における側面の少なくとも一部に設けられた強磁性体である。強磁性体部31の記録層2と重なる領域の少なくとも一部は、書き込み電流がコンタクトプラグ21、22を流れたときに、記録層2の磁化方向と反平行な磁化成分 $M_{10}$ (図示されず、後述)を有する。磁化成分 $M_{10}$ は、コンタクトプラグ21、22同士で互いに同方向である。また、強磁性体部31の磁化成分 $M_{10}$ は、記録層2と磁氣的な相互作用を持つ。

[0029] 非磁性導電体部32は、コンタクトプラグ21、22の各々の強磁性体部31の近傍に又は接して設けられた非磁性導電体である。コンタクトプラグ21、22中における書き込み電流が主に流れる経路である。非磁性導電体部32を流れる書き込み電流により発生する磁場は、強磁性体部31の磁化成分 $M_{10}$ と相互作用する。非磁性導電体部32の少なくとも一部領域は、強磁性体部31の磁化成分 $M_{10}$ に対して磁氣的な相互作用を持つ記録層2の領域と電氣的に接続されている。

[0030] ここで、記録層2としては、Fe、Co、Ni、これらの合金、これらのいずれかを含む導電性の強磁性体、複数の導電性強磁性体の積層構造、強磁性体とRu、Taなどの非磁性体との積層構造を用いることができる。トンネルバリア層3としては、薄い絶縁体材料である。例えば、 $AlO_x$ 、 $MgO$ 、 $AlN_x$ などの誘電体材料を用いることができる。固定層4としては、Fe、Co、Ni、これらの合金、これらのいずれかを含む導電性の強

磁性体、その他の導電性強磁性材料を用いることができる。あるいは、複数の強磁性体の積層構造や、強磁性体とRu、Taなどの非磁性体の積層構造、例えば、CoFe/Ru/CoFeなどを用いることもできる。反強磁性体層5としては、固定層4の磁化方向を一方向に固定する作用をもつ。PtやIrなどのPt族元素とMnの合金、FeやNi等とMnの合金、その他の導電性の反強磁性材料を用いることができる。コンタクトプラグ21、22の非磁性導電体部32としては、通常使用されているWやCuなどの導電性物質で形成することができる。コンタクトプラグ21、22の強磁性体部31としては、記録層2と同様の材料を用いることができる。

- [0031] 図5A及び図5Bは、それぞれ本発明の磁気メモリセルの第1の実施の形態におけるコンタクトプラグ付近の構成を示す断面模式図及び平面模式図である。ただし、図5Aは図5BのBB'断面図であり、コンタクトプラグ(21、22)と記録層2との接続部分を示している。コンタクトプラグの非磁性導電体部32の上部領域は、導体で形成された導電部34により、記録層2の端部領域と電氣的に接続されている。この記録層2の端部領域は、強磁性体部31の磁化成分 $M_{10}$ に対して磁氣的な相互作用を持つ。
- [0032] 図5Cは、本発明の磁気メモリセルの第1の実施の形態におけるコンタクトプラグの構成を示す断面模式図である。図5Cは図5AのCC'断面図である。図5Cを参照すると、コンタクトプラグは、非磁性導電体部32を強磁性体部32が円環状に同軸的に取り囲む構成を有している。非磁性導電体部32中を図の紙面に垂直な方向に書き込み電流が流れるとき、その電流により非磁性導電体部32の周囲に磁場が誘起される。従って、このような構成を用いることで、その誘起された磁場が、強磁性体部31の磁化成分 $M_{10}$ と相互作用することが出来る。それにより、その磁化成分 $M_{10}$ の方向をその誘起された磁場の方向に制御することができる。

- [0033] コンタクトプラグにおける強磁性体部31及び非磁性導電体部32の形状は、上記の条件を満たす場合には、図示した以外の形状でも構わない。強磁性体部31及び非磁性導電体部32の断面形状も円、四角形、多角形、角が丸い形状等でも構わない。また、コンタクトプラグの側面に設けられた強磁性体部31と記録層2とは直接接触していても良いし、バリアメタルや磁気相互作用を制御する層を介して接触していても良い。

[0034] 例えば、図5Dは、本発明の磁気メモリセルの第1の実施の形態におけるコンタクトプラグの別の構成を示す断面模式図である。図5Dは図5AのCC'断面図である。この例では、強磁性体部31及び非磁性導電体部32の断面形状が別の円環状である。この場合、強磁性体部31の円環の軸と非磁性導電体部32の円環の軸とが重ならず偏っている。

[0035] また、例えば、図6A及び図6Bは、それぞれ本発明の磁気メモリセルの第1の実施の形態におけるコンタクトプラグ付近の他の構成を示す断面模式図及び平面模式図である。図6Cは、本発明の磁気メモリセルの第1の実施の形態におけるコンタクトプラグの他の構成を示す断面模式図である。ただし、図6Aは図6BのDD'断面図であり、コンタクトプラグ(21、22)と記録層2との接続部分を示している。図6Cは図6AのEE'断面図である。この例では、強磁性体部31及び非磁性導電体部32の断面形状が、四角の環状である。その場合、強磁性体部31の四角の環の軸と非磁性導電体部32の四角の環の軸とは、同軸的でも良いし、重ならず偏っていても良い。更に、例えば、図6Dは、本発明の磁気メモリセルの第1の実施の形態におけるコンタクトプラグの更に他の構成を示す断面模式図である。図6Dは図6AのEE'断面図である。この例では、非磁性導電体部32の片面のみに強磁性体部31を形成している。

[0036] コンタクトプラグと記録層2の電気的な接続形式も、記録層2におけるコンタクトプラグに流れる電流によって磁化の影響を受ける領域とコンタクトプラグとの接続が確保できていれば良い。例えば、電気抵抗が所望の値以下になるのであれば、非磁性導電体部32がコンタクトプラグの表面全てと接触していなくても良い。

[0037] 次に、本実施の形態における磁気メモリセルの書き込み動作を説明する。

図7A及び図7Bは、それぞれ本発明の磁気メモリセルの実施の形態における書き込み動作での第1状態を示す断面模式図及び平面模式図である。図8A及び図8Bは、それぞれ本発明の磁気メモリセルの実施の形態における書き込み動作での第2状態を示す断面模式図及び平面模式図である。図9A及び図9Bは、それぞれ本発明の磁気メモリセルの実施の形態における書き込み動作での第3状態を示す断面模式図及び平面模式図である。

[0038] ここで、図7A及び図7Bに示す第1状態を、データ「0」が記録された状態とする。固

定層4の磁化 $M_F$ は図中で右向きに固定されている。記録層2の磁化 $M_0$ は右向きになっているとする。したがって、固定層2/トンネルバリア層3/記録層2で形成されるトンネル接合は低抵抗状態にある。また、コンタクトプラグの側面を覆う強磁性体部31と記録層2の端部との磁化相互作用は順方向、すなわち、同じ方向に磁化が向くように作用しているとする。この場合、強磁性体部31における記録層2側の磁化 $M_{10}$ の向きは、記録層2の磁化 $M_0$ の向きと同じである。この状態から、データ「1」を書き込むには、書き込み電流(記録電流) $I_w$ で、記録層2の磁化 $M_0$ を逆向き(左向き)にすればよい。

- [0039] 図7A及び図7Bに示す記録層2とコンタクトプラグ21、22の配置では、記録層2の磁化 $M_0$ を逆向き(左向き)にするには、電流 $I_w$ を左から右に流す。すなわち、コンタクトプラグ21からコンタクトプラグ22へ電流 $I_w$ を流す。このようにすると、図8A及び図8Bに示すように、コンタクトプラグ21に流れる電流 $I_w$ により、コンタクトプラグ21の強磁性体部31の磁化 $M_{10}$ が図8Bのように、左回りの磁化に変化する。このとき、コンタクトプラグ21の強磁性体部31と、記録層2の端部2-1とが磁氣的に相互作用することで、記録層2の端部2-1に、強磁性体部31の磁化 $M_{10}$ と同じ向き(左向き)を有する磁化 $M_1$ が発生する。すなわち、端部2-1は、左向きの磁化 $M_1$ を有する磁区となる。
- [0040] 一方、図8A及び図8Bに示すように、コンタクトプラグ22に流れる電流 $I_w$ により、コンタクトプラグ22の強磁性体部31の磁化 $M_{20}$ が図8Bのように、右回りの磁化に変化する。このとき、コンタクトプラグ22の強磁性体部31と、記録層2の端部2-3とが磁氣的に相互作用することで、記録層2の端部2-3に、強磁性体部31の磁化 $M_{20}$ と同じ向き(左向き)を有する磁化 $M_3$ が発生する。すなわち、端部2-3は、左向きの磁化 $M_3$ を有する磁区となる。
- [0041] ここで、図8A及び図8Bに示すように、第2状態では、記録層2の中央部2-2(記録層2の両端部2-1、2-3以外の部分)は、右向きの磁化 $M_2$ を持ったままの磁区である。中央部2-2と端部2-1との間には磁壁11-1が形成され、中央部2-2と端部2-3との間には磁壁11-2が形成されている。
- [0042] この状態において、記録層2の右側に形成された端部2-3(左向きの磁区)には、

コンタクトプラグ22の表面から導電体(34)を介して電子が供給される。この電子は、端部2-3の左向きの磁化 $M_3$ に沿ったスピンをもち、右向きの磁化を持つ中央部2-2との境界の磁壁11-2を左に移動させながら記録層2を流れていく。したがって、磁壁11-2は中央部2-2(右向きの磁区)を縮小させながら移動して行く。磁壁11-2が記録層2の左側に形成された端部2-1(左向きの磁区)に到達する、すなわち、磁壁11-1と磁壁11-2とが重なると、中央部2-2が消滅し、端部2-3と端部2-1とが一体化する。その結果、記録層2は、左向きの磁化を持つ一つの磁区になる。この状態で書き込み電流 $I_w$ をオフにすると、記録層2の磁化 $M_0$ が左向きなので、トンネル接合は高抵抗状態となる。この状態が第3状態としての図9A及び図9Bである。図9A及び図9Bに示す第3状態を、データ「1」が記録された状態とする。

[0043] なお、トンネル接合が高抵抗の状態(例示:データ「1」)から低抵抗の状態(例示:データ「0」)に書き込むときには、上記書き込み電流 $I_w$ の方向を逆にする。それにより、上記の説明とは反対の磁区形成と磁壁移動とが生じて書き込みを行うことができる。

[0044] 上記図7A～図9Bを用いた説明では、コンタクトプラグ(21、22)の強磁性体部31と記録層2とは、同一の磁化方向を有するように相互作用している。しかし、コンタクトプラグの強磁性体部31の磁化方向と記録層2の磁化方向とが反対になるような反強磁性的な相互作用でも良い。ただし、コンタクトプラグに書き込み電流 $I_w$ を流したとき、記録層2に形成される磁区の磁化 $M_1$ 、 $M_3$ の向きは同一であることが必要である。

[0045] また、上記図7A、図8A及び図9Aの断面図では、コンタクトプラグ(21、22)が記録層2の下面と接触している。しかし、記録層2の上面で接触させる構造(図示されず)でも良い。

[0046] また、上記図7B、図8B及び図9Bの平面図では、コンタクトプラグ(21、22)が記録層2の異なる側面に設けられている。しかし、同じ側に揃える、例えば、図のコンタクトプラグ21と同じ側に、コンタクトプラグ22を設けることも、次のような構造にすることで実現できる。すなわち、断面方向のコンタクトプラグの配置で、一つのコンタクトプラグを記録層2の上面に、他方のコンタクトプラグを記録層2の下面に接触させる構造にする。



- [0047] 次に、本発明の磁気メモリセルの第1の実施の形態における製造方法の一例について説明する。図10A乃至図10Eは、本発明の磁気メモリセルの第1の実施の形態における製造方法の一例を示す断面模式図である。
- [0048] ただし、磁気メモリセルのMTJ素子1は図4A及び図4Bの形状とする。また、コンタクトプラグ21、22は、非磁性導体部32の直径が200nm、全体の直径が300nmとする。すなわち、厚さ50nmの強磁性体部32を含む被覆が非磁性導体部32を囲んでいる。
- [0049] 図10Aに示されるように、層間絶縁膜41中に埋め込まれた下部電極42につながるように、フォトリソグラフィー及びエッチングの技術により、直径300nmのビア44を形成する。その後、図10Bに示されるように、まず、層間絶縁膜41の表面、ビア44の側壁及び下部電極42の上部を覆うように、バリアメタルとしてTa膜45をスパッタ法で10nm形成する。続いて、Ta膜45を覆うようにNiFe膜46をスパッタ法で30nm形成する。このとき、NiFe膜46がビア44の底部に形成されると下部配線42とコンタクトプラグ(21、22)との間の電気抵抗が高くなる。それを避けるため、NiFe膜46のスパッタ成膜時に基板(図示されず)にバイアスを印加する。それにより、ビア44の底部に成膜されるNiFe膜46の厚さを薄くすることができる。その後、NiFe膜46の表面及びビア44の底部を覆うように、バリアメタルとしてTa膜47をスパッタ法で10nm形成する。
- [0050] 次に、図10Cに示されるように、Ta膜47を覆うようにCu膜48をスパッタ法で100nm成膜する。その後、Cu膜48の電気めっき法でビア44を埋め込む。続いて、図10Dに示すように、CMP(化学的機械研磨)によりビア44内以外のTa膜45、NiFe膜46、Ta膜47、及びCu膜48を除去することで、側面に強磁性体部31、内部に非磁性導電体部32をそれぞれ備えたコンタクトプラグ21、22を形成することができる。
- [0051] その後、このコンタクトプラグ21、22上に、厚さ20nmのNiFe膜からなる記録層2、酸化アルミニウムからなるトンネルバリア層3、CoFe膜/Ru膜/CoFe膜の積層からなる固定層4、PtMnからなる反強磁性体層5、を連続的に成膜する。そして、フォトリソグラフィー及びエッチングの技術により、コンタクトプラグ21、22の強磁性体部31と一部が重なるように記録層2を幅100nmに加工し、上部構造7を記録層2の中央部に形成する。その結果、図10Eに示されるように、記録層2、トンネルバリア層3、固定

層4、反強磁性体層5を有する強磁性トンネル接合が形成される。

[0052] 図11は、本発明の磁気メモリセルの第1の実施の形態における構成の具体的なサイズの一部を示す平面模式図である。強磁性トンネル接合部分の記録層2の長手方向の長さ(上部構造7の長手方向の長さ)は、固定層4に形状異方性を付与するために記録層2の幅(長手方向に対して垂直な方向の長さ100nm)よりも広い200nmとする。コンタクトプラグ21、22と記録層2との接続抵抗を下げるために、コンタクトプラグ21、22の中心の非磁性導電体部32と、記録層2のコンタクトプラグの強磁性体部31と重なる領域とを、導電体34でつなぐ。強磁性トンネル接合の上部の電極層6は、読み出し配線に接続する。コンタクトプラグ21、22の外径は300nm、非磁性導電体部32の直径は200nmとなる。二つのコンタクトプラグ21、22の間隔は、1000nmとする。

[0053] コンタクトプラグ21、22の非磁性導電体部32が直径200nmの円柱の場合、電流1mAあたり約20Oeの磁場がコンタクトプラグ21、22の各々の外周に沿って発生する。この値は、NiFeやCoFeの薄膜を磁化させるのに十分な値である。例えば、NiFeの保磁力は4~5Oe程度である。従って、本実施の形態の例では、0.2mA程度の書き込み電流 $I_w$ で強磁性体部31のNiFeが磁化し、強磁性体部31の磁化との相互作用により、磁化記録層2に磁区が形成される。記録層2の磁壁移動に必要な電流密度を $1 \times 10^8 \text{ A/cm}^2$ と仮定すると、断面形状が厚さ20nm、幅100nmの記録層2の場合に必要な記録電流は2mAとなるので、コンタクトプラグ21、22によって記録層2内に書き込みに必要な磁区を作るには、十分な値である。磁壁移動に必要な電流密度の低減や記録層2の微細化によって電流が一桁下がっても、本実施の形態の例に用いたコンタクトプラグ21、22は、磁区の形成が可能である。

[0054] なお、図5Dに示すように、強磁性体部31の厚さに分布をつけた場合、記録層2とコンタクトプラグ21、22との接続部分は、例えば、記録層2の端部を広げて接続させる。図12は、本発明の磁気メモリセルの第1の実施の形態における構成の他の応用例を示す平面模式図である。記録層2とコンタクトプラグ21、22との接続部分を示している。コンタクトプラグの強磁性体部31の厚い側が記録層2の長手領域側になるように配置する。このとき、例えば、コンタクトプラグに図の紙面の表側から裏側へ向う

方向に電流 $I_w$ を流すと、コンタクトプラグの強磁性体部31の厚みの大きい部分は右向き(右回り)に磁化( $M_{10}$ )する。強磁性体部31は、記録層2と直接接触しているため、記録層2との磁気結合は強磁性的(順平行)になる。コンタクトプラグの非磁性導体部32からの電子は、この右向きの磁化 $M_1$ を持つ磁区を通過することで偏極し、磁壁11-1を右側に移動させる。

[0055] 次に、本発明の磁気メモリセルを用いた磁気ランダムアクセスメモリの第1の実施の形態の構成について説明する。図13は、本発明の磁気メモリセルを用いた磁気ランダムアクセスメモリの実施の形態の構成の一例を示す回路図である。図13は、図4A及び図4Bに示される磁気メモリセル60(MTJ素子1)を用いた場合を、平面図的に示している。また、図14は、図13に示される磁気メモリセル60の構造を概略的に示す断面図である。

[0056] 磁気メモリセル60は、MTJ素子1、第1トランジスタTR1及び第2トランジスタTr2を備える。MTJ素子1の記録層2のコンタクトプラグ21は、下部電極42を介して第1トランジスタTR1のソース/ドレインの一方に接続されている。その第1トランジスタTR1のソース/ドレインの他方は、第1ビット線BL1に接続されている。また、記録層2のコンタクトプラグ22は、下部電極42を介して第2トランジスタTR2のソース/ドレインの一方に接続されている。その第2トランジスタTR2のソース/ドレインの他方は、第2ビット線BL2に接続されている。第1トランジスタTR1のゲート、及び第2トランジスタTR2のゲートは、ワード線WLに接続されている。

[0057] 記録層2の中央部上には、トンネルバリア層3を介して固定層4が形成されている。固定層4上には反強磁性体層5が形成されている。反強磁性体層5上には、電極層6を介して読み出し線62が接続されている。読み出し線62は、グランドに接続されている。

[0058] これら図13及び図14の回路構成の例を用いた場合の、データの書き込み方法について説明する。ここで、記録層2と固定層4の磁化方向が平行、すなわち強磁性トンネル接合の抵抗が低い状態をデータ「0」とする。一方、記録層2と固定層4の磁化方向が反平行、すなわち強磁性トンネル接合の抵抗が高い状態をデータ「1」とする。また、固定層2の磁化方向を図で右向きとする。

- [0059] まず、データ「0」状態からデータ「1」状態への書き込み方法について説明する。この場合、図7A～図9Bにおいて説明した方法により書き込みを行う。すなわち、コンタクトプラグ21、22を流れる書き込み電流 $I_w$ により、記録層2に左向きの磁化 $M_3$ を作り、コンタクトプラグ22が作る磁区の磁壁11-2を左に移動させる。したがって、書き込み電流 $I_w$ を、コンタクトプラグ21から記録層2を通過してコンタクトプラグ22へと流す。
- [0060] 具体的には、以下のような方法で行う。対象となる磁気メモリセル60につながるワード線WLの電位をHighに設定する。これにより、第1トランジスタTR1および第2トランジスタTR2がONになる。第1ビット線BL1および第2ビット線BL2の電位をそれぞれHighおよびLowに設定する。その結果、書き込み電流 $I_w$ が第1ビット線BL1から第1トランジスタTR1、コンタクトプラグ21を経由して記録層2を通過し、コンタクトプラグ22を経由して第2トランジスタTR2から第2ビット線BL2へと流れる。この電流 $I_w$ により、記録層の磁化が右から左に変化し、データ「0」からデータ「1」への書き込みが行われる。
- [0061] 次に、データ「1」からデータ「0」への書き込み方法について説明する。この場合、図7A～図9Bにおいて説明した方法と逆の方法で書き込みを行う。すなわち、コンタクトプラグ21、22を流れる書き込み電流 $I_w$ により、記録層2に右向きの磁化 $M_1$ を作り、コンタクトプラグ21が作る磁区の磁壁11-1を右に移動させる。したがって、書き込み電流 $I_w$ を、コンタクトプラグ22から記録層2を通過してコンタクトプラグ21へと流す。
- [0062] 具体的には、以下のような方法で行う。対象となる磁気メモリセル60につながるワード線WLの電位をHighに設定する。これにより、第1トランジスタTR1および第2トランジスタTR2がONになる。第1ビット線BL1および第2ビット線BL2の電位をそれぞれLowおよびHighに設定する。その結果、上記の場合とは逆に、書き込み電流 $I_w$ が第2ビット線BL2から第2トランジスタTR2、コンタクトプラグ22を経由して記録層2を通過し、コンタクトプラグ21を経由して第1トランジスタTR1から第1ビット線BL1へと流れる。この電流 $I_w$ により、記録層2の磁化が左から右に変化し、データ「1」からデータ「0」への書き込みが行われる。

[0063] 次に、磁気メモリセル60のデータの読み出し方法について説明する。読み出しは、例えば、以下のようにして強磁性トンネル接合(固定層4、トンネルバリア層3及び記録層2)に読み出し電流 $I_R$ を流すことで行うことができる。まず、対象となる磁気メモリセル60につながるワード線WLの電位をHighに設定する。これにより、第1トランジスタTR1および第2トランジスタTR2がONになる。第1ビット線BL1の電位をHighに設定する。第2ビット線BL2をOpenに設定する。これにより、読み出し電流 $I_R$ が、第1ビット線BL1から第1トランジスタTR1、強磁性トンネル接合を經由して読み出し線62に流れる。又は、第1トランジスタTR1および第2トランジスタTR2がONになった後、第2ビット線BL2の電位をHighに設定する。第1ビット線BL1をOpenに設定する。これにより、読み出し電流 $I_R$ が、第2ビット線BL2から第2トランジスタTR2、強磁性トンネル接合を經由して読み出し線62に流れる。なお、読み出し電流 $I_R$ は、記録層2に磁区が生成されない程度の小さな電流で読み出される。

[0064] これらワード線WL、第1ビット線BL1、および第2ビット線BL2を制御する周辺回路は、当業者によって適宜設計されうる。図15は、本発明の磁気ランダムアクセスメモリの実施の形態の回路の構成の一例を示す回路ブロック図である。MRAM50は、メモリセルアレイ51、Xセクタ52、Yセクタ53、Y側電流終端回路54、Y側電流源回路55、Y側電源回路56、読み出し電流負荷回路57、センスアンプ58を具備する。

[0065] 図15において、MRAM50は、上述の磁気メモリセル60がマトリクス状に配置されたメモリセルアレイ51を有している。このメモリセルアレイ51は、データの記録に用いられる磁気メモリセル60と共に、データ読み出しの際に参照されるリファレンスセル60rを含んでいる。リファレンスセル60rの基本構造は、磁気メモリセル60のものと同一である。各磁気メモリセル60において、上記読み出し線62はグランド線に接続されているとする。また、上述の通り、各磁気メモリセル60に対して、1本のワード線WLとビット線対(第1ビット線BL1、第2ビット線BL2)とが設けられている。

[0066] 複数のワード線WLは、Xセクタ52に接続されている。Xセクタ52は、データの書き込み・読み出しのいずれにおいても、複数のワード線WLから、対象となる磁気メモリセル60sにつながる1本のワード線WLを選択ワード線WLsとして選択する。

- [0067] 複数の第1ビット線BL1は、Y側電流終端回路54に接続されており、複数の第2ビット線BL2は、Yセクタ53に接続されている。Yセクタ53は、データの書き込みにおいて、複数の第2ビット線BL2から、対象となる磁気メモリセル60sにつながる1本の第2ビット線BL2を選択第2ビット線BL2sとして選択する。Y側電流終端回路54は、データの書き込みにおいて、複数の第1ビット線BL1から、対象となる磁気メモリセル60sにつながる1本の第1ビット線BL1を選択第1ビット線BL1sとして選択する。このようにして、対象となる磁気メモリセル60sが選択される。
- [0068] Y側電流源回路55は、データ書き込み時、選択第2ビット線BL2sに対し、所定の書き込み電流 $I_w$ の供給又は引き込みを行う電流源である。このY側電流源回路55は、書き込み電流 $I_w$ の向きを定める電流セクタ部と、定電流を供給する定電流源を備えている。Y側電源回路56は、データ書き込み時、Y側電流終端回路54に所定の電圧を供給する。その結果、Y側電流源回路55による書き込み電流 $I_w$ は、磁気メモリセル60sに書き込まれるデータに応じて、Yセクタ53へ流れ込む、又は、Yセクタ53から流れ出す。これらXセクタ52、Yセクタ53、Y側電流終端回路54、Y側電流源回路55、及びY側電源回路56は、磁気メモリセル60に書き込み電流 $I_w$ を供給するための「書き込み電流供給回路」を構成している。
- [0069] データ読み出し時、例えば、第1ビット線BL1は“Open”に設定される。読み出し電流負荷回路57は、データ読み出し時、選択第2ビット線BL2sに所定の読み出し電流 $I_r$ を流す。また、読み出し電流負荷回路57は、リファレンスセル60rにつながるリファレンス第2ビット線BL2rに所定の電流を流す。センスアンプ58は、リファレンス第2ビット線BL2rの電位と選択第2ビット線BL2sの電位の差に基づいて、対象メモリセル60sからデータを読み出し、そのデータを出力する。
- [0070] このような周辺回路の構成により、磁気メモリセル60にデータを書き込み、読み出すことができる。
- [0071] なお、本実施の形態と類似の構造として、コンタクトプラグに磁性体を設けない構造でもメモリ動作させることができる。図16は、本発明の磁気メモリセルの第1の実施の形態の構成の更に他の応用例を示す断面模式図である。この図は、記録層2の端部とコンタクトプラグ21、22との接続部分を示している。この例では、コンタクトプラグ21

、22は、強磁性体を有さず、非磁性導体だけで構成されている。この場合、コンタクトプラグ21、22は、記録層2の上面または下面に直接接続しないようにする。すなわち、コンタクトプラグ21、22と記録層2との間に絶縁層30が設けられている。そして、書き込み電流が一旦記録層2の横を近接しつつ、記録層2の上方向または下方向に通過した後に、記録層2に流れ込むようにする。この場合、書き込み電流が記録層2の横を流れるとき、記録層2に磁区が形成される。それにより、図7A～図9Bにおいて説明した方法と同様にして、データの書き込みを行うことができる。

[0072] 本発明によれば、書き込み動作時に書き込み電流によって磁壁が生成され、書き込み終了時に磁壁を消失させることができる。そのため、磁壁を保存するために磁壁をトラップする構造が必要ない。したがって、記録層の構造を簡単にすることができ、細線化が容易となる。また、書き込み動作時に磁区を形成するので、メモリ作製後に、記録層内に磁壁を形成するための、着磁などの初期化工程が不要である。

[0073] また、本発明では、磁壁をポテンシャルでトラップしないので、磁壁のトラップエラーや、L. Thomas et. al. , “Oscillatory dependence of current-drive magnetic domain wall motion on current pulse length”, Nature, Vol. 443, pp. 197, 2006. に記載されているような磁壁の逆方向への移動が生じず、誤動作の可能性がなくなる。

[0074] (第2の実施の形態)

本発明の磁気メモリセル及び磁気ランダムアクセスメモリの第2の実施の形態について、添付図面を参照して説明する。図17Aは、本発明の磁気メモリセルの第2の実施の形態の構成を示す平面模式図である。この図は、磁気メモリセルのMTJ素子1aを示している。図17Bは、本発明の磁気メモリセルの第2の実施の形態の構成の一部を示す断面模式図である。この図は、図17AのFF'断面であり、記録層2の端部とコンタクト25との接続部分を示している。なお、記録層2の他方の端部とコンタクト26との接続部分も同様の構成を有する。

[0075] MTJ素子1aでは、記録層2の中央部には、第1の実施の形態と同様に、強磁性トンネル接合が形成されている。記録部2の一方の端部には、高抵抗磁性体27、及び電極層35が接続されている。電極層35は、コンタクト25を介して下部電極42に接続さ

れている。記録層2の他方の端部には、高抵抗磁性体28、及び電極層36が接続されている。電極層36は、コンタクト26を介して下部電極42に接続されている。

[0076] 本実施の形態では、記録層2の端部の構成が第1の実施の形態と異なる。すなわち、第1の実施の形態におけるコンタクトプラグ21(、22)及び導電体34を用いていない。その代わりとして、コンタクト25(、26)、電極層35及び高抵抗磁性体層27を用いている。

[0077] さらに、記録層2は、コンタクト25(、26)が配置されている側とは逆の側で、コンタクト25(、26)と記録層2をつなぐ電極層35(、36)と接続されている。また、電極層35(、36)と記録層2の間(ただし、電極層35(、36)と記録層2とが接続する面とには無い)には高抵抗磁性体27(、28)が設けられている。この高抵抗磁性体27(、28)は、電極層35(、36)を流れる電流によって記録層2の長手方向に磁化する。そして、その高抵抗磁性体27(、28)と記録層2との磁気的な相互作用によって、記録層2に磁区を作る働きをする。電極層35と電極層36がつくる磁化の方向は、同方向である。また、この高抵抗磁性体27(、28)としては、電極層35、36と記録層2とが所望の箇所以外で短絡しないように、すなわち高抵抗磁性体27(、28)を介して電流がほとんど流れないように、酸化物などの高抵抗の強磁性体を用いる。

[0078] 次に、本実施の形態における磁気メモリセルの書き込み動作を説明する。ただし、書き込み前の記録層2の磁化方向を右方向とし、その状態をデータ「0」が記録された状態とする。まず、この状態から、データ「1」を書き込む方法について説明する。

[0079] 図17Aを参照して、この記録層2に、コンタクト25からコンタクト26へ書き込み電流を流す。電極層35を、コンタクト25側から記録層2側へ流れる書き込み電流は、その下に存在する高抵抗磁性体27を左向きに磁化させる。ここで、この高抵抗磁性体27と記録層2との相互作用が強磁性的なものとすると、少なくとも電極層35の下になっている部分の記録層2は左向きの磁区を形成する。そのとき、電極層36を、記録層2側からコンタクト25側へ流れる書き込み電流は、その下に存在する高抵抗磁性体28を左向きに磁化させる。ここで、この高抵抗磁性体28と記録層2との相互作用が強磁性的なものとすると、少なくとも電極層36の下になっている部分の記録層2は左向きの磁区を形成する。従って、記録層2における右向きの磁化を有する中央部の領域



と、左向きの磁化を有する両端部の領域との境界に磁壁が形成される。電子は、書込み電流の向きとは逆に、電極層36側から電極層35側に流れる。そのため、電極層36側にできた左向きの磁化を有する磁区が磁壁を左に移動させながら拡大して、中央部の右向きの磁化を有する磁区を縮小して行き、最終的に、電極層35側の左向きの磁区と合流する。このような過程により、記録層2の磁化方向は右向きから左向きに変わる。その状態をデータ「1」が記録された状態とする。すなわち、データ「1」の書込みが行われたことになる。

[0080] データ「1」が記録された状態から、データ「0」を書き込む方法については、上記方法と逆向きの書込み電流、すなわち、電極層36側から電極層35側へ書込みで電流を流すことで行うことができる。

[0081] 図18Aは、本発明の磁気メモリセルの第2の実施の形態の他の構成を示す平面模式図である。この図は、磁気メモリセルのMTJ素子1bを示している。図18Bは、本発明の磁気メモリセルの第2の実施の形態の他の構成の一部を示す断面模式図である。この図は、図18AのGG'断面であり、記録層2の端部とコンタクト25との接続部分を示している。なお、記録層2の他方の端部とコンタクト26との接続部分も同様の構成を有する。

[0082] 図18A及び図18BのMTJ素子1bは、図17A及び図17BのMTJ素子1aと比較すると、電極層35(、36)と高抵抗磁性体27(、28)の形状が異なる。MTJ素子1bでは、コンタクト25(、26)の高さを高抵抗磁性体27(、28)の上面と同じにしている。隙間は絶縁膜39で埋め込まれているので、記録層2のコンタクト25(、26)側の側面と電極層35(、36)とが接触することがない。そのため、高抵抗磁性体27(、28)は、記録層2の上面にのみ形成しても構わない。この構造における書き込み動作は、図17A及び図17Bの場合と同一である。この場合も、図17A及び図17Bの場合と同様の効果を得ることができる。

[0083] 図19Aは、本発明の磁気メモリセルの第2の実施の形態の更に他の構成の一部を示す断面模式図である。この図は、磁気メモリセルのMTJ素子1cを示している。この図の平面模式図は、図17Aとおおむね同じである。この図は、図17AのFF'断面に対応し、記録層2の端部とコンタクト25との接続部分を示している。同様に、図19Bは

、本発明の磁気メモリセルの第2の実施の形態の別の構成の一部を示す断面模式図である。この図は、磁気メモリセルのMTJ素子1dを示している。この図の平面模式図は、図18Aとおおむね同じである。この図は、図18AのGG'断面に対応し、記録層2の端部とコンタクト25との接続部分を示している。なお、記録層2の他方の端部とコンタクト26との接続部分も同様の構成を有する。

[0084] 図19AのMTJ素子1c及び図19BのMTJ素子1dは、図17AのMTJ素子1aや図18AのMTJ素子1bと比較すると、高抵抗磁性体として、単層の膜を用いず、NiFeのような導電性磁性体23と窒化シリコンや酸化シリコン、フェライトのような絶縁体24との積層構造を用いている。あるいは、導電性磁性体23の成膜と形状加工を行った後、その表面を酸化して表面層を高抵抗にした絶縁体24を形成しても良い。絶縁体24は、電極層35(、36)と記録層2とが不要な箇所で短絡しないように設ける。この場合も、図17A及び図17Bの場合と同様の効果を得ることができる。

[0085] なお、本実施の形態において、高抵抗磁性体27、28を全て非磁性の高抵抗体に置き換えても磁気メモリセルは動作する。しかし、磁区の生成に必要な電流は、高抵抗磁性体27、28を用いる場合の方が小さくすることができる。

[0086] また、本実施の形態では、電極層35、36を記録層2の上面を通過する形状としたが、記録層2の下面を通過する形状でもよい。また、本実施の形態では、電極層35、36と記録層2とが直交する形状としたが、記録層2に磁区を形成できれば、電極層35、36と記録層2とは直交していなくてもよい。いずれの場合も、図17A及び図17Bの場合と同様の効果を得ることができる。

[0087] 本発明の磁気メモリセルを用いた磁気ランダムアクセスメモリの第2の実施の形態の構成については、第1の実施の形態と同様に、図13、図14及び図15の構成を用いることができる。その回路構成を用いることで、その書き込み動作及び読み出し動作も同様に実行できる。

[0088] 第2の実施の形態のMTJ素子について具体的に説明する。ここでは、図19Bに示されるMTJ素子1dを例として説明する。記録層2は、厚さ20nm、幅100nmとしたNiFe膜である。電極層35、36は、厚さ100nm、記録層2と交差する領域の幅を200nmとしたAl膜である。高抵抗磁性体としては、導電性磁性体23である厚さ10nmのC

oFe膜と、絶縁体24である厚さ10nmのSiN絶縁層との2層構造とする。CoFe膜の下面が記録層2に接し、SiN絶縁膜が電極層35、36のAl膜と接する。

- [0089] この場合、電極層35、36に流れる電流が、電極層35、36の表面付近に発生する磁場は、1mAあたり約20Oeである。したがって、数百 $\mu$ Aの書き込み電流でCoFe膜を磁化することができ、記録層2への磁区の形成が可能である。
- [0090] 本発明の第1の実施の形態および第2の実施の形態では、記録層2の形状を直線状の細線として説明したが、本発明の原理上、記録層2は直線状に限定されない。例えば、L字やU字など、直線以外の形状でも本発明の効果を得ることができる。
- [0091] 本発明によれば、書き込み動作時に書き込み電流によって磁壁が生成され、書き込み終了時に磁壁を消失させることができる。それにより、磁壁を保存するために磁壁をトラップする構造が必要ない。したがって、記録層の構造を簡単にすることができ、細線化が容易となる。また、本発明では、磁壁をポテンシャルでトラップしないので、磁壁のトラップエラーや、磁壁の逆方向への移動が生じず、誤動作の恐れがなくなる。また、書き込み動作時に磁区を形成するので、磁気メモリセル作製後に、記録層内に磁壁を形成するための、着磁などの初期化工程が不要である。
- [0092] 本発明は上記各実施の形態に限定されず、本発明の技術思想の範囲内において、各実施の形態は適宜変形又は変更され得ることは明らかである。
- [0093] 本発明により、磁壁移動型メモリセルにおいて、書き込み後の磁壁の保持を不要とすることができる。磁壁移動型メモリセルにおいて、書き込み後の磁壁の保持が不要であり、構成が簡単で製造し易く、記録層の細線化が可能となる。

## 請求の範囲

- [1] 磁化方向が固定された強磁性体を含む固定層と、  
前記固定層の磁化方向と自身の磁化方向との相対的關係により情報を記憶する強磁性体を含む記録層と、  
前記記録層と前記固定層との間に設けられた非磁性体層と、  
前記記録層の一方の端部に電氣的に接続された第1電極部と、  
前記記録層の他方の端部に電氣的に接続された第2電極部と  
を具備し、  
書き込み電流が前記第1電極部及び前記第2電極部のいずれか一方から他方へ、  
前記記録層を介して供給されたとき、  
前記一方の端部及び前記他方の端部に、前記記録層の磁化の方向に対して反平行の成分を含む端部磁化が生じ、  
前記記録層の磁化は、前記端部磁化の方向へ向く  
磁気メモリセル。
- [2] 請求の範囲1に記載の磁気メモリセルにおいて、  
前記第1電極部及び前記第2電極部は、  
前記記録層の下面及び上面のいずれか一方から前記記録層に接続される柱状のプラグを備え、  
前記プラグは、  
前記書き込み電流が前記プラグに流れたときに、前記記録層と重なる領域の少なくとも一部に前記記録層の磁化に対して反平行の磁化成分を有し、前記記録層との磁氣的な相互作用を有する強磁性体部を含む  
磁気メモリセル。
- [3] 請求の範囲2に記載の磁気メモリセルにおいて、  
前記記録層と前記強磁性体部との磁氣的な相互作用が、強磁性的である  
磁気メモリセル。
- [4] 請求の範囲1に記載の磁気メモリセルにおいて、  
前記第1電極部及び前記第2電極部は、前記記録層の上方及び下方のいずれか

一方を交差して通過し、

前記第1電極部及び前記第2電極部を流れる前記書き込み電流の経路は、前記記録層と交差している

磁気メモリセル。

[5] 請求の範囲4に記載の磁気メモリセルにおいて、

前記第1電極部及び前記第2電極部と前記記録層との間に強磁性体が設けられている

磁気メモリセル。

[6] 請求の範囲5に記載の磁気メモリセルにおいて、

前記強磁性体が、高抵抗材料である

磁気メモリセル。

[7] 請求の範囲5に記載の磁気メモリセルにおいて、

前記強磁性体は、

前記記録層上に設けられた磁性層と、

前記磁性層と前記第1電極部及び前記第2電極部との間に設けられた絶縁層とを含む

磁気メモリセル。

[8] 請求の範囲1乃至7のいずれか一項に記載の磁気メモリセルにおいて、

前記書き込み電流の供給の開始により、前記記録層内に複数の磁区が生成する磁気メモリセル。

[9] 請求の範囲1乃至8のいずれか一項に記載の磁気メモリセルにおいて、

前記記録層の面積が前記固定層の面積よりも大きい

磁気メモリセル。

[10] 請求の範囲9に記載の磁気メモリセルにおいて、

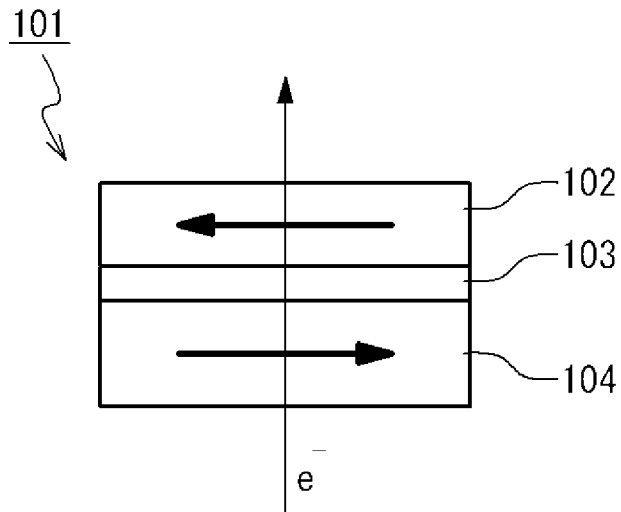
前記前記第1電極部及び前記第2電極部が、前記記録層の存在する領域を挟んだ両側に設けられている

磁気メモリセル。

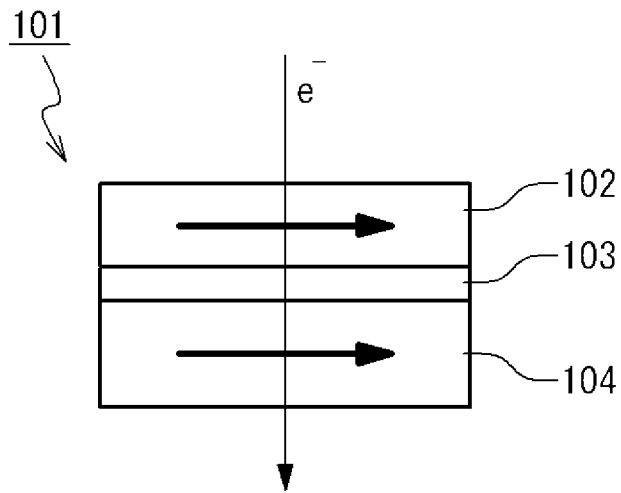
[11] 第1方向に延伸する複数のワード線と、

第2方向に延伸する複数の第1ビット線及び複数の第2ビット線と、  
前記複数のワード線と、前記複数の第1ビット線及び前記複数の第2ビット線との交点の各々に対応して設けられ、請求の範囲1乃至10のいずれか一項に記載の複数の磁気メモリセルと  
を具備し、  
前記複数の磁気メモリセルの各々は、  
前記複数のワード線のうちの対応するものにオン・オフを制御され、一方の端子を前記複数の第1ビット線のうちの対応するものに、他方の端子を第1電極部にそれぞれ接続された第1スイッチ素子と、  
前記複数のワード線のうちの対応するものにオン・オフを制御され、一方の端子を前記複数の第2ビット線のうちの対応するものに、他方の端子を第2電極部にそれぞれ接続された第2スイッチ素子と  
を更に備える  
磁気ランダムアクセスメモリ。

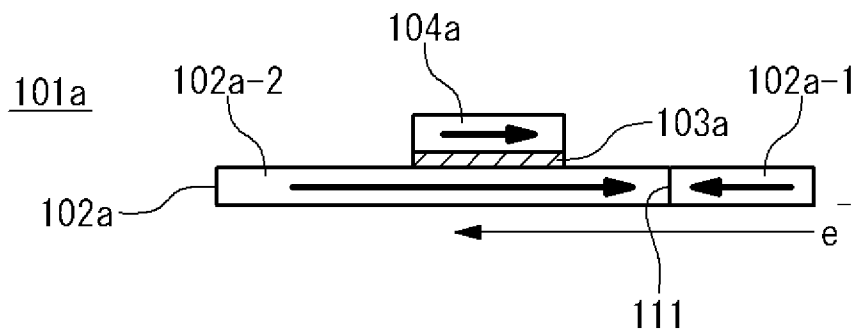
[図1A]



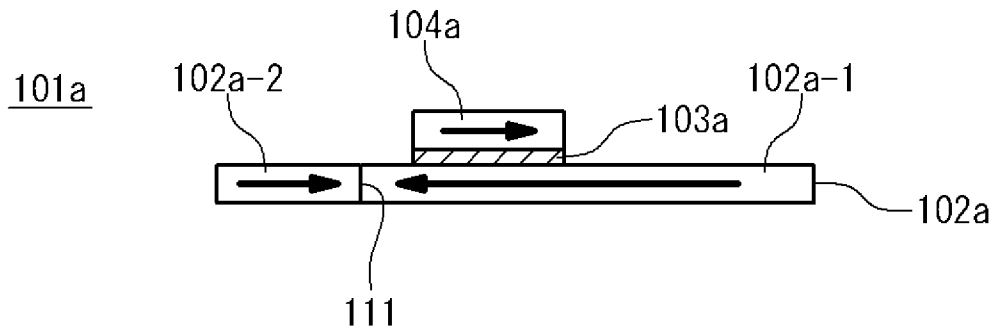
[図1B]



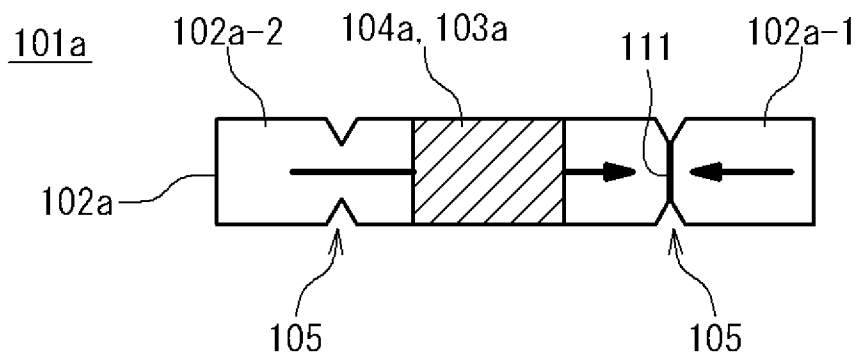
[図2A]



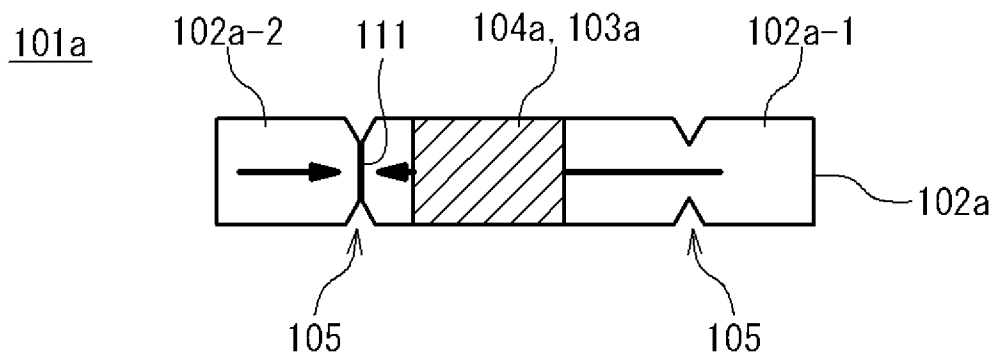
[図2B]



[図3A]

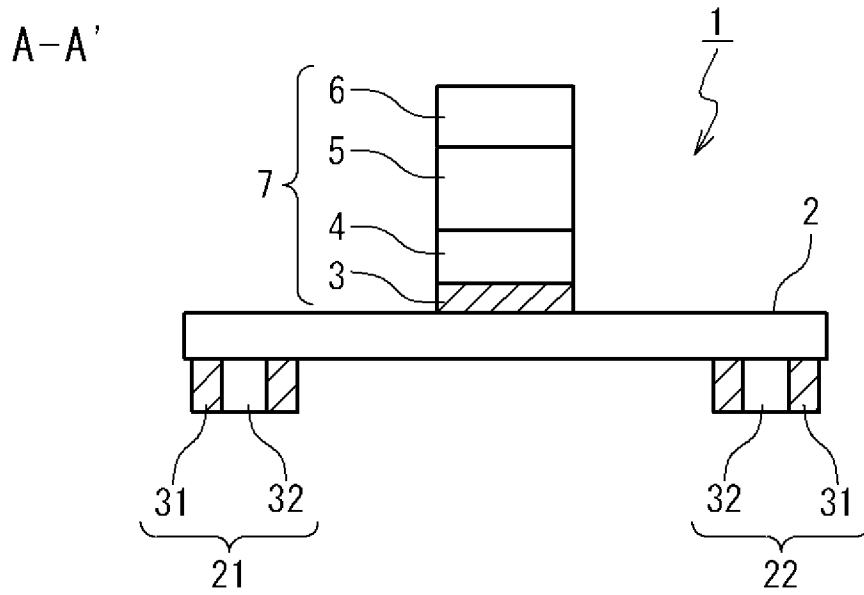


[図3B]

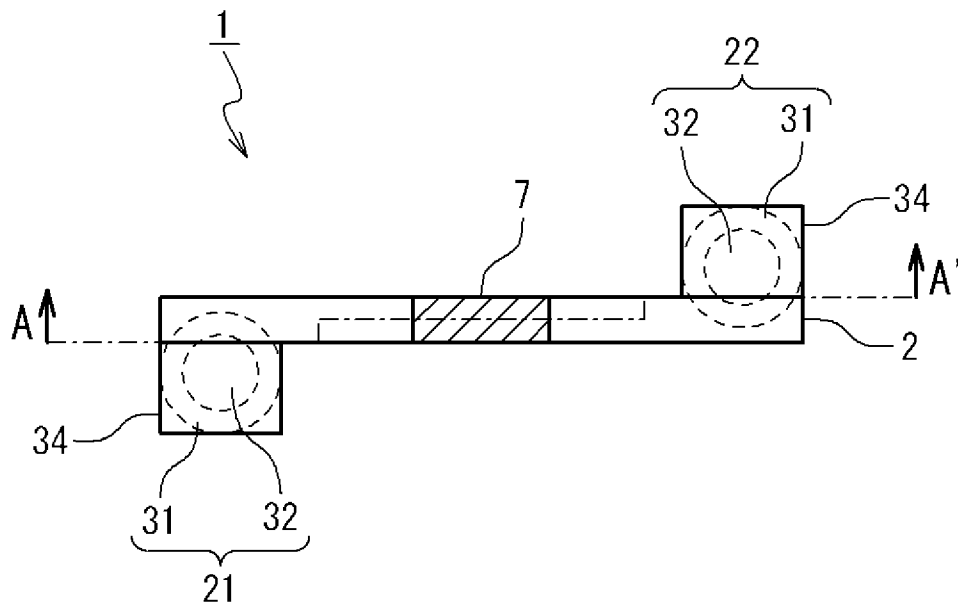




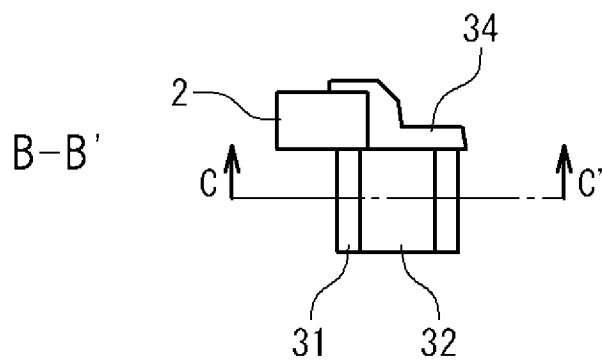
[図4A]



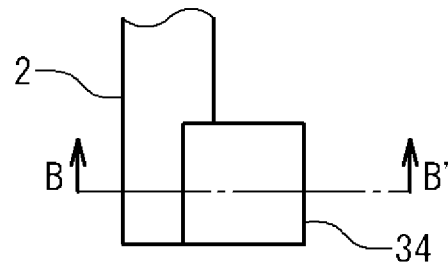
[図4B]



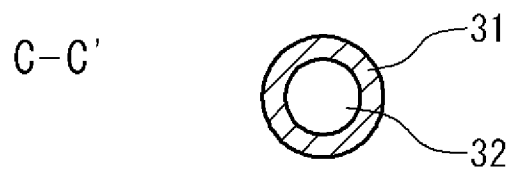
[図5A]



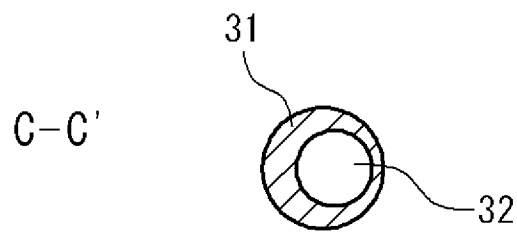
[図5B]



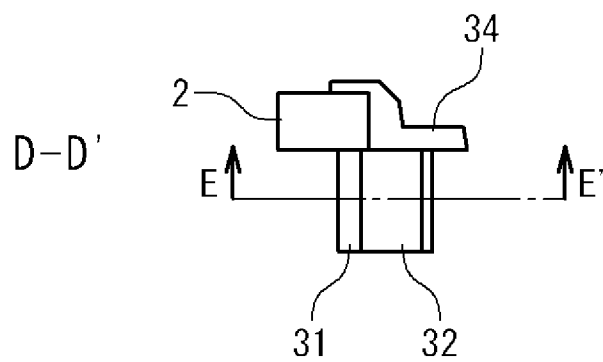
[図5C]



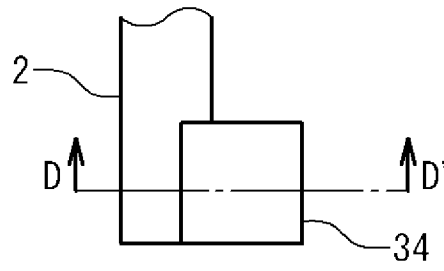
[図5D]



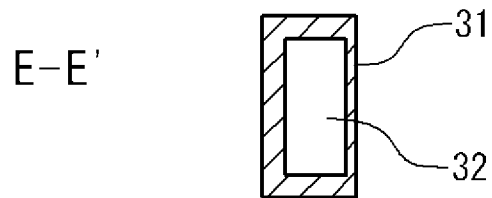
[図6A]



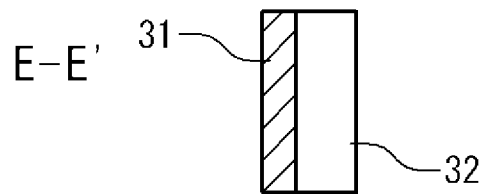
[図6B]



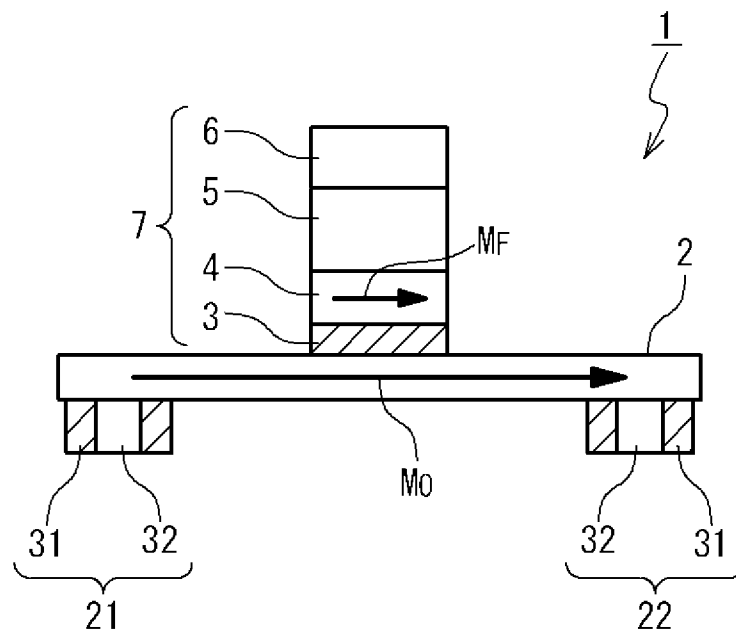
[図6C]



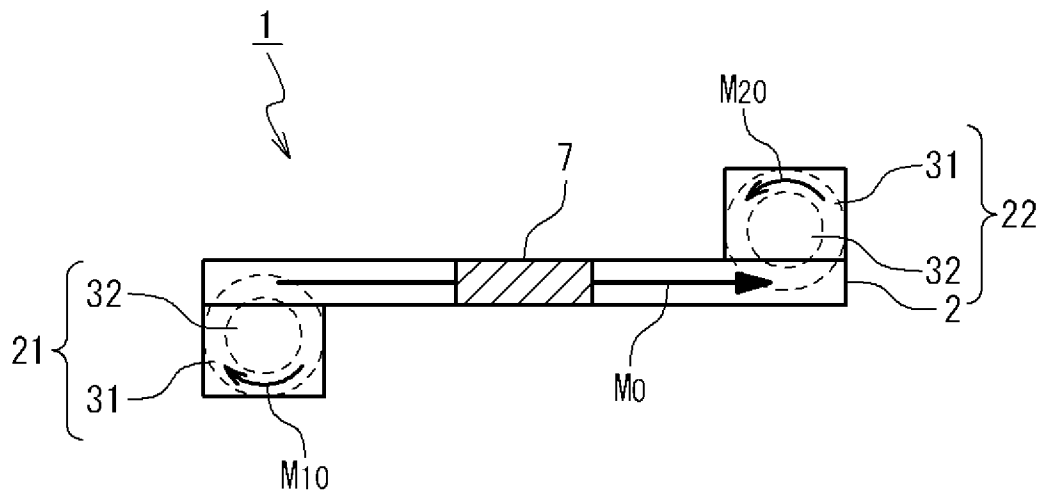
[図6D]



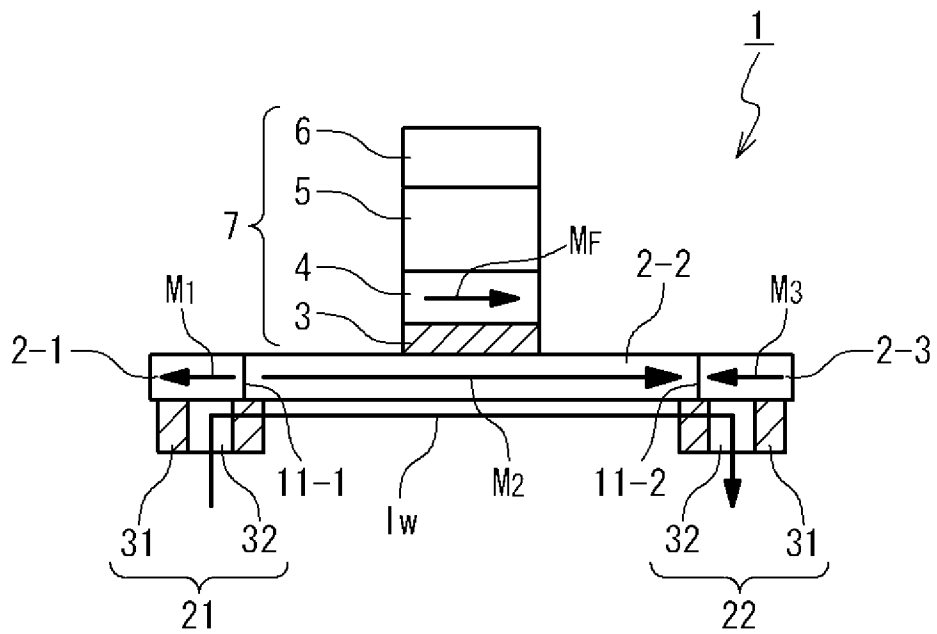
[図7A]



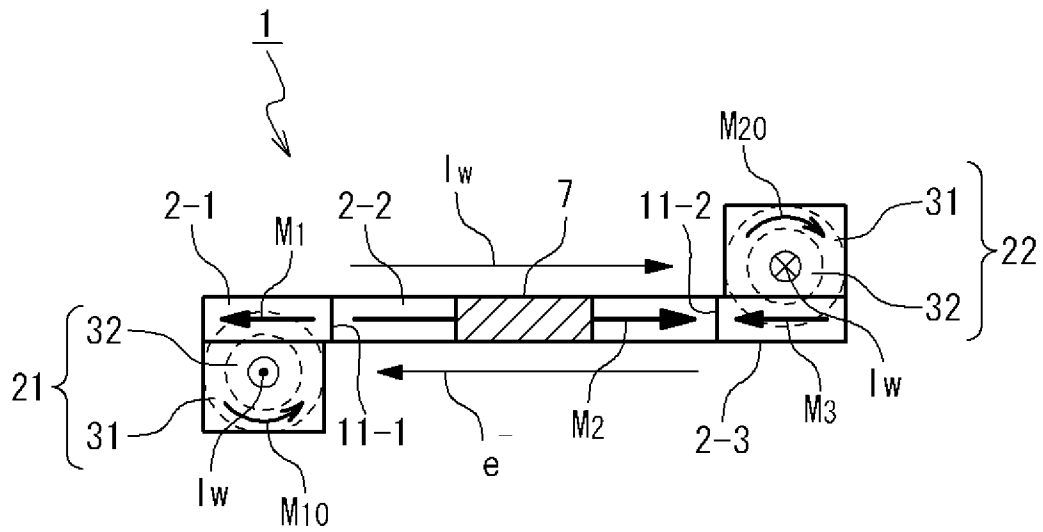
[図7B]



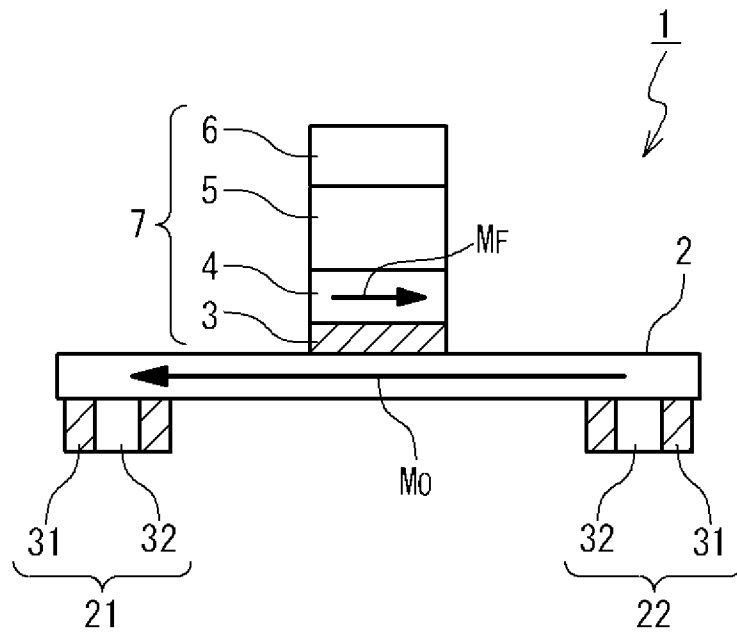
[図8A]



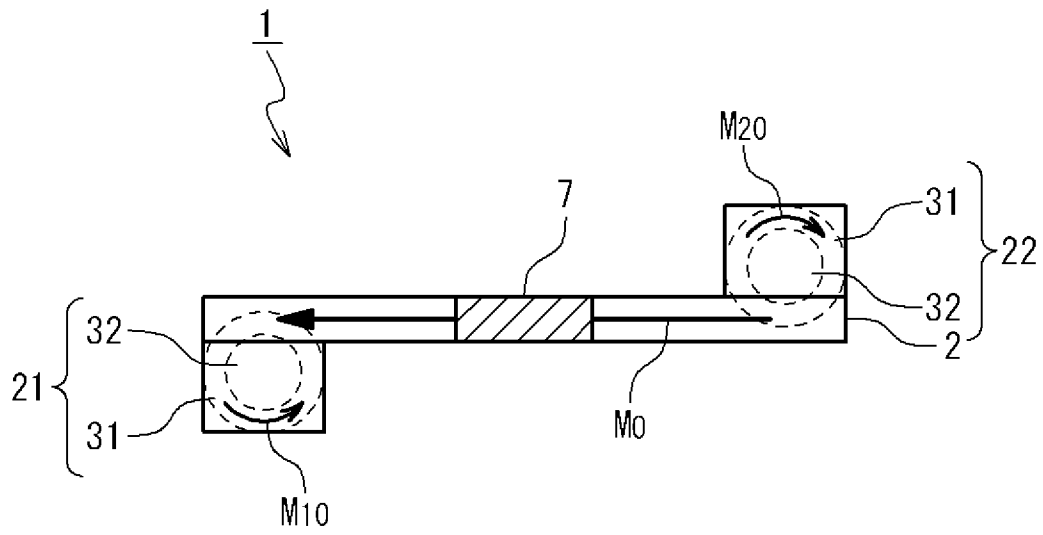
[図8B]



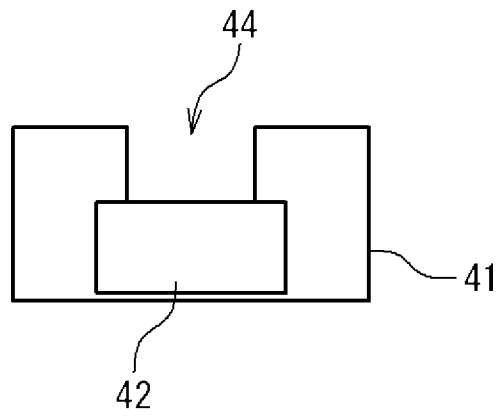
[図9A]



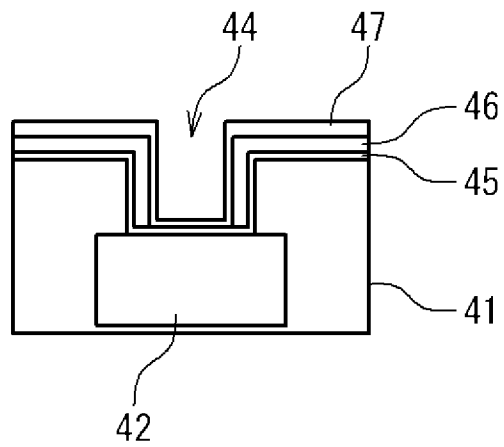
[図9B]



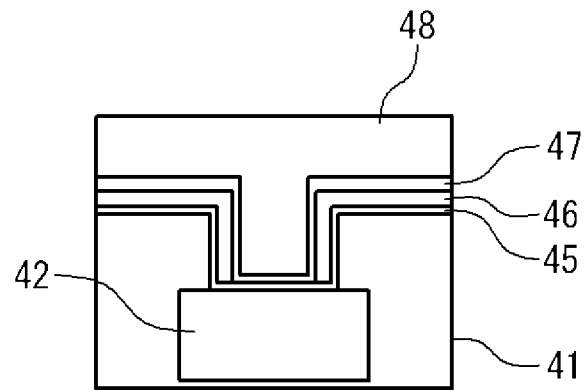
[図10A]



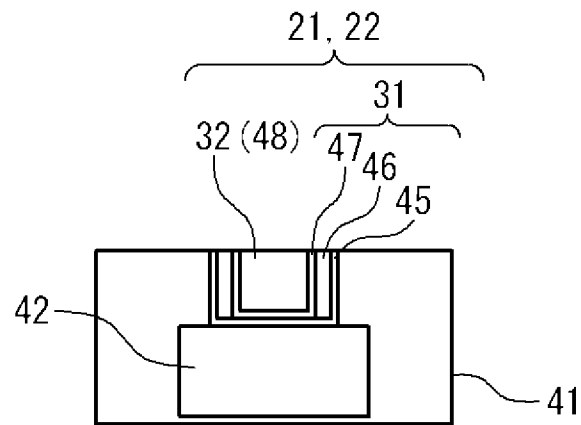
[図10B]



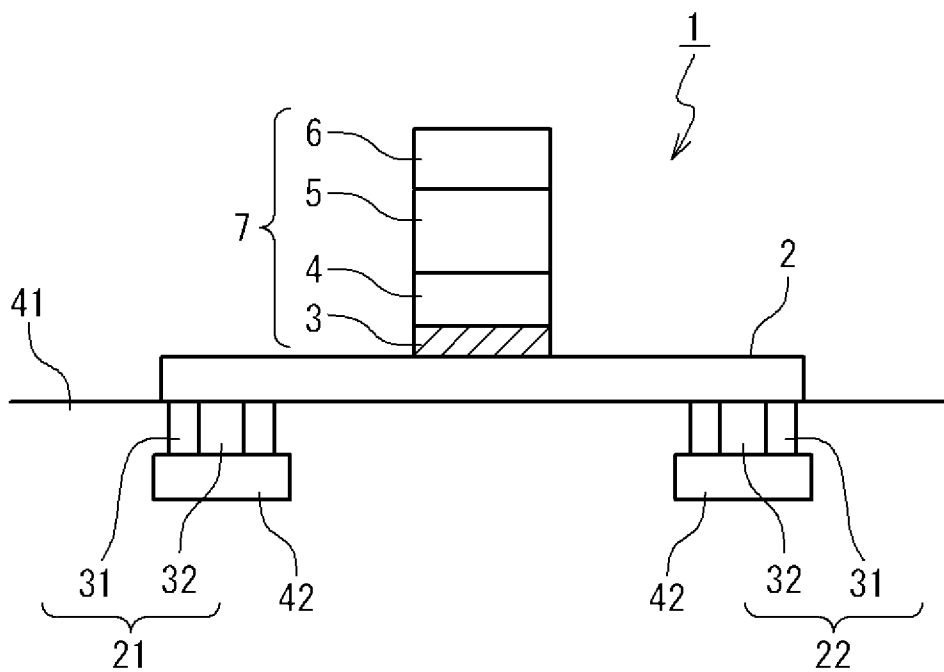
[図10C]



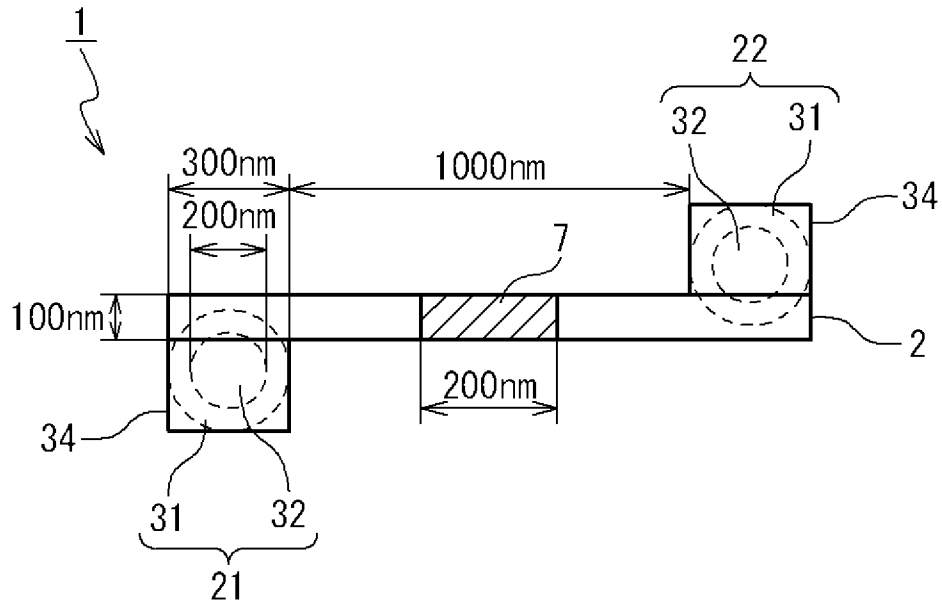
[図10D]



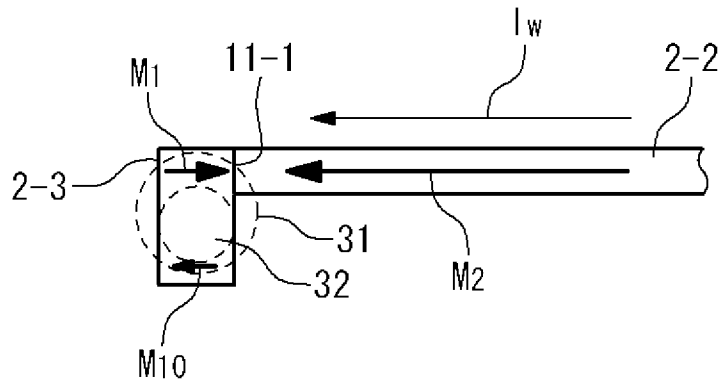
[図10E]



[図11]

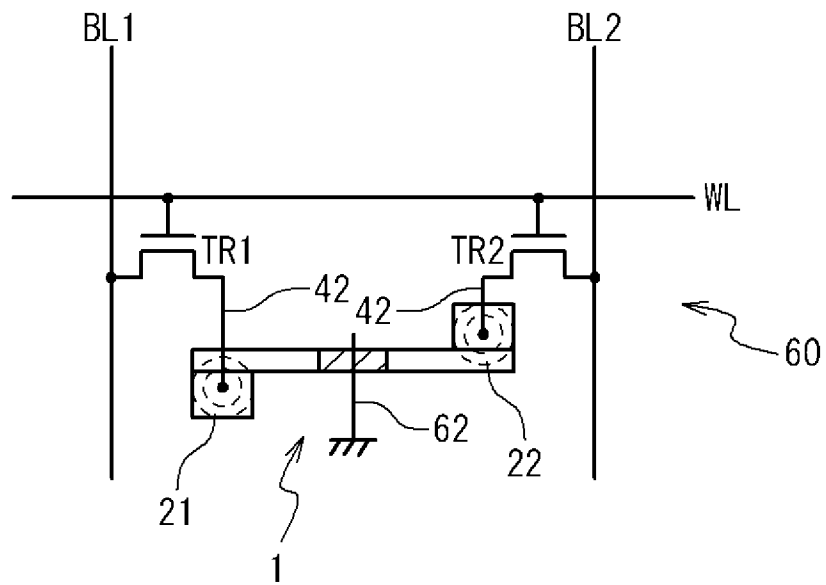


[図12]

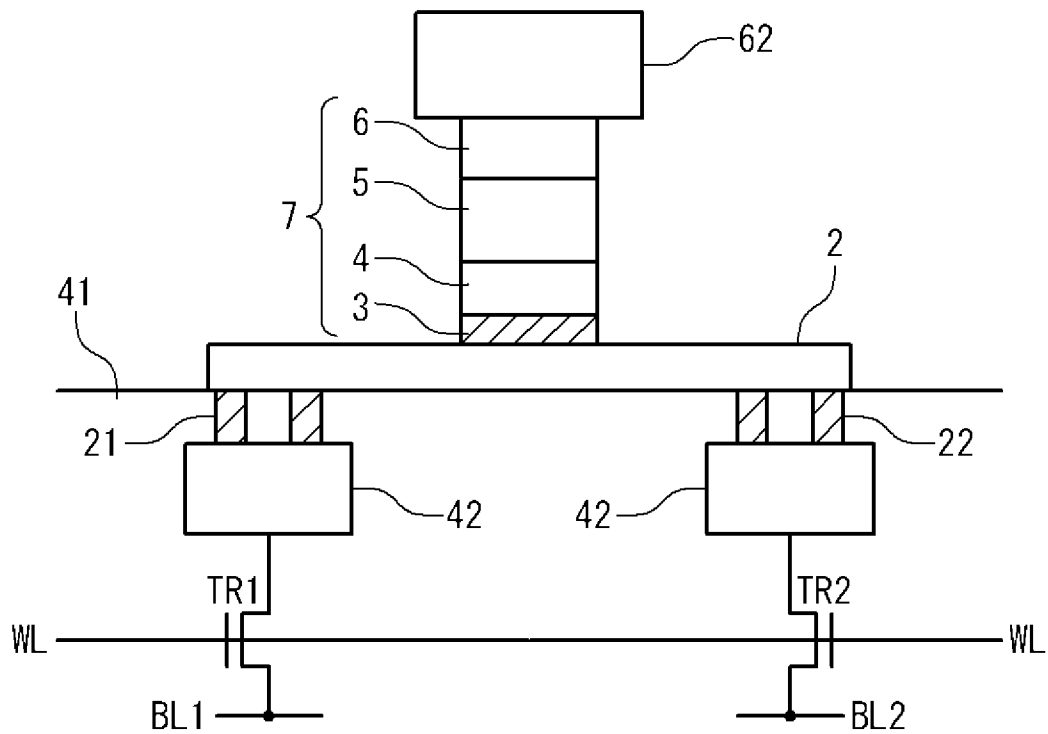




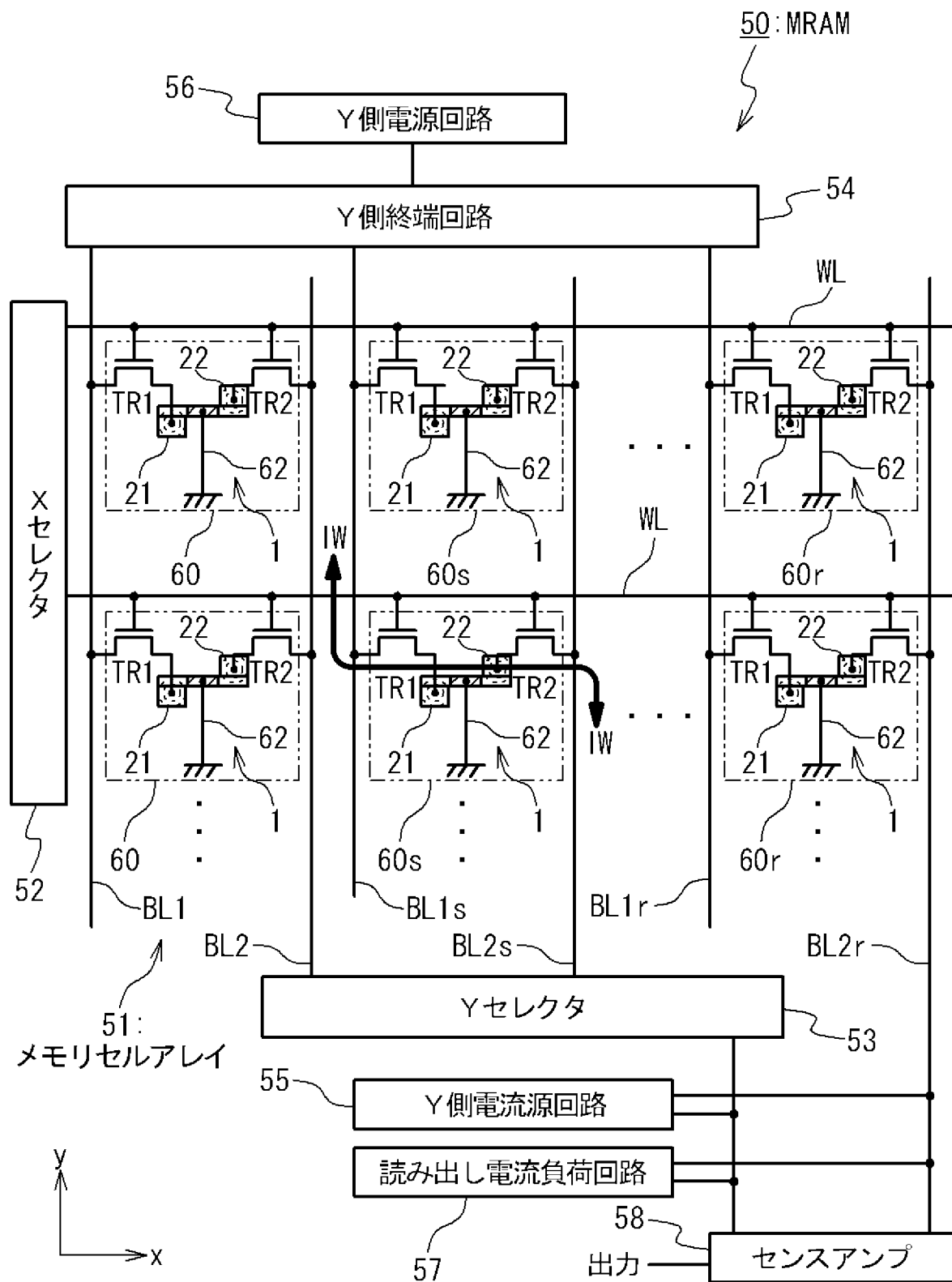
[図13]



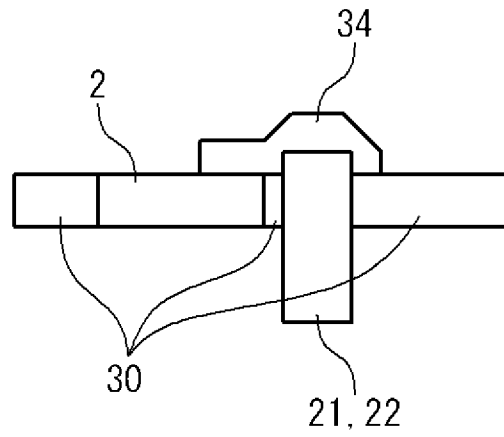
[図14]



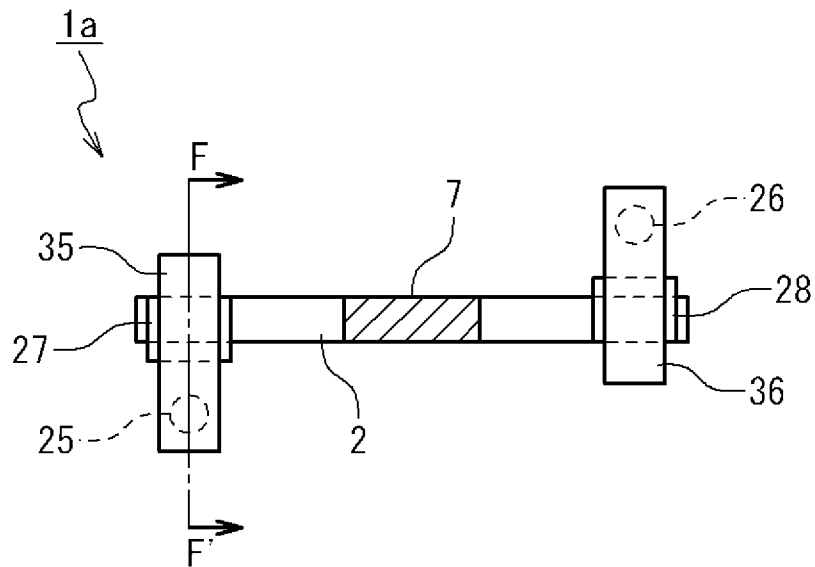
[図15]



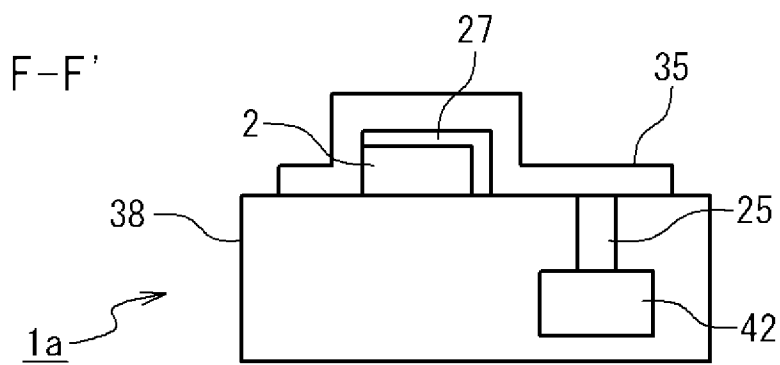
[図16]



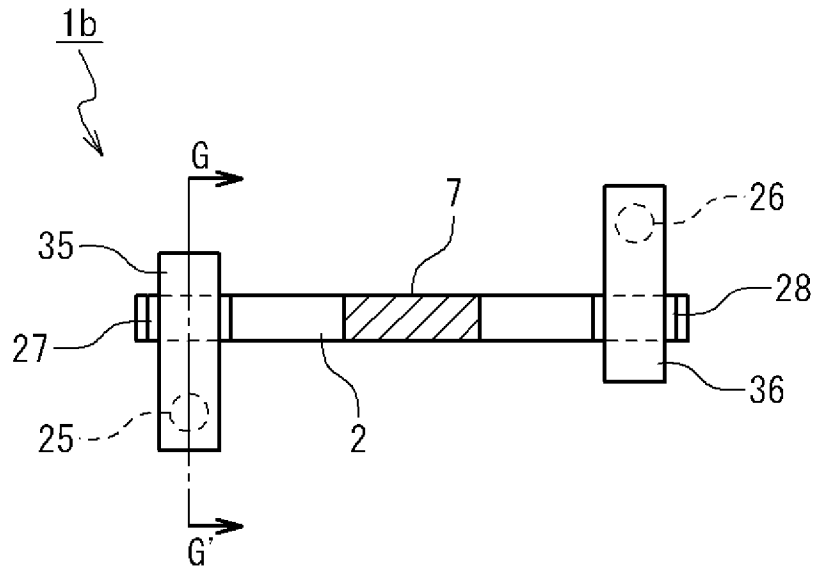
[図17A]



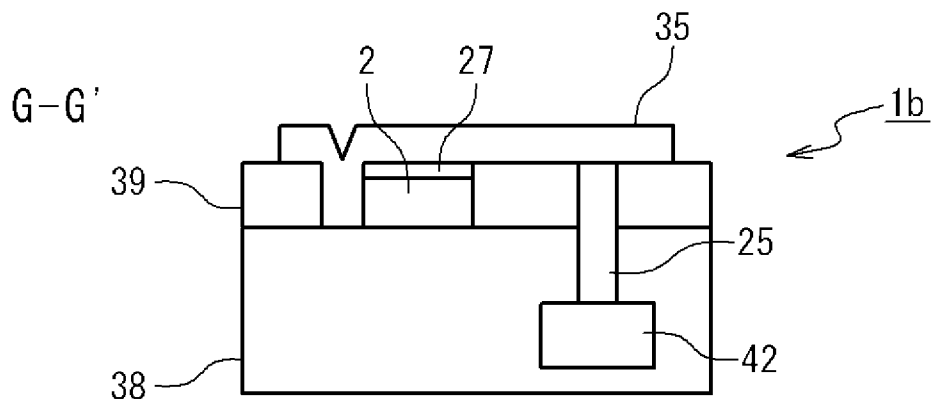
[図17B]



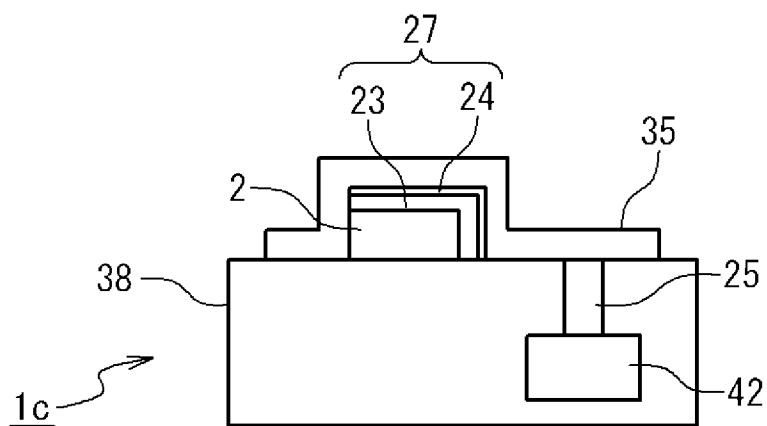
[図18A]



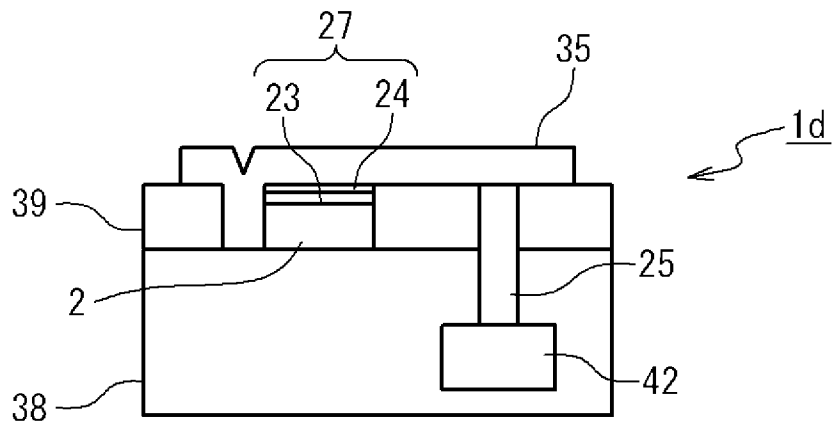
[図18B]



[図19A]



[図19B]



**INTERNATIONAL SEARCH REPORT**

International application No.  
PCT/JP2008/050535

**A. CLASSIFICATION OF SUBJECT MATTER**  
H01L21/8246(2006.01) i, G11C11/15(2006.01) i, H01L27/105(2006.01) i,  
H01L43/08(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

**B. FIELDS SEARCHED**

Minimum documentation searched (classification system followed by classification symbols)  
H01L21/8246, G11C11/15, H01L27/105, H01L43/08

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2008
Kokai Jitsuyo Shinan Koho	1971-2008	Toroku Jitsuyo Shinan Koho	1994-2008

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2006-270069 A (Hitachi, Ltd.), 05 October, 2006 (05.10.06), & WO 2006/090656 A1	1-11
A	JP 2006-303159 A (Fuji Electric Holdings Co., Ltd.), 02 November, 2006 (02.11.06), & US 2006/0237808 A1	1-11
P, A	JP 2007-227923 A (Samsung Electronics Co., Ltd.), 06 September, 2007 (06.09.07), (Family: none)	1-11

Further documents are listed in the continuation of Box C.       See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 17 March, 2008 (17.03.08)	Date of mailing of the international search report 25 March, 2008 (25.03.08)
--	---

Name and mailing address of the ISA/ Japanese Patent Office	Authorized officer
Facsimile No.	Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (IPC))  
 Int.Cl. H01L21/8246(2006.01)i, G11C11/15(2006.01)i, H01L27/105(2006.01)i, H01L43/08(2006.01)i

B. 調査を行った分野  
 調査を行った最小限資料 (国際特許分類 (IPC))  
 Int.Cl. H01L21/8246, G11C11/15, H01L27/105, H01L43/08

最小限資料以外の資料で調査を行った分野に含まれるもの  
 日本国実用新案公報 1922-1996年  
 日本国公開実用新案公報 1971-2008年  
 日本国実用新案登録公報 1996-2008年  
 日本国登録実用新案公報 1994-2008年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 2006-270069 A (株式会社日立製作所) 2006. 10. 05 & WO 2006/090656 A1	1-11
A	JP 2006-303159 A (富士電機ホールディングス株式会社) 2006. 11. 02 & US 2006/0237808 A1	1-11
P, A	JP 2007-227923 A (三星電子株式会社) 2007. 09. 06 (ファミリーなし)	1-11

C欄の続きにも文献が列挙されている。  パテントファミリーに関する別紙を参照。

<p>* 引用文献のカテゴリー                  「A」特に関連のある文献ではなく、一般的技術水準を示すもの                  「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの                  「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)                  「O」口頭による開示、使用、展示等に言及する文献                  「P」国際出願日前で、かつ優先権の主張の基礎となる出願</p>	<p>の日の後に公表された文献                  「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの                  「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの                  「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの                  「&amp;」同一パテントファミリー文献</p>
---	---

国際調査を完了した日 17. 03. 2008	国際調査報告の発送日 25. 03. 2008
国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官 (権限のある職員) 栗野 正明 電話番号 03-3581-1101 内線 3462