



(12)发明专利申请

(10)申请公布号 CN 107065343 A

(43)申请公布日 2017.08.18

(21)申请号 201710005601.5

(22)申请日 2017.01.04

(71)申请人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路10号

申请人 合肥鑫晟光电科技有限公司

(72)发明人 韩磊 马陈陈 郭栋

(74)专利代理机构 北京同达信恒知识产权代理有限公司 11291

代理人 黄志华

(51) Int. Cl.

G02F 1/1362(2006.01)

G02F 1/13(2006.01)

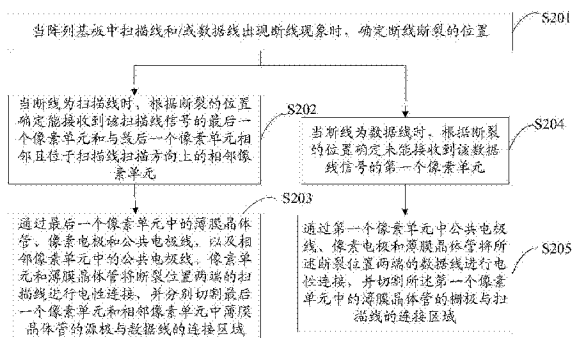
权利要求书2页 说明书10页 附图7页

(54)发明名称

一种阵列基板及其断线修复方法、显示装置

(57)摘要

本发明公开了一种阵列基板及其断线修复方法、显示装置,使得当数据线和扫描线均有断裂时,同时对数据线和扫描线进行断线修复,且避免信号的延迟,提高阵列基板的良率。本发明实施例中,针对扫描线的修复,采用将相邻两个像素单元中的薄膜晶体管、像素电极和公共电极线相互电连接,从而实现将断线两端的扫描线电连接;针对数据线的修复,采用将一个像素单元中的公共电极线、像素电极和薄膜晶体管相互连接,从而实现将断线两端的数据线电连接。本发明实施例针对数据线或者扫描线的修复,均是采用牺牲断线位置处的像素单元为原则进行修复,修复线路较短,避免了信号的延迟,且达到了同时修复数据线和扫描线的目的,提高了阵列基板的良率。



1. 一种阵列基板的断线修复方法,其特征在于,该方法包括:

当阵列基板中扫描线和/或数据线出现断线现象时,确定所述断线断裂的位置;

当所述断线为扫描线时,根据所述断裂的位置确定能接收到该扫描线信号的最后一个像素单元和与所述最后一个像素单元相邻且位于所述扫描线扫描方向上的相邻像素单元;

通过所述最后一个像素单元中的薄膜晶体管、像素电极和公共电极线,以及所述相邻像素单元中的公共电极线、像素单元和薄膜晶体管将所述断裂位置两端的扫描线进行电性连接,并分别切割所述最后一个像素单元和相邻像素单元中薄膜晶体管的源极与数据线的连接区域;

当所述断线为数据线时,根据所述断裂的位置确定未能接收到该数据线信号的第一个像素单元;

通过所述第一个像素单元中公共电极线、像素电极和薄膜晶体管将所述断裂位置两端的数据线进行电性连接,并切割所述第一个像素单元中的薄膜晶体管的栅极与扫描线的连接区域。

2. 根据权利要求1所述的方法,其特征在于,所述公共电极线设置于相邻两条扫描线之间且与所述扫描线平行,所述像素电极与所述公共电极线在透光方向上具有重叠区域,所述公共电极线与所述数据线交叉的区域具有镂空区域;

通过所述最后一个像素单元中的薄膜晶体管、像素电极和公共电极线,以及所述相邻像素单元中的公共电极线、像素单元和薄膜晶体管将所述断裂位置两端的扫描线进行电性连接,并分别切割所述最后一个像素单元和相邻像素单元中的薄膜晶体管的源极与数据线的连接区域,包括:

分别切割所述最后一个像素单元和相邻像素单元中的薄膜晶体管的源极与数据线的连接区域;

分别熔接所述薄膜晶体管的漏极与栅极,以及所述像素单元内的公共电极线与像素电极具有重叠的区域;

将所述公共电极线沿所述公共电极线延伸的方向以及沿垂直于所述公共电极线延伸的方向进行切割,形成第一公共电极线和第二公共电极线,其中,所述第一公共电极线用于将该所述最后一个像素单元和相邻像素单元中熔接后的像素电极进行电性连接,所述第二公共电极线用于与其他像素单元内的公共电极线电性相连。

3. 根据权利要求2所述的方法,其特征在于,将所述公共电极线沿所述公共电极线延伸的方向以及沿垂直于所述公共电极线延伸的方向进行切割,包括:

将所述最后一个像素单元中公共电极线与远离所述相邻像素单元的数据线交叉的区域的镂空区域沿数据线延伸的方向进行第一次切割;

将所述第一个像素单元中公共电极线与远离所述最后一个像素单元的数据线交叉的区域的镂空区域沿数据线延伸的方向进行第二次切割;

将位于第一次切割和第二次切割之间的公共电极线沿所述公共电极线延伸的方向进行第三次切割。

4. 根据权利要求1所述的方法,其特征在于,所述公共电极线设置于相邻两条扫描线之间且与所述扫描线平行,所述像素电极与所述公共电极线在透光方向上具有重叠区域,所述公共电极线与所述数据线交叉的区域具有镂空区域;

通过所述第一个像素单元中公共电极线、像素电极和薄膜晶体管将所述断裂位置两端的数据线进行电性连接,并断开所述第一个像素单元中的薄膜晶体管的栅极与扫描线的连接区域,包括:

切割所述第一个像素单元中的薄膜晶体管的栅极与扫描线的连接区域;

分别熔接所述薄膜晶体管的栅极与漏极、栅极与源极,以及所述第一个像素单元内的公共电极线与像素电极具有重叠的区域;

将所述公共电极线沿所述公共电极线延伸的方向以及沿垂直于所述公共电极线延伸的方向进行切割,形成第一公共电极线 and 第二公共电极线,其中,所述第一公共电极线用于将该第一个像素单元中熔接后的像素电极与数据线进行电性连接,所述第二公共电极线用于与其他像素单元内的公共电极线电性相连;

熔接所述数据线与所述第一公共电极线具有重叠的区域。

5. 根据权利要求4所述的方法,其特征在于,将所述公共电极线沿所述公共电极线延伸的方向以及沿垂直于所述公共电极线延伸的方向进行切割,包括:

将所述第一个像素单元中的公共电极线与数据线交叉的区域的镂空区域沿所述数据线延伸的方向进行第一次切割;

将所述第一个像素单元中的公共电极线沿所述公共电极线延伸的方向进行第二次切割。

6. 根据权利要求2-5任一权项所述的方法,其特征在于,所述阵列基板还包括:设置于相邻两条数据线之间、与所述数据线平行且与所述公共电极线电性相连的遮光线,所述遮光线与所述像素电极在透光方向上具有重叠区域;

所述熔接像素单元内的公共电极线与像素电极具有重叠的区域时,还包括:

熔接所述像素单元内的遮光线与像素电极具有重叠的区域。

7. 根据权利要求2或4所述的方法,其特征在于,所述熔接是采用激光进行熔接的。

8. 根据权利要求2或4所述的方法,其特征在于,所述切割是采用激光进行切割的。

9. 一种阵列基板,其特征在于,包括采用权利要求1-8任一权项所述的阵列基板的断线修复方法修复后的阵列基板。

10. 一种显示装置,其特征在于,包括权利要求9所述的阵列基板。

## 一种阵列基板及其断线修复方法、显示装置

### 技术领域

[0001] 本发明涉及显示技术领域,尤其涉及一种阵列基板及其断线修复方法、显示装置。

### 背景技术

[0002] 薄膜晶体管液晶显示器(TFT-LCD)以其轻薄、节能和环保等特点逐渐成为当前各类显示器发展的主流。

[0003] 现有的液晶显示器大部分为背光型液晶显示器,其包括液晶显示面板及背光模组。液晶显示面板的结构是由以彩色滤光基板(CF)和一薄膜晶体管阵列基板(TFT Array Substrate)以及设置在两基板之间的液晶组成。其中,阵列基板中包括多条扫描线和数据线。具体地,参见图1,阵列基板包括:多条沿水平方向延伸的扫描线10和多条沿竖直方向延伸的数据线11,与数据线和扫描线电连接的多个呈阵列排布的薄膜晶体管12,薄膜晶体管12电连接像素电极13。薄膜晶体管12的栅极连接扫描线10,薄膜晶体管12的源极连接数据线11,薄膜晶体管12的漏极连接像素电极13。扫描线10向薄膜晶体管提供扫描线信号,数据线11向薄膜晶体管提供数据信号,以控制显示面板的显示画面。然而,在阵列基板的生产过程中,由于生产工序复杂,受生产工艺等因素影响,可能出现扫描线或数据线断线的情况,导致显示面板出现黑线等不良现象。

[0004] 如果断线不良在彩膜基板与阵列基板成盒前发现,可以通过在TFT基板上直接采用激光化学气相沉积的方法进行修复。但是很多断线不良在成盒后的点灯检查中才被发现。

[0005] 目前常用的修复方法为采用像素区域外围的修复线进行修复,这种修复方法存在的问题是:第一,可修复断线的数量有限,由于像素外围区域空间有限,因此所能设计的修复线数量是有限的,一般2根左右;第二,可修复断线的种类单一,目前外围修复线一般只能修复数据线断线,对扫描线断线则无法进行修复;第三,存在信号延迟现象,采用外围修复线修复时电信号传输路径过长,导致断线两端的信号不一致。

[0006] 综上所述,现有技术中只能针对数据线或扫描线进行修复中,且在修复中造成信号延迟,降低了阵列基板的良率。

### 发明内容

[0007] 本发明实施例提供了一种阵列基板及其断线修复方法,显示装置,使得当数据线和扫描线均有断裂时,同时对数据线和扫描线进行断线修复,且避免信号的延迟,提高阵列基板的良率。

[0008] 本发明实施例提供了一种阵列基板的断线修复方法,该方法包括:

[0009] 当阵列基板中扫描线和/或数据线出现断线现象时,确定所述断线断裂的位置;

[0010] 当所述断线为扫描线时,根据所述断裂的位置确定能接收到该扫描线信号的最后一个像素单元和与所述最后一个像素单元相邻且位于所述扫描线扫描方向上的相邻像素单元;

[0011] 通过所述最后一个像素单元中的薄膜晶体管、像素电极和公共电极线,以及所述相邻像素单元中的公共电极线、像素单元和薄膜晶体管将所述断裂位置两端的扫描线进行电性连接,并分别切割所述最后一个像素单元和相邻像素单元中薄膜晶体管的源极与数据线的连接区域;

[0012] 当所述断线为数据线时,根据所述断裂的位置确定未能接收到该数据线信号的第一个像素单元;

[0013] 通过所述第一个像素单元中公共电极线、像素电极和薄膜晶体管将所述断裂位置两端的数据线进行电性连接,并切割所述第一个像素单元中的薄膜晶体管的栅极与扫描线的连接区域。

[0014] 在一种可能的实施方式中,本发明实施例提供的上述阵列基板的断线修复方法中,所述公共电极线设置于相邻两条扫描线之间且与所述扫描线平行,所述像素电极与所述公共电极线在透光方向上具有重叠区域,所述公共电极线与所述数据线交叉的区域具有镂空区域;

[0015] 通过所述最后一个像素单元中的薄膜晶体管、像素电极和公共电极线,以及所述相邻像素单元中的公共电极线、像素单元和薄膜晶体管将所述断裂位置两端的扫描线进行电性连接,并分别切割所述最后一个像素单元和相邻像素单元中的薄膜晶体管的源极与数据线的连接区域,包括:

[0016] 分别切割所述最后一个像素单元和相邻像素单元中的薄膜晶体管的源极与数据线的连接区域;

[0017] 分别熔接所述薄膜晶体管的漏极与栅极,以及所述像素单元内的公共电极线与像素电极具有重叠的区域;

[0018] 将所述公共电极线沿所述公共电极线延伸的方向以及沿垂直于所述公共电极线延伸的方向进行切割,形成第一公共电极线 and 第二公共电极线,其中,所述第一公共电极线用于将该所述最后一个像素单元和相邻像素单元中熔接后的像素电极进行电性连接,所述第二公共电极线用于与其他像素单元内的公共电极线电性相连。

[0019] 在一种可能的实施方式中,本发明实施例提供的上述阵列基板的断线修复方法中,将所述公共电极线沿所述公共电极线延伸的方向以及沿垂直于所述公共电极线延伸的方向进行切割,包括:

[0020] 将所述最后一个像素单元中公共电极线与远离所述相邻像素单元的数据线交叉的区域的镂空区域沿数据线延伸的方向进行第一次切割,将所述第一个像素单元中公共电极线与远离所述最后一个像素单元的数据线交叉的区域的镂空区域沿数据线延伸的方向进行第二次切割;

[0021] 将位于第一次切割和第二次切割之间的公共电极线沿所述公共电极线延伸的方向进行第三次切割。

[0022] 在一种可能的实施方式中,本发明实施例提供的上述阵列基板的断线修复方法中,所述公共电极线设置于相邻两条扫描线之间且与所述扫描线平行,所述像素电极与所述公共电极线在透光方向上具有重叠区域,所述公共电极线与所述数据线交叉的区域具有镂空区域;

[0023] 通过所述第一个像素单元中公共电极线、像素电极和薄膜晶体管将所述断裂位置

两端的数据线进行电性连接,并断开所述第一个像素单元中的薄膜晶体管的栅极与扫描线的连接区域,包括:

[0024] 切割所述第一个像素单元中的薄膜晶体管的栅极与扫描线的连接区域;

[0025] 分别熔接所述薄膜晶体管的栅极与漏极、栅极与源极,以及所述第一个像素单元内的公共电极线与像素电极具有重叠的区域;

[0026] 将所述公共电极线沿所述公共电极线延伸的方向以及沿垂直于所述公共电极线延伸的方向进行切割,形成第一公共电极线和第二公共电极线,其中,所述第一公共电极线用于将该第一个像素单元中熔接后的像素电极与数据线进行电性连接,所述第二公共电极线用于与其他像素单元内的公共电极线电性相连;

[0027] 熔接所述数据线与所述第一公共电极线具有重叠的区域。

[0028] 在一种可能的实施方式中,本发明实施例提供的上述阵列基板的断线修复方法中,将所述公共电极线沿所述公共电极线延伸的方向以及沿垂直于所述公共电极线延伸的方向进行切割,包括:

[0029] 将所述第一个像素单元中的公共电极线与数据线交叉的区域的镂空区域沿所述数据线延伸的方向进行第一次切割;

[0030] 将所述第一个像素单元中的公共电极线沿所述公共电极线延伸的方向进行第二次切割。

[0031] 在一种可能的实施方式中,本发明实施例提供的上述阵列基板的断线修复方法中,所述阵列基板还包括:设置于相邻两条数据线之间、与所述数据线平行且与所述公共电极线电性相连的遮光线,所述遮光线与所述像素电极在透光方向上具有重叠区域;

[0032] 所述熔接像素单元内的公共电极线与像素电极具有重叠的区域时,还包括:

[0033] 熔接所述像素单元内的遮光线与像素电极具有重叠的区域。

[0034] 在一种可能的实施方式中,本发明实施例提供的上述阵列基板的断线修复方法中,所述熔接是采用激光进行熔接的。

[0035] 在一种可能的实施方式中,本发明实施例提供的上述阵列基板的断线修复方法中,所述切割是采用激光进行切割的。

[0036] 相应地,本发明实施例还提供了一种阵列基板,包括本发明实施例提供的上述任一种阵列基板的断线修复方法修复后的阵列基板。

[0037] 相应地,本发明实施例还提供了一种显示装置,包括本发明实施例提供的上述任一种的阵列基板。

[0038] 本发明有益效果如下:

[0039] 本发明实施例提供了一种阵列基板及其断线修复方法、显示装置,所述阵列基板的断线修复方法中,当确定阵列基板中扫描线的断线的位置后,根据断线位置确定能接收到该扫描线信号的最后一个像素单元和与所述最后一个像素单元相邻且位于所述扫描线扫描方向上的相邻像素单元;通过所述最后一个像素单元中的薄膜晶体管、像素电极和公共电极线,以及所述相邻像素单元中的公共电极线、像素单元和薄膜晶体管将所述断裂位置两端的扫描线进行电性连接,并分别切割所述最后一个像素单元和相邻像素单元中薄膜晶体管的源极与数据线的连接区域;当确定阵列基板中数据线的断线位置后时,根据所述断裂的位置确定未能接收到该数据线信号的第一个像素单元;通过所述第一个像素单元中

公共电极线、像素电极和薄膜晶体管将所述断裂位置两端的数据线进行电性连接,并切割所述第一个像素单元中的薄膜晶体管的栅极与扫描线的连接区域。因此,本发明实施例中,针对扫描线的修复,采用将相邻两个像素单元中的薄膜晶体管、像素电极和公共电极线相互电连接,从而实现将断线两端的扫描线电连接;针对数据线的修复,采用将一个像素单元中的公共电极线、像素电极和薄膜晶体管相互连接,从而实现将断线两端的数据线电连接。可见,本发明实施例针对数据线或者扫描线的修复,均是采用牺牲断线位置处的像素单元为原则进行修复,修复线路较短,相比现有技术中通过采用外围引线区进行修复的方法,本发明实施例提供的方法,避免了信号的延迟,且达到了同时修复数据线和扫描线的目的,提高了阵列基板的良率。

## 附图说明

- [0040] 图1为现有技术提供的一种阵列基板的结构示意图;
- [0041] 图2为本发明实施例提供的一种阵列基板的断线修复方法的流程示意图;
- [0042] 图3为本发明实施例一提供的阵列基板的结构示意图;
- [0043] 图4(a)和图4(b)分别为本发明实施例一提供的对图3所示的阵列基板的断线修复方法在对扫描线进行修复时执行步骤时得到的示意图;
- [0044] 图5(a)和图5(b)分别为本发明实施例一提供的对图3所示的阵列基板的断线修复方法在对数据线进行修复时执行步骤时得到的示意图;
- [0045] 图6为本发明实施例二提供的阵列基板的结构示意图;
- [0046] 图7为本发明实施例二提供的对图6所示的阵列基板的断线修复方法在对扫描线进行修复时执行步骤时得到的示意图;
- [0047] 图8为本发明实施例二提供的对图6所示的阵列基板的断线修复方法在对数据线进行修复时执行步骤时得到的示意图;
- [0048] 图9为本发明实施例三提供的阵列基板的结构示意图;
- [0049] 图10为本发明实施例三提供的对图9所示的阵列基板的断线修复方法在对扫描线进行修复时得到的示意图;
- [0050] 图11为本发明实施例三提供的对图9所示的阵列基板的断线修复方法在对数据线进行修复时得到的示意图。

## 具体实施方式

[0051] 为了使本发明的目的、技术方案和优点更加清楚,下面将结合附图对本发明作进一步地详细描述,显然,所描述的实施例仅仅是本发明一部分实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其它实施例,都属于本发明保护的范围。

[0052] 本发明实施例提供了一种阵列基板及其断线修复方法,显示装置,使得当数据线和扫描线均有断裂时,同时对数据线和扫描线进行断线修复,且避免信号的延迟,提高阵列基板的良率。

[0053] 下面结合附图,对本发明实施例提供的阵列基板及其断线修复方法,显示装置的具体实施方式进行详细地说明。

[0054] 附图中各膜层的厚度和形状不反映真实比例,目的只是示意说明本发明内容。

[0055] 参见图2,本发明实施例提供一种阵列基板的断线修复方法,该方法包括:

[0056] S201、当阵列基板中扫描线和/或数据线出现断线现象时,确定断线断裂的位置;

[0057] S202、当断线为扫描线时,根据断裂的位置确定能接收到该扫描线信号的最后一个像素单元和与最后一个像素单元相邻且位于扫描线扫描方向上的相邻像素单元;

[0058] S203、通过最后一个像素单元中的薄膜晶体管、像素电极和公共电极线,以及相邻像素单元中的公共电极线、像素单元和薄膜晶体管将断裂位置两端的扫描线进行电性连接,并分别切割最后一个像素单元和相邻像素单元中薄膜晶体管的源极与数据线的连接区域;

[0059] S204、当断线为数据线时,根据断裂的位置确定未能接收到该数据线信号的第一个像素单元;

[0060] S205、通过第一个像素单元中公共电极线、像素电极和薄膜晶体管将所述断裂位置两端的数据线进行电性连接,并切割所述第一个像素单元中的薄膜晶体管的栅极与扫描线的连接区域。

[0061] 需要说明的是,步骤S202和步骤S203是针对扫描线的断线修复方式,步骤S204和步骤S205是针对数据线的断线修复方式,步骤S202和步骤S203与S204和步骤S205没有步骤的先后,可以同时执行,也可以先执行对数据线的修复然后执行对扫描线的修复;或者先执行对扫描线的修复然后执行对数据线的修复;或者,仅实现对扫描线的修复,或者仅实现对数据线的修复。因此,此处上述提供的断线修复方式中不是每个步骤都必须执行,可以根据扫描线和数据线的具体断线情况进行确定。

[0062] 通过本发明实施例提供的阵列基板的断线修复方法,当确定阵列基板中扫描线的断线的位置后,根据断线位置确定能接收到该扫描线信号的最后一个像素单元和与最后一个像素单元相邻且位于扫描线扫描方向上的相邻像素单元;通过最后一个像素单元中的薄膜晶体管、像素电极和公共电极线,以及相邻像素单元中的公共电极线、像素单元和薄膜晶体管将断裂位置两端的扫描线进行电性连接,并分别切割最后一个像素单元和相邻像素单元中薄膜晶体管的源极与数据线的连接区域;当确定阵列基板中数据线的断线位置后时,根据断裂的位置确定未能接收到该数据线信号的第一个像素单元;通过第一个像素单元中公共电极线、像素电极和薄膜晶体管将断裂位置两端的数据线进行电性连接,并切割第一个像素单元中的薄膜晶体管的栅极与扫描线的连接区域。因此,本发明实施例中,针对扫描线的修复,采用将相邻两个像素单元中的薄膜晶体管、像素电极和公共电极线相互电连接,从而实现将断线两端的扫描线电连接;针对数据线的修复,采用将一个像素单元中的公共电极线、像素电极和薄膜晶体管相互连接,从而实现将断线两端的数据线电连接。可见,本发明实施例针对数据线或者扫描线的修复,均是采用牺牲断线位置处的像素单元为原则进行修复,修复线路较短,相比现有技术中通过采用外围引线区进行修复的方法,本发明实施例提供的方法,避免了信号的延迟,且达到了同时修复数据线和扫描线的目的,提高了阵列基板的良率。

[0063] 具体地,为了清楚地描述本发明实施例提供的阵列基板的断线修复方法,首先简要示意一下阵列基板的结构。

[0064] 实施例一



[0065] 参见图3,本发明实施例提供的阵列基板包括:多条沿水平方向延伸的扫描线31,与扫描线31交叉设置的数据线32,交叉设置的数据线32和扫描线31围城一个像素单元,每一像素单元中包括用于显示的像素电极34,且在数据线32和扫描线31交叉区域设置有薄膜晶体管33,薄膜晶体管33的栅极331与相邻的扫描线31电连接,薄膜晶体管33的源极332与数据线32电连接,薄膜晶体管33的漏极333与像素电极34电连接。其中,相邻两个扫描线31之间还设置有公共电极线35,公共电极线35、像素电极34、数据线32和扫描线31两两相互绝缘设置。其中,公共电极线35与像素电极34在出光方向上具有重叠区域。薄膜晶体管中的源极和漏极分别与栅极在出光方向上具有重叠区域P,其中,公共电极线35与数据线32交叉设置的区域具有镂空区域0。

[0066] 在具体实施方式中,本发明实施例提供的上述阵列基板的断线修复方法中,针对图3所示的阵列基板,公共电极线设置于相邻两条扫描线之间且与扫描线平行,像素电极与公共电极线在透光方向上具有重叠区域,公共电极线与数据线交叉设置的区域具有镂空区域;步骤S203通过最后一个像素单元中的薄膜晶体管、像素电极和公共电极线,以及相邻像素单元中的公共电极线、像素单元和薄膜晶体管将断裂位置两端的扫描线进行电性连接,并分别切割最后一个像素单元和相邻像素单元中的薄膜晶体管的源极与数据线的连接区域,包括:分别切割最后一个像素单元和相邻像素单元中的薄膜晶体管的源极与数据线的连接区域;分别熔接薄膜晶体管的漏极与栅极,以及像素单元内的公共电极线与像素电极具有重叠的区域;将公共电极线沿公共电极线延伸的方向以及沿垂直于公共电极线延伸的方向进行切割,形成第一公共电极线和第二公共电极线,其中,第一公共电极线用于将该最后一个像素单元和相邻像素单元中熔接后的像素电极进行电性连接,第二公共电极线用于与其他像素单元内的公共电极线电性相连。

[0067] 具体地,基于图3所示的阵列基板,当扫描线出现断线时,扫描线的断线修复方法如下,如图4(a)所示,扫描线的断裂位置为Q所示的位置,则根据断裂的位置Q确定能接收到该扫描线信号的最后一个像素单元为像素单元01、与最后一个像素单元01相邻且位于扫描线扫描方向上的相邻像素单元为像素单元02,则通过像素单元01和像素单元02,将扫描线进行修复。

[0068] 对扫描线的修复方法,包括:

[0069] 步骤一、分别切割像素单元01和像素单元02中的薄膜晶体管的源极332与数据线32的连接区域,使得像素单元01和像素单元02中的薄膜晶体管不与数据线32连接;

[0070] 步骤二、分别熔接像素单元01和像素单元02中的薄膜晶体管的漏极333与栅极331,以及像素单元01和像素单元02内的公共电极线35与像素电极34具有重叠的区域P;

[0071] 步骤三、将像素单元01和像素单元02中的公共电极线35沿公共电极线35延伸的方向(图4(b)中a1所示的虚线的方向)以及沿垂直于公共电极线35延伸的方向(图4(b)中a2所示虚线的方向)进行切割,形成第一公共电极线351和第二公共电极线352,其中,第一公共电极线351用于将该像素单元01和像素单元02中熔接后的像素电极进行电性连接,第二公共电极线352用于与其他像素单元内的公共电极线电性相连。

[0072] 其中,将公共电极线35进行切割,使得公共电极线在用于完成扫描线的修复时,可以通过第二公共电极线进行正常电信号的传输。

[0073] 通过步骤一、步骤二和步骤三后,修复后的扫描线的扫描线信号依次按照,如图图

4 (b) 中的实线箭头的方向,像素单元01中的薄膜晶体管的栅极、源极、像素电极34、第一公共电极线351、像素单元02中的第一公共电极线351、像素电极34、薄膜晶体管的源极、栅极,最后将信号传输到断裂位置右侧的扫描线31中,从而完成扫描线31的修复。

[0074] 需要说明的是,本发明实施例中步骤一、步骤二和步骤三的执行顺序不做具体限定,可以依次执行步骤一、步骤二和步骤三,或者,按照步骤一、步骤二和步骤三的任意顺序执行。针对步骤三中,对公共电极线的切割位置,不做具体限定,只要能切割后的第一公共电极线将最后一个像素单元和相邻像素单元进行连接,且不接收其他像素单元的公共电极线的信号的目的即可,在实际切割中,可以根据像素单元中公共电极线的具体位置进行切割,在此不做具体限定。

[0075] 在具体实施方式中,本发明实施例提供的上述阵列基板的断线修复方法中,针对图3所示的阵列基板,公共电极线设置于相邻两条扫描线之间且与扫描线平行,像素电极与所述公共电极线在透光方向上具有重叠区域,公共电极线与数据线交叉设置的区域具有镂空区域;步骤S204通过第一个像素单元中公共电极线、像素电极和薄膜晶体管将断裂位置两端的数据线进行电性连接,并断开第一个像素单元中的薄膜晶体管的栅极与扫描线的连接区域,包括:切割第一个像素单元中的薄膜晶体管的栅极与扫描线的连接区域;分别熔接薄膜晶体管的栅极与漏极、栅极与源极,以及第一个像素单元内的公共电极线与像素电极具有重叠的区域;将公共电极线沿公共电极线延伸的方向以及沿垂直于公共电极线延伸的方向进行切割,形成第一公共电极线和第二公共电极线,其中,第一公共电极线用于将该第一个像素单元中熔接后的像素电极与数据线进行电性连接,第二公共电极线用于与其他像素单元内的公共电极线电性相连;熔接数据线与所述第一公共电极线具有重叠的区域。

[0076] 具体地,基于图3所示的阵列基板,当数据线出现断线时,数据线的断线修复方法如下,如图5 (a) 所示,数据线的断裂位置为W所示的位置,则根据断裂的位置W确定未能接收到该数据线信号的第一个像素单元为像素单元03,则通过像素单元03,将数据线进行修复。

[0077] 对数据线的修复方法,包括:

[0078] 步骤一、切割像素单元03中的薄膜晶体管的栅极331与扫描线03的连接区域;

[0079] 步骤二、分别熔接像素单元03中薄膜晶体管的栅极331与漏极333、栅极331与源极332,使得薄膜晶体管的源极和漏极电连接,且熔接像素单元03内的公共电极线35与像素电极34具有重叠的区域P;

[0080] 步骤三、将像素单元03中公共电极线35沿公共电极线延伸的方向(图5 (b) 中a1所示虚线的方向)以及沿垂直于公共电极线35延伸的方向(图5 (b) 中a2所示虚线的方向)进行切割,形成第一公共电极线351和第二公共电极线352,其中,第一公共电极线351用于将该像素单元03中熔接后的像素电极34与数据线32进行电性连接,第二公共电极线352用于与其他像素单元内的公共电极线35电性相连;

[0081] 其中,将公共电极线35进行切割,使得公共电极线在用于完成数据线的修复时,可以通过第二公共电极线进行正常电信号的传输。

[0082] 步骤四、熔接数据线与像素单元03中第一公共电极线351具有重叠的区域E,如图5 (b) 所示。

[0083] 通过步骤一、步骤二、步骤三、步骤四后,修复后的数据线的信号依次按照,如图5 (b) 箭头所示实线的方向,像素单元01中的第一公共电极线351、像素电极34、薄膜晶体管的

源极、漏极,最后将信号传输到断裂位置另一端的数据线中,从而完成数据线的修复。

[0084] 需要说明的是,本发明实施例中步骤一、步骤二、步骤三和步骤四的执行顺序不做具体限定,可以依次执行步骤一、步骤二、步骤三和步骤四,或者,按照步骤一、步骤二、步骤三和步骤四的任意顺序执行。针对步骤三中,对公共电极线的切割位置,不做具体限定,只要能切割后的第一公共电极线将最后一个像素单元和相邻像素单元进行连接,且不接收其他像素单元的公共电极线的信号的目的即可,在实际切割中,可以根据像素单元中公共电极线的具体位置进行切割,在此不做具体限定。

[0085] 实施例二

[0086] 基于实施例一提供的阵列基板,实施例二提供的阵列基板还包括遮光线。其他结构相同。

[0087] 参见图6,本发明实施例提供的阵列基板,包括多条沿水平方向延伸的扫描线31,与扫描线31交叉设置的数据线32,交叉设置的数据线32和扫描线31围城一个像素单元33,每一像素单元33中包括用于显示的像素电极34,且在数据线32和扫描线31交叉区域设置有薄膜晶体管33,薄膜晶体管33的栅极与相邻的扫描线电连接,薄膜晶体管33的源极与数据线32电连接,薄膜晶体管33的漏极与像素电极34电连接。其中,相邻两个扫描线31之间还设置有公共电极线35,公共电极线35、像素电极34、数据线32和扫描线31两两相互绝缘设置。其中,公共电极线35与像素电极34在出光方向上具有重叠区域P,其中,公共电极线35与数据线32交叉设置的区域具有镂空区域O。薄膜晶体管中的源极和漏极分别与栅极在出光方向上具有重叠区域,阵列基板还包括:设置于相邻两条数据线32之间、与数据线32平行且与公共电极线电性35相连的遮光线36,遮光线36与像素电极34在透光方向上具有重叠区域P'。其中,图6仅以遮光线36分别设置在像素电极两侧为例,但不限于每一像素单元中包括两条遮光线的结构,可以在像素单元的一侧设置遮光线,即每一像素单元包括一条遮光线。在此不做具体限定。

[0088] 其中,遮光线与公共电极线电连接,遮光线可以与公共电极线材料相同,且同层制作。

[0089] 具体地,针对图6所示的阵列基板与实施例一中的阵列基板相比,仅多了遮光线的设置。因此,图6所示的阵列基板中的断线修复的方法与图3所示的阵列基板的断线修复方法相似,不同之处仅在于对遮光线的处理。因此,下面仅对与实施一提供的修复方法不同的地方进行描述,相同之处不再赘述。

[0090] 在具体实施方式中,本发明实施例提供的上述阵列基板的断线修复方法中,针对图6所示的阵列基板还包括:设置于相邻两条数据线之间、与数据线平行且与公共电极线电性相连的遮光线,遮光线与像素电极在透光方向上具有重叠区域;熔接像素单元内的公共电极线与像素电极具有重叠的区域时,还包括:熔接像素单元内的遮光线与像素电极具有重叠的区域。

[0091] 具体地,仅对扫描线的修复方法中的不同点进行描述。基于图4(b)所示的扫描线的断线修复方式中,当对像素单元01和像素单元02内的公共电极线35与像素电极34具有重叠的区域P进行熔接的同时,像素单元01和像素单元02内的遮光线36与像素电极34具有重叠的区域P'进行熔接,如图7所示,通过像素电极与遮光线的电连接,增加了信号传输的速率。。

[0092] 当对扫描线进行修复后,修复后的的扫描线的扫描线信号依次按照,如图7中的箭头的方向,像素单元01中的薄膜晶体管的栅极、源极、像素电极34、遮光线36、第一公共电极线351、像素单元02中的第一公共电极线351、像素电极34、遮光线36、薄膜晶体管的源极、栅极,最后将信号传输到断裂位置右侧的扫描线31中,从而完成扫描线31的修复。

[0093] 具体地,仅对数据线的修复方法中的不同点进行描述。基于图5(b)所示的数据线的断线修复方式中,当熔接像素单元03内的公共电极线35与像素电极34具有重叠的区域P的同时,熔接像素单元03内的遮光线36与像素电极34具有重叠的区域P',如图8所示,通过像素电极与遮光线的电连接,增加了信号传输的速率。

[0094] 当对数据线进行修复后,修复后的的数据线的扫描线信号依次按照,如图8中的箭头的方向,像素单元01中的第一公共电极线351、遮光线36、像素电极34、薄膜晶体管的源极、漏极,最后将信号传输到断裂位置另一端的数据线中,从而完成数据线的修复。

[0095] 综上,实施例二中提供阵列基板的断线修复方法中,增加了通过采用设置在素电极两侧的遮光线,进行信号的传输,从而不仅能达到遮光的效果,而且能提高信号在像素电极中的传输速率,提高信号传输的成功率。

[0096] 实施例三

[0097] 基于实施例一提供的阵列基板,实施例三提供的阵列基板与实施例一提供的阵列基板不同之处在于,当公共电极线与数据线交叉区域不设置镂空区域时。

[0098] 参见图9,本发明实施例提供的阵列基板,包括:多条沿水平方向延伸的扫描线31,与扫描线31交叉设置的数据线32,交叉设置的数据线32和扫描线31围城一个像素单元33,每一像素单元33中包括用于显示的像素电极34,且在数据线32和扫描线31交叉区域设置有薄膜晶体管33,薄膜晶体管33的栅极与相邻的扫描线电连接,薄膜晶体管33的源极与数据线32电连接,薄膜晶体管33的漏极与像素电极34电连接。其中,相邻两个扫描线31之间还设置有公共电极线35,公共电极线35、像素电极34、数据线32和扫描线31两两相互绝缘设置。其中,公共电极线35与像素电极34在出光方向上具有重叠区域P。

[0099] 在具体实施方式中,本发明实施例提供的上述阵列基板的断线修复方法中,针对图9所示的阵列基板的结构,当公共电极线与数据线交叉的区域不具有镂空区域时,将公共电极线进行切割,包括:将垂直于公共电极线延伸的方向进行切割,使得最后一个像素单元和相邻像素单元中的公共电极线仅用于传输扫描信号,与正常的公共电极线断开。

[0100] 具体地,仅对扫描线的断线修复方法中的不同点进行描述,参见图10,在对公共电极线进行切割时,包括:

[0101] 步骤一、将像素单元01和像素单元02中的公共电极线沿着垂直于公共电极延伸的方向(如图10中的a1方向)进行切割,使得像素单元01和像素单元02中的公共电极线35仅用于传输扫描信号,与正常的公共电极线断开。

[0102] 在具体实施方式中,本发明实施例提供的上述阵列基板的断线修复方法中,针对图9所示的阵列基板的结构,当公共电极线与数据线交叉的区域不具有镂空区域时,将公共电极线进行切割,包括:将第一个像素单元中的公共电极线沿数据线延伸的方向切割,使得第一个像素单元中的公共电极线仅用于传输数据信号,与正常的公共电极线断开。

[0103] 具体地,仅对数据线的断线修复方法中的不同点进行描述,参见图11,在对公共电极线进行切割时,包括:

[0104] 步骤一、将像素单元03中的公共电极线35沿数据线32延伸的方向(图11中x1方向)进行切割,且由于数据线与公共电极线具有重叠的区域进行熔接,使得第一像素单元03的公共电极线35与数据线的信号电连接,因此在对像素单元03的左侧的公共电极线进行切割时,在数据线与公共电极线交叉的区域的左侧进行切割,如图11所示。

[0105] 在具体实施方式中,本发明实施例一、实施例二和实施例三中提供的阵列基板的断线修复方法中,熔接是采用激光进行熔接的。具体地,熔接方式也可以采用其他工艺进行熔接,在此不做具体限定,且将两个膜层进行熔接时,可以将具有重叠的全部区域进行熔接,或者将具有重叠的部分区域进行熔接,在此不做具体限定。

[0106] 在具体实施方式中,本发明实施例一、实施例二和实施例三中提供的阵列基板的断线修复方法中,切割是采用激光进行切割的。具体地,切割方式也可以采用其他工艺进行切割,在此不做具体限定。

[0107] 基于同一发明思想,本发明实施例还提供了一种阵列基板,包括本发明实施例提供的上述任一种阵列基板的断线修复方法修复后的阵列基板。阵列基板的结构可以参见实施例一、实施例二和实施例三,以及实施例二和实施例三相结合的结构。

[0108] 基于同一发明思想,本发明实施例还提供了一种显示装置,包括本发明实施例提供的上述任一种的阵列基板。该显示装置可以为:显示面板、手机、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。该显示装置的实施可以参见上述阵列基板的实施例,重复之处不再赘述。

[0109] 综上所述,本发明实施例提供的阵列基板的断线修复方法中,当确定阵列基板中扫描线的断线的位置后,根据断线位置确定能接收到该扫描线信号的最后一个像素单元和与所述最后一个像素单元相邻且位于所述扫描线扫描方向上的相邻像素单元;通过所述最后一个像素单元中的薄膜晶体管、像素电极和公共电极线,以及所述相邻像素单元中的公共电极线、像素单元和薄膜晶体管将所述断裂位置两端的扫描线进行电性连接,并分别切割所述最后一个像素单元和相邻像素单元中薄膜晶体管的源极与数据线的连接区域;当确定阵列基板中数据线的断线位置后时,根据所述断裂的位置确定未能接收到该数据线信号的第一个像素单元;通过所述第一个像素单元中公共电极线、像素电极和薄膜晶体管将所述断裂位置两端的数据线进行电性连接,并切割所述第一个像素单元中的薄膜晶体管的栅极与扫描线的连接区域。因此,本发明实施例中,针对扫描线的修复,采用将相邻两个像素单元中的薄膜晶体管、像素电极和公共电极线相互电连接,从而实现将断线两端的扫描线电连接;针对数据线的修复,采用将一个像素单元中的公共电极线、像素电极和薄膜晶体管相互连接,从而实现将断线两端的数据线电连接。可见,本发明实施例针对数据线或者扫描线的修复,均是采用牺牲断线位置处的像素单元为原则进行修复,修复线路较短,相比现有技术中通过采用外围引线区进行修复的方法,本发明实施例提供的方法,避免了信号的延迟,且达到了同时修复数据线和扫描线的目的,提高了阵列基板的良率。

[0110] 显然,本领域的技术人员可以对本发明进行各种改动和变型而不脱离本发明的精神和范围。这样,倘若本发明的这些修改和变型属于本发明权利要求及其等同技术的范围之内,则本发明也意图包含这些改动和变型在内。

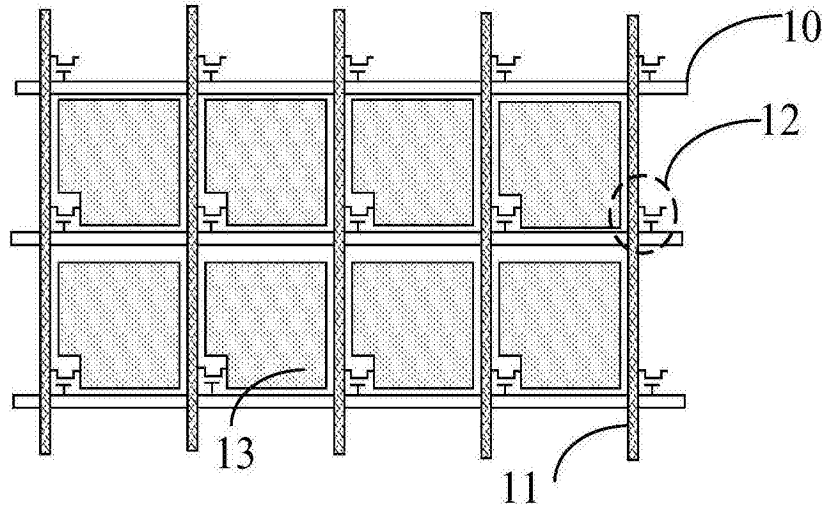


图1

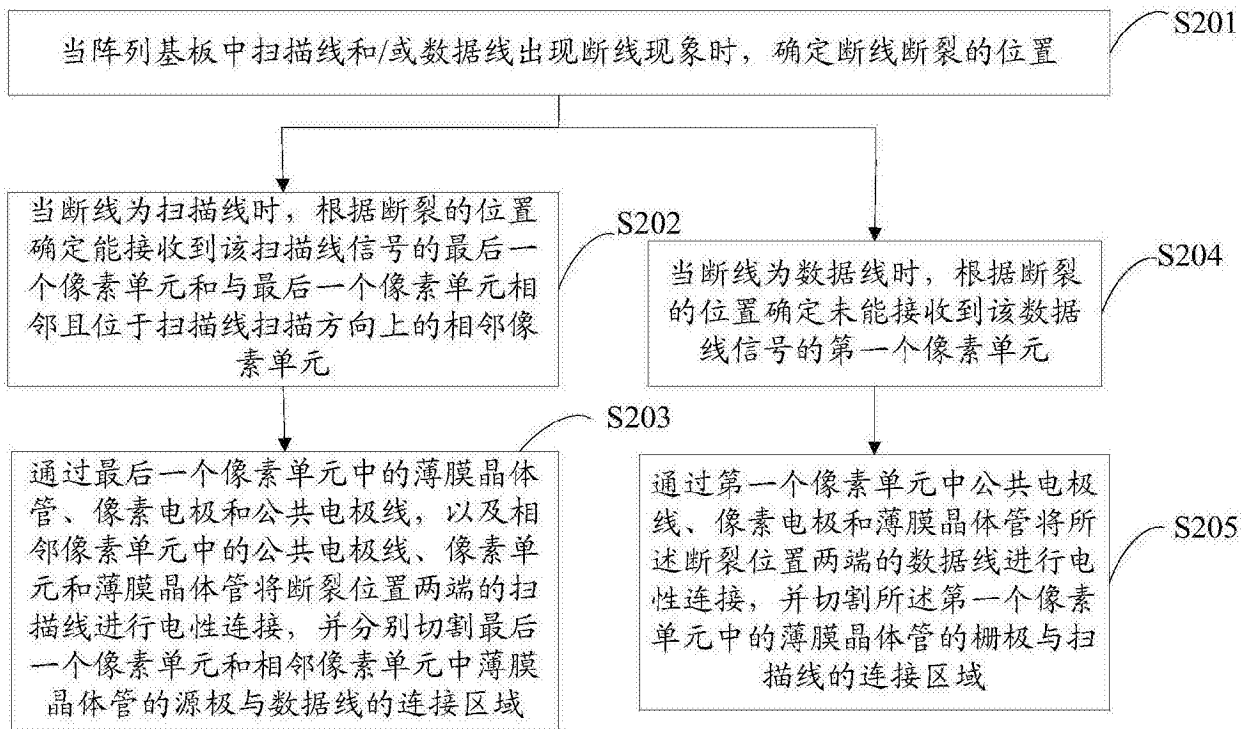


图2

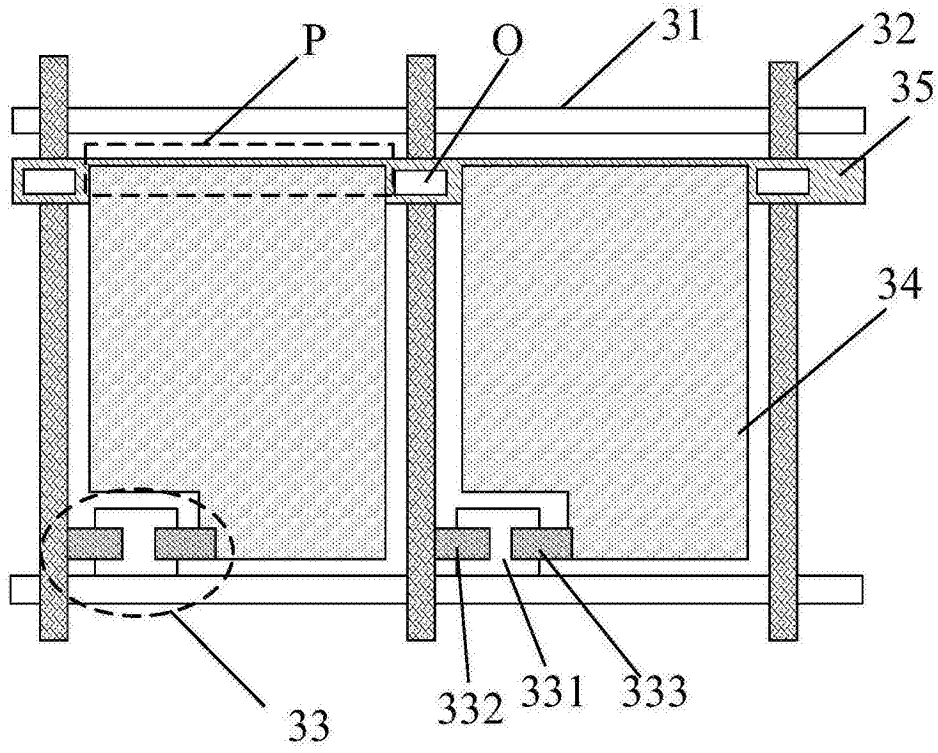


图3

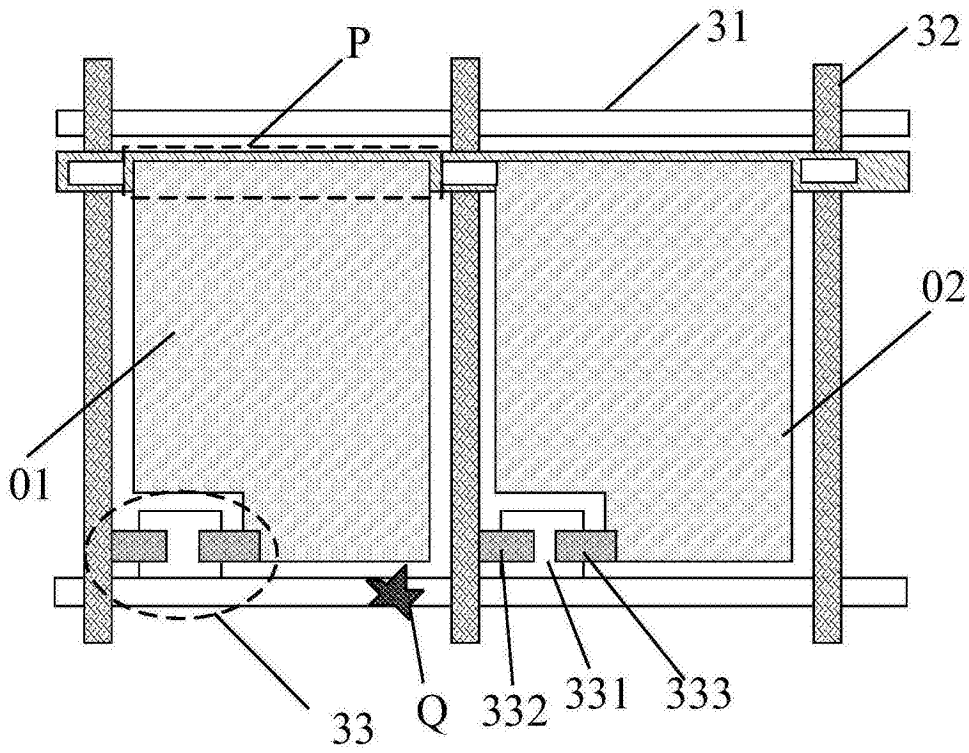


图4(a)

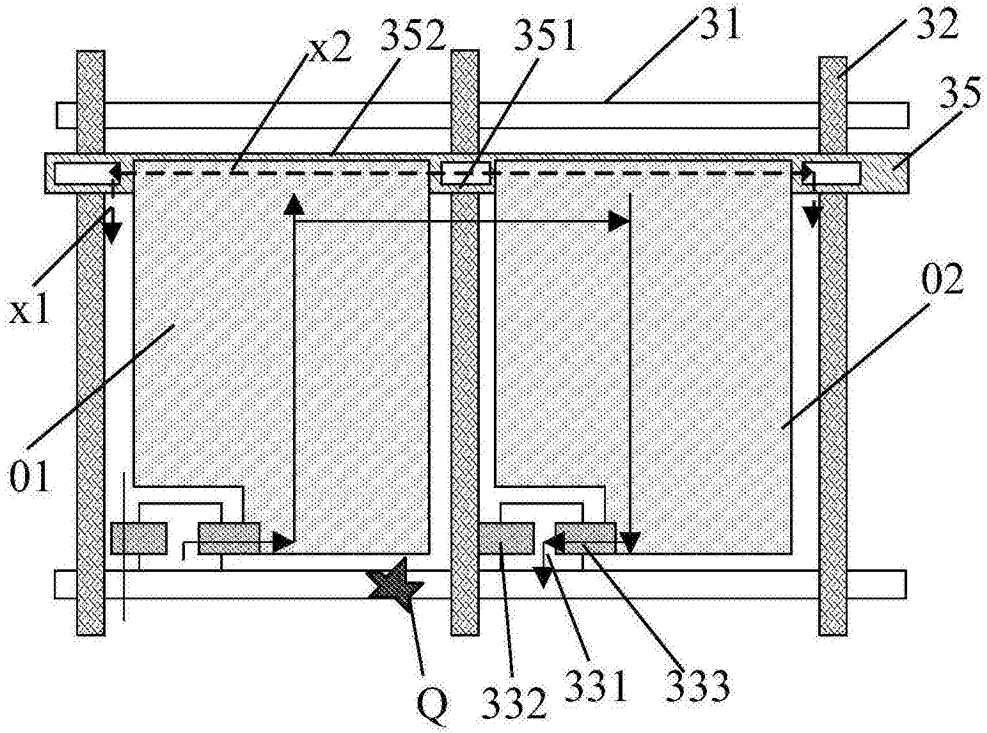


图4 (b)

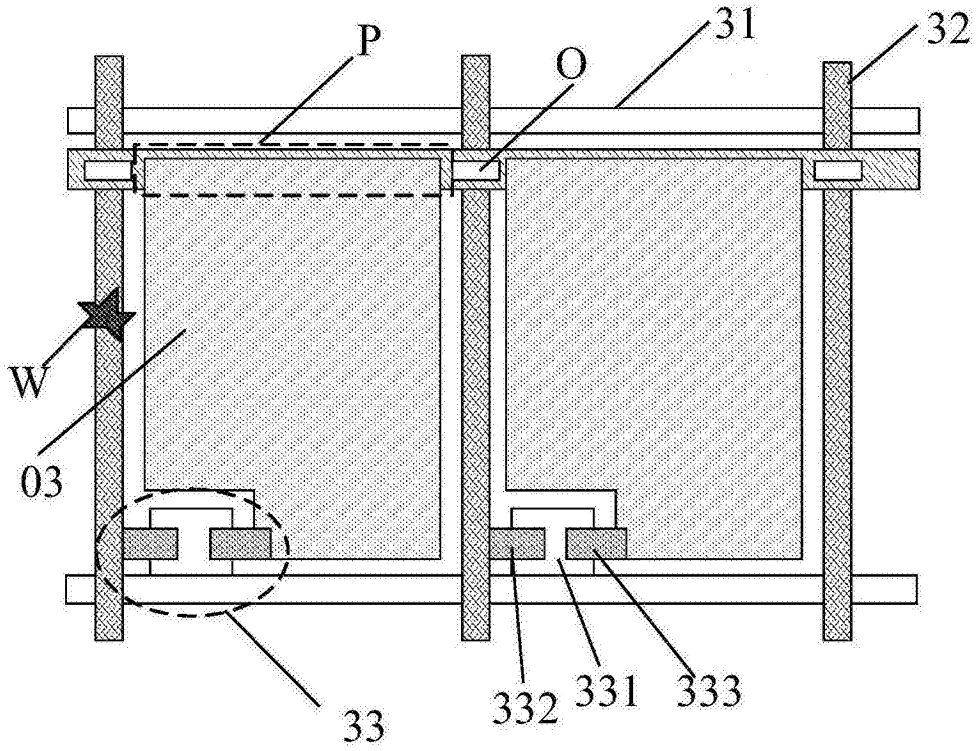


图5 (a)



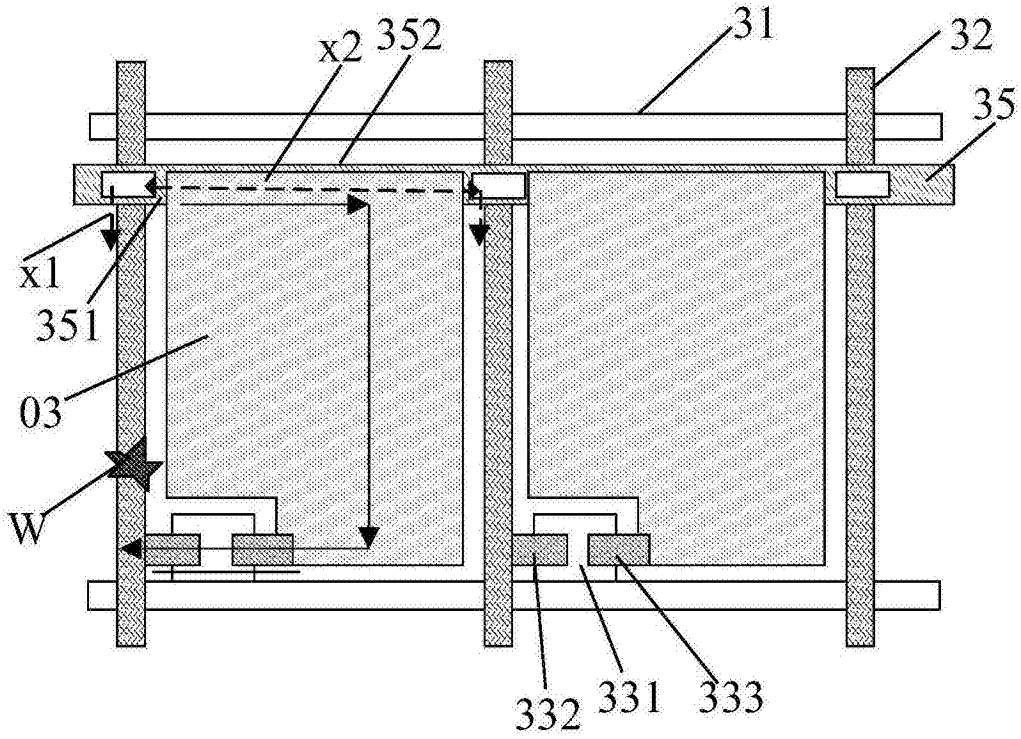


图5 (b)

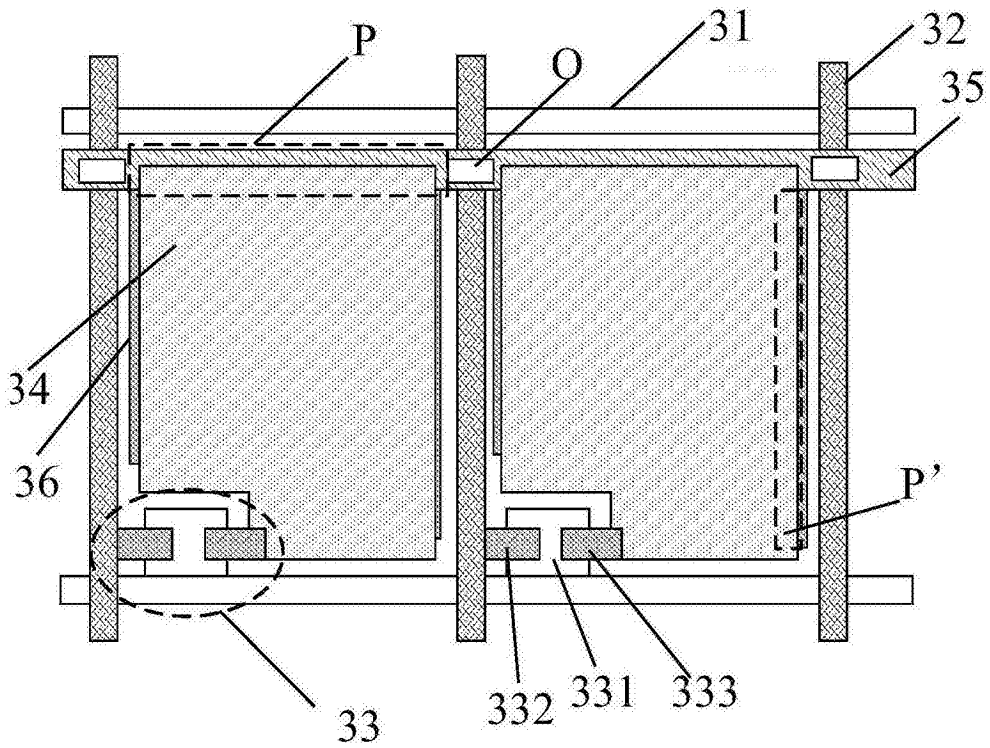


图6

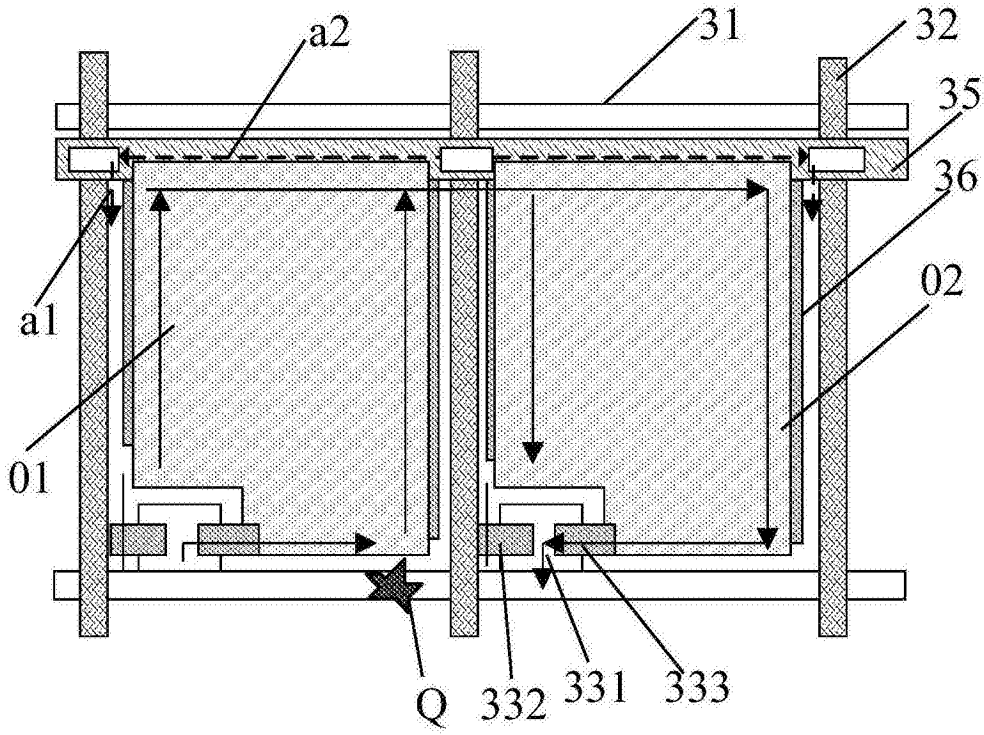


图7

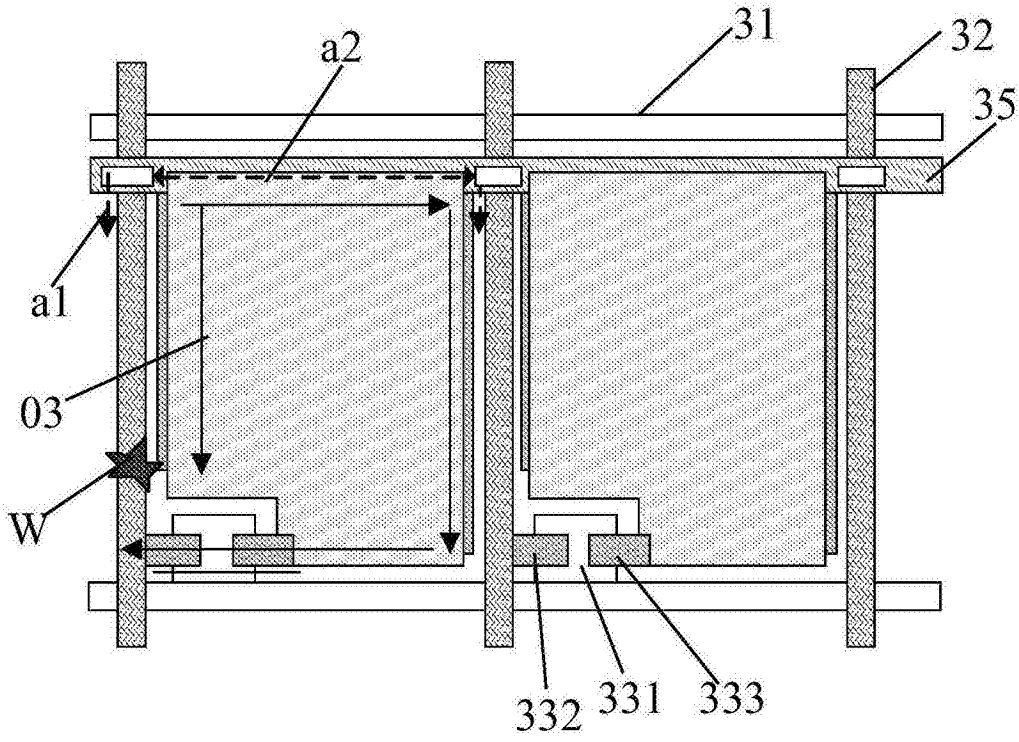


图8

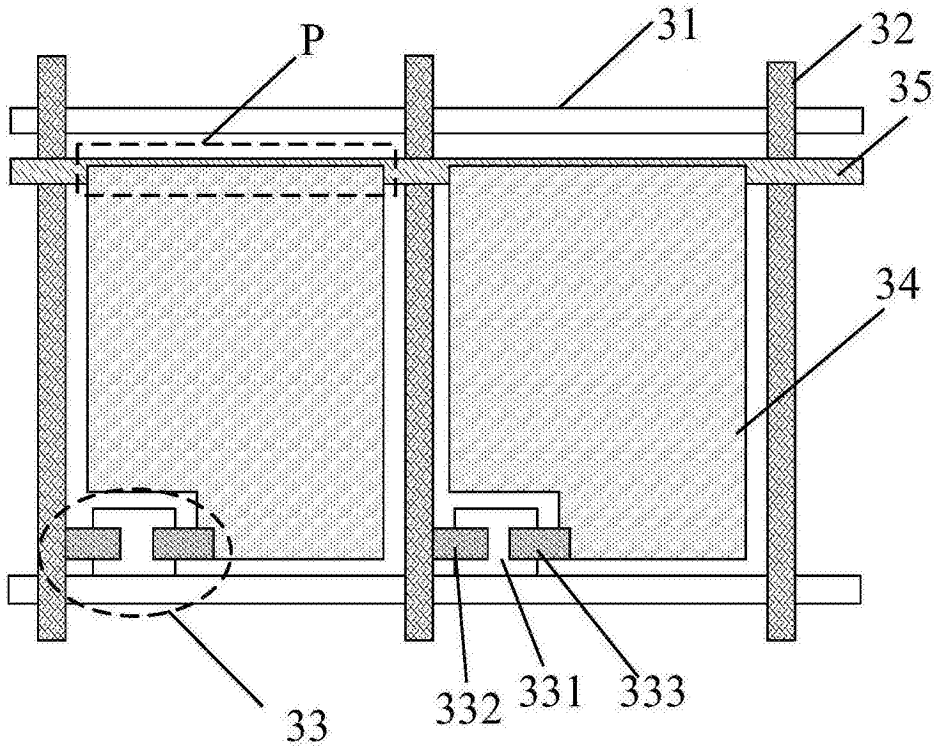


图9

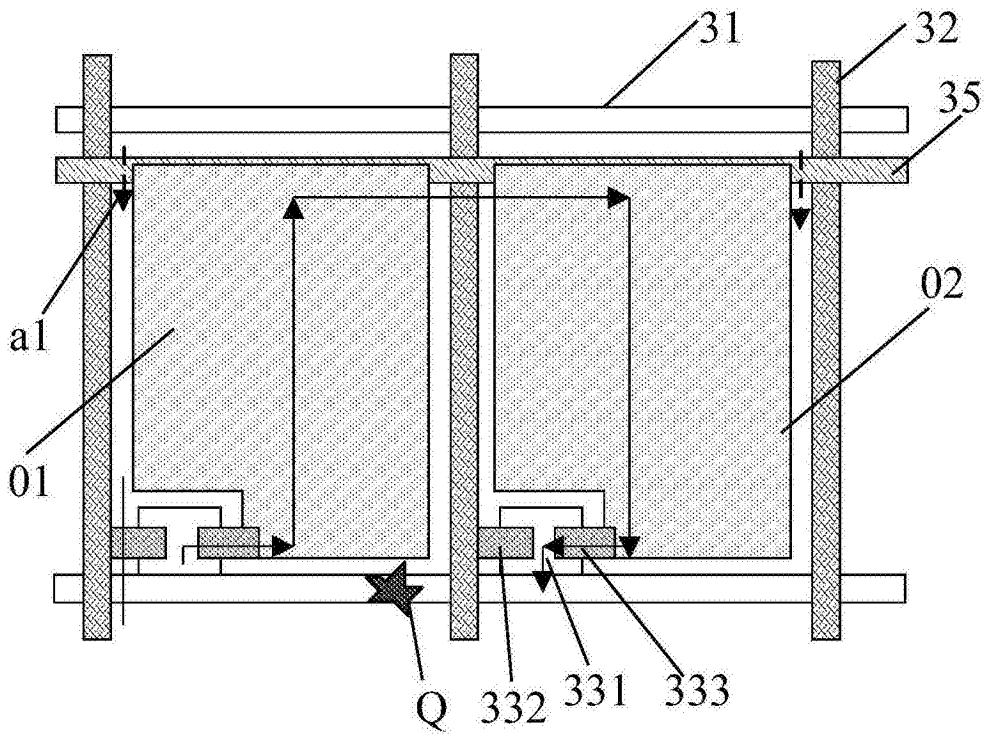


图10

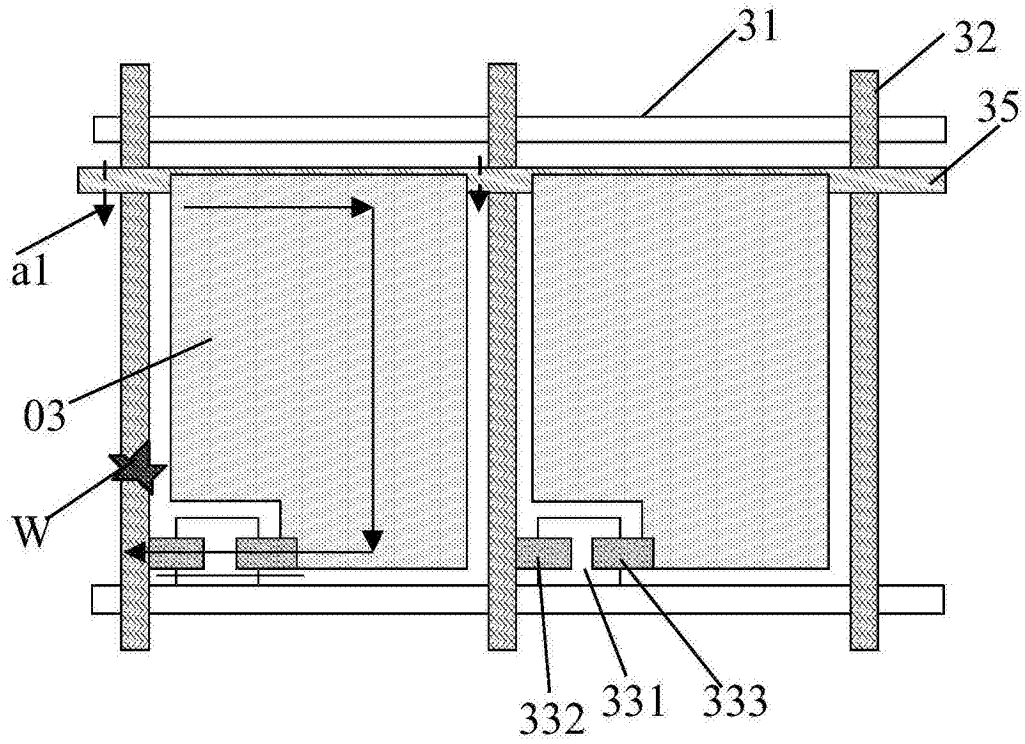


图11