

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5305658号
(P5305658)

(45) 発行日 平成25年10月2日(2013.10.2)

(24) 登録日 平成25年7月5日(2013.7.5)

(51) Int. Cl.	F I
HO 1 L 21/20 (2006.01)	HO 1 L 21/20
HO 1 L 29/786 (2006.01)	HO 1 L 29/78 6 1 8 C
HO 1 L 21/336 (2006.01)	HO 1 L 29/78 6 2 7 F
HO 1 L 29/06 (2006.01)	HO 1 L 29/06 6 0 1 N
HO 1 L 21/265 (2006.01)	HO 1 L 21/265 6 0 2 C

請求項の数 13 (全 28 頁)

(21) 出願番号 特願2007-543123 (P2007-543123)
 (86) (22) 出願日 平成17年11月10日(2005.11.10)
 (65) 公表番号 特表2008-522404 (P2008-522404A)
 (43) 公表日 平成20年6月26日(2008.6.26)
 (86) 国際出願番号 PCT/US2005/040710
 (87) 国際公開番号 W02006/057818
 (87) 国際公開日 平成18年6月1日(2006.6.1)
 審査請求日 平成20年10月21日(2008.10.21)
 (31) 優先権主張番号 60/630,743
 (32) 優先日 平成16年11月24日(2004.11.24)
 (33) 優先権主張国 米国 (US)

前置審査

(73) 特許権者 505082822
 ナノシス・インク。
 アメリカ合衆国95035カリフォルニア
 州 ミルピタス、エス・ヒルビュー・ドラ
 イブ233
 233 S. Hillview Drive
 Milpitas, CA 95035
 U. S. A
 (74) 代理人 110000523
 アクシス国際特許業務法人
 (72) 発明者 ヤオリン・パン
 アメリカ合衆国 カリフォルニア州 94
 587 ユニオン シティ イースティン
 ドライブ 34964

最終頁に続く

(54) 【発明の名称】 ナノワイヤに注入されたドーパントイオンの活性化方法

(57) 【特許請求の範囲】

【請求項1】

プラスチック基板上の少なくとも1つのナノワイヤをアニールしてソース及びドレイン
 コンタクト領域を形成するべく前記ナノワイヤに注入されたドーパントイオンを活性化す
 ための方法であって、前記少なくとも1つのナノワイヤが、シリコンコアと前記シリコ
 ンコアの回りに配置された少なくとも1つのシェル層を備えるものであり、前記少なくと
 も1つのシェル層が天然または堆積酸化物質層を含み、

100mJ/cm²未満のレーザフルエンスを有する少なくとも第1のレーザで、前記
 プラスチック基板上の前記少なくとも1つの前記ナノワイヤにおける部分を照射すること
 を含み、

前記第1のレーザが、2~18mJ/cm²のレーザフルエンスを有し、可視光範囲内
 で500nmより大きい波長を有する、方法。

【請求項2】

前記第1のレーザが、6~14mJ/cm²のレーザフルエンスを有する、請求項1に
 記載の方法。

【請求項3】

前記第1のレーザが、16mJ/cm²未満のレーザフルエンスを有する、請求項1に
 記載の方法。

【請求項4】

前記照射が、前記少なくとも1つのナノワイヤの全長に沿って照射することを含む、請

求項 1 に記載の方法。

【請求項 5】

前記レーザがパルスレーザを含む、請求項 1 に記載の方法。

【請求項 6】

前記パルスレーザがエキシマレーザを含む、請求項 5 に記載の方法。

【請求項 7】

前記パルスレーザが、Nd : YLF (ネオジウム : イットリウム・リチウム・フルオライド) レーザまたは Nd : YAG (ネオジウム : イットリウム・アルミニウム・ガーネット) レーザを含む、請求項 5 に記載の方法。

【請求項 8】

前記レーザが、前記プラスチック基板によって吸収されない波長の光を放射する、請求項 1 に記載の方法。

【請求項 9】

前記少なくとも 1 つのナノワイヤにおける前記部分が、1 つまたは複数のゲート領域をさらに含む、請求項 1 に記載の方法。

【請求項 10】

前記アニールが、半導体デバイスを製造する際にドーパント活性化プロセスの一部として用いられる、請求項 1 に記載の方法。

【請求項 11】

前記デバイスが、トランジスタ、ダイオードまたは抵抗器を含む、請求項 10 に記載の方法。

【請求項 12】

前記少なくとも 1 つのナノワイヤが、前記プラスチック基板に堆積されたナノワイヤ薄膜内に組み込まれている、請求項 1 に記載の方法。

【請求項 13】

前記少なくとも 1 つのシェル層における部分が、ソースおよびドレインコンタクト領域において、前記少なくとも 1 つのナノワイヤの前記シリコンコアまで除去される、請求項 1 に記載の方法。

【発明の詳細な説明】

【技術分野】

【0001】

関連出願の相互参照

本出願は、2004年11月24日に提出された米国仮特許出願第60/630,743号の利益を主張し、その出願は全体が本明細書に援用される。

【0002】

連邦政府援助研究に関する声明

該当せず

【0003】

本発明は、一般に、ナノスケール電界効果トランジスタの製造に関し、特に、たとえば様々なエレクトロニクス用途の薄膜トランジスタで用いられるナノワイヤ薄膜のための改善されたコンタクトドーピングおよびアニールシステムならびに方法に関する。

【背景技術】

【0004】

エレクトロニクスの発展は、物理的規模の点において、両極端に向かって進んできた。ムーアの法則によるマイクロエレクトロニクスの急速な微細化は、演算能力の著しい増加を招くと同時に、コストの削減を可能にした。同時に、比較すればそれほど注目されていないもう一方のマクロエレクトロニクスの分野において、発展がなされてきたが、この分野では、電子デバイスが、平方メートルの単位で測定されるサイズを備えた大面積基板上に集積される。現在のマクロエレクトロニクスは、主として、ガラス上の非晶質シリコン (a-Si) または多結晶シリコン (poly-Si) 薄膜トランジスタ (TFT) に基

10

20

30

40

50

づいており、またフラットパネルディスプレイ(FPD)、太陽電池、無線周波数識別タグ(RFID)、画像センサアレイ、およびデジタルx線撮像装置を始めとする分野に重要な用途を見出している。

【0005】

現在の技術は多くの観点から見て成功しているけれども、それが取り組める用途には限界がある。たとえば、プラスチックは軽量で、可撓性があり、耐衝撃性がある、低価格であるために、マクロエレクトロニクス用の基板としてプラスチックを用いることに関心が高まっている。しかしながら、プラスチック上に高性能TFTを製造することは、極めて困難である。なぜなら、全てのプロセスステップを、プラスチックのガラス転移温度未満で実行しなければならないからである。プラスチック上のTFTに適した新素材(有機物および有機-無機ハイブリッドなど)または新しい製造方法を探し出すために、かなりの努力が向けられてきたが、限られた成功しかなかった。有機TFTは、プラスチック基板上のロールツーロール製造プロセスの可能性を約束するが、約 $1\text{ cm}^2 / \text{V} \cdot \text{s}$ の限られたキャリア移動度しか備えていない。材料および/または基板プロセス温度(特にプラスチックに関して)によってもたらされる限界は、低いデバイス性能につながり、デバイスは低周波用途に制限される。したがって、既存のTFT技術は、ほどほどの計算、制御または通信機能であっても、それらを必要とする用途に取り組むことができない。

10

【0006】

個別半導体ナノワイヤ(NW)および単層カーボンナノチューブを用いて、最高品質の単結晶材料の性能に匹敵するかまたは場合によってはそれを超える電子的性能を備えたナノスケール電界効果トランジスタ(FET)を製造することができる。特に、p-SiNWの場合には $300\text{ cm}^2 / \text{V} \cdot \text{s}$ の、n-インジウムのInPNWの場合には $2000 \sim 4000\text{ cm}^2 / \text{V} \cdot \text{s}$ の、単層カーボンナノチューブの場合には最大 $20,000\text{ cm}^2 / \text{V} \cdot \text{s}$ のキャリア移動度が実証されている。これらのナノFETは、前例のない性能を備えた究極の限界-分子レベル-までムーアの法則を押し進めることを約束する。

20

【0007】

低いプロセス温度を必要とするガラス、プラスチック、および他の基板に施すことができるナノスケールTFTの製造に非常に重要なのは、コンタクトドーピングおよびアニールプロセスであって、ナノワイヤにドーパントイオンを注入し、ナノワイヤのソースおよびドレインコンタクト領域でドーパントを活性化し、イオン注入によるいずれの結晶損傷も回復するコンタクトドーピングおよびアニールプロセスである。プラズマ浸漬イオン注入(PIII)は、大面積および高スループットのドーピングツールであり、従来のビームイオン注入に勝る多くの固有の利点を有する。1980年代の終わりに導入されたとき、この技術は、主に、金属表面の機械的特性を向上させるため用いられた。最近では、この技術は、極浅接合部の形成、選択的金属堆積、シリコン・オン・インシュレータ基板(SIMOXおよびIon-Cut)の合成、poly-SiTFTの水素化を始めとする半導体処理のために、および高アスペクト比トレンチドーピングのために、用いられた。しかしながら、本発明者らが知る限りでは、PIIIは、ナノワイヤ薄膜に基づくTFTのコンタクトドーピングには適用されてこなかった。

30

【0008】

さらに、パルスレーザアニール(PLA)プロセスが、アクティブマトリックス型液晶ディスプレイ(AMLCD)用のa-Siおよびpoly-SiTFTの製造に用いられてきた。パルスレーザは、下にある基板を溶融させずに、a-Siおよびpoly-Si膜を急速に加熱および冷却する。PLAと比較して、従来の炉アニールは、非常に遅くなりがちで、高サーマルバジェットを有し、プラスチック基板と親和性がない。代替として、高速熱アニール(VRTA)プロセスは、1秒のオーダの加熱期間を要し、また低温基板(たとえばガラスまたはプラスチック基板)と親和性がない高ピーク温度を必要とする。対照的に、PLAは、炉アニールおよびVRTAによって達成される性能よりはるかに優れたTFT性能をもたらすことができる。

40

【0009】

50

希ガスハロゲンエキシマレーザは、それらのUV帯域の短波長と、短い高強度パルスを生成する能力とゆえに、a-Siおよびpoly-Si膜のための従来のパルスレーザアニールプロセスにおいて典型的に用いられてきた。ArF(193nm)、KrF(248nm)およびXeCl(308nm)は、これらのレーザにおいて、a-Siおよびpoly-Si薄膜のレーザ結晶化およびアニールのために最も普通に用いられるガス混合物である。短波長(たとえばUV帯域)でレーザを用いることは、a-Siおよびpoly-Si膜にとって有利である。なぜなら、これらの膜が、UVにおいて極めて吸収性であるのに対して、ほとんどのガラス基板は、そうではないからである。しかしながら、より短波長のレーザ(たとえばUV光範囲で放射するレーザ)の使用は、UV範囲で極めて吸収性で、かつ深UVレーザ励起にさらされたときに熱的に損傷され得る(たとえば溶融する)ポリマーまたはプラスチックなどの他の基板でこれらのレーザが用いられるときには、問題である。

10

【0010】

レーザフルエンスはまた、パルスレーザアニール後に結果として得られる膜の均一性に重要な役割を果たす。典型的には、a-Siおよびpoly-Si膜の従来のレーザアニールは、約250mJ/cm²のオーダまたはより高いレーザフルエンスを必要とする。たとえば約100mJ/cm²未満のレーザフルエンスでは、a-Siおよびpoly-Si膜の表面は、溶融さえされず、膜のいくらかの加熱が生じるだけである。しかしながら、繰り返すと、かかる高レーザフルエンスの熱衝撃は、下にある低温基板材料に損傷を引き起こす可能性がある。

20

【0011】

驚くべきことに、本出願の発明者(ら)は、次のことを発見した。すなわち、ナノワイヤの溶融閾値が、たとえばa-Siまたはpoly-Si膜などのバルクSiのそれよりずっと低く、このことは、NW-TFTで用いられるナノワイヤ(たとえばNW薄膜に組み込まれた)が、PIIIおよび後続する低レーザフルエンス(たとえば約100mJ/cm²未満、たとえば約50mJ/cm²未満、たとえば約20mJ/cm²未満、たとえば約2~18mJ/cm²のレーザフルエンス)のパルスレーザアニールを用いて、効果的にドーブおよびアニールされ得ることを示すということである。したがって、かかるレーザアニールは、プラスチック基板と親和性がある比較的長波長のレーザ(例として、約400nmより大きい、たとえば約500nmより大きい波長を有するNd:YAGまたはNd:YLFレーザをたとえば用いる)および/または低出力設定のより短波長のレーザ(たとえばエキシマレーザ)を用いて有利に実行し、かくして、ポリマー(また他の低融点)基板におけるUV吸収の深い熱衝撃を回避することができる。かかるPIIIドーピングおよびパルスレーザアニール技術を用いれば、ナノワイヤトランジスタ上の低抵抗のオーム接触は、下にある低温(たとえばプラスチック)基板に熱損傷を引き起こす可能性がある、高価な従来のイオン注入および熱アニールプロセスを用いずに、作製することができる(たとえば、相互コンダクタンスおよび/またはコンタクト抵抗の改善につながる)。

30

【特許文献1】国際公開第02/17362号パンフレット

【特許文献2】国際公開第02/48701号パンフレット

40

【特許文献3】国際公開第01/03208号パンフレット

【特許文献4】米国特許出願第10/112,578号明細書

【特許文献5】米国特許出願第10/674,060号明細書

【特許文献6】米国特許出願公開第2002/0130311号明細書

【特許文献7】米国特許出願第60/605,454号明細書

【発明の開示】

【課題を解決するための手段】

【0012】

本発明の実施形態によれば、プラズマイオン注入浸漬(PIII)を用いて、基板上的ナノワイヤおよび他のナノ素子ベースデバイスをドーブする。たとえば、試料上の少なく

50

とも1つのナノワイヤにおける部分をドーピングするための方法が開示されるが、この方法には、一般に、少なくとも1つの露出した部分を有する少なくとも1つのナノワイヤを自身の上に含む試料をチャンバに封入することと、電位を試料に結合することと、ドーピング材料のイオンを含むプラズマがチャンバに供給され、それによって、プラズマからのイオンが、少なくとも1つのナノワイヤにおける少なくとも1つの露出した部分に注入されることと、が含まれる。試料には、たとえば、ナノワイヤ薄膜を自身の上に堆積した可撓性プラスチック基板（または他の低温基板）を含んでもよく、それにより、P I I Iコンタクトドーピングを用いて、たとえば、ナノワイヤ薄膜にドレインおよびソースコンタクト領域を形成することができる。

【0013】

本発明の他の態様によれば、試料上の少なくとも1つのナノワイヤをアニールするための方法が開示されるが、この方法には、一般に、約 100 mJ/cm^2 未満、たとえば約 50 mJ/cm^2 未満、たとえば約 20 mJ/cm^2 未満のレーザフルエンスで、試料上の少なくとも1つのナノワイヤ（たとえばナノワイヤ薄膜に組み込まれた）の領域（たとえばドーピングされたソースおよびドレイン領域）を照射することが含まれる。ナノワイヤを溶融するのに必要なレーザフルエンスは非常に低いので、有利なことに、レーザアニールは、低温（たとえばプラスチック）基板によって容易に吸収されない（したがって深い熱衝撃を回避する）波長で可視光を放射するパルスNd : YLF（ネオジウム・リチウム・フルオライド）レーザまたはNd : YAG（ネオジウム・イットリウム・アルミニウム・ガーネット）レーザなどのより長波長のレーザを用いて実行することができ、またこれらのレーザは、市場で容易に入手可能であり、比較的安く、ナノワイヤデバイス製造プロセスフローに容易に統合される。さらに、レーザアニールはまた、エキシマレーザなどのより短波長のレーザで - プラスチック基板はより短波長（たとえばUV光範囲における）では非常に吸収性であるという事実にもかかわらず - 実行することができる。なぜなら、ナノワイヤを溶融させずにナノワイヤをアニールするのに必要なレーザフルエンスが、下にある基板に重大な熱損傷を引き起こさないほどに低いからである。レーザは、約 $2\sim 18\text{ mJ/cm}^2$ 、たとえば約 $6\sim 14\text{ mJ/cm}^2$ のレーザフルエンスを有して、たとえば、ナノワイヤ（または下にある基板）を溶融させずに、ナノワイヤの選択された領域（たとえばソースおよびドレイン領域）のドーパントイオンを活性化させ、かつ/またはP I I Iイオン注入後にナノワイヤの結晶損傷を回復するのが好ましい。アニールは、トランジスタ、ダイオード、抵抗器などの半導体デバイスを製造する際のドーパント活性化プロセスの一部として用いてもよい。

【0014】

レーザエネルギーで照射される少なくとも1つのナノワイヤの領域には、たとえばソースおよびドレイン領域を含んでもよく、または1つもしくは複数のゲート領域を含んでもよい。少なくとも1つのナノワイヤは、試料上に（たとえば溶液から）堆積されたナノワイヤ薄膜に組み込んでよい。少なくとも1つのナノワイヤには、コア、および天然または堆積酸化層などのコアの回りに配置された少なくとも1つのシェル層を含んでもよい。ナノワイヤの端部における少なくとも1つのシェル層の選択された部分は、ソースおよびドレイン領域で（たとえばエッチングにより）除去して、少なくとも1つのナノワイヤコアへの金属コンタクト（または他の適切な電気コンタクト）を作製してもよい。

【0015】

レーザエネルギーで試料を照射する前に少なくとも1つのナノワイヤにドーパントイオンを注入するために、たとえばプラズマ浸漬イオン注入を用いてドーパントイオンを注入してもよい。この方法には、Arレーザなどの少なくとも第2のレーザでナノワイヤの選択された領域を照射することを任意に含んでもよいが、この場合に、第1のレーザは、ナノワイヤの半導体材料の核形成をもたらし、第2のレーザは、ナノワイヤの温度を維持して、ドーピングプロセス中に引き起こされたナノワイヤへのどんな損傷も修復する。試料は、アニール用レーザに対してほぼ透過性の、ガラスまたはプラスチック基板などの低融点材料を含んでもよく、それによってレーザは、試料によって実質的に吸収されない波長の

10

20

30

40

50

光を放射する。

【0016】

本発明の関連する態様において、試料上の少なくとも1つのナノワイヤをアニールするための方法が開示され、この方法には、一般に、試料上の少なくとも1つのナノワイヤの領域（たとえばドーブされた領域）にレーザービームを放射して、少なくとも1つのナノワイヤのアニールをもたらすことが含まれるが、この場合に、レーザービームは、可視光範囲の波長を有する。この方法には、ドーブされた領域のアニールをもたらすために、レーザービームをパルス化することを含んでもよい。レーザービームは、Nd:YLF（ネオジウム：イットリウム・リチウム・フルオライド）レーザー源もしくはNd:YAG（ネオジウム：イットリウム・アルミニウム・ガーネット）レーザー源（または他の適切な長波長レーザー源）を含む群から選択されるレーザー源から放射してもよい。レーザービームは、約100mJ/cm²未満、たとえば約50mJ/cm²未満、たとえば約20mJ/cm²未満、たとえば約2~18mJ/cm²、たとえば約6~14mJ/cm²のフルエンスを有するのが好ましい。

10

【0017】

本発明の別の態様において、デバイス基板の能動素子エリアに電界効果トランジスタを作製する方法が開示されるが、この方法には、一般に、デバイス基板上に少なくとも1つのナノワイヤを堆積することと、少なくとも1つのナノワイヤの少なくともソースおよびドレイン領域にドーパントイオンを注入して、ソースおよびドレインコンタクト接合部を形成することと、約100mJ/cm²未満のフルエンスを有するパルスレーザーでレーザー熱アニールを実行して、ソースおよびドレインコンタクト接合部内のドーパントイオンを活性化することと、が含まれる。パルスレーザーは、たとえば、Nd:YLF（ネオジウム：イットリウム・リチウム・フルオライド）レーザー、Nd:YAG（ネオジウム：イットリウム・アルミニウム・ガーネット）レーザー、またはエキシマレーザー（KrFレーザーなど）を含む群から選択してもよい。パルスレーザーは、約100mJ/cm²未満、たとえば約50mJ/cm²未満、たとえば約20mJ/cm²未満、たとえば約2~18mJ/cm²、たとえば約6~14mJ/cm²のフルエンスを有するのが好ましい。ドーパントイオン注入ステップには、たとえば、プラズマ浸漬イオン注入を用いてドーパントイオンを注入することを含んでもよい。

20

【0018】

本発明の別の態様において、システムが開示されるが、このシステムには、一般に、自身の上に堆積された少なくとも1つのナノワイヤを含む基板と、約100mJ/cm²未満のフルエンスで、基板上の少なくとも1つのナノワイヤのドーブされた領域にレーザービームを放射する少なくとも1つの第1のレーザー源であって、レーザービームが、ドーブされた領域のアニールをもたらすようにパルス化されたレーザー源と、が含まれる。システムには、第2のレーザービームをドーブされた領域に放射する第2のレーザー源をさらに含んでもよい。ドーブされた領域には、少なくとも1つのナノワイヤのソースおよびドレイン領域、または1つもしくは複数のゲート領域を含んでもよい。基板には、少なくとも1つのナノワイヤの下にある基板に堆積された光学緩衝層（たとえば、可視光に対してほぼ透過性である）、および光学緩衝層の上または下に堆積された熱緩衝層をさらに含んでもよい。熱緩衝層は、光学緩衝層からのいかなる熱も放散する熱緩衝部の役割をして、基板の表面温度を低減する。少なくとも1つのナノワイヤは、基板に堆積されるナノワイヤ薄膜内に組み込んでもよい。

30

40

【0019】

本発明のさらなる実施形態、特徴および利点が、本発明の様々な実施形態の構造および動作と同様に、添付の図面に関連して下記で詳細に説明される。

【発明を実施するための最良の形態】

【0020】

本明細書で図示し説明する特定のインプリメンテーションが、本発明の例であって、決して本発明の範囲を別の方法で限定しようと意図されたものでないことを理解されたい。

50

実際には、簡潔化のために、システム（およびシステムにおける個別動作コンポーネントの構成要素）の従来の電子部品、製造方法、半導体デバイス、ならびにナノチューブ、ナノロッド、ナノワイヤおよびナノリボン技術、ならびに他の機能的側面は、本明細書では詳細に説明しない場合がある。さらに、簡潔化のために、本明細書において、本発明は、ナノワイヤを始めとする半導体トランジスタデバイスに関係するものとして説明されることが多い。しかしながら、本発明は、ナノワイヤに限定にされず、ナノチューブ、ナノロッド、ナノウイスカ、ナノリボンなどの他のナノ構造体を用いてもよい。さらに、ナノワイヤの数およびこれらのナノワイヤの間隔が、説明する特定のインプリメンテーションに対して提供されているけれども、これらのインプリメンテーションは、限定的なものとして意図されているのではなく、広範囲なナノワイヤの数および間隔をまた用いることができる。本明細書で説明する製造技術を用いて、任意の半導体デバイスタイプおよび他の電子部品タイプを作製することが可能であることを理解されたい。さらに、これらの技術は、電気システム、光学システム、家庭用電化製品、産業用電子機器、無線システム、航空宇宙分野または任意の他の用途での適用に適しているであろう。

10

【0021】

本明細書で用いられる限りでは、「ナノワイヤ」なる用語は、一般に、任意の細長い導電性または半導電性材料を指すが、これらの材料は、500nm未満、好ましくは100nm未満の少なくとも1つの断面寸法を含み、かつ10より大きい、より好ましくは50より大きい、最も好ましくは100より大きいアスペクト比（長さ：幅）を有する。かかるナノワイヤの例には、公開された国際特許出願である国際公開第02/17362号パンフレット、国際公開第02/48701号パンフレット、および第01/03208号パンフレットに説明されているような半導体ナノワイヤと、カーボンナノチューブと、同様の寸法の他の細長い導電性または半導電性構造体とが含まれる。

20

【0022】

本明細書で説明する例示的なインプリメンテーションは、主にSiを用いているのに対して、半導電性ナノワイヤを始めとする他のタイプのナノワイヤ（およびナノリボン、ナノチューブ、ナノロッドなどの他のナノ構造体）を用いることができるが、これらの半導電性ナノワイヤは、たとえばSi、Ge、Sn、Se、Te、B、C（ダイヤモンドを含む）、P、B-C、B-P（BP6）、B-Si、Si-C、Si-Ge、Si-SnおよびGe-Sn、SiC、BN/BP/BAs、AlN/AlP/AlAs/AlSb、GaN/GaP/GaAs/GaSb、InN/InP/InAs/InSb、BN/BP/BAs、AlN/AlP/AlAs/AlSb、GaN/GaP/GaAs/GaSb、InN/InP/InAs/InSb、ZnO/ZnS/ZnSe/ZnTe、CdS/CdSe/CdTe、HgS/HgSe/HgTe、BeS/BeSe/BeTe/MgS/MgSe、GeS、GeSe、GeTe、SnS、SnSe、SnTe、PbO、PbS、PbSe、PbTe、CuF、CuCl、CuBr、CuI、AgF、AgCl、AgBr、AgI、BeSiN₂、CaCN₂、ZnGeP₂、CdSnAs₂、ZnSnSb₂、CuGeP₃、CuSi₂P₃（Cu、Ag）（Al、Ga、In、Tl、Fe）（S、Se、Te）₂、Si₃N₄、Ge₃N₄、Al₂O₃、（Al、Ga、In）₂（S、Se、Te）₃、Al₂CO、および2以上のかかる半導体の適切な組み合わせから選択される半導体材料で構成される。

30

40

【0023】

ある態様において、半導体には、周期表のIII族からのp型ドーパントと、周期表のV族からのn型ドーパントと、B、AlおよびInからなる群から選択されるp型ドーパントと、P、AsおよびSbからなる群から選択されるn型ドーパントと、周期表のII族からのp型ドーパントと、Mg、Zn、CdおよびHgからなる群から選択されるp型ドーパントと、周期表のIV族からのp型ドーパントと、CおよびSiからなる群から選択されるp型ドーパントと、からなる群からのドーパントを含んでもよく、またはn型は、Si、Ge、Sn、S、SeおよびTeからなる群から選択される。

【0024】

50

さらに、ナノワイヤには、カーボンナノチューブまたは導電性もしくは半導電性有機ポリマー材料（たとえばペンタセンおよび遷移金属酸化物）を含むことができる。

【0025】

したがって、本明細書の全体にわたって例証のために「ナノワイヤ」なる用語に言及しているけれども、本明細書の説明にはまたナノチューブの利用が含まれるように意図されている。本明細書でナノワイヤに対して説明しているように、ナノチューブは、単独でまたはナノワイヤと組み合わせて、ナノチューブの組み合わせ/薄膜として形成し、本明細書で説明する特性および利点を提供することができる。

【0026】

さらに、本発明のナノワイヤ薄膜が、半導体ナノワイヤおよび/もしくはナノチューブ、ならびに/またはそれらの任意の組み合わせであって、異なる組成および/もしくは構造特性の組み合わせを含む「異種」膜であってもよいことに注目されたい。たとえば、「異種膜」は、可変直径および長さを備えたナノワイヤ/ナノチューブ、コア-シェルナノワイヤ/ナノチューブ構造を始めとする可変特性を有する「ヘテロ構造」のナノワイヤおよび/またはナノチューブ、ならびに、たとえば、参照により全体の内容を本明細書に組み込んでいる、2002年3月29日に出願された「ナノ構造及びナノワイヤの組立方法並びにそれらから組立てられた装置 (Methods of Fabricating Nanostructures and Nanowires and Devices Fabricated Therefrom)」なる名称の米国特許出願第10/112,578号明細書に説明されているようなナノワイヤ/ナノチューブの長さに沿って異なる構成を有するナノワイヤ/ナノチューブを含んでもよい。

【0027】

本発明の文脈において、詳細な説明の焦点は、プラスチック基板上でナノワイヤ薄膜を用いることに関するが、ナノワイヤが取り付けられる基板には、限定するわけではないが、均一な基板、たとえばシリコン、ガラス、石英、ポリマーなどの固体材料の基板と、たとえばガラス、石英、およびポリカーボネート、ポリスチレンのようなプラスチックなどの固体材料の大きな剛性シートと、を始めとする他の材料含んでもよく、またはたとえば構造的なもの、複合的なものなど、さらなる追加要素を含んでもよい。ポリオレフィン、ポリアミド等のプラスチックロールなどの可撓性基板、透明基板、またはこれらの特徴を組み合わせたものを用いることができる。さらに、基板には、最終的に所望されるデバイスの一部である他の回路または構造要素を含んでもよい。かかる要素の特定の例には、電気コンタクト、他のワイヤ、またはナノワイヤもしくは他のナノスケール導電性素子を始めとする導電性経路などの電気回路要素と、光学および/または光電気要素（たとえばレーザ、LED等）と、構造要素（たとえば、マイクロカンチレバー、ピット、ウェル、ポスト等）とが含まれる。

【0028】

ほぼ「整列される」または「配向される」とは、ナノワイヤの集合体または集団内における大部分のナノワイヤの長手方向軸が、単一方向において30度以内に配向されることを意味する。大部分とは、50%を超えるナノワイヤの数であると見なすことができるけれども、様々な実施形態において、60%、75%、80%、90%または他の比率のナノワイヤを、そのように配向された大部分であると見なすことができる。ある好ましい態様では、大部分のナノワイヤは、所望の方向において10度以内に配向される。追加的な実施形態では、大部分のナノワイヤは、所望の方向において他の数または範囲の角度内に配向してもよい。

【0029】

本明細書でなされる空間的な説明（たとえば、「上に」、「下に」、「上側」、「下側」、「上部」、「下部」）が、例証のためだけのものであり、本発明のデバイスは、任意の向きまたは方法で空間的に配置できることを理解されたい。

【0030】

I. 改善されたコンタクトドーピングおよびアニールのための実施形態

10

20

30

40

50

本発明の実施形態が、改善されたコンタクトドーピングおよびアニールシステムならびにプロセスのために提供される。これらの実施形態は、例証のために提供され、限定的なものではない。本発明の追加的な動作および構造実施形態が、本明細書の説明から、当業者には明らかになるであろう。これらの追加的な実施形態は、本発明の範囲および趣旨内にある。

【0031】

2003年9月30日に出願された「大面積ナノ可能マクロエレクトロニクス基板およびその使用(Large-Area Nanoenabled Macroelectronic Substrates And Uses Therefor)」なる名称の、同時係属中で、本出願人に譲渡された米国特許出願第10/674,060号明細書が、高性能大面積薄膜エレクトロニクスのための方法およびシステムを説明しているが、これらの薄膜エレクトロニクスは、シリコン基板の電子性能を提供するけれども、しかし可撓性プラスチック基板上において低温で大面積にわたって処理できる。その出願に説明されている基板には、基板に堆積されかつトランジスタとして動作するように構成された半導電性ナノワイヤ薄膜が組み込まれている。これらの薄膜トランジスタはまた、ナノバンドルトランジスタ(NBT)と呼ぶことができる。

10

【0032】

これらの薄膜トランジスタにより、CMOS(相補型金属酸化膜半導体)処理などの従来の半導体処理を用いて、可撓性基板上に低温で、高性能低電力大面積エレクトロニクスを形成すること-真の半導体オン・プラスチック技術が可能になる。例示的なNBTは、 $100\text{ cm}^2/\text{V}\cdot\text{s}$ を超える移動度、 10^6 を超えるオンオフ電流比、5V未満のデバイス動作電圧での1mAのオン電流および1V未満の閾値電圧などの性能特性を有する。

20

【0033】

NBTは、低温において可撓性基板上の大面積にわたる処理に親和性があるが、それらのソースおよびドレインコンタクトは、典型的には従来のイオンビームおよび高温熱アニール半導体プロセスを用いて作製される。かかるソースおよびドレインコンタクト形成プロセスは、NBT用の低温可撓性基板とは親和性がない。このステップは、典型的には、高温を必要とする唯一の処理ステップであり、したがって、可撓性プラスチック基板の使用を妨げる主な障壁である。かくして、ナノワイヤトランジスタにオーム接触を形成するための新規の低温プロセスが望まれている。

30

【0034】

図1のフローチャート100は、NBTデバイスを製造するための例示的な従来のステップを示す。フローチャート100のステップは、次のように簡潔に説明される。ステップ102において、ナノワイヤが、高温で合成される。たとえば、ナノワイヤは、シリコンを始めとする任意のタイプの半導体材料から作製してもよい。さらに、ナノワイヤは、単結晶または他のタイプであってもよい。ナノワイヤは、任意の方法で、合成/製造することができる。

【0035】

ステップ104において、熱酸化を実行して、ナノワイヤの回りに薄い酸化物のシェル層をコンフォーマルに成長させる。トランジスタ用途では、シェル層は、一体化されたゲート-誘電体として働く。ステップ106において、ナノワイヤを基板に移して、均一な薄膜を形成する。たとえば、ステップ106は、室温または他の温度で実行することができる。ナノワイヤは、互いに対して整列させるか、または非整列でもよい。ナノワイヤは、高密度にパックするか、さもなければ特定の用途によって必要されるようにパックしてもよい。ステップ108において、ゲートが形成される。たとえば、ステップ108は、標準的な薄膜堆積およびリソグラフィプロセスによって用いられるような低温(<100)で実行することができる。ステップ110において、ブランクイオン注入(blank ion implantation)を実行して、ゲートおよびコンタクト領域(たとえばソースおよびドレイン領域)をドーブする。ステップ112において、熱アニールプロセスを用いて、イオン注入中に引き起こされた結晶損傷を除去するためにナノワイヤ

40

50

格子構造を再結晶化し、同様に、ドーパントを活性化させる。ステップ114において、誘電体膜堆積プロセスを実行して、デバイスを不動態化する。ステップ116において、ビア形成プロセスを実行して、コンタクトを開く。ステップ118において、金属化プロセスを実行し、必要に応じて相互接続部を形成する。

【0036】

フローチャート100のステップは、ステップ106（ナノワイヤ堆積）を除いて、従来のTFT（薄膜トランジスタ）製造技術を用いる。これは、NBT技術の利点である。たとえば、シリコン材料の実施形態では、半導体ナノワイヤがシリコンで作製され、ゲート誘電体が SiO_2 で作製されるので、製造プロセスを変更する必要がない。このプロセスを用いれば、同程度にドーパされた結晶シリコンMOSデバイスの実行能力に近い実行能力を備えたNBT（たとえば、従来のp-MOS単結晶シリコンデバイスの $1.0\mu S/\mu m$ と比較して、p-MOSNBTの $0.75\mu S/\mu m$ の相互コンダクタンス）を形成することができる。

10

【0037】

NBTのソースおよびドレイン領域への十分なコンタクトを備えることは、所望のデバイス性能特性を有することによって基本的なことである。たとえば、かかる所望の特性には、たとえば低直列抵抗および高相互コンダクタンスが含まれる。従来の半導体プロセスでは、コンタクト形成には、コンタクトドーピング（たとえばフローチャート100のステップ110）が含まれ、それに再結晶化およびドーパント活性化（たとえばフローチャート100のステップ114）のための熱アニールが続く。高性能半導体デバイスにコンタクトを形成するための現在の方法は、低エネルギーイオン注入および急速熱アニールを用いる。低イオンエネルギーは、ドーパントプロファイル（すなわち、半導体全体にわたるドーパントの分布）を制御して、非常に浅い接合部の形成（たとえば $50nm$ 未満）を可能にするために必要である。急速熱アニールは、ドーパント拡散を最小限にする低サーマルバジェットを可能にし、かつ良好な接合部プロファイル制御を可能にする。良好なコンタクトを形成するためのこれらの要件に加えて、ナノワイヤマクロエレクトロニクスの場合には、いくつかの追加的な要素が考慮される。これらには、次のことが含まれる。

20

【0038】

低イオンエネルギーは、浅い接合部の形成のために、およびドーパントプロファイルを制御して、（上記のように）ナノワイヤにおける格子構造の永久的な損傷を回避するために用いられる。たとえば、下にある結晶構造の一部をそのまま維持して再結晶化中の回復を容易にするために、ドーパントイオンは、イオン注入中にナノワイヤに完全には侵入すべきでない。

30

【0039】

ナノワイヤは、3次元構造を有する。ナノワイヤのコンフォーマルイオンドーピングは、均一な表面ドーパントが、全ナノワイヤの周囲回りに形成されるように実行される。従来のビームイオン注入が、典型的には不均一なドーピングプロファイルに帰着するのは、集束ビームラインを用いてイオンが注入され、したがってビームを用いて、ナノワイヤをその周囲回りで均一にドーパするのが難しいからであることが、注目される。

【0040】

上記の技術を、ロールツーロールプロセスなどの大型エレクトロニクス用途に適用できることが望ましい。現在のイオンビーム注入方法を用いると、基板のサイズに対するほぼ線形的なプロセス時間依存性がある。したがって、大きな基板への拡大は、必ずしも経済的に実行可能だとは限らない。

40

【0041】

低プロセス温度が、可撓性プラスチック基板上に作製されたナノワイヤデバイスには望ましい。従来の半導体熱プロセス（炉アニールまたは急速熱プロセス）は、プラスチック基板と親和性がない高温（たとえば 500 を超える）を必要とする。

【0042】

本発明の実施形態は、これらの上記の限界を克服する。実施形態において、プラズマイ

50

オン浸漬注入（P I I I）プロセスが、コンタクトドーピングのために用いられる。さらに、実施形態において、パルスレーザアニールプロセス（L A P）が、再結晶化およびドーパント活性化のために用いられる。これらのプロセスによって、とりわけ下記の利点が提供される。

【 0 0 4 3 】

約 1 ~ 5 マイクロ秒、たとえば 1 ~ 3 マイクロ秒の負荷サイクルにおいて、低イオン注入エネルギー（たとえば約 1 ~ 2 k H z で、たとえば 5 k V 未満）を用いることができる。したがって、ナノワイヤへの潜在的な結晶構造損傷をよりよく制御することができる。低コンタクト抵抗および直列抵抗用に、ソース/ドレインコンタクトに多量にかつ制御可能にドーピングするために、高線量率の注入を実行することができる。ナノワイヤの中およびその回りにおける均一な表面キャリア濃度のために、コンフォーマルドーピングプロファイルを達成することができる。これらのプロセスは、ロールツーロール製造プロセスを始めとして、大型基板に容易に拡大することができる。真の低温プロセスを達成して、高温環境では処理できない可撓性プラスチック基板の使用を可能にできる。既存の高密度プラズマシステムを、低価格システムの実現のために活用することができる。

10

【 0 0 4 4 】

これらのプロセスは、C M O S 技術と親和性がある。

【 0 0 4 5 】

下記のサブセクションでは、コンタクトドーピングのためのプラズマイオン浸漬注入（P I I I）プロセスならびに再結晶化およびドーパント活性化のためのパルスレーザアニールプロセス（L A P）を用いた例示的实施形態を、さらに詳細に説明する。本発明の追加的な動作および構造実施形態が、下記の説明から当業者には明らかになるであろう。

20

【 0 0 4 6 】

a . P I I I を用いてコンタクトを形成するための実施形態

本発明の実施形態によれば、P I I I を用いて、基板上的のナノワイヤおよび他のナノ素子ベースデバイスをドーピングする。たとえば、P I I I は、従来のドーピング技術の代わりに、フローチャート 1 0 0 のステップ 1 1 0 で用いることができる。図 2 は、本発明の実施形態に従ってコンタクトドーピングのために用いることができる従来の P I I I リアクタシステム 2 0 0 を示す。システム 2 0 0 には、ソースチャンバ 2 0 2、プロセスチャンバ 2 0 4、基板ホルダ 2 0 8、プラズマ発生器または源 2 1 0、および電圧/電位源 2 1 2 が含まれる。図 2 のプラズマ源 2 1 0 は、基板 2 0 6 を損傷せずに、基板 2 0 6 の所望領域における十分なドーパント注入のための、十分な高密度および十分な高エネルギーのイオンを有するプラズマ 2 2 0 を発生する。

30

【 0 0 4 7 】

この例において、プラズマ源 2 1 0 には、マイクロ波源 2 1 4、ガス源 2 1 6 および磁気コイル 2 1 8 が含まれる。たとえば、プラズマ源 2 1 0 は、商用のよく整った 1 5 0 0 ワット E C R（電子サイクロトロン共鳴）2 . 4 5 G H z マイクロ波源であってもよい。ガス源 2 1 6 によって、典型的には不活性ガスに含まれるドーパント材料ガスが供給される。マイクロ波源 2 1 4 は、ガスを照射してプラズマ形状にする。たとえば、T E 1 0 の矩形から T M 0 1 の円形へのモード変換器を用いて、直径 6 インチのソースチャンバ 2 0 2 に電力を結合できるが、このモード変換器は、方位角におけるプラズマの非均一性を除去し、従来の結合方式に勝って半径方向における均一性の増加をもたらす。他の高密度プラズマ機器もまた、本発明の方法に従って、P I I I ドーピングの実行に用いてもよい。

40

【 0 0 4 8 】

プラズマ 2 2 0 は、ソースチャンバ 2 0 2 から、注入が行なわれる直径 1 8 インチ、長さ 3 0 インチのプロセスチャンバ 2 0 4 へと膨張する。基板 2 0 6 は、プロセスチャンバ 2 0 4 で発生されたプラズマイオン 2 2 2 を注入される。基板 2 0 6 は、基板ホルダ 2 0 8 によってチャンバ 2 0 4 に保持され、また基板ホルダ 2 0 8 は、電位源 2 1 2 に結合される。基板 2 0 6 に衝突するイオン 2 2 2 の基板電流（またはパルス当たりの電荷）は、ロゴウスキループなどによって監視することができる。 $1 0^{10} \sim 1 0^{11} / \text{cm}^3$ のイ

50

オン密度を、1000ワットのマイクロ波電力を用いて基板ホルダ208で達成することができる。現在の例では、最大線量率は、パルス動作を用いて $10^{11} / \text{cm}^2$ - パルス、およびDC動作を用いて $10^{16} / \text{cm}^2$ - 秒である。

【0049】

イオン輸送光学装置および質量選択がないために、PIIIは、高イオン流を供給することができる。それはまた、従来のビームイオン注入とは反対に、非「ラインオブサイト」プロセスである。したがって、これによって、ナノワイヤなどの非平面の均一なコンフォーマルドーピングプロファイルが可能になる。たとえば、この技術を用いれば、ナノワイヤは、その周囲回りで均一にドーピングされる。

【0050】

PIIIには、多数の利点および有益な特性がある。たとえば、PIIIは、不純物溶解性などの普通の熱力学の制約を受けない。PIII用に用いられる設備は、プラズマエッチャーまたは堆積の設備に似ていて、ビームイオン注入装置よりずっと簡単である。注入流は、比較的強くなり得る。同時的および連続的な注入、堆積およびエッチングなどの多数のプロセスが、機器パラメータを変えることにより可能である。

【0051】

上記のように、NBTデバイスの製造中にナノワイヤにコンタクトを作製するステップが、 p^+/n （または他の p/n ドーピングレベル）接合部を作製するための、ナノワイヤのソース・ドレインドーピングである。PIIIプロセスは、PIIIを用いて低寄生抵抗を備えたナノワイヤFETのソース・ドレイン領域を形成するように、変更することができる。

【0052】

たとえば、平面MOSFETドーピングは、10nmほどの浅い接合部をナノワイヤに形成することができる。ナノワイヤは、非平面（たとえば円形断面）を示す。PIIIの場合には、イオン注入はプラズマを介して行なわれるが、プラズマは、本来、無指向性であり、表面に適合する。ドーピングの制御を実現するために、プラズマガス圧力を制御して、イオンガス衝突のための平均自由行程を制御することができる。これによって、プラズマシースを横断する運動エネルギーをイオンが獲得するときに、イオン軌道のランダム化が可能になる。その結果、コンフォーマル注入が行なわれ、熱処理後のワイヤの深さにわたるドーピングプロファイルの均一性が見出される。代替として、注入中に、多数のバイアス波形を用いて、様々なイオン侵入深さをもたらすことができる。結果として生じる様々なイオン侵入深さの重なりによって、ナノワイヤ断面にわたってより均一な注入プロファイルが生成される。

【0053】

例示的な実施形態において、NBTデバイスには、自己整列または非自己整列ポリシリコンゲートを組み込むことができる。PIIIを用いれば、ソース/ドレインおよびゲート両方のドーピングのプロセスを同時に行なうことができる。約1000 またはそれ未満のゲート厚さに対しては、ポリシリコン層にわたって均一なドーピングを達成するために、ナノワイヤへのイオン侵入深さは、コンタクトエリアにおいて500 未満にすべきである。PIIIプロセス中の制御を用いて、ポリデプレッションなどの寄生効果を低減または最小化することができる。さらに、レーザアニールプロセス中にポリシリコンゲートの粒状構造を制御してドーピング効率を改善し、シート抵抗を低減することができる。

【0054】

b. コンタクト領域のためのレーザアニールプロセスの実施形態

パルスレーザアニール(PLA)プロセスは、アクティブマトリックス型液晶ディスプレイ(AMLCD)用途のためのポリシリコン薄膜トランジスタ(TFT)の製造に用いられてきた。PLAに比較して、従来の炉アニールは、非常に遅い傾向があり、高サーマルバジェットを有し、プラスチック基板と親和性がない。代替として、高速熱アニール(VRTA)プロセスは、1秒のオーダの加熱期間を要し、低温基板（たとえばガラスまたはプラスチック基板）と親和性がない高いピーク温度を必要とする。

10

20

30

40

50

【 0 0 5 5 】

対照的に、P L Aは、炉アニールおよびV R T Aによって達成される性能よりはるかに優れたT F T性能をもたらすことができる。本発明の実施形態によれば、P L Aは、基板上のナノワイヤおよび他のナノ素子ベースデバイスをアニールするために用いられる。たとえば、P L Aは、従来のアニール技術の代わりに、フローチャート100のステップ112で用いることができる。P L Aを用いれば、プラスチック（または他の材料）基板上の高性能T F Tを得ることができる。

【 0 0 5 6 】

ドーパされたナノワイヤに対し、本発明に従ってパルスレーザーアニールまたは加熱を用いて、ナノワイヤ材料を再結晶化させかつドーパント分布を活性化させる。イオンが格子構造に組み込まれるので、プラズマイオン注入後に、半導体結晶構造への損傷が生じる。再結晶化には、原子を、格子間位置から適切な原子位置へ戻して、ドーピングプロセス中に引き起こされた注入損傷を修復することが含まれる。また、このプロセスによって、固相ドーパント活性化を推進するエネルギーが供給され、それによって、注入されたイオンは、電気性能を改善するために、半導体格子におけるより低いエネルギーの格子間位置に化学結合する。

【 0 0 5 7 】

このように、P L Aは、活性化のために、およびドーピングプロセス中に引き起こされた、N B Tのソース-ドレインコンタクト領域への損傷を修復するために、用いられる。実施形態において、T F T製造中に注入されない、N B Tの高移動度ゲート領域は、既に完全な単結晶であり、したがって再結晶化を必要としない。しかしながら、代替実施形態では、P L Aを用いてゲート領域をアニールすることができる。

【 0 0 5 8 】

本出願の発明者（ら）は、次の驚くべき発見をした。すなわち、従来のバルクS i（たとえばa - S iまたはp o l y - S i）用よりも低いレーザーフルエンスで、たとえば約100 m J / c m²未満、つまりたとえば約50 m J / c m²未満、たとえば約20 m J / c m²未満、たとえば約2 ~ 16 m J / c m²のレーザーフルエンスを利用してレーザーアニールを用い、N W - T F Tに用いられるN W薄膜を効果的にアニールし、かくして、より高いレーザーフルエンスによる、ポリマー（または他の低融点）基板における熱衝撃を回避することができるという発見である。かかるパルスレーザーアニール技術を用いれば、ナノワイヤトランジスタの低抵抗オーム接触を作製することができる（たとえば、相互コンダクタンスおよび/またはコンタクト抵抗の改善につながる）が、この場合に、たとえば、プラスチック基板と親和性があるより長波長のレーザー（可視光範囲の波長、たとえば約400 nmより大きな波長、たとえば約500 nmより大きな波長を有する、たとえばN d : Y A GまたはN d : Y L Fレーザーなど）を用いることによって、および/またはより低電力レベルでエキシマレーザーなどのより短波長のレーザーを用いることによって、高価なレーザー設備を必要とする、かつ下にある低温基板に熱損傷を引き起こす可能性がある従来の熱アニールプロセスを用いずに、作製することができる。特定の理論に縛られることなく、ナノワイヤをアニールするために必要なレーザーフルエンスは、バルクシリコン薄膜（たとえばa - S iまたはp o l y - S i膜）用のそれより著しく低いと信じられる。なぜなら、ナノワイヤは、それらの高い表面積対容量比ゆえに、バルクベースシステムに比べて高い熱レーザー結合効率を有し、断熱システムによく似てうまく熱を閉じ込めるからである。

【 0 0 5 9 】

図3は、本発明の実施形態による例示的なP L Aシステム300を示す。P L Aシステム300には、レーザー源302が含まれる。レーザー源302は、対象試料304（基板または他の基体など）にレーザービーム306を向け、また対象試料304のアニールをもたらすようにパルス化される。たとえば、レーザー源302は、約524 nmの波長を有するN d : Y L F（ネオジウム：イットリウム・リチウム・フルオライド）レーザー、約532 nmの波長を有するN d : Y A G（ネオジウム：イットリウム・アルミニウム・ガーネット）レーザー、エキシマレーザー（たとえば、約248 nmの波長を有するK r Fレーザー）または

他の適切なレーザ源である。光学装置 308 は、対象試料 304 にレーザビーム 306 を向ける際の助けとなるように、任意に存在することができる。典型的には短いパルス幅を用いるが、用途によってはより長いパルス幅を用いることができる。

【0060】

パルス幅が短い（たとえば 100 ナノ秒未満）場合には、対象試料 304 の表面は、十分に加熱されない。表面の温度侵入深さが浅い（たとえば 0.1 μm 未満）ので、薄い緩衝熱絶縁膜を対象試料基板に任意に堆積して、基板の熱劣化を防ぐことができる。たとえば、熱絶縁膜は、基板上にナノワイヤ（または他のナノ素子）を配置する前に、基板に堆積することができる。熱絶縁膜は、アルミナ、二酸化ケイ素または他の絶縁材料を始めとする任意の絶縁材料であってもよい。任意に、可視光エネルギーに対してほぼ透過性の光学緩衝層（たとえば BaTiO_3 、 MgO_2 等）を熱絶縁膜の上または下に配置して、下にある基板への熱損傷を防ぐようにさらに支援してもよい。

10

【0061】

対象試料 304 においてレーザ源 302 を支援するために、撮像装置 310 が存在することに留意されたい。たとえば、撮像装置 310 には、カメラ、電荷結合素子（CCD）、フォトダイオード、または画像試料 304 を捕捉するための他の撮像装置を含んでもよい。撮像装置 310 にはレーザなどの光源を含んで、試料 304 を照射し、捕捉すべき試料 304 の画像を作成することができる。撮像装置 310 には、プロセッサを始めとしてハードウェア、ソフトウェアおよび/またはファームウェアを含んで、得られた画像情報を処理し、かつレーザ源 302 に位置情報を供給/フィードバックすることができる。たとえば、同期された色素レーザを用いて、レーザアニールプロセスの時間分解された撮像を提供することができる。電荷結合素子（CCD）カメラ（図示せず）または他の画像取得装置は、反射光を受け取って、位置決め情報を生成することができる。カメラに結合されたコンピュータによって位置決め情報を生成して、対象制御を提供することができる。

20

【0062】

図 4A - B に示す実施形態において、7.6 mJ/cm^2 （図 4A の参照番号 402）、11.1 mJ/cm^2 （図 4A の参照番号 406）、12.5 mJ/cm^2 （図 4A の参照番号 404）および 18.7 mJ/cm^2 （図 4A の参照番号 408）の様々なフルエンスにおいて、様々なパルス数（たとえば、図 4B の参照番号 412 および 414 は、12.5 および 11.1 mJ/cm^2 のレーザフルエンスで 1 パルスをそれぞれ示す。参照番号 410 および 416 は、12.5 および 11.1 mJ/cm^2 のレーザフルエンスで 5 パルスをそれぞれ示す）でエキシマレーザアニールを用い、石英基板上で、酸化物シェル（厚さが約 10 nm のオーダ）を備えたサンプルナノワイヤのホウ素ドーパント活性化を制御した。図示のような適切なレーザフルエンスでは、レーザアニールは、ナノワイヤを溶融させずに、ナノワイヤにおけるドーパント活性化をはっきりと示した。単一のレーザパルスでさえ、ホウ素ドーパント活性化レベルは、ナノワイヤにおけるオームドレイン/ソースコンタクトの形成に十分だった。しかしながら、拡散律速プロセスゆえに、所望の低オーム接触を達成するためには、パルスの数の増加が必要になり得る。

30

【0063】

PLA による加熱の程度を制御するために、ナノワイヤに印加されるエネルギーの量、空間プロファイル、時間領域および分布を、与えられた範囲内で変化させることができる。たとえば、レーザパルスエネルギーの時間領域は、ナノ秒および超高速（すなわちフェムト秒）の基準で制御することができる。ナノ秒の時間基準の場合には、エネルギー付与および温度発展が、基本的には熱プロセスによって推進される。しかしながら、冷却速度は、典型的には非常に速く（たとえば約 $10^{10} \text{K}/\text{s}$ ）、それによって、再結晶化プロセスが支援される。対照的に、格子とフェムト秒レーザエネルギーとの結合が、エネルギー付与を通してキャリアシステムに生じ、続いて衝突エネルギーの格子への伝搬が生じる。

40

【0064】

ナノワイヤが非平面ジオメトリを有しているので、ナノワイヤ材料へのレーザエネルギー

50

結合は、ナノワイヤサイズ、波長（およびしたがって固有吸収の侵入深さ）、ナノワイヤ組成（たとえば固有の SiO_2 誘電性シェル厚さ）ならびに基板特性に依存する。ナノワイヤの散乱サイズパラメータ X は、次のように計算される。すなわち、

$$X = D /$$

であり、ここで、

D = ナノワイヤ直径

A = レーザ光波長

である。

【0065】

波長は、1ミクロン未満であると見込まれる。時間領域有限差分法（FDTD）に基づいた電磁気理論モデリングを用いて、ナノワイヤにおけるレーザービーム吸収を定量化することができる。例示的な実施形態において、可視波長（たとえば $= 532 \text{ nm}$ ）のナノ秒レーザーパルスを用いることができる。吸収の侵入深さは、可視波長では数十 nm になるが、これは、ナノワイヤの直径に匹敵する。レーザーアニール中にドーパントの側方拡散および分離を制御することが望ましい。急速熱アニール（RTA）プロセスは、急速な浅い接合部形成のための電氣的活性化を非常に難しくする固溶度および望ましくないドーパント拡散のために、低い電氣的活性化に制限されている。レーザーアニールを用いて、急勾配の接合部プロファイルを形成することができる。レーザーアニールプロセスにおいて、ドーパント拡散率は、固体シリコンより熔融シリコンにおいて約8桁高く、これは、ナノワイヤ全体にわたって急速に均一なドーパント分布プロファイルを形成するには有用である。しかしながら、ドーパント分布がナノワイヤ内に完全に制限されるので、コンタクトおよびチャネル間の側方ドーパントプロファイルは、それほど制御されず、側方ドーパント拡散からのチャネル変化などの問題を潜在的に引き起こす可能性がある。この問題に取り組むために、ナノワイヤを熔融する必要がない一方で、やはりドーパントを活性化し、コンタクトエリアの結晶損傷を除去することができるように、温度を制御することができる。

【0066】

低レーザーフルエンスでの、NBTデバイスのレーザー活性化アニールは、局所的に生じ、かつ低温プラスチック基板が損傷されないようにナノワイヤに制限される。レーザーパルスパラメータの修正に加えて、熱が基板へ直接移るのを防ぐ熱緩衝部（または障壁）として働くように保護層（単数または複数）をナノワイヤで用いることができる。さらに、保護層は、ナノワイヤおよび保護誘電体層間の界面で誘発される熱応力を低減するように、選択することができる。

【0067】

c. 例示的なPIIIおよびレーザーアニールプロセスステップの実施形態

図5A-Gは、成長基板上にナノワイヤを成長させることと、ワイヤをデバイス基板に移すことと、本発明の実施形態に従い、PIIIおよびパルスレーザーアニールを用いて、ソースおよびドレインコンタクト領域をナノワイヤに形成することと、のための例示的なプロセスステップを示す。実施形態において、図5Aに関連して最初に示すように、既知の直径を備えた金のナノ粒子（図示せず）を、溶液からの堆積および後続する直接蒸発による溶剤の蒸発によって、シリコン成長基板502上に分配することができる。1つまたは複数の洗浄ステップによってどんな残存有機残渣も除去した後で、基板を成長炉に配置して、シリコンナノワイヤ504を成長させることができる。たとえば、 SiH_4 または SiCl_4 を成長ガスとして用いることができる。成長ガス濃度、温度および時間を始めとする成長条件を調節することによって、長さが最大 $50 \mu\text{m}$ （またはより長い）ナノワイヤ504を得ることができる。次に、たとえばフッ化水素酸（HF）を用いた蒸気エッチングによって、ナノワイヤから天然酸化物を除去し、続いて、たとえば図5Bに示すように、ナノワイヤに、酸化物（たとえば SiO_2 ）の一体化したゲート誘電体シェル506を成長させることができる。

【0068】

結果として得られた Si/SiO₂ コア/シェルナノワイヤ 504 を取り外して、それを、SiO₂ 層 510 (たとえば約 6000 Å の厚さ) で被覆されたデバイス基板 508 に周囲温度で配置することができるが、これを、図 5C (明瞭にするために、デバイス基板 508 に配置された単一のナノワイヤ 504 のみを示す) に示し、かつ下記でさらに説明する。ガラス、ステンレス鋼またはプラスチック積層基板などの低温基板は、電子ビーム蒸着またはスパッタリング堆積によって、約 300 ~ 1000 の厚さの誘電体層 511 (たとえば SiN) で被覆することができる。SiN 層は、ナノワイヤが付着する中間層として働き、かつ基板への熱移動を最小限にするための一時的な熱障壁の役割をする。また、1つまたは複数の追加的な熱緩衝層および/または光学緩衝層 (たとえば Al₂O₃、SiO₂、MgO、BaTiO₃ 等) (図示せず) を、たとえば薄膜コーティング法を用いて誘電体層 511 上に形成して、(たとえば基板の溶融を防ぐために) 基板によるレーザエネルギー吸収を最小限にしてもよい。光学緩衝層は、用いられる場合には、高い熱容量を備えた可視光に対してほぼ透過性である (たとえば、深 UV 光範囲では光吸収が高い) のが好ましい。

【0069】

ナノワイヤ 504 は、(たとえば溶融してナノワイヤ薄膜で) 基板上に堆積することができ、次に、TFT デバイスを製造することができる。たとえば可撓性または剛性ディスプレイ、無線周波数識別タグ、ビームステアリングアンテナアレイ、スマートカードなどを始めとする任意のタイプの薄膜トランジスタデバイスを製造することができる。溶液から任意のタイプの基板上にナノワイヤの集合体を容易に集めて、ナノワイヤ薄膜を実現することができる。ナノワイヤの整列および非整列ならびに複合および非複合薄膜は、本発明に従って様々な方法で作製することができる。ナノワイヤのランダムに配向された薄膜は、様々な方法で得ることができる。たとえば、ナノワイヤは、適切な溶液 (たとえばエタノールまたは他の溶液) に拡散させることができる。次に、ナノワイヤは、スピンキャストリング、ドロップアンドドライ、フラッドアンドドライ、浸漬塗布アプローチを用いて、所望の基板上に堆積することができる。これらのプロセスを複数回行なって、高度の被覆率を保證することができる。ナノワイヤが拡散された溶液が高分子溶液ならば、ナノワイヤ/ポリマー複合材料のランダムに配向された薄膜を、同様の方法で作製することができる。

【0070】

ナノワイヤの整列された薄膜は、様々な方法で得ることができる。たとえば、ナノワイヤの整列された薄膜は、次の技術を用いて作製することができる。すなわち、(a) ラングミュア-プロジェクト (Langmuir-Blodgett) の膜整列と、(b) 流体フローアプローチであって、たとえば、リーバー (Lieber) らの、2002 年 9 月 10 日に出願された米国特許出願第 10/239,000 号明細書 (代理人整理番号 01-000540)、2001 年 8 月 22 日に出願された米国特許出願公開第 2002/0130311 号明細書、および 2004 年 8 月 30 日に提出された、「Process for Manufacturing, Harvesting and Integrating Nanowires into Functional Nanowire Based Devices」なる名称の米国特許出願第 60/605,454 号明細書 (これらの全体的な内容が、それぞれ、参照によって本明細書に組み込まれている) 説明されているようなアプローチと、(c) 機械的剪断力 (たとえばグラビア塗布装置を用いた) の印加とである。たとえば、機械的剪断力は、第 1 および第 2 の表面間にナノワイヤを配置し、次に、第 1 および第 2 の表面を反対方向に動かしてナノワイヤを整列させることによって、用いることができる。ナノワイヤ/ポリマー複合材料の整列された薄膜は、これらの技術を用い、続いて、作製されたナノワイヤ薄膜上に所望のポリマーをスピンキャストすることによって、得ることができる。たとえば、液状ポリマー溶液でナノワイヤを堆積してもよく、次に、これらまたは他の整列プロセスの 1 つに従って整列を実現することができ、次に、整列されたナノワイヤを硬化させることができる (たとえば UV 硬化、架橋等)。ナノワイヤ/ポリマー複合材料の整列された薄膜はまた、ナノワイ

10

20

30

40

50

ヤノポリマー複合材料のランダムに配向された薄膜を機械的に引き伸ばすことによって得ることができる。

【0071】

ナノワイヤ薄膜は、基板に堆積された場合には、従来の電子デバイスにおいて非晶質シリコンまたは有機薄膜の代わりに用いられて、改善されたデバイス動作を達成する一方で、単純明快で安価な製造プロセスを可能にすることができる。本発明は、ナノワイヤ薄膜の使用を通して、大きな可撓性基板上に高性能低価格デバイスを作製することに特に適合されている。本明細書で説明するようなナノワイヤ薄膜は、広範囲の適切な表面エリアに形成することができる。たとえば、本発明のナノワイヤ薄膜は、 1 mm^2 より大きい、 1 cm^2 より大きい、 10 cm^2 より大きい、 1 m^2 より大きい機能面積、およびさらに大きいかまたは小さい面積を有するように形成することができる。

10

【0072】

ナノワイヤ薄膜には、共に接近して位置する複数の個別ナノワイヤを含んでもよい。ナノワイヤ薄膜は、単一ナノワイヤの厚さ以上の様々な厚さを有することができる。たとえば、ナノワイヤ薄膜のナノワイヤは、それらの長軸が互いにほぼ平行であるように、整列される。代替実施形態において、ナノワイヤ薄膜のナノワイヤは、整列されず、代わりにランダムにかまたは別の方法で、互いに対して異なる方向に配向させ得ることに留意されたい。代替実施形態において、ナノワイヤ薄膜のナノワイヤは、等方的に配向させてもよく、その結果、あらゆる方向に高移動度が提供される。ナノワイヤ薄膜のナノワイヤは、特定の用途によって必要とされるように性能を向上させるために、電子流の方向に対し

20

【0073】

本明細書で説明する実施形態において、ナノワイヤ薄膜のナノワイヤ504は、下記でさらに説明するように、ソース電極524およびドレーン電極522（たとえば、図5Gを参照）間にずっと及ぶ単結晶半導体ナノワイヤである。ナノワイヤ薄膜を十分な数のナノワイヤで形成して、そこから形成される半導体デバイス（たとえば、抵抗器、トランジスタ、ダイオード等）にとって望ましい特性を提供することができる。たとえば、ナノワイヤ薄膜を十分な数のナノワイヤで形成して、特定の半導体デバイスにとって望ましい所望の電流密度または電流レベルを達成することができる。たとえば、本明細書で説明する図5A-Gのトランジスタ例では、ナノワイヤ薄膜は、約2ナノアンペアより大きい、たとえば約10ナノアンペアより大きい、チャンネルにおける電流レベルを有するように形成することができる。

30

【0074】

実施形態において、ナノワイヤ薄膜は、非対称移動度を有するように形成することができる。たとえば、これは、ナノワイヤ薄膜のナノワイヤを非対称的に整列させることによって、および/または特定の方法でナノワイヤをドーピングすることによって、達成することができる。かかる非対称移動度は、第2の方向より第1の方向でずっと大きくなるようにすることができる。たとえば、非対称移動度は、第2の方向より第1の方向で10、100、1000および10000倍のオーダーで大きくなるように、またはこれらの値の間か、それらより大きいかもしくは小さい任意の他の非対称移動度の比率を有するように、形成

40

【0075】

次に、図5Dに関連して、標準フォトリソグラフィ技術を用いことにより、ゲートマスク（図示せず）を用いてナノワイヤ504の選択された領域をマスクし、続いて、露出した領域にゲート材料512（たとえばa-Si）を堆積することができる。次に、PIIIを用いれば、たとえば図5E（ここで下向きの矢印は、プラズマイオン注入エネルギーを示す）に示すように、ナノワイヤ504は、ヘリウム（He）キャリアガスにおけるBF₃プラズマなどのp型ドーパント（またはホスフィン（PH₃）などのn型ドーパント）など、プラズマによってドーピングすることができる。たとえば、10秒未満の注入時間で、5kV未満のPIIIバイアス電圧を用いることができる。プラズマ密度およびバイアス

50

波形は、プラズマシースを横断する静電結合がほとんどの印加バイアスを受け取るように調整される（基板ではない）。これは、パルス幅（たとえばデューティファクタ）および/またはプラズマ圧力を調節して、シース厚さを修正することによって、達成することができる。

【0076】

ナノワイヤ薄膜のナノワイヤ504は、性能を改善するために、様々な方法でドーブすることができる。本明細書では、ナノワイヤ504は、デバイス基板508上でドーブされるように示されているが、ナノワイヤはまた、基板への堆積に先立ってドーブすることができる。かかる単結晶ナノワイヤ504は、pまたはn形半導体のいずれかにドーブすることができる。ナノワイヤ504は、その長軸の部分に沿って異なるようにドーブすることができ、またナノワイヤ薄膜における他のナノワイヤとは異なるようにドーブすることができる。ナノワイヤ504は、均一にドーブされた単結晶ナノワイヤとするか、またはドーブされた表面層を含むコア-シェル構造に従ってドーブすることができるが、この表面層は、ナノワイヤ504の表面上の分子単層だけであることを始めとして、種々の厚さレベルを有することができる。かかる表面ドーピングは、ナノワイヤの導電性チャネルから不純物を分離し、かつ不純物関連の散乱現象を抑えることができ、かくして、キャリア移動度の大きな向上につながり得る。たとえば、ナノワイヤが、コア-シェル構造に従ってドーブされた場合には、「弾道」輸送が、ナノワイヤの内部で実現され得る。「弾道」輸送は、電気キャリアが、ナノワイヤを通してほぼ抵抗なしに運ばれる場合である。

【0077】

次に、約100mJ/cm²未満、たとえば約50mJ/cm²未満、たとえば約2~18mJ/cm²のレーザフルエンスを有するパルスレーザを用いた、本明細書で説明するパルスレーザアニールプロセスは、ナノワイヤ504のソースおよびドレイン領域における固相の再結晶化およびドーパント活性化のために用いることができる。レーザアニールは、約400nmより大きな波長、たとえば約500nmより大きな波長を有するNd:YAGまたはNd:YLFレーザを用いるか、またはより短波長（たとえば約248nm）でエキシマレーザ（たとえば、フロリダ州フォートローダーデール（Fort Lauderdale, FL）のラムダフィジック・インク（Lambda Physik, Ink.）から市販のKrFレーザ）などのより短波長のレーザを用いることによって、実行することができる。これらの材料で製造されたナノワイヤの集合体は、高性能エレクトロニクス用の有用な構成要素である。ほぼ同じ方向に配向されたナノワイヤの集合体は、高移動度値を有する。たとえば、半導体デバイスに用いられるナノワイヤ薄膜は、高性能エレクトロニクスで用いるために、2、5、10、100、およびこれらの量の間かまたはそれらより大きな任意の他の数のナノワイヤを含むように、形成することができる。ナノワイヤはまた、ポリマー/任意のタイプの基板に柔軟にスピンキャストできる有機半導体材料などの材料と結合された場合に、高性能複合材料を作製するために使用できることに留意されたい。ナノワイヤ/ポリマー複合材料は、純粋なポリマー材料より優れた特性を提供することができる。

【0078】

次に、熱酸化物/窒化物保護層516（たとえばAl₂O₃などの酸化物、SiNなどの窒化物等）は、標準リソグラフィ技術を用いて、アニールされたナノワイヤ504に堆積することができる。またビア518、519および519は、（たとえばリソグラフィ、フォトレジスト剥離等を用いて）保護層にパターン化することができるが、この場合に、ゲートコンタクト、ならびにナノワイヤへのソースおよびドレイン電気コンタクトを堆積することが望ましい。図5Gに示す実施形態において、コアナノワイヤ504の端部のシェル層506における部分を、（たとえば緩衝酸化物エッチング（BOE）プロセスまたは他のドライエッチングプロセスを用いて）パターン化/除去して、ナノワイヤのコアを露出させ、ドレインコンタクト522およびソースコンタクト524がコアナノワイヤ504と接触できるようにすることが可能であることに留意されたい。

【0079】

次に、図5Gに示すように、電気コンタクトは、ソース、ドレインおよびゲートコンタクト領域に堆積することができる。ドレインコンタクト522、ソースコンタクト524およびゲートコンタクト526は、有機（導電性ポリマー）または無機（たとえば金属または金属/合金の組み合わせ）を始めとする任意の適切な導体材料とすることができ、また本明細書の他の場所で説明または参照するかさもなければ周知のように、印刷、電気めっき、蒸着、スパッタ、スピンオンまたは塗布することができる。実施形態において、ナノワイヤ504の薄膜におけるナノワイヤは、ソースコンタクト524およびドレインコンタクト522間にずっと及ぶ。したがって、電気キャリアは、単結晶ナノワイヤを通過して移動し、結果として、現在の非晶質およびポリシリコン技術では得ることが事実上不可能な高移動度を得ることができる。

10

【0080】

上記のプロセスステップは、ロールツーロール処理、インクジェット印刷、マイクロコンタクト印刷などの様々な堆積技術を用いて、可撓性基板または剛性基板を始めとする様々な基板に適用することができる。たとえば、ロールツーロール処理は、可撓性プラスチックまたは金属箔のロールに電子デバイスを作製するプロセスである。最大数メートルの幅、50kmの長さになり得るこれらの大きな基板上に、薄膜NWTF Tおよび他のデバイスで作製された大型回路を容易にパターン化することができる。これらのデバイスのうちのいくつかは、インクジェットプリンタがインクを堆積するのとそっくり、直接パターン化することができる。本明細書で説明した上記のPIIIおよびレーザアニールプロセスステップは、たとえば図6に示すようなロールツーロールプロセスに容易に適合させることができる。図6において、前述のようにナノワイヤ薄膜（図示せず）が上に堆積されている可撓性基板508は、ローラ602および604の利用によって、PIIIプロセスチャンバ606およびレーザアニールプロセスチャンバ608などの様々なプロセスチャンバを通して連続的な方法で移動させることができるが、これらのチャンバにおいて、本明細書で説明するように、ナノワイヤ薄膜を、PIIIシステム200を用いてドーブしかつレーザアニールシステム300を用いてアニールすることができる。図示のチャンバと直列に追加的なプロセスチャンバ（図示せず）を加えて、半導体デバイスにゲート、ソースおよびドレインコンタクトをパターン化/堆積するための従来のフォトリソグラフィステップを始めとする、NW-TFT製造プロセスにおける様々な他のステップを実行することができる。

20

30

【産業上の利用可能性】

【0081】

II. 例示的用途

本明細書で説明する実施形態は、ナノワイヤTFT技術に適用された場合に、非常に大型の撓性基板上に、従来の単結晶シリコンから製造されたトランジスタの性能特性に匹敵するかまたはそれを超える性能特性を備えたトランジスタを製造することを可能にする。これによって、超大規模で高密度の電氣的統合が可能になり、真のシリコン・オン・プラスチック技術が提供される。軍事用途を始めとして、この技術の潜在的な用途は非常に広くて、RF通信、センサアレイ、X線撮像装置、無線周波数識別タグ、可撓性または剛性ディスプレイ、フェーズドアレイアンテナ、エレクトロニクスなどを始めとする様々な独特の用途の開発を含む。

40

【0082】

たとえば、大面積電子反射器(LAER)にナノワイヤTFTを組み込むことによって、有向性の高利得RF送信または受信のパラボラアンテナで「任意」の表面を電子的にモーフィングすることが可能になる。これは、水から家屋を最適に保護するような物理的形狀の屋根を作製することに似ており、一方で屋根の電子形状は、非常に大型の衛星放送パラボナアンテナとして動作できる。凸形状は、電子的に凹面にすることが可能であり、したがって、送受信装置の効率を増加させ、かくして、トランシーバを動作させるかまたはそれらの活力もしくは有効範囲を向上させるのに必要な電力を低減する。さらに、飛行船(小形軟式飛行船など)の空気袋は、非常に大きなモーフィングアンテナ開口部として

50

動作するように作製することができる。かかる飛行船は、高高度電子監視 / 発信機を打ち上げるための低コストの解決法である。飛行船空気袋の表面で R F 周波数で動作する埋め込み T F T は、重量を低減し、飛行船の性能を向上させる。

【 0 0 8 3 】

本発明の様々な実施形態を上記で説明したが、それらは、限定としてではなく単に例として提示されたことを理解されたい。これらの実施形態において、本発明の趣旨および範囲から逸脱せずに、形状および詳細の様々な変更を行なうことができることは、当業者に明らかであろう。したがって、本発明の幅および範囲は、上記の例示的な実施形態のいずれによっても限定されるべきではなく、特許請求の範囲およびその均等物に従ってのみ定義されるべきである。

【 図面の簡単な説明 】

【 0 0 8 4 】

【 図 1 】 ナノワイヤ薄膜トランジスタデバイスを製造するための例示的な従来のステップを示す。

【 図 2 】 本発明の実施形態に従ってプラズマイオン浸漬注入 (P I I I) を実行するためのシステム 2 0 0 の例を示す。

【 図 3 】 本発明の実施形態による例示的なパルスレーザアニール (P L A) システム 3 0 0 を示す。

【 図 4 】 図 4 A - B は可変パルスで低レーザフルエンスを用いて、ナノワイヤのホウ素ドーパントを活性化するためにエキシマレーザアニールを利用することを示すグラフである。図 4 A はエキシマレーザアニールを用いた様々なレーザフルエンスでのナノワイヤ抵抗を示すグラフである。図 4 B はナノワイヤ抵抗対エキシマレーザアニールを用いたレーザエネルギーのパルス数を示すグラフである。

【 図 5 A 】 成長基板上でナノワイヤを成長させることと、ワイヤをデバイス基板に移すことと、本発明の実施形態に従い、 P I I I およびパルスレーザアニールを用いて、ナノワイヤにソースおよびドレインコンタクト領域を形成することとのプロセスステップを示す概略図である。

【 図 5 B 】 成長基板上でナノワイヤを成長させることと、ワイヤをデバイス基板に移すことと、本発明の実施形態に従い、 P I I I およびパルスレーザアニールを用いて、ナノワイヤにソースおよびドレインコンタクト領域を形成することとのプロセスステップを示す概略図である。

【 図 5 C 】 成長基板上でナノワイヤを成長させることと、ワイヤをデバイス基板に移すことと、本発明の実施形態に従い、 P I I I およびパルスレーザアニールを用いて、ナノワイヤにソースおよびドレインコンタクト領域を形成することとのプロセスステップを示す概略図である。

【 図 5 D 】 成長基板上でナノワイヤを成長させることと、ワイヤをデバイス基板に移すことと、本発明の実施形態に従い、 P I I I およびパルスレーザアニールを用いて、ナノワイヤにソースおよびドレインコンタクト領域を形成することとのプロセスステップを示す概略図である。

【 図 5 E 】 成長基板上でナノワイヤを成長させることと、ワイヤをデバイス基板に移すことと、本発明の実施形態に従い、 P I I I およびパルスレーザアニールを用いて、ナノワイヤにソースおよびドレインコンタクト領域を形成することとのプロセスステップを示す概略図である。

【 図 5 F 】 成長基板上でナノワイヤを成長させることと、ワイヤをデバイス基板に移すことと、本発明の実施形態に従い、 P I I I およびパルスレーザアニールを用いて、ナノワイヤにソースおよびドレインコンタクト領域を形成することとのプロセスステップを示す概略図である。

【 図 5 G 】 成長基板上でナノワイヤを成長させることと、ワイヤをデバイス基板に移すことと、本発明の実施形態に従い、 P I I I およびパルスレーザアニールを用いて、ナノワイヤにソースおよびドレインコンタクト領域を形成することとのプロセスステップを示す

10

20

30

40

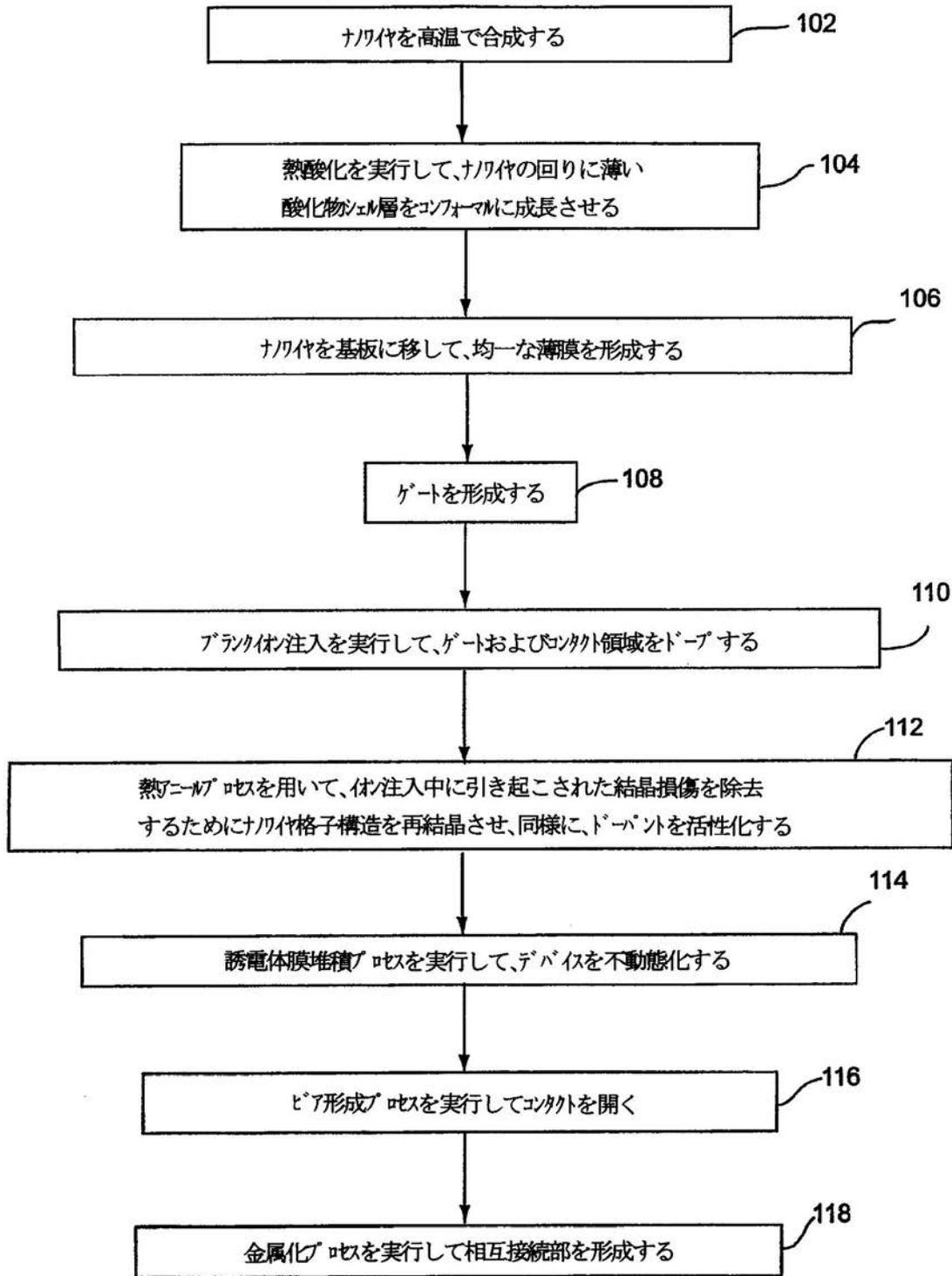
50

概略図である。

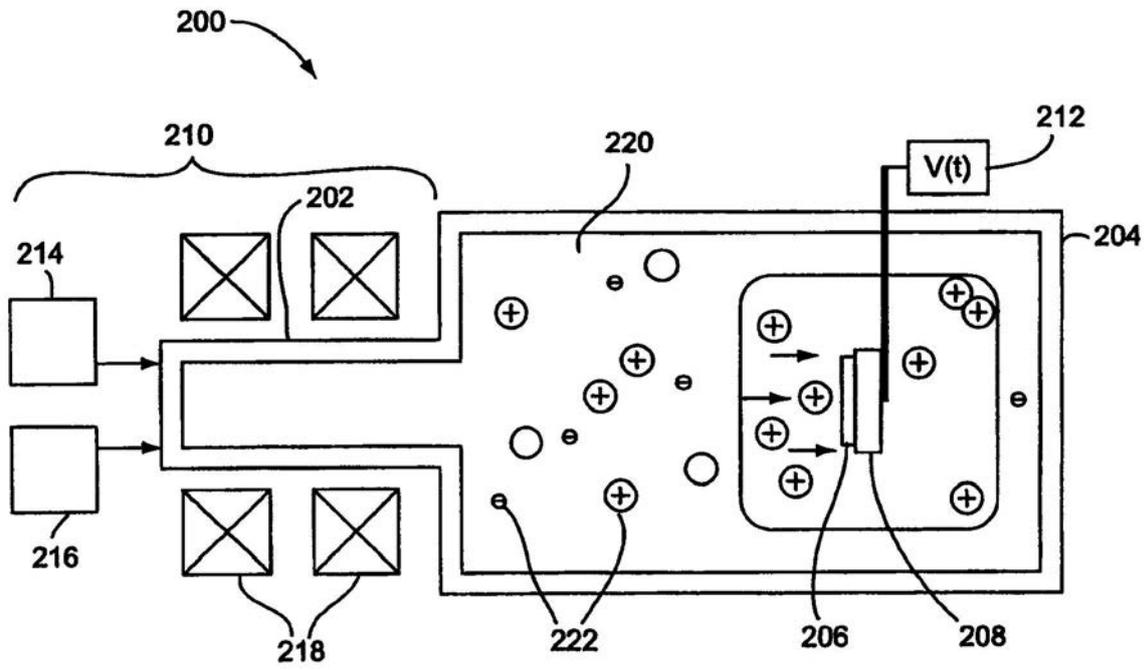
【図6】本発明の方法を実行する際に利用できるロールツーロール処理システムの実施形態の概略図である。

【図1】

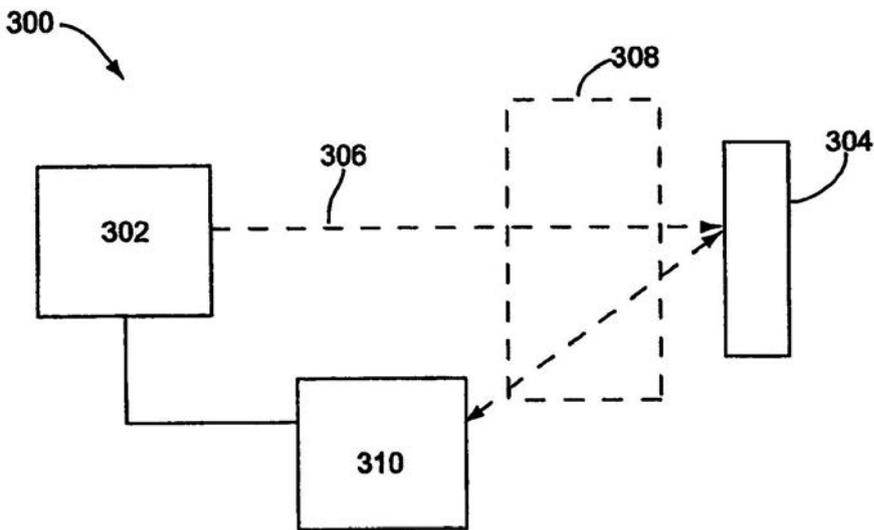
100



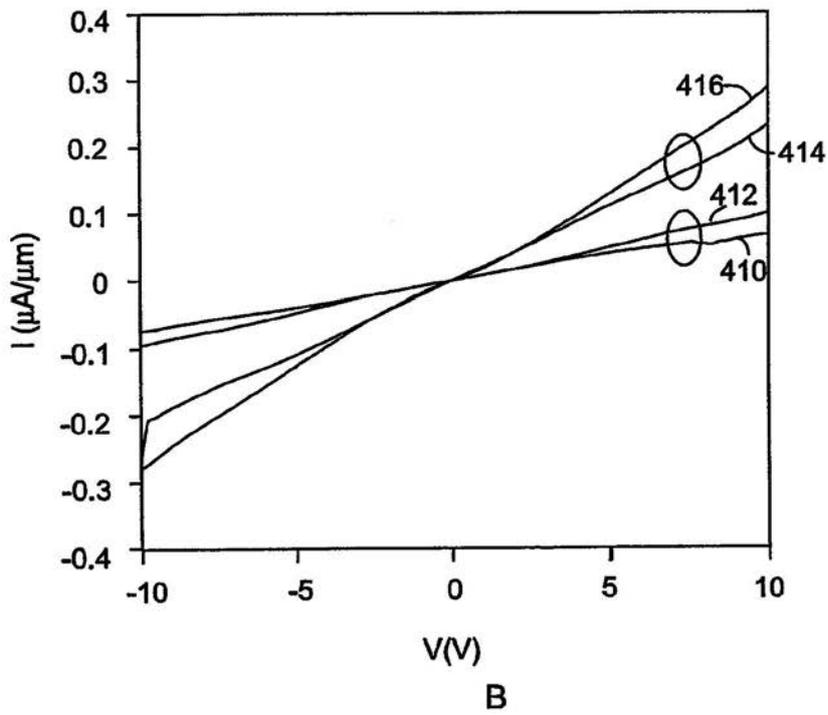
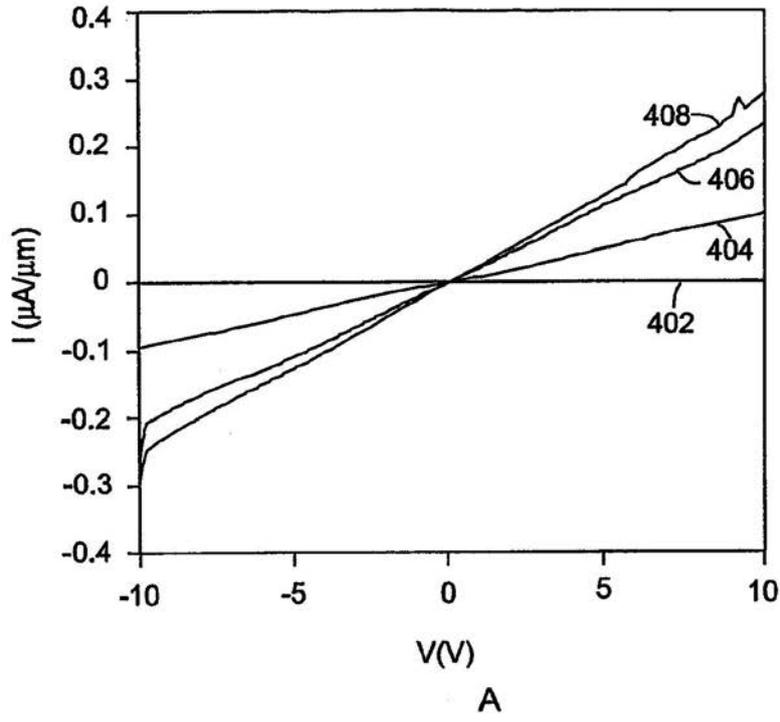
【 図 2 】



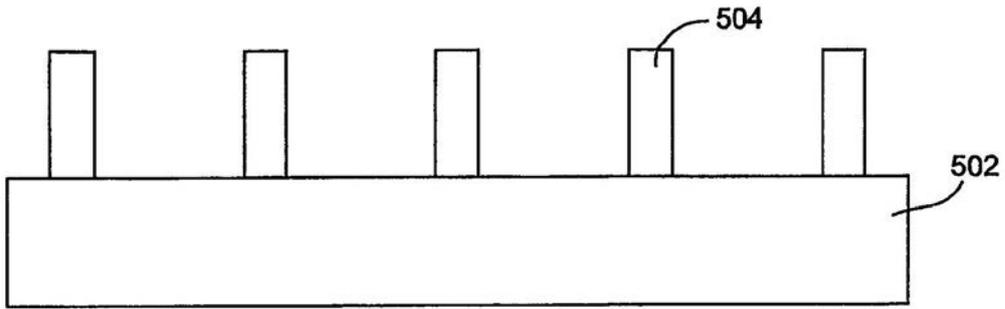
【 図 3 】



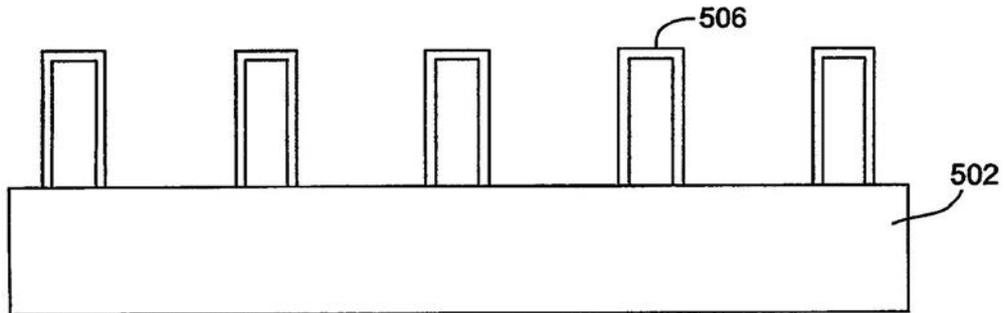
【 図 4 】



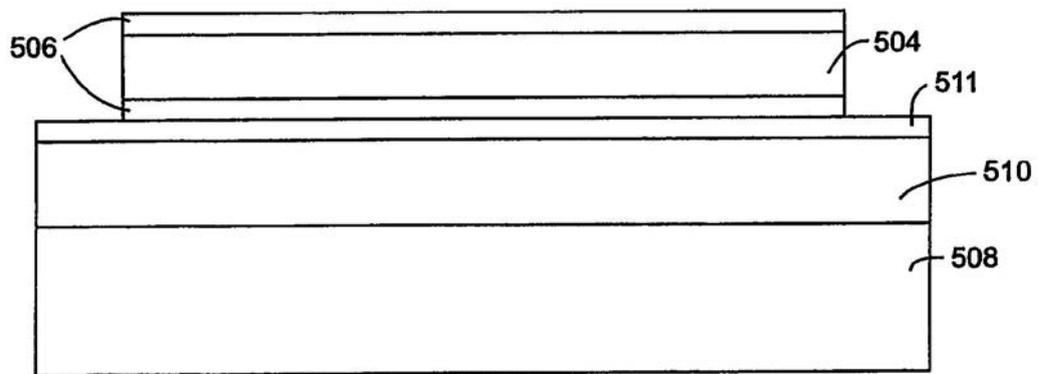
【 図 5 A 】



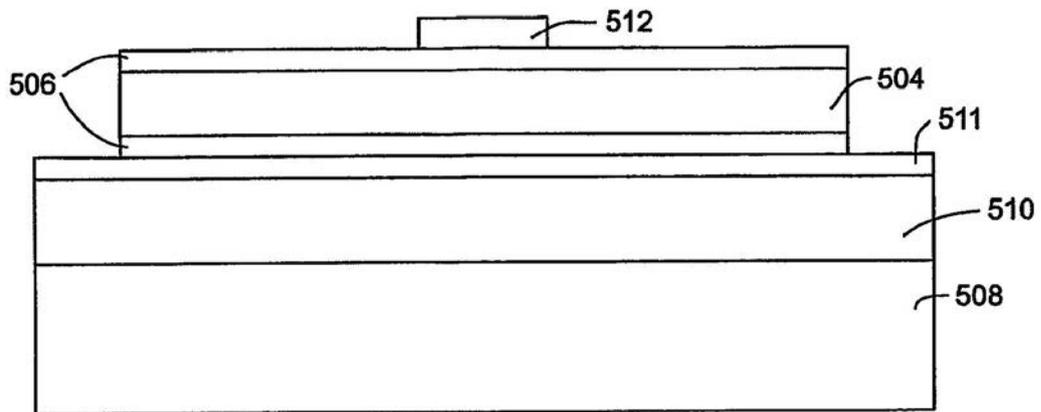
【 図 5 B 】



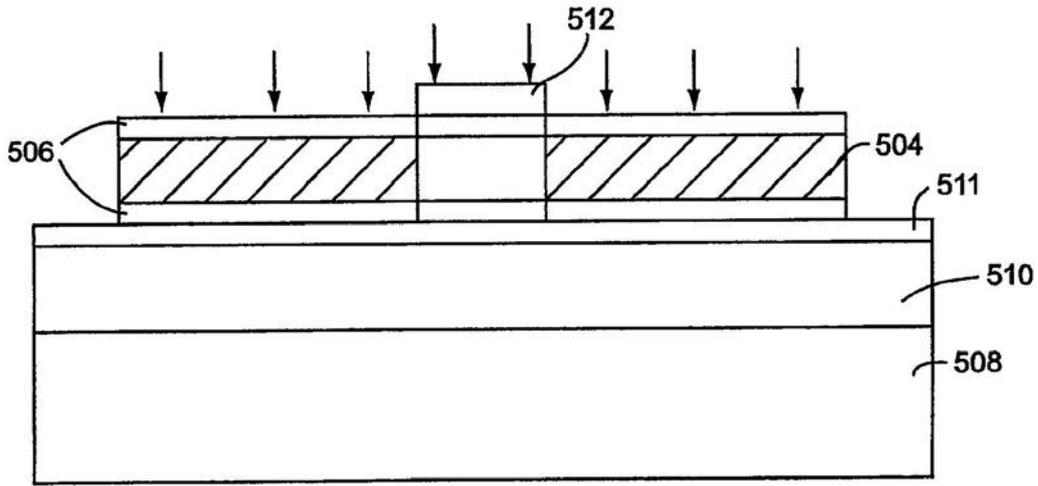
【 図 5 C 】



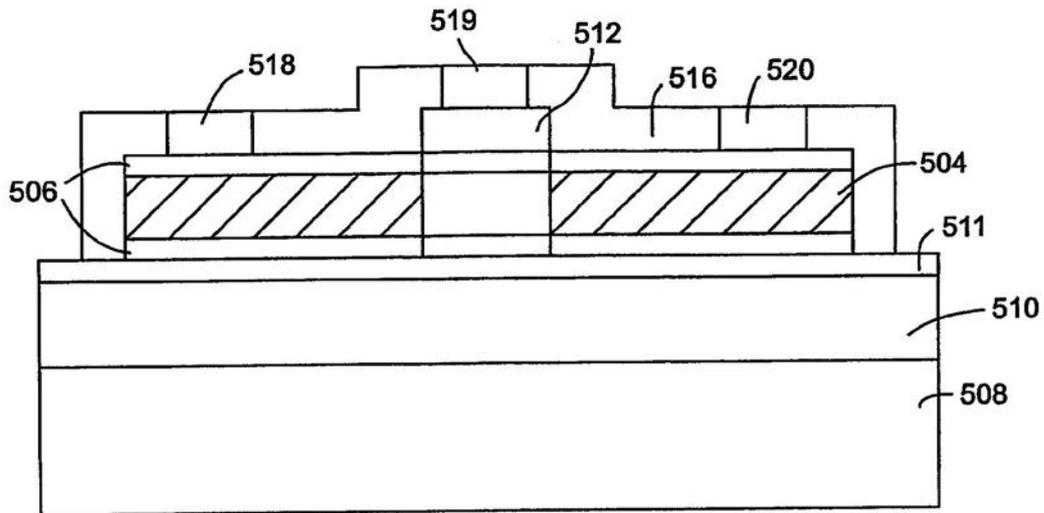
【 図 5 D 】



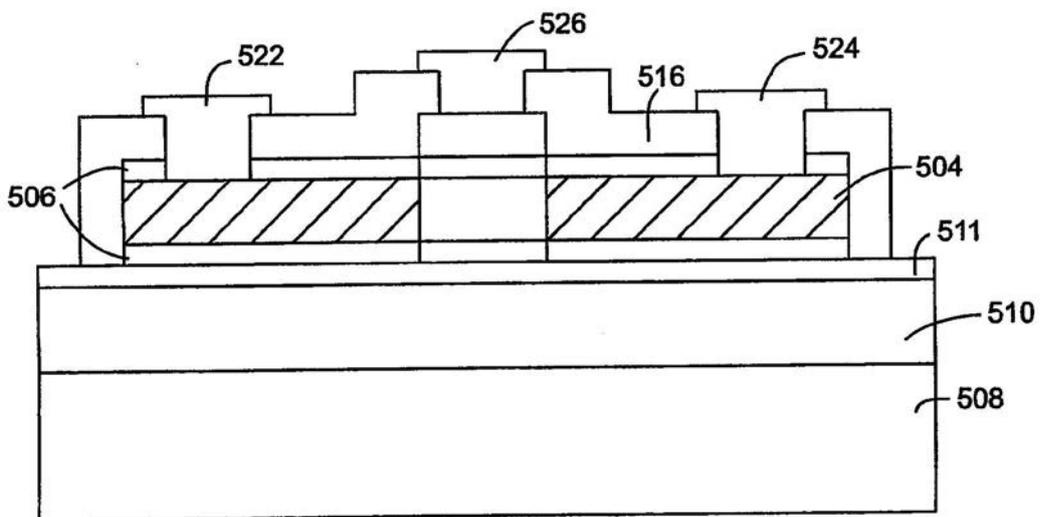
【図 5 E】



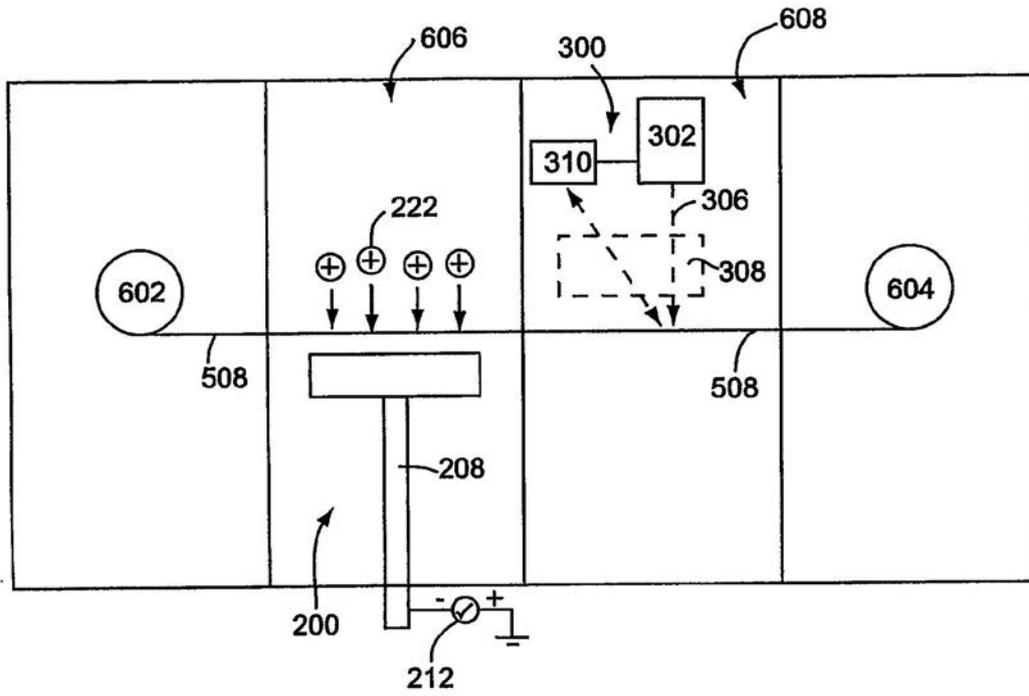
【図 5 F】



【図 5 G】



【 図 6 】



フロントページの続き

(72)発明者 デヴィッド・ピー．・スタンボ
アメリカ合衆国 カリフォルニア州 94002 ベルモント シックス アヴェニュー 15
61

審査官 李 哲次

(56)参考文献 特開2003-209270(JP,A)
特開2004-319211(JP,A)
国際公開第2004/032191(WO,A1)
特開平07-058341(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 21/20
H01L 21/265
H01L 21/336
H01L 29/06
H01L 29/786