

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-52161  
(P2008-52161A)

(43) 公開日 平成20年3月6日(2008.3.6)

(51) Int.Cl.	F I	テーマコード (参考)
GO2F 1/1343 (2006.01)	GO2F 1/1343	2H092
GO2F 1/1368 (2006.01)	GO2F 1/1368	

審査請求 未請求 請求項の数 10 O L (全 19 頁)

(21) 出願番号 特願2006-230161 (P2006-230161)  
(22) 出願日 平成18年8月28日 (2006.8.28)

(71) 出願人 304053854  
エプソンイメージングデバイス株式会社  
長野県安曇野市豊科田沢6925  
(74) 代理人 100095728  
弁理士 上柳 雅誉  
(74) 代理人 100127661  
弁理士 宮坂 一彦  
(72) 発明者 松島 寿治  
東京都港区浜松町二丁目4番1号 三洋エ  
プソンイメージングデバイス株式会社内  
Fターム(参考) 2H092 GA13 GA15 GA17 GA28 HA03  
JA26 JA45 JB05 JB06 JB13  
JB16 MA05 MA08 MA13 MA17  
MA35 MA37 NA04 NA25 PA02  
QA06 QA18

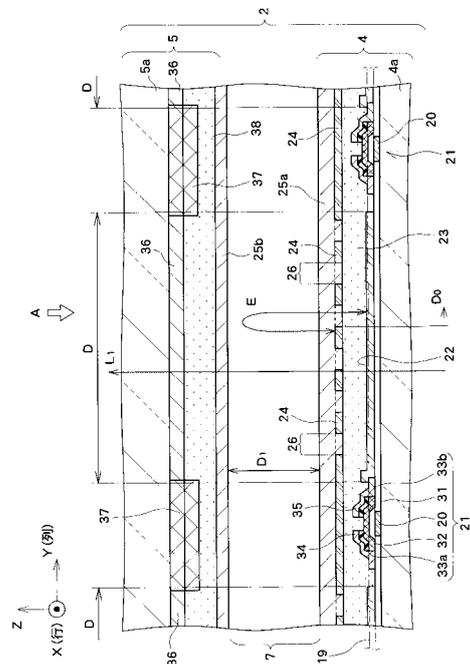
(54) 【発明の名称】 液晶装置及び電子機器

(57) 【要約】

【課題】構成を複雑にすることなく開口率の高い明るい表示を実現できる液晶装置を提供する。

【解決手段】互いに対向し液晶層7を挟持する第1基板4及び第2基板5と、第1基板4上に設けられたスイッチング素子21と、第1基板4上に設けられたスイッチング素子21のドレイン電極端子35と同じ層に設けられ、該ドレイン電極端子35と接続された画素電極22と、スイッチング素子21及び画素電極22を覆って第1基板4上に設けられた絶縁膜23と、絶縁膜23上に設けられた共通電極24とを有する液晶装置である。画素電極22と共通電極24との間に横斜め電界Eが形成され、この横斜め電界Eによって液晶分子が基板水平面内で配向制御される。共通電極24はベタ状態の電極であり、開口率を高めることができる。

【選択図】 図2



## 【特許請求の範囲】

## 【請求項 1】

互いに対向し液晶層を挟持する第 1 基板及び第 2 基板と、  
 前記第 1 基板上に設けられたスイッチング素子と、  
 前記第 1 基板上に設けられた前記スイッチング素子の電極端子と同じ層に設けられ、該電極端子と接続された画素電極と、  
 前記スイッチング素子及び前記画素電極を覆って前記第 1 基板上に設けられた絶縁膜と、  
 該絶縁膜上に設けられた共通電極と、  
 を有することを特徴とする液晶装置。

10

## 【請求項 2】

請求項 1 記載の液晶装置において、前記スイッチング素子と前記画素電極が同じ層に設けられていることを特徴とする液晶装置。

## 【請求項 3】

請求項 1 又は請求項 2 記載の液晶装置において、前記共通電極及び前記画素電極は透光性を有することを特徴とする液晶装置。

## 【請求項 4】

請求項 3 記載の液晶装置において、前記共通電極は複数の画素によって形成された表示領域内の全面にわたって面状に設けられることを特徴とする液晶装置。

## 【請求項 5】

請求項 4 記載の液晶装置において、前記共通電極は個々の画素内において複数の互いに平行な斜めスリットを有することを特徴とする液晶装置。

20

## 【請求項 6】

請求項 1 から請求項 5 のいずれか 1 つに記載の液晶装置において、前記電極端子はドレイン電極端子であり、前記スイッチング素子は 3 端子型スイッチング素子であることを特徴とする液晶装置。

## 【請求項 7】

請求項 1 から請求項 6 のいずれか 1 つに記載の液晶装置において、前記第 1 基板上に設けられ前記スイッチング素子に信号を伝送する信号線を有し、平面視で前記信号線に重なる部分の一部には前記共通電極を設けないことを特徴とする液晶装置。

30

## 【請求項 8】

請求項 1 から請求項 7 のいずれか 1 つに記載の液晶装置において、電圧印加時に前記画素電極と前記共通電極の間に電界を生じさせることを特徴とする液晶装置。

## 【請求項 9】

請求項 8 記載の液晶装置において、  
 前記第 1 基板の液晶挟持側の面に沿って互いに隣接する前記画素電極と前記共通電極との間の距離を  $D_0$  とし、前記液晶層の層厚を  $D_1$  とするとき、

$$D_1 > D_0$$

であることを特徴とする液晶装置。

## 【請求項 10】

請求項 1 から請求項 9 のいずれか 1 つに記載の液晶装置を有することを特徴とする電子機器。

40

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、横電界によって液晶分子の配向を制御する液晶装置及びそれを用いた電子機器に関する。

## 【背景技術】

## 【0002】

50

現在、携帯電話機、PDA (Personal Digital Assistant: 携帯情報端末機) 等といった電子機器に液晶装置が広く用いられている。例えば、電子機器に関する各種情報を表示する表示部として液晶装置が用いられている。この液晶装置として、従来、TN (Twisted Nematic) 液晶を用いた液晶装置に代表される縦電界型の液晶装置が知られている。この液晶装置では、基板に対して直角方向に電界を形成することにより液晶分子を基板に対して直角方向に立たせる状態で液晶分子の配向制御を行い、その液晶分子の配向制御に対応した光透過率変化を利用して表示が行われる。

#### 【0003】

上記の縦電界型の液晶装置においては、液晶分子を基板面に対して直角方向に駆動するため、液晶装置の表示面を見る角度により液晶分子を違う方向から見ることになり、視野角が狭い傾向にあるという問題を有していた。この問題を解消した液晶装置として、横電界型の液晶装置が知られている (例えば、特許文献1参照)。

#### 【0004】

横電界型の液晶装置では、基板に対して平行方向に電界を形成することにより液晶分子を基板面と平行な面内で回転させ、その液晶分子の回転に対応した光透過率変化を利用して表示が行われる。この横電界型の液晶装置においては、液晶装置の表示面を見る角度が変わっても、液晶分子を見る方向は同じであるので、視野角が広くなるという長所を有している。

#### 【0005】

【特許文献1】特開2002-182230号公報 (第4~5頁、図4)

#### 【発明の開示】

【発明が解決しようとする課題】

#### 【0006】

図10は、特許文献1に開示された従来の横電界型液晶装置、特にFFS (Fringe Field Switching) モードの液晶装置における1つの画素近傍の平面的な構成を示している。図11は、図10のZ0-Z0線に従った断面構造を模式的に示している。なお、複数色、例えばR (赤色)、G (緑色)、B (青色) の3色によってカラー表示を行う場合は、R、G、Bの3つの画素の集まりを画素と呼び、R、G、Bの個々の画素 (すなわち、単位画素) をサブ画素と呼ぶことがあるが、図10に示す画素はサブ画素に相当するものである。

#### 【0007】

FFSモードの液晶装置では、図10に示すように、複数本のゲート線201と複数本のデータ線202が平面的に見て互いに交差した状態に配置されている。そして、ゲート線201とデータ線202との交差部にスイッチング素子であるTFE素子203が設けられている。

#### 【0008】

ゲート線201とデータ線202によって囲まれた平面領域内には、画素電極204が形成されている。画素電極204の平面形状は長方形であり、その内部に複数の長方形スリット (すなわち、貫通開口) S<sub>0</sub> が設けられている。また、画素電極204の下層 (すなわち、図10の奥側) には、絶縁膜207 (図11参照) を挟んで画素電極204に平面的に重なる位置に共通電極206が形成されている。共通電極206は、実際には画素電極204と略同じ面積の長方形に形成されることが多いが、図10では構成を分かり易く示すために共通電極206を画素電極204よりも少し大きく描いている。

#### 【0009】

このように、画素電極204及び共通電極206が設けられた平面領域内、すなわち、ゲート線201とデータ線202によって囲まれた平面領域内にサブ画素Dが形成されている。また、異なるサブ画素Dに属する個々の共通電極206同士は、ゲート線201と平行に設けられた共通信号線205によって互いに導電接続されている。

#### 【0010】

画素電極204に複数のスリットS<sub>0</sub>を設けたことにより、共通電極206と画素電極

10

20

30

40

50

204との間に電圧を印加すると、図11に示すように、両電極間に縦方向でない横方向（すなわち、図のY方向）に進む電界が発生する。また、共通電極206と画素電極204とが絶縁膜207を介して積層されているため、共通電極206と画素電極204との基板面に沿った距離がゼロであるので、画素電極204とスリットS<sub>0</sub>との境界の近傍には、基板面に対して垂直な方向（すなわち、図のZ方向）にも電界が発生する。その結果、図11において符号Eで示すように横斜め電界又は放物線電界が発生する。この横斜め電界が発生する領域が、いわゆるフリンジフィールドと呼ばれている。

#### 【0011】

横電界型液晶装置として、FFSモード以外にIPS（In-Plane Switching）モードの液晶装置が知られている。このIPSモードの場合には共通電極と画素電極との間の基板面に沿った距離が長く設定されているため、電界は主にそれらの電極間で基板面と平行な横方向のみに発生し、画素電極の上方領域には電界が形成されないという現象が生じ、そのために開口率が低くなる傾向にあった。これに対し、FFSモードの場合には、上記の横斜め電界の作用により、画素電極204の上方領域にも十分な電界を形成することが可能となり、その結果、互いに隣接する電極204，204間に在る液晶分子はもとより、画素電極204の上方に在る液晶分子をも十分に駆動することができることになり、開口率を高めることが可能となっている。

10

#### 【0012】

ところで、特許文献1に開示された図10の液晶装置において、複数の共通電極206に導通する共通信号線205は、液晶装置の開口率を考慮すれば、透光性を有することが望ましい。一方、共通信号線205は、液晶装置の動作を考慮すれば、低抵抗の材料で形成されることが望ましい。しかしながら、透光性の導電材料は、一般に金属材料等に比べて抵抗値が高いので、共通信号線205を透光性の導電材料を用いて形成することは難しかった。そのため、高い開口率と安定した動作の両方を実現できる液晶装置を得ることは難しかった。

20

#### 【0013】

また、画素電極204と共通電極206とから成る、いわゆるFFS構造はゲート線201、データ線202及び共通信号線205に囲まれた平面領域内に配置されているので、画素電極204の面積、すなわち表示に寄与するサブ画素Dの面積を広くすることが難しかった。そのため、液晶装置の開口率を高くすることが難しかった。また、TFT素子203のドレイン電極端子と画素電極204とを導通させるためにスルーホール等といったコンタクト穴を設ける必要があり、このコンタクト穴の近傍では光漏れが生じるおそれがあるのでこの部分は表示領域に寄与できない領域とされていた。

30

#### 【0014】

以上のように、特許文献1に開示された横電界型の液晶装置においては、（1）共通電極へ信号を伝送するために所定線幅の共通信号線を基板上に形成していた。この信号線は、低抵抗である必要があり低抵抗の金属によって形成されることが多かった。この金属は一般に不透明であった。また、（2）共通信号線を設けた領域は電界制御領域として用いることができないので、仮に共通信号線をITO（Indium Tin Oxide：インジウム・スズ酸化物）等といった透光性材料によって形成したとしても、この共通信号線の領域を表示に寄与する領域とすることは難しかった。また、（3）従来の横電界型の液晶装置では、基板上に共通電極と共にスイッチング素子を形成し、それらの上に絶縁膜を形成し、その上に画素電極を形成していた。そして、スイッチング素子と画素電極とを導通させるために絶縁膜の適所にコンタクト穴を設けていた。このコンタクト穴は光漏れを誘起するので表示に寄与する領域とすることは難しかった。以上の（1）から（3）の理由により、従来の横電界型の液晶装置は開口率が低くなる傾向にあるという問題があった。

40

#### 【0015】

本発明は、上記の問題点に鑑みて成されたものであって、構成を複雑にすることなく開口率の高い明るい表示を実現できる液晶装置及び電子機器を提供することを目的とする。

【課題を解決するための手段】

50

## 【0016】

本発明に係る液晶装置は、互いに対向し液晶層を挟持する第1基板及び第2基板と、前記第1基板上に設けられたスイッチング素子と、前記第1基板上に設けられた前記スイッチング素子の電極端子と同じ層に設けられて該電極端子と接続された画素電極と、前記スイッチング素子及び前記画素電極を覆って前記第1基板上に設けられた絶縁膜と、該絶縁膜上に設けられた共通電極とを有することを特徴とする。

## 【0017】

この液晶装置によれば、基板に近い位置に画素電極が形成され、その上に共通電極が形成される。このため、共通電極は複数の画素をマトリクス状に配列して成る表示領域の全面にわたって面状に（いわゆる、ベタ状に）形成することができ、画素（或いはサブ画素）毎に別個に独立したパターンで形成するする必要がなくなる。それ故、ITO等といった透明材料を用いて共通電極を形成した場合でも抵抗が高くなり過ぎることを防止できる。また、基板上に共通信号線を形成する必要がなくなるので、その分だけ画素領域を大きく形成することができる。また、スイッチング素子の電極端子に画素電極を直接に接続させることができ、スルーホールを形成する必要がなくなるので、光漏れを生じさせる領域が無くなる。以上の結果、構成を複雑にすることなく開口率の高い明るい表示を実現できる。

10

## 【0018】

次に、本発明に係る液晶装置において、前記スイッチング素子と前記画素電極が同じ層に設けられていることが望ましい。こうすれば、スイッチング素子、電極端子及び画素電極を同じ層に設けることができるので、画素電極と共通電極との間に設けられる絶縁膜を減らすことができる。その結果、製造コストを上げることなく開口率の高い明るい表示を実現できる。

20

## 【0019】

次に、本発明に係る液晶装置において、共通電極及び画素電極は透光性を有することが望ましい。この構成により、開口率の向上が確保できる。

## 【0020】

次に、本発明に係る液晶装置において、共通電極は複数の画素によって形成された表示領域内の全面にわたって面状に設けられることが望ましい。この構成により、共通電極を透光性材料によって形成した場合でも電気抵抗を低く抑えることができる。

30

## 【0021】

次に、本発明に係る液晶装置において、共通電極は個々の画素内において複数の互いに平行な斜めスリットを有することが望ましい。横電界型の液晶装置の中にはIPSモード及びFFSモードがある。FFSモードはIPSモードに比べて高い開口率を得ることができる。このFFSモードに対して本発明を適用すれば、開口率をさらに高めることができる。

## 【0022】

次に、本発明に係る液晶装置において、スイッチング素子は2端子型スイッチング素子や3端子型スイッチング素子とすることができる。2端子型スイッチング素子としては、例えばTFD（Thin Film Diode：薄膜ダイオード）が考えられる。3端子型スイッチング素子としては、例えばTFE（Thin Film Transistor：薄膜トランジスタ）が考えられる。なお、TFEを用いる場合には、ドレイン電極端子が前記電極端子となる。TFEを用いる場合には、基板上にゲート線及びドレイン線をマトリクス状に形成しなければならず、これらに加えてさらに共通信号線を形成するのでは画素領域が狭くならざるを得ない。しかしながら、本発明を採用することによって基板上に共通信号線を形成しなくても済むことになれば、開口率の向上に大きく資することになる。

40

## 【0023】

次に、本発明に係る液晶装置は、第1基板上に設けられスイッチング素子に信号を送る信号線を有することができ、その場合には平面視でその信号線に重なる部分の一部には共通電極を設けないことが望ましい。スイッチング素子としてTFEを用いる場合は、

50

信号線としてゲート線及びドレイン線が考えられる。スイッチング素子としてTFDを用いる場合はダイオードの一方の端子に接続されるデータ線が考えられる。本発明では、表示領域内の広い範囲に面状の共通電極を形成できることが大きな利点であるが、信号線を覆う位置までも共通電極で覆ってしまうと、信号線と共通電極との間の容量が大きくなってしまいうために消費電力が上昇するおそれがある。これに対し本発明態様のように、信号線に対応する部分には共通電極を設けないことにすれば、不要な容量を削減できる。

【0024】

次に、本発明に係る液晶装置において、電圧印加時に前記画素電極と前記共通電極の間に電界を生じさせることが望ましい。この構成で発生させる電界は横斜め方向の電界である。横斜め電界とは、IPSモードにける横電界のような基板面に対して平行なだけの電界ではなく、液晶分子を斜めに傾けながら放物線状に横方向へ配向させるような電界のことである。この電界は、共通電極と画素電極との間の基板面に沿った距離が液晶層の厚さよりも小さい（距離がゼロの場合も含む）というFFSモードの場合に得られる電界である。

10

【0025】

次に、本発明に係る液晶装置において、第1基板の液晶挟持側の面に沿って互いに隣接する画素電極と共通電極との間の距離を $D_0$ とし、液晶層の層厚を $D_1$ とするとき、

$$D_1 > D_0$$

であることが望ましい。この構成は横斜め電界を形成し得る具体的な条件を規定するものである。

20

【0026】

次に、本発明に係る電子機器は、以上に記載した構成の液晶装置を有することを特徴とする。このような電子機器としては、携帯電話機、PDA、液晶ディスプレイ等が考えられる。本発明に係る液晶装置によれば、液晶装置において構成を複雑にすることなく開口率の高い明るい表示を実現できるので、本発明に係る電子機器においても、電子機器に関する各種の情報を明るく見易い状態で表示できる。

【発明を実施するための最良の形態】

【0027】

（液晶装置の第1実施形態）

以下、液晶装置の一例として、透過型でカラー表示が可能なアクティブマトリクス方式の液晶装置に本発明を適用した場合を例に挙げて本発明の実施形態を説明する。また、本実施形態では、チャンネルエッチ型でシングルゲート構造のアモルファスシリコンTFT素子をスイッチング素子として用いた液晶装置に本発明を適用する。また、本実施形態における液晶装置では、動作モードとしてFFS（Fringe Field Switching）モードを採用するものとする。なお、本発明がこの実施形態に限定されないことはもちろんである。また、以下の説明で用いる図面では、特徴部分を分かり易く示すために、複数の構成要素の寸法を実際とは異なった比率で示す場合がある。

30

【0028】

図1は、本発明に係る液晶装置の断面構造を示している。図2は、図1の矢印Z1で示す部分、すなわち1つのサブ画素近傍を拡大して示している。図3は、図2の液晶パネルにおける図面下方の素子基板の平面構造を矢印Aに従って示している。なお、図2は、図3のZ2-Z2線に従って示す断面図である。

40

【0029】

図1において、液晶装置1は、液晶パネル2と照明装置3とを有する。この液晶装置1に関しては、矢印Aが描かれた側が観察側であり、上記の照明装置3は液晶パネル2に関して観察側と反対側に配置されてバックライトとして機能する。

【0030】

液晶パネル2は、矢印A方向から見て長方形又は正方形で環状のシール材6によって互いに貼り合わされた一对の基板4及び5を有する。基板4はスイッチング素子が形成される素子基板である。また、基板5はカラーフィルタが形成されるカラーフィルタ基板であ

50

る。本実施形態では、観察側にカラーフィルタ基板 5 が配置され、観察側から見て背面に素子基板 4 が配置される。

【0031】

シール材 6 は、素子基板 4 とカラーフィルタ基板 5 との間に間隙、いわゆるセルギャップ G を形成する。シール材 6 はその一部に液晶注入口（図示せず）を有し、この液晶注入口を介して素子基板 4 とカラーフィルタ基板 5 との間に電気光学物質である液晶が注入される。注入された液晶はセルギャップ G 内で液晶層 7 を形成する。液晶注入口は液晶の注入が完了した後に樹脂によって封止される。液晶の注入方法としては、上記のような液晶注入口を通して行う方法以外に、液晶注入口を持たない連続する環状のシール材 6 によって囲まれる領域内に液晶を滴下する方法でもよい。本実施形態では、液晶として、負の誘電率異方性を有するネマティック液晶（いわゆる、ネガ液晶）を用いることにする。なお、負の誘電率異方性を有するネマティック液晶に代えて、正の誘電率異方性を有するネマティック液晶（いわゆる、ポジ液晶）を用いることもできる。

10

【0032】

セルギャップ G の間隔、従って液晶層 7 の層厚は、セルギャップ G 内に設けられる複数のスペーサ（図示せず）によって一定に維持される。このスペーサは、複数の球状の樹脂部材を素子基板 4 又はカラーフィルタ基板 5 の表面上にランダム（すなわち、無秩序）に置くことによって形成できる。また、スペーサは、フォトリソグラフィ処理によって所定の位置に柱状に形成することもできる。

【0033】

照明装置 3 は、光源としての LED（Light Emitting Diode）11 と、導光体 12 とを有する。光源としては、LED のような点状光源以外に、冷陰極管のような線状光源を用いることもできる。導光体 12 は、例えば透光性を有する樹脂を材料とする成形加工によって形成され、LED 11 に対向する側面が光入射面 12a であり、液晶パネル 2 に対向する面が光出射面 12b である。矢印 A で示す観察側から見て導光体 12 の背面には、必要に応じて、光反射膜 13 が設けられる。また、導光体 12 の光出射面 12b には、必要に応じて、光拡散膜 14 が設けられる。

20

【0034】

素子基板 4 は、例えば、透光性のガラス、透光性のプラスチック等によって形成された第 1 の透光性の基板 4a を有する。この第 1 透光性基板 4a の外側表面には偏光板 15a が貼り付けられている。必要に応じて、偏光板 15a 以外の光学要素、例えば位相差板を付加的に設けることもできる。他方、第 1 透光性基板 4a の内側表面には、矢印 Z1 で示す部分の拡大図である図 2 及びその平面図である図 3 に示すように、ソース線 19 が列方向 Y（すなわち、図 2 の左右方向）に延びている。また、ゲート線 20 が行方向 X（すなわち、図 2 の紙面垂直方向）に延びている。そして、スイッチング素子として機能するアクティブ素子である TFT 素子 21 がソース線 19 及びゲート線 20 に接続して形成されている。

30

【0035】

TFT 素子 21 と同じ層内に画素電極 22 が形成されている。画素電極 22 はスリットを持たない長形状で平板状の電極である。TFT 素子 21、画素電極 22、ソース線 19 及びゲート線 20 の上にそれらを覆う絶縁膜である保護膜 23 が形成され、その上に共通電極 24 が形成され、その上に配向膜 25a が形成されている。共通電極 24 は複数のサブ画素 D によって形成される表示領域の全体にわたって面状（いわゆる、ベタ状）に形成され、個々のサブ画素 D 内に複数の斜めのスリット（すなわち、貫通開口）26 を有している。スリット 26 を形成する部分の共通電極 24 は図 2 の紙面垂直方向に延びる帯状になっている。スリット 26 の一端を外部へ開放する形状とすれば、複数の帯状の共通電極 24 は矢印 A 方向から見たときに櫛歯状の形状となる。

40

【0036】

本実施形態では、スリット 26 を形成している複数の帯状の共通電極 24 の下方位置に面状の画素電極 22 が設けられているので、帯状の共通電極 24 と画素電極 22 との間の

50

基板平面に沿った（すなわち、Y方向に沿った）距離を $D_0$ とすると、 $D_0 = 0$ （ゼロ）であり、液晶層7の層厚を $D_1$ とすれば、

$$D_1 > D_0 \quad \dots (1)$$

である。

#### 【0037】

画素電極22は必ずしも面状の電極でなければならぬわけではなく、共通電極24に設けたスリット26と平行なスリットを設けることによって画素電極22も図2の紙面垂直方向に延びる帯状に形成することができる。このように画素電極22を帯状の共通電極24と平行に延びる帯状に形成した場合には、帯状の共通電極24と帯状の画素電極22との間の距離 $D_0$ がゼロ以外の値をとる場合がある。この場合でも、上式(1)が成立すれば、共通電極24と画素電極22との間に所定の電圧を印加したときに、FFSモードを実現する横斜め電界Eを両電極間に形成することができる。因みに、 $D_1 < D_0$ が成立すれば、両電極間には横斜め電界Eではなく、横電界が形成され、IPSモードが実現される。

10

#### 【0038】

次に、保護膜23は、例えば、透光性及び絶縁性を有する窒化膜(SiN)を用いて形成される。保護膜23は、また、二酸化ケイ素膜(SiO<sub>2</sub>)を用いて形成することもできる。配向膜25aは、例えばポリイミド等を印刷等によって塗布することによって形成されている。配向膜25aには配向処理、例えばラビング処理が施され、これにより、素子基板4の近傍における液晶分子の初期配向が決められる。

20

#### 【0039】

図1において、素子基板4側の画素電極22は、矢印A方向から平面的に見て素子基板4上に行方向X及び列方向Yに沿ってマトリクス状に複数形成されている。個々の画素電極22は、図3に示すように、各ソース線19と各ゲート線20とが交差する位置の近傍に設けられていて、個々のTFT素子21に接続されている。画素電極22は、例えばITO等といった金属酸化物をフォトエッチング処理によってパターニングすることによって形成されている。

#### 【0040】

図2において、TFT素子21は、ボトムゲート構造及びシングルゲート構造のチャンネルエッチ型のアモルファスシリコンTFTである。このTFT素子21は、ゲート電極20と、ゲート絶縁膜31と、a-Si(アモルファスシリコン)を用いて形成された半導体膜32と、リンをドーピングすることによって半導体膜32の両端部に形成されたN<sup>+</sup>-Si膜33a、33bと、ソース電極34と、そしてドレイン電極端子35とを有する。なお、TFT素子21はトップゲート構造とすることもできる。

30

#### 【0041】

ドレイン電極端子35は接続用端子としての機能を有し、その一端がN<sup>+</sup>-Si膜33bを介して半導体膜32に接続している。ドレイン電極端子35の他端には画素電極22の一部が積層されており、ドレイン電極端子35と画素電極22とが電氣的に接続されている。また、ソース電極端子34は、図3に示すように、ソース線19から分岐して形成されている。ゲート電極20は、ソース線19に対して直角方向に延びるゲート線20の一部であって、特にソース線19から延びたソース電極端子34と交差する部分のことである。

40

#### 【0042】

図2において保護膜23上に設けられた共通電極24は、例えばITO等といった透光性を有する金属酸化物をフォトエッチング処理によってパターニングすることによって形成されている。この共通電極24は、図1において保護膜23の表面の全面、すなわち、素子基板4の表面のうちシール材6で囲まれた領域の全面に設けられている。一方、保護膜23を挟んで設けられた複数の画素電極22は、矢印A方向から平面的に見て行方向X及び列方向Yにマトリクス状に並んでいる。これらの画素電極22と共通電極24とは、矢印A方向から見て複数のドット状の領域で重なっている。このように重なり合った領域

50

が表示のためのサブ画素Dを形成している。そして、図1において、複数のサブ画素Dが行方向X及び列方向Yにマトリクス状に並ぶことにより、矢印A方向から見て長形状又は正形状の表示領域Vが形成され、この表示領域V内に文字、数字、図形等といった像が表示される。

#### 【0043】

共通電極24は、図3において鎖線で示すように、画素電極22と平面的に重なる領域内（すなわち、サブ画素Dの領域内）に複数のスリット26を有している。個々のスリット26は、平面的に見て行方向Xに沿って右上がりに傾斜する略長形状の溝であり、その溝が列方向Yに一定の間隔を空けて配置されている。従って、Z2-Z2線に従う断面である図2においては、スリット26の部分と共通電極24を構成する導電膜の部分とが列方向Yに沿って交互に並んで配置されている。なお、斜めスリット26の配列構成は、図3に示す構成に限られない。例えば、図3に示す形状の個々のスリット26の傾斜方向を、サブ画素Dの中心を境として上下方向（すなわち、列方向Y）で対称に配置することもできる。つまり、サブ画素D内の上半分では右上がりの傾斜状態とし、下半分では右下がりの傾斜状態とすることができる。

10

#### 【0044】

次に、図1に戻って、素子基板4に対向するカラーフィルタ基板5は、矢印A方向から見て長形状又は正形状の第2の透光性の基板5aを有する。この第2透光性基板5aは、例えば、透光性のガラス、透光性のプラスチック等によって形成される。この第2透光性基板5aの外側表面には偏光板15bが貼り付けられている。必要に応じて、偏光板15b以外の光学要素、例えば位相差板を付加的に設けることもできる。

20

#### 【0045】

第2透光性基板5aの内側表面には、図2にも示すように、カラーフィルタを構成する着色膜36が形成され、その周囲に遮光膜37が形成されている。個々の着色膜36は矢印A方向から見てサブ画素Dに対応する長形状又は正形状のドット状（すなわち、島状）に形成されている。また、着色膜36は複数個が矢印A方向から見て行方向X及び列方向Yにマトリクス状に配列されている。遮光膜37はそれらの着色膜36を囲む格子状に形成されている。

#### 【0046】

着色膜36の個々はR（赤）、G（緑）、B（青）の1つを通過させる光学的特性に設定され、それらR、G、Bの着色膜36が矢印A方向から見て所定の配列、例えばストライプ配列、モザイク配列、デルタ配列で並べられている。着色膜36の光学的特性はR、G、Bの3色に限られず、C（シアン）、M（マゼンタ）、Y（イエロー）の3色を通過させる特性とすることもできる。また、4色以上によって1つの画素を構成することもできる。遮光膜37は、異なる色の着色膜36を重ねたり、あるいは所定の材料（例えば、Cr）によって形成される。

30

#### 【0047】

本実施形態のように、R、G、Bの3色から成る着色膜36を用いてカラー表示を行う場合は、R、G、Bの3色に対応する3つの着色膜36に対応する3つのサブ画素Dによって1つの画素が形成される。他方、白黒又は任意の2色でモノカラー表示を行う場合は、1つのサブ画素Dによって1つの画素が形成される。着色膜36及び遮光膜37の上にオーバーコート膜38が形成され、その上に配向膜25bが形成されている。オーバーコート膜38は、カラーフィルタを保護する保護膜として機能する。配向膜25bは、例えばポリイミド等を印刷等によって塗布することによって形成される。

40

#### 【0048】

図1において、素子基板4側の配向膜25a及びカラーフィルタ基板5側の配向膜25bに施されるラビング方向は、本実施形態のように液晶層7を負の誘電率異方性を有するネマティック液晶を用いて形成した場合、図3における画面垂直方向（すなわち、Y方向）である。なお、正の誘電率異方性を有するネマティック液晶を用いて液晶層7を形成する場合には、ラビング配向は図3における画面水平方向（すなわち、X方向）である。ま

50

た、図 1 において素子基板 4 側の偏光板 1 5 a 及びカラーフィルタ基板 5 側の偏光板 1 5 b の透過軸は互いに直角であり、それらのうちの 1 つは、配向膜 2 5 a , 2 5 b のラビング方向と平行である。

【 0 0 4 9 】

次に、図 1 において、素子基板 4 を構成する第 1 透光性基板 4 a はカラーフィルタ基板 5 の外側へ張り出す張出し部 4 1 を有している。この張出し部 4 1 の表面には、配線 4 2 がフォトエッチング処理等によって形成されている。配線 4 2 は矢印 A 方向から見て複数本形成されており、それらの複数本が紙面垂直方向に沿って互いに間隔を空けて並べられている。また、張出し部 4 1 の辺端には複数の外部接続用端子 4 3 が紙面垂直方向に沿って互いに間隔を空けて並ぶように形成されている。これらの外部接続用端子 4 3 が設けられた張出し部 4 1 の辺端に、例えば、F P C 基板（図示せず）が接続される。

10

【 0 0 5 0 】

複数の配線 4 2 は、シール材 6 に囲まれた領域内に向けて列方向 Y に延びるように形成されている。これらの配線 4 2 の一部は、素子基板 4 上のソース線 1 9（図 2 参照）に直接に繋がってデータ線として機能する。また、複数の配線 4 2 の他の一部は、シール材 6 によって囲まれた領域内で素子基板 4 の側辺に沿って Y 方向に延びるように形成され、さらに折れ曲って行方向 X に延びるパターンとして形成されている。このパターンの配線 4 2 は、素子基板 4 上のゲート線 2 0（図 2 参照）に直接に繋がって走査線として機能する。

【 0 0 5 1 】

20

張出し部 4 1 の表面には、A C F（Anisotropic Conductive Film：異方性導電膜）4 4 を用いた C O G（Chip On Glass）技術によって、駆動用 I C 4 5 が実装されている。駆動用 I C 4 5 は、ソース線 1 9 へデータ信号を伝送し、ゲート線 2 0 へ走査信号を伝送する。駆動用 I C 4 5 は 1 つの I C チップで形成しても良いし、必要に応じて複数の I C チップで形成しても良い。駆動用 I C 4 5 を複数の I C チップによって構成する場合には、それらの I C チップは張出し部 4 1 上で図 1 の紙面垂直方向に並べて実装される。また、駆動用 I C 4 5 を基板 4 上に実装するのではなく、液晶パネル 2 とは別体の回路基板上に実装し、F P C 基板を介して液晶パネル 2 と駆動用 I C 4 5 とを接続しても良い。

【 0 0 5 2 】

以上のように構成された液晶装置 1 によれば、照明装置 3 をバックライトとして用いて透過型の表示が行われる。この場合、図 1 の照明装置 3 の L E D 1 1 が点灯し、それからの光が導光体 1 2 の光入射面 1 2 a から導光体 1 2 へ導入され、さらに、光出射面 1 2 b から面状の光として出射する。この出射光は、図 2 に符号 L 1 で示すようにサブ画素 D 内を通過して液晶層 7 へ供給される。

30

【 0 0 5 3 】

以上のように液晶層 7 へ光が供給される間、素子基板 4 上の画素電極 2 2 と共通電極 2 4 との間には、走査信号およびデータ信号によって特定される所定の電圧が印加され、液晶層 7 内の液晶分子の配向がサブ画素 D ごとに制御される。具体的には、図 2 において、画素電極 2 2 と共通電極 2 4 とが保護膜 2 3 を挟んで積層されることにより、両電極間の基板面に沿った（すなわち Y 方向に沿った）距離  $D_0$  がゼロであるので、液晶層の層厚  $D_1$  との関係で  $D_1 > D_0$  であり、両電極間に所定の電圧が印加されると、スリット 2 6 の近傍で両電極間に横斜め電界 E が発生する。この横斜め電界 E は、液晶層 7 の厚さ方向（すなわち Z 方向）と横方向 Y の両方向にわたって斜めに進む電界、換言すれば放物線状の電界である。この横斜め電界 E によって、液晶層 7 内の液晶分子の配向が基板水平面内で制御される。

40

【 0 0 5 4 】

この結果、液晶層 7 に供給された光がサブ画素 D ごとに変調される。この変調された光が、カラーフィルタ基板 5 の偏光板 1 5 b（図 1 参照）を通過するとき、その偏光板 1 5 b の偏光特性によりサブ画素 D ごとに通過を規制され、素子基板 4 の表面に文字、数字、図形等といった像が表示され、これが、矢印 A 方向から視認される。

50

## 【0055】

ところで、従来のFFSモードの液晶装置においては、図10に示すように、共通電極206はサブ画素Dごとに別々に設けられ、それらの共通電極206を接続する共通信号線205が設けられていた。この共通信号線205は、低抵抗であることが必要であることから透光性を有しない金属材料を用いて形成されていた。そのため、表示の開口率を高くすることが難しかった。また、画素電極204と共通電極206から成るFFS構造は、ゲート線201とデータ線202に囲まれた平面領域内に配置されるが、共通信号線205に重なる部分は表示に寄与する領域として利用できないので、液晶装置の開口率を高くすることが難しかった。

## 【0056】

これに対し、本実施形態に係る液晶装置では、図2に示すように、TFT素子21のドレイン電極端子35と画素電極22とを同一層内に設け、これらのTFT素子21及び画素電極22に保護膜23を挟んで共通電極24を積層する構成とした。これにより、共通電極24は保護膜23によって画素電極22及びTFT素子21と電氣的に絶縁されているので、表示領域V(図1参照)の全域に面状(いわゆるベタ状)に形成できる。その結果、サブ画素ごとに共通電極を設ける従来の液晶装置のように複数の共通電極を導電接続する共通信号線を設ける必要がなくなる。これにより、表示に寄与できる領域を広くすることができるので、液晶装置1の表示の開口率を高くすることができる。

## 【0057】

また、TFT素子21と画素電極22を同一層内に形成し、ドレイン電極端子35と画素電極22とを直接に接触させることにしたので、画素電極22とドレイン電極端子35とを導通させるためのコンタクトホールを形成する必要がなく、従来装置においてコンタクトホールからの光漏れに起因して発生していた表示品質の低下を解消できる。

## 【0058】

(液晶装置の第2実施形態)

次に、本発明に係る液晶装置の他の実施形態を図4に基づいて説明する。本実施形態に係る液晶装置の外観形状は、概ね、図1と同じである。図4は本実施形態に係る液晶装置の主要部を示しており、図1のZ3-Z3線に従った断面構造を示している。また、図5は、図4に示す液晶パネル内の下側の基板である素子基板の平面構造を矢印Aに従って示している。なお、図4は、図5のZ4-Z4線に従って示す断面図である。

## 【0059】

既述の第1実施形態では、図2に示したように、TFT素子21及び画素電極22を覆う保護膜23の表面の全域に共通電極24が形成されている。そして共通電極24のうちの画素電極22に平面的に重なる領域であるサブ画素Dの領域内に複数のスリット26を形成している。すなわち、保護膜23の表面のうち、スリット26が設けられた部分以外には共通電極24が形成されている。

## 【0060】

これに対し、本実施形態では、図5に示すように、スリット26の他に、信号線としてのソース線19に平面的に重なる部分に共通電極24を形成しない領域を設けている。以下、本実施形態を図2及び図3に示した実施形態と異なる点を中心に説明する。なお、本実施形態において、第1実施形態と同じ構成要素は同じ符号を付すことにして、その説明は省略する。

## 【0061】

本実施形態において、図4の共通電極24以外の液晶パネル2の構成要素は、図2及び図3で示した第1実施形態の場合と同じとすることができる。図4において、共通電極24に開口51が設けられている。この開口51は、矢印A方向から平面的に見てソース線19に重なる位置に設けられている。個々の開口51は、図5において平面的に示すように、互いに隣接するサブ画素D同士の間領域内であって、列方向Y(すなわち、図5の上下方向)に延びるソース線19に重なる領域に形成されている。

## 【0062】

この開口 5 1 は、共通電極 2 4 をその膜厚方向（すなわち、図 5 の紙面垂直方向）に貫通して形成されている。つまり、この開口 5 1 は、共通電極 2 4 を構成する I T O の膜が設けられていない領域である。開口 5 1 は、共通電極 2 4 をパターンニングする際、スリット 2 6 を形成すると同時に形成することができる。例えば、フォトリソ処理によって、開口 5 1 に対応する領域の共通電極 2 4 を除去することによって形成できる。

#### 【 0 0 6 3 】

なお、開口 5 1 は、共通電極 2 4 のうちソース線 1 9 に平面的に重なる部分の一部に設けられている。具体的には、行方向 X において互いに隣接するサブ画素 D 同士の間の領域に、サブ画素 D の列方向 Y の長さと同じ長さに形成されている。従って、開口 5 1 は、列方向 Y において互いに隣接するサブ画素 D 同士の間の領域（すなわち、ゲート線 2 0 及び T F T 素子 2 1 が設けられた領域）R には形成されていない。このように領域 R において開口 5 1 を設けない（すなわち、共通電極 2 4 を設ける）ことにより、共通電極 2 4 の全域における電氣的な導通を確保できる。

10

#### 【 0 0 6 4 】

以上のように、ソース線 1 9 に平面的に重なる部分の共通電極 2 4 に開口 5 1 を設けることにより、共通電極 2 4 とソース線 1 9 との間の電気容量が大きくなることを防止でき、液晶装置の消費電力が増えることを防止できる。なお、図 5 では開口 5 1 の幅をソース線 1 9 と同じ幅に設定したが、画像表示の上で必要であるのは開口 5 1 を通して画素電極 2 2 が見えてしまうほど開口 5 1 の幅を広くしてはならないということであり、その条件が満足できれば開口 5 1 の幅に制限はないということである。容量削減用の開口 5 1 の幅は、画素電極 2 2 に対向して共通電極 2 4 内に設ける表示用スリット 2 6 の形状や容量等の設計上の要請に従って自由に設計できる。例えば、図 6 に示すように、開口 5 1 の幅を、その側辺が平面視で画素電極 2 2 の長辺に接触するまで広げても良い。

20

#### 【 0 0 6 5 】

さらに、図 5 及び図 6 に示す実施形態ではソース線 1 9 に対応して共通電極 2 4 内に開口 5 1 を設けたが、開口 5 1 はゲート線 2 0 に対向する部分に設けることもできる。また、開口 5 1 は T F T 素子 2 1 に対向する部分に設けることもできる。このようにソース線 1 9 に対応する部分以外にも、ゲート線 2 0 や T F T 素子 2 1 に対応する部分に開口 5 1 を設けることにより、液晶装置の消費電力をより下げることができる。また、これらの場合においても、開口 5 1 と画素電極 2 2 が平面視で重ならない程度に開口 5 1 の幅を広くすれば、液晶装置の消費電力をより下げることができる。但し、これらいずれの場合においても、表示領域 V（図 1 参照）内の全域にわたっての共通電極 2 4 の導通が切れない程度に開口 5 1 を設けなければならないことはもちろんのことである。

30

#### 【 0 0 6 6 】

（液晶装置の第 3 実施形態）

次に、本発明に係る液晶装置のさらに他の実施形態を図 7 に基づいて説明する。本実施形態においても、液晶装置の外観形状は、概ね、図 1 と同じである。図 7 は、本発明に係る液晶装置の主要部を示しており、図 1 の矢印 Z 1 で示す部分、すなわち 1 つのサブ画素近傍を拡大して示している。

#### 【 0 0 6 7 】

既述の第 1 実施形態では、図 2 に示したように、チャンネルエッチ型でシングルゲート構造のアモルファスシリコン T F T 素子 2 1 をスイッチング素子として用いた。この T F T 素子 2 1 は、いわゆるボトムゲート型の素子である。これに対し、本実施形態では、図 7 において、トップゲート型のポリシリコン T F T 素子 6 1 を用いたアクティブマトリクス方式の液晶装置に本発明を適用するものである。本発明においても F F S モードの動作モードを採用するものとする。

40

#### 【 0 0 6 8 】

なお、ポリシリコン T F T 素子は、T F T 素子の形成工程における温度条件の違いに応じて、低温ポリシリコン T F T 素子と高温ポリシリコン T F T 素子とに大別できる。本実施形態では、特に、低温ポリシリコン T F T 素子を用いた場合を例示する。高温ポリシリ

50

コンTFT素子の場合、TFT素子の形成を高温雰囲気下で行うため、基板として高温に耐え得る石英ガラス基板が用いられる。これに対し、低温ポリシリコンTFT素子は、高温ポリシリコンに比べて低い温度で形成できるので、アモルファスシリコンTFT素子と同様に、通常のガラス又はプラスチックから成る基板を用いることができる。

【0069】

以下、本実施形態を図2及び図3に示した実施形態と異なる点を中心に説明する。なお、本実施形態において、第1実施形態と同じ構成要素は同じ符号を付すことにして、その説明は省略する。本実施形態において、図7のTFT素子61以外の液晶装置1の構成要素は、図2及び図3で示した第1実施形態の場合と同じとすることができる。

【0070】

図7において、素子基板4を構成する第1透光性基板4aの表面には、低温ポリシリコンTFT素子61が形成されている。このTFT素子61は、チャンネル領域の両側にソース領域A<sub>s</sub>とドレイン領域A<sub>d</sub>とを有するポリシリコン半導体層62と、ゲート絶縁膜63と、ゲート電極64と、ソース電極端子65と、ドレイン電極端子66とを有する。ソース電極端子65は図7の紙面垂直方向に延びるソース電極線の一部であり、ドレイン電極端子66は図7の紙面垂直方向に延びるドレイン電極線の一部である。以下の説明では、ソース電極線もソース電極端子と同様に符号65を用いて示すことがあり、ドレイン電極線もドレイン電極端子と同様に符号66を用いて示すことがある。

【0071】

ソース電極端子65及びドレイン電極端子66は絶縁膜67によってゲート電極64から絶縁されている。また、絶縁膜67の表面には画素電極22が形成されている。そして、ソース電極端子65、ドレイン電極端子66及び画素電極22の上に保護膜23が設けられ、その上に共通電極24が設けられ、その上に配向膜25aが設けられている。

【0072】

ドレイン電極端子66は接続用端子としての機能を有し、その一端がポリシリコン半導体層62のドレイン領域A<sub>d</sub>に接続されている。ドレイン電極端子66の他端には画素電極22の一部が積層されており、こうしてドレイン電極端子66と画素電極22とが電気的に接続されている。

【0073】

本実施形態においても、共通電極24は、画素電極22と平面的に重なる領域内（すなわち、サブ画素Dの領域内）に複数のスリット26を有している。このスリット26の形状は、図3に示す第1実施形態の場合と同じである。すなわち、図3において鎖線で示すように、個々のスリット26は、平面的に見て行方向Xに沿って右上がり傾く略長方形の溝であり、その溝が列方向Yに一定の間隔を空けて配置されている。従って、図7においては、スリット26の部分と共通電極24を構成する導電膜の部分とが列方向Yに交互に並んで配置されている。

【0074】

本実施形態の液晶装置では、画素電極22と共通電極24とが保護膜23を挟んで積層され、両電極間のY方向に沿った距離がゼロとなっているので、スリット26において両電極間に横斜め電界Eが発生する。この横斜め電界Eによって、液晶層7の液晶分子の配向が基板水平面内で制御される。

【0075】

本実施形態に係る液晶装置においても、TFT素子61のドレイン電極端子66と画素電極22とを同一層内に設け、これらのTFT素子61及び画素電極22に保護膜23を挟んで共通電極24を積層する構成を採用した。これにより、共通電極24は保護膜23によって画素電極22及びTFT素子61から電気的に絶縁されているので、表示領域V（図1参照）の全域にベタ状に形成できる。その結果、図10に示した従来の構成において複数の共通電極206間を導電接続するために用いた共通信号線205を本実施形態の液晶装置では設ける必要がなくなり、表示に寄与できる領域を広くすることができ、そのため、液晶装置の表示の開口率を高くすることができる。これにより、明るい画像表示を

10

20

30

40

50

行うことが可能となった。

【0076】

(その他の実施形態)

以上、好ましい実施形態を挙げて本発明を説明したが、本発明はその実施形態に限定されるものでなく、請求の範囲に記載した発明の範囲内で種々に変更できる。

例えば、上記の各実施形態では、FFSモードの液晶装置に本発明を適用したが、本発明はIPSモードの液晶装置にも適用できる。ここで、IPSモードは、画素電極と共通電極との間に横斜め電界でなく横電界を形成するタイプの動作モードである。横電界は、液晶層の層厚方向な電界がほとんどなく基板面に平行な電界だけによって形成される電界である。この横電界は、画素電極と共通電極との間の基板平面に沿った距離を液晶層の層厚よりも十分に大きくとることによって形成できる。

10

【0077】

上記の各実施形態では、スイッチング素子として3端子型のスイッチング素子であるTFT素子を用いる液晶装置に本発明を適用したが、本発明は、スイッチング素子として2端子型のスイッチング素子であるTFD(Thin Film Diode)素子を用いる液晶装置にも適用できる。

【0078】

(電子機器の第1実施形態)

以下、本発明に係る電子機器の実施形態を説明する。なお、この実施形態は本発明の一例を示すものであり、本発明はこの実施形態に限定されるものではない。

20

【0079】

図8は、本発明に係る電子機器の一実施形態を示している。ここに示す電子機器は、液晶装置101と、これを制御する制御回路102とを有する。制御回路102は、表示情報出力源105、表示情報処理回路106、電源回路107及びタイミングジェネレータ108によって構成される。そして、液晶装置101は液晶パネル103及び駆動回路104を有する。

【0080】

表示情報出力源105は、RAM(Random Access Memory)等といったメモリや、各種ディスク等といったストレージユニットや、デジタル画像信号を同調出力する同調回路等を備え、タイミングジェネレータ108により生成される各種のクロック信号に基づいて、所定フォーマットの画像信号等といった表示情報を表示情報処理回路106に供給する。

30

【0081】

次に、表示情報処理回路106は、増幅・反転回路や、ローテーション回路や、ガンマ補正回路や、クランプ回路等といった周知の回路を多数備え、入力した表示情報の処理を実行して、画像信号をクロック信号CLKと共に駆動回路104へ供給する。ここで、駆動回路104は、走査線駆動回路やデータ線駆動回路と共に、検査回路等を総称したものである。また、電源回路107は、上記の各構成要素に所定の電源電圧を供給する。

【0082】

液晶装置101は、例えば、図1に示した液晶装置1を用いて構成できる。この液晶装置1に関しては、図2において、TFT素子21のドレイン電極端子35と画素電極22とを同一層内に設け、これらTFT素子21及び画素電極22に保護膜23を挟んで共通電極24を積層する構成を採用したことにより、共通電極24を基板4a上の全域にわたって面状に(いわゆるベタ状に)形成できる。その結果、従来の液晶装置において複数の共通電極間を導電接続するために必要とされていた共通信号線を設ける必要がないので、表示に寄与できる領域を広くすることができ、液晶装置1の表示の開口率を高くすることができる。また、TFT素子21と画素電極22とが同一層内に形成され、ドレイン電極端子35と画素電極22とが直接に接続されるので、従来の液晶装置において画素電極22とドレイン電極端子35との導通をとるために用いられていたコンタクトホールが不要となった。その結果、コンタクトホールからの光漏れに起因する表示品質の低下を防止で

40

50

きる。従って、この液晶装置を用いた本実施形態の電子機器においても、表示品質が高く且つ開口率が高くて明るい表示を行うことができる。

【0083】

(電子機器の第2実施形態)

図9は、本発明に係る電子機器の他の実施形態である携帯電話機を示している。ここに示す携帯電話機110は、本体部111と、この本体部111に対して開閉可能に設けられた表示体部112とを有する。本体部111には操作ボタン115及び送話部116が設けられる。表示体部112には表示装置113及び受話部117が設けられる。電話通信に関する各種表示は、表示装置113の表示画面114に表示される。表示装置113の動作を制御するための制御部は、携帯電話機の全体の制御を司る制御部の一部として、又はその制御部とは別に、本体部111又は表示体部112の内部に格納される。

10

【0084】

表示装置113は、例えば、図1に示した液晶装置1を用いて構成できる。この液晶装置1に関しては、図2において、TFT素子21のドレイン電極端子35と画素電極22とを同一層内に設け、これらのTFT素子21及び画素電極22に保護膜23を挟んで共通電極24を積層する構成を採用したことにより、共通電極24を基板4a上の全域にわたって面状に(いわゆるベタ状に)形成できる。その結果、従来の液晶装置において複数の共通電極間を導電接続するために必要とされていた共通信号線を設ける必要がなくなり、表示に寄与できる領域を広くすることができ、液晶装置1の表示の開口率を高くすることができる。また、TFT素子21と画素電極22とが同一層内に形成され、ドレイン電極端子35と画素電極22とが直接に接続されるので、従来の液晶装置において画素電極22とドレイン電極端子35との導通をとるために用いられていたコンタクトホールが不要となった。その結果、コンタクトホールからの光漏れに起因する表示品質の低下を防止できる。従って、この液晶装置を用いた本実施形態の携帯電話機においても、表示品質が高く且つ開口率が高くて明るい表示を行うことができる。

20

【0085】

なお、本発明を適用可能な電子機器としては、以上に説明した携帯電話機等の他にも、パーソナルコンピュータ、液晶テレビ、ビューファインダ型又はモニタ直視型のビデオテープレコーダ、カーナビゲーション装置、ページャ、電子手帳、電卓、ワードプロセッサ、ワークステーション、テレビ電話機、POS端末器等が挙げられる。

30

【図面の簡単な説明】

【0086】

【図1】本発明に係る液晶装置の一実施形態を示す断面図である。

【図2】図1の矢印Z1で示す部分を拡大して示す断面図である。

【図3】図2の矢印Aに従い素子基板上の1つのサブ画素及びその周辺の平面構造を示す平面図である。

【図4】本発明に係る液晶装置の他の実施形態を示す断面図である。

【図5】図4の矢印Aに従い素子基板上の1つのサブ画素及びその周辺の平面構造を示す平面図である。

【図6】本発明に係る液晶装置のさらに他の実施形態を示す平面図である。

40

【図7】本発明に係る液晶装置のさらに他の実施形態を示す断面図である。

【図8】本発明に係る電子機器の一実施形態を示すブロック図である。

【図9】本発明に係る電子機器の他の実施形態である携帯電話機を示す斜視図である。

【図10】従来の液晶装置の一例の要部を示す平面図である。

【図11】図10のZ0-Z0線に従った断面構造を模式的に示す断面図である。

【符号の説明】

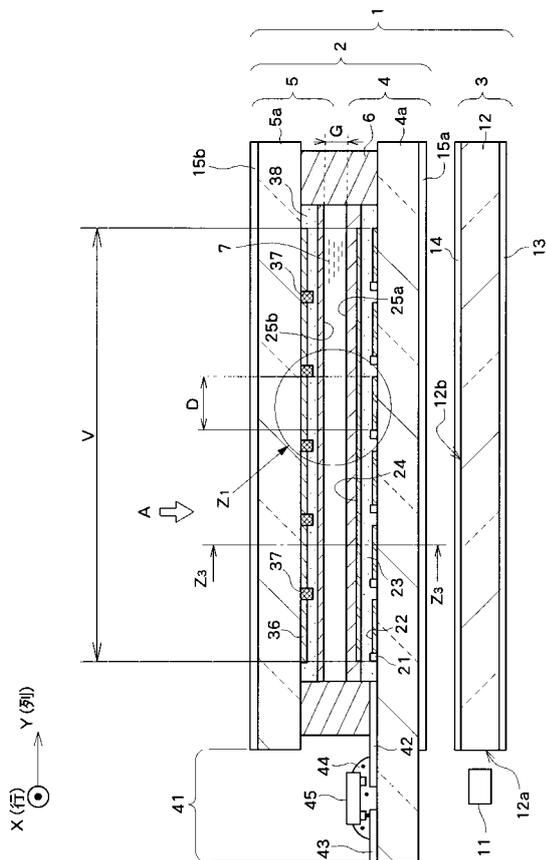
【0087】

1．液晶装置、 2．液晶パネル、 3．照明装置、 4．素子基板(第1基板)、  
4a．第1透光性基板、 5．カラーフィルタ基板(第2基板)、  
5a．第2透光性基板、 6．シール材、 7．液晶層、 11．LED、

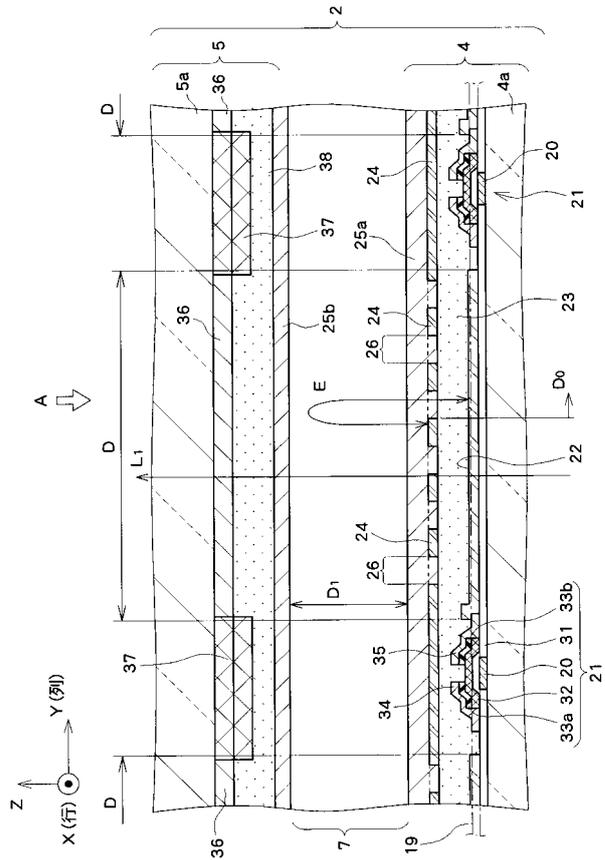
50

- 1 2 . 導光体、 1 3 . 光反射膜、 1 4 . 光拡散膜、 1 5 a , 1 5 b . 偏光板、
- 1 9 . ソース線、 2 0 , 6 4 . ゲート線 (ゲート電極)、
- 2 1 , 6 1 . T F T 素子 (スイッチング素子)、 2 2 . 画素電極、 2 3 . 保護膜、
- 2 4 . 共通電極、 2 5 a , 2 5 b . 配向膜、 2 6 . スリット、
- 3 1 , 6 3 . ゲート絶縁膜、 3 2 . 半導体膜、 3 3 a , 3 3 b . N<sup>+</sup> - S i 膜、
- 3 4 . ソース電極端子、 3 5 . ドレイン電極端子、 3 6 . 着色膜、 3 7 . 遮光膜、
- 3 8 . オーバーコート膜、 4 1 . 張出し部、 4 2 . 配線、 4 3 . 外部接続用端子、
- 4 4 . A C F、 4 5 . 駆動用 I C、 5 1 . 開口、 6 2 . ポリシリコン半導体層、
- 6 5 . ソース電極端子、 6 6 . ドレイン電極端子、 6 7 . 絶縁膜、
- 1 0 1 . 液晶装置、 1 0 2 . 制御回路、 1 0 3 . 液晶パネル、 1 0 4 . 駆動回路、
- 1 1 0 . 携帯電話機 (電子機器)、 D . サブ画素、 E . 電界、 G . セルギャップ、
- L 1 . 光、 V . 表示領域

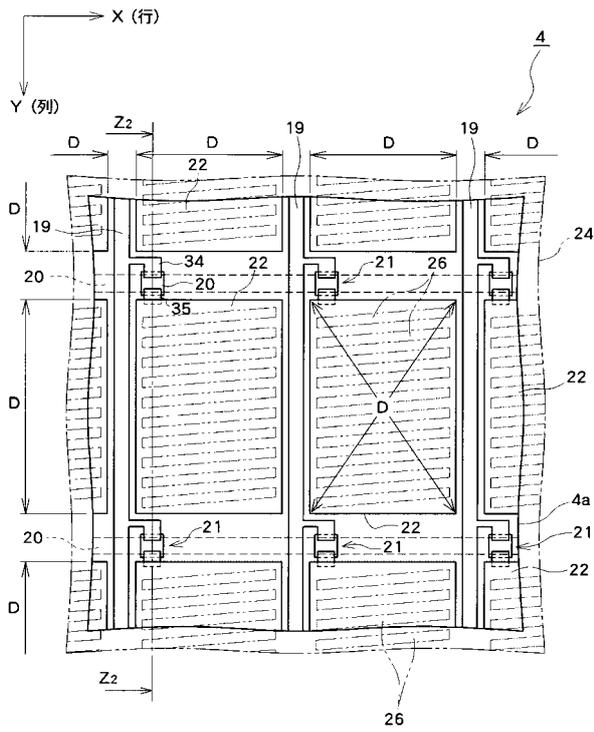
【 図 1 】



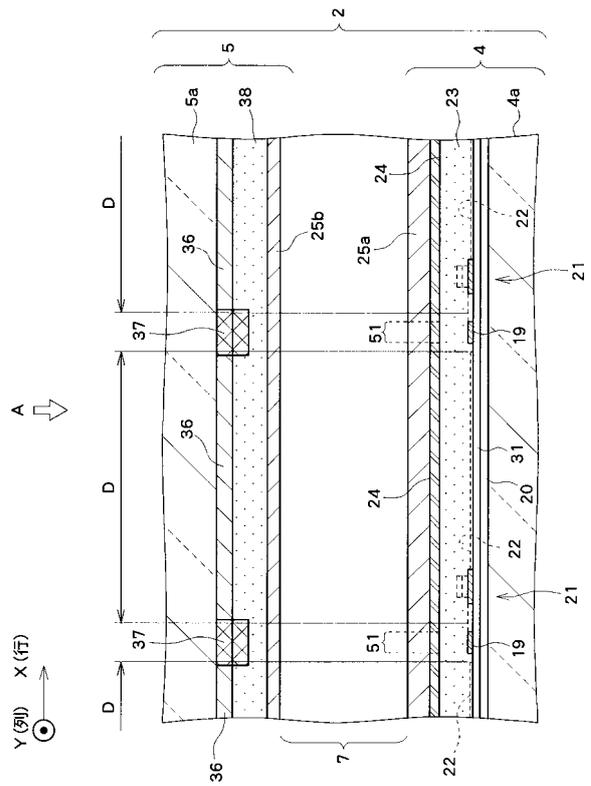
【 図 2 】



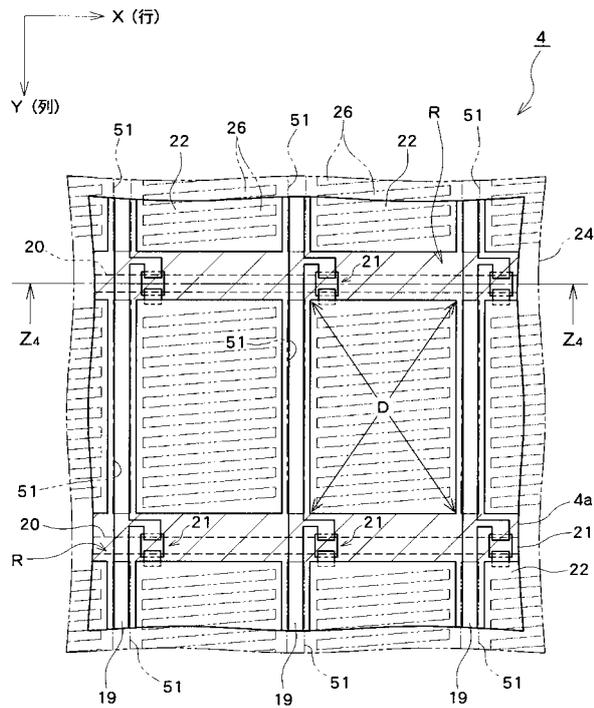
【 図 3 】



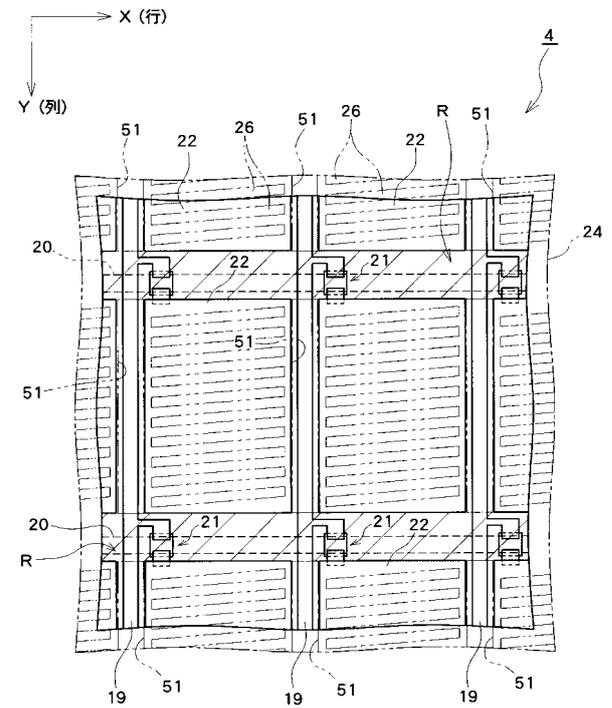
【 図 4 】



【 図 5 】



【 図 6 】





【 図 1 1 】

