



(10) **DE 10 2016 119 597 B4** 2020.01.23

(12) **Patentschrift**

(21) Aktenzeichen: **10 2016 119 597.9**
(22) Anmeldetag: **14.10.2016**
(43) Offenlegungstag: **19.04.2018**
(45) Veröffentlichungstag
der Patenterteilung: **23.01.2020**

(51) Int Cl.: **H01L 23/48 (2006.01)**
H01L 25/07 (2006.01)
H01L 23/36 (2006.01)

Innerhalb von neun Monaten nach Veröffentlichung der Patenterteilung kann nach § 59 Patentgesetz gegen das Patent Einspruch erhoben werden. Der Einspruch ist schriftlich zu erklären und zu begründen. Innerhalb der Einspruchsfrist ist eine Einspruchsgebühr in Höhe von 200 Euro zu entrichten (§ 6 Patentkostengesetz in Verbindung mit der Anlage zu § 2 Abs. 1 Patentkostengesetz).

(73) Patentinhaber:
Infineon Technologies AG, 85579 Neubiberg, DE

(72) Erfinder:
**Schwarz, Alexander, 59494 Soest, DE; Koch,
Christoph, 33154 Salzkotten, DE**

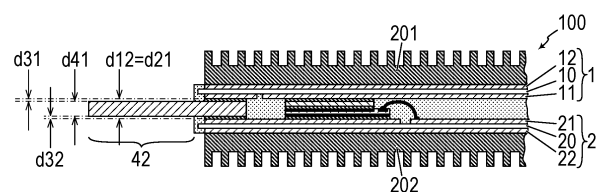
(74) Vertreter:
**Westphal, Mussgnug & Partner Patentanwälte mit
beschränkter Berufshaftung, 81541 München, DE**

(56) Ermittelter Stand der Technik:

US	2003 / 0 213 979	A1
JP	2012- 146 760	A
JP	2004- 311 685	A

(54) Bezeichnung: **DOPPELSEITIG KÜHLBARES ELEKTRONIKMODUL UND VERFAHREN ZU DESSEN
HERSTELLUNG**

(57) Hauptanspruch: Elektronikmodul, das aufweist:
eine erste Leiterplatte (1) mit einer ersten Metallisierungsschicht (11);
eine zweite Leiterplatte (2) mit einer zweiten Metallisierungsschicht (21);
ein elektrisches Anschlusselement (4), das einen ersten Abschnitt (41) aufweist, der zumindest teilweise zwischen der ersten Metallisierungsschicht (11) und der zweiten Metallisierungsschicht (21) angeordnet ist;
eine elektrisch leitende erste Verbindungsschicht (31), die sich durchgehend zwischen dem ersten Abschnitt (41) und der ersten Metallisierungsschicht (11) erstreckt; und
eine elektrisch leitende zweite Verbindungsschicht (32), die sich durchgehend zwischen dem ersten Abschnitt (41) und der zweiten Metallisierungsschicht (21) erstreckt;
wobei von der ersten Verbindungsschicht (31) und der zweiten Verbindungsschicht (32) eine als Schicht mit einem gesinterten Metallpulver ausgebildet ist.



Beschreibung

[0001] Die Erfindung betrifft Elektronikmodule. Viele herkömmliche Elektronikmodule weisen eine mit einem oder mehr Halbleiterchips bestückte Leiterplatte auf, wobei die Halbleiterchips an ihrer der Leiterplatte abgewandten Seite durch Bonddrähte, aufgelötete Metallbügel oder dergleichen elektrisch angeschlossen sind. Um die in den Halbleiterchips anfallende Abwärme abzuführen, kann die den Halbleiterchips abgewandte Seite der Leiterplatte thermisch mit einem Kühlkörper gekoppelt werden. Aufgrund ständig steigender Leistungsdichten der Halbleiterchips stellt eine ausreichende Entwärmung der Halbleiterchips eine große Herausforderung dar.

[0002] Da die oben genannten Bonddrähte oder Metallbügel allenfalls einen geringen Beitrag zur Entwärmung der betreffenden Halbleiterchips leisten, wurden Konzepte entwickelt, bei denen die Halbleiterchips zwischen zwei Leiterplatten angeordnet sind, so dass die den Halbleiterchips abgewandte Seite einer jeden der beiden Leiterplatten thermisch mit einem eigenen Kühlkörper gekoppelt werden kann. Bei derartigen Lösungen werden seitlich neben den Halbleiterchips häufig Abstandhalter angeordnet, die punktuell elektrische Verbindungen zwischen den Leiterplatten herstellen. Zur elektrischen Kontaktierung eines zwei Leiterplatten aufweisenden Elektronikmoduls werden mehrere elektrische Anschlüsse verwendet, von denen jeder an einer der beiden Leiterplatten angebracht ist. Die Herstellung solcher Elektronikmodule ist jedoch kompliziert, da mit den Abstandhaltern und den elektrischen Anschlüssen zusätzlich zu den Halbleiterchips eine große Anzahl einzelner Teile - beispielsweise durch Löten - miteinander verbunden werden muss.

[0003] Ein weiteres Problem, das bei Elektronikmodulen häufig auftritt, sind unvermeidliche parasitäre Induktivitäten, die das Schaltverhalten des Moduls beeinflussen können. Außerdem können solche parasitären Induktivitäten zu hohen induktiven Spannungen führen, die die Halbleiterchips oder andere Komponenten des Elektronikmoduls belasten oder zerstören können.

[0004] Aus JP 2012 146 760 A ist ein Leistungshalbleitermodul bekannt, das zwei metallisierte Keramiksubstrate aufweist, die parallel zueinander angeordnet sind. Das Leistungshalbleitermodul weist stufig gebogene elektrische Anschlüsse auf, die jeweils seitlich aus dem Zwischenraum zwischen den Keramiksubstraten hervorragen, an einem ersten horizontalen Abschnitt an eine Metallisierung des einen Keramiksubstrats und an einem zweiten horizontalen Abschnitt an eine Metallisierung des anderen Keramiksubstrats gelötet sind.

[0005] In JP 2004 311 685 A ist eine Leistungshalbleitereinrichtung beschrieben, die zwei metallisierte Isoliersubstrate aufweist, die parallel zueinander angeordnet sind. Zwischen den Isoliersubstraten ist ein u-förmiger Leiterrahmen angeordnet, der sowohl an eine Metallisierung des einen Isoliersubstrats als auch an eine Metallisierung des anderen Isoliersubstrats gelötet ist.

[0006] Die US 2003 / 0213 979 A1 zeigt eine Anordnung mit mehreren Metallblöcken und zwei Leiterrahmen auf. Auf jedem der Metallblöcke ist ein Halbleiterbauelement angeordnet ist. Ein jedes der Halbleiterbauelemente weist eine Hauptelektrode auf, an die mittels eines elektrisch leitenden Klebers ein individuell dieser Hauptelektrode zugeordneter Endabschnitt eines der Leiterrahmen angeschlossen ist. Ferner ist jeder der Metallblöcke mittels eines elektrisch leitenden Klebers an einen dem betreffenden Metallblock individuell zugeordneten Endabschnitt des anderen der Leiterrahmen angeschlossen.

[0007] Die Aufgabe der vorliegenden Erfindung besteht darin, ein Elektronikmodul bereitzustellen, das eine Verbesserung zumindest eines der vorangehend genannten Probleme mit sich bringt. Diese Aufgabe wird durch ein Elektronikmodul gemäß Patentanspruch 1 bzw. durch ein Verfahren zur Herstellung eines Elektronikmoduls gemäß Patentanspruch 10 gelöst. Ausgestaltungen und Weiterbildungen der Erfindung sind Gegenstand von Unteransprüchen.

[0008] Ein Aspekt betrifft ein Elektronikmodul. Das Elektronikmodul weist eine erste Leiterplatte mit einer ersten Metallisierungsschicht, eine zweite Leiterplatte mit einer zweiten Metallisierungsschicht, sowie ein elektrisches Anschlusselement auf. Ein erster Abschnitt des elektrischen Anschlusselements ist zumindest teilweise zwischen der ersten Metallisierungsschicht und der zweiten Metallisierungsschicht angeordnet. Eine elektrisch leitende erste Verbindungsschicht erstreckt sich durchgehend zwischen dem ersten Abschnitt und der ersten Metallisierungsschicht, und eine elektrisch leitende zweite Verbindungsschicht erstreckt sich durchgehend zwischen dem ersten Abschnitt und der zweiten Metallisierungsschicht. Von der ersten Verbindungsschicht und der zweiten Verbindungsschicht ist eine als Schicht mit einem gesinterten Metallpulver ausgebildet.

[0009] Ein weiterer Aspekt betrifft ein Verfahren zur Herstellung eines Elektronikmoduls. Bei diesem Verfahren wird eine erste Metallisierungsschicht einer ersten Leiterplatte mittels einer elektrisch leitenden ersten Verbindungsschicht stoffschlüssig mit einem Leiterrahmen verbunden, so dass sich die erste Verbindungsschicht durchgehend zwischen der ersten Metallisierungsschicht und einem ersten Abschnitt des Leiterrahmens erstreckt, und es wird eine zwei-

te Metallisierungsschicht einer zweiten Leiterplatte mittels einer elektrisch leitenden zweiten Verbindungsschicht stoffschlüssig mit dem Leiterrahmen verbunden, so dass sich die zweite Verbindungsschicht durchgehend zwischen der zweiten Metallisierungsschicht und dem ersten Abschnitt des Leiterrahmens erstreckt. Im Ergebnis ist der erste Abschnitt zwischen der ersten Metallisierungsschicht und der zweiten Metallisierungsschicht angeordnet. Nachfolgend wird der Leiterrahmen zu wenigstens zwei Segmenten vereinzelt, so dass eines der Segmente ein elektrisches Anschusselement des Elektronikmoduls bildet, wobei das elektrische Anschusselement den ersten Abschnitt enthält. Von der ersten Verbindungsschicht und der zweiten Verbindungsschicht wird zumindest eine durch Sintern eines Metallpulvers erzeugt.

[0010] Die Erfindung wird nachfolgend anhand von Beispielen und Bezugnahme auf die Figuren näher erläutert. Dabei bezeichnen gleiche Bezugszeichen gleiche Elemente. Die Darstellung in den Figuren ist nicht maßstäblich.

Fig. 1 zeigt einen Querschnitt durch einen Abschnitt eines Elektronikmoduls gemäß einem ersten Beispiel;

Fig. 2 zeigt eine perspektivische Ansicht eines elektrischen Anschlusses eines Elektronikmoduls, der aus einem Zwischenraum zwischen zwei Leiterplatten des Elektronikmoduls heraus ragt;

Fig. 3 zeigt einen Querschnitt durch einen Abschnitt eines Elektronikmoduls gemäß einem zweiten Beispiel;

Fig. 4 zeigt einen Querschnitt durch einen Abschnitt eines Elektronikmoduls gemäß einem vierten Beispiel;

Fig. 5 zeigt einen weiteren Querschnitt durch den Abschnitt des Elektronikmoduls gemäß dem vierten Beispiel;

Fig. 6 zeigt einen elektrischen Anschluss des Elektronikmoduls gemäß dem vierten Beispiel;

Fig. 7 zeigt eine Draufsicht auf ein Elektronikmodul, bei dem die erste Leiterplatte und die erste Verbindungsschicht entfernt wurden;

Fig. 8-11 veranschaulichen verschiedene Schritte bei der Herstellung eines Elektronikmoduls;

Fig. 12 zeigt einen Querschnitt durch ein vergossenes Elektronikmodul; und

Fig. 13 zeigt einen Querschnitt durch ein Elektronikmodul mit einem Halbleiterchip, an den ein Bonddraht gebondet ist; und

Fig. 14 zeigt einen Querschnitt durch ein zweiseitig gekühltes Elektronikmodul.

[0011] In der nachfolgenden ausführlichen Beschreibung wird anhand konkreter Beispiele veranschaulicht, wie die Erfindung realisiert werden kann. Es versteht sich, dass die Merkmale der verschiedenen hierin beschriebenen Beispiele, sofern nicht anderweitig erwähnt, miteinander kombiniert werden können. Sofern bestimmte Elemente als „erstes Element“, „zweites Element“,... oder dergleichen bezeichnet werden, dient die Angabe „erstes“, „zweites“,... lediglich dazu, verschiedene Elemente voneinander zu unterscheiden. Eine Reihenfolge oder Aufzählung ist mit dieser Angabe nicht verbunden. Das bedeutet, dass beispielsweise ein „zweites Element“ auch dann vorhanden sein kann, wenn kein „erstes Element“ vorhanden ist.

[0012] **Fig. 1** zeigt einen Querschnitt durch einen Abschnitt eines Elektronikmoduls **100**. Das Elektronikmodul **100** weist zumindest einen Halbleiterchip **5** auf, der zwischen einer ersten Leiterplatte **1** und einer zweiten Leiterplatte **2** angeordnet ist. Die erste Leiterplatte **1** weist eine erste Metallisierungsschicht **11** auf, die auf einen dielektrischen ersten Isolationsträger **10** aufgebracht ist. Die zweite Leiterplatte **2** weist eine zweite Metallisierungsschicht **21** auf, die auf einen dielektrischen zweiten Isolationsträger **20** aufgebracht ist. Optional kann die erste Metallisierungsschicht **11** zu Leiterbahnen strukturiert sein, was in der Querschnittsansicht gemäß **Fig. 1** nicht zu erkennen ist. Ebenfalls optional kann die zweite Metallisierungsschicht **21** zu Leiterbahnen strukturiert sein, was in der Querschnittsansicht gemäß **Fig. 1** ebenfalls nicht zu erkennen ist.

[0013] Ferner kann die erste Leiterplatte **1** optional eine dritte Metallisierungsschicht **12** aufweisen, die auf die der ersten Metallisierungsschicht **11** abgewandte Seite des ersten Isolationsträgers **10** aufgebracht ist, so dass der erste Isolationsträger **10** zwischen der ersten Metallisierungsschicht **11** und der dritten Metallisierungsschicht **12** angeordnet ist. Eine solche dritte Metallisierungsschicht **12** kann zu Leiterbahnen strukturiert sein, oder sie kann unstrukturiert sein. Ebenfalls optional kann die zweite Leiterplatte **2** eine vierte Metallisierungsschicht **22** aufweisen, die auf die der zweiten Metallisierungsschicht **21** abgewandte Seite des zweiten Isolationsträgers **20** aufgebracht ist, so dass der zweite Isolationsträger **20** zwischen der zweiten Metallisierungsschicht **21** und der vierten Metallisierungsschicht **22** angeordnet ist. Eine solche vierte Metallisierungsschicht **22** kann zu Leiterbahnen strukturiert sein, oder sie kann unstrukturiert sein.

[0014] Der Halbleiterchip **5** kann einen Halbleiterkörper enthalten, in den ein Leistungshalbleiterbauelement integriert ist. Bei dem Leistungshalbleiterbauelement kann es sich beispielsweise um eine Diode handeln, oder um einen steuerbaren Halbleiterschalter wie z.B. einen IGBT (Insulated Gate Bipolar Tran-

sistor), einen MOSFET (Metal Oxide Semiconductor Field Effect Transistor), einen Thyristor (z.B. einen GTO-Thyristor; GTO = Gate Turn-Off), einen Sperrschicht-Feldeffekttransistor (JFET = Junction Field Effect Transistor), oder um einen HEMT (High Electron Mobility Transistor). Bei Leistungshalbleiterbauelement kann es sich um ein vertikales oder um ein laterales Leistungshalbleiterbauelement handeln. Allerdings ist das Halbleiterbauelement nicht auf die genannten Beispiele beschränkt.

[0015] Der Halbleiterchip **5** ist sowohl mit der ersten Metallisierungsschicht **11** als auch mit der zweiten Metallisierungsschicht **21** stoffschlüssig verbunden, so dass der Halbleiterchip **5** sowohl über die erste Leiterplatte **1** als auch über die zweite Leiterplatte **2** entwärmt werden kann. Optional kann der Halbleiterchip **5** mit der ersten Metallisierungsschicht **11** und/oder mit der zweiten Metallisierungsschicht **21** auch elektrisch leitend verbunden sein.

[0016] Um eine externe elektrische Kontaktierung des Elektronikmoduls **100** zu ermöglichen, ist zumindest ein elektrisches Anschlusselement **4** vorhanden. Grundsätzlich kann das Elektronikmodul **100** mehrere solche Anschlusselemente **4** aufweisen, wobei im Folgenden ein solches Anschlusselement **4** beispielhaft beschrieben wird.

[0017] Das Anschlusselement **4** weist einen ersten Abschnitt **41** und einen zweiten Abschnitt **42** auf. Der erste Abschnitt **41** ist vollständig oder zumindest teilweise zwischen der ersten Metallisierungsschicht **11** und der zweiten Metallisierungsschicht **21** und damit auch vollständig oder zumindest teilweise zwischen der ersten Leiterplatte **1** und der zweiten Leiterplatte **2** angeordnet. Der erste Abschnitt **41** befindet sich somit vollständig oder zumindest teilweise in dem Zwischenraum **7** zwischen der ersten Leiterplatte **1** und der zweiten Leiterplatte **2**. Der Zwischenraum **7** umfasst sämtliche Punkte sämtlicher gerader Verbindungsstrecken h , die sich zwischen einem Punkt der ersten Leiterplatte **1** und einem Punkt der zweiten Leiterplatte **2** ziehen lassen, soweit die geraden Verbindungsstrecken h nicht Bestandteil zumindest einer der Leiterplatten **1**, **2** sind. An dem zweiten Abschnitt **42** ragt das Anschlusselement **4** (seitlich) aus dem Zwischenraum **7** heraus. Der zweite Abschnitt **42** befindet sich also außerhalb des Zwischenraums **7**, wodurch das Anschlusselement **4** und damit das Elektronikmodul **100** an dem zweiten Abschnitt **42** sehr einfach elektrisch kontaktiert werden kann. Ein solches Anschlusselement **4** kann beispielsweise dazu verwendet werden, das Elektronikmodul **100** an ein elektrisches Versorgungspotential zur Versorgung des Elektronikmoduls **100** anzuschließen, oder um dem Elektronikmodul **100** ein beliebiges Signal (z.B. ein Steuersignal) zuzuführen, oder um einer modulexternen Last ein von dem Elektronikmodul **100** bereitgestelltes Versorgungspoten-

tial zur Versorgung der Last zuzuführen, oder von dem Elektronikmodul **100** ein beliebiges Signal (z.B. ein Signal, das eine Temperatur des Elektronikmoduls **100** repräsentiert), abzugreifen. Allgemein kann der zweite Abschnitt **42** des Anschlusselements **4** dazu verwendet werden, dem Elektronikmodul **100** ein modulexternes (konstantes oder zeitlich veränderliches) elektrisches Potential zuzuführen oder ein solches Potential von dem Elektronikmodul **100** abzugreifen. Daher liegt der zweite Abschnitt **42** zumindest so weit frei, dass er von außerhalb des Elektronikmoduls **100** elektrisch kontaktiert werden kann.

[0018] Das Elektronikmodul **100** enthält außerdem eine elektrisch leitende erste Verbindungsschicht **31** und eine elektrisch leitende zweite Verbindungsschicht **32**. Ein Abschnitt **311** der ersten Verbindungsschicht **31** und damit die erste Verbindungsschicht **31** erstreckt sich durchgehend zwischen dem ersten Abschnitt **41** des Anschlusselements **4** und der ersten Metallisierungsschicht **11** und verbindet die erste Leiterplatte **1** und das Anschlusselement **4** stoffschlüssig miteinander, und die ein Abschnitt **321** der zweiten Verbindungsschicht **32** und damit die zweite Verbindungsschicht **32** erstreckt sich durchgehend zwischen dem ersten Abschnitt **41** des Anschlusselements **4** und der zweiten Metallisierungsschicht **21** und verbindet die zweite Leiterplatte **2** und das Anschlusselement **4** stoffschlüssig miteinander.

[0019] Von der ersten Verbindungsschicht **31** und der zweiten Verbindungsschicht **32** kann jede als eine der folgenden Schichten ausgebildet sein: als Lotschicht; als (elektrisch leitende) Klebeschicht; als Schicht mit einem gesinterten Metallpulver (z.B. einem gesinterten Silberpulver). Dabei ist von den beiden Verbindungsschichten **31** und **32** zumindest eine als Schicht mit einem gesinterten Metallpulver ausgebildet. Beispielsweise können beide Verbindungsschichten **31** und **32** als Schichten mit einem gesinterten Metallpulver ausgebildet sein. Abgesehen davon, dass von der ersten Verbindungsschicht **31** und der zweiten Verbindungsschicht **32** zumindest eine als Schicht mit einem gesinterten Metallpulver ausgebildet ist, sind beliebige Kombinationen der genannten Schichtarten möglich. Beispielsweise kann die erste Verbindungsschicht **31** als Lotschicht ausgebildet sein und die zweite Verbindungsschicht **32** als Schicht mit einem gesinterten Metallpulver, oder die zweite Verbindungsschicht **32** kann als Lotschicht ausgebildet sein und die erste Verbindungsschicht **31** als Schicht mit einem gesinterten Metallpulver.

[0020] Optional kann die erste Verbindungsschicht **31** einen Schmelzpunkt aufweisen, der geringer ist als ein Schmelzpunkt der ersten Metallisierungsschicht **11** und geringer als ein Schmelzpunkt des elektrischen Anschlusselements **4**. Ebenfalls optional und unabhängig vom Schmelzpunkt der ersten Verbindungsschicht **31** kann die zweite Verbindungs-

schicht **32** einen Schmelzpunkt aufweisen, der geringer ist als ein Schmelzpunkt der zweiten Metallisierungsschicht **21** und geringer als ein Schmelzpunkt des elektrischen Anschlusselements **4**. Hierdurch kann beim Löten oder Sintern (vor allem, wenn eine Verbindungsschicht **31**, **32** durch Flüssigphasensintern hergestellt wird), erreicht werden, dass die Metallisierungsschichten **11**, **21** und das Anschlusselement **4** nicht aufschmelzen. Außerdem kann der Verbund mit den Leiterplatten **1**, **2** und dem Anschlusselement **4** durch Aufschmelzen der Verbindungsschichten **31**, **32** wieder demontiert werden, ohne dass die erste Metallisierungsschicht **11**, die zweite Metallisierungsschicht **21** und das Anschlusselement **4** aufschmelzen. Beispielsweise können die erste Verbindungsschicht **31** und/oder die zweite Verbindungsschicht **32** einen Schmelzpunkt von kleiner oder gleich 970°C aufweisen.

[0021] Wie **Fig. 1** zu entnehmen ist, weist die erste Verbindungsschicht **31** zumindest den Abschnitt **311** auf, und sie kann optional einen oder mehr weitere Abschnitte **312**, **313** usw. aufweisen. Entsprechend weist die zweite Verbindungsschicht **32** zumindest den Abschnitt **312** auf, und sie kann optional einen oder mehr weitere Abschnitte **322**, **323** usw. aufweisen.

[0022] Abgesehen von den (im Vergleich zur Dicke des ersten Abschnitts **41** dünnen) Verbindungsschichten **31**, **32** erstreckt sich das Anschlusselement **4** im Bereich des ersten Abschnitts **41** durchgehend von der ersten Metallisierungsschicht **11** zu der zweiten Metallisierungsschicht **21**. Anders als bei herkömmlichen Elektronikmodulen übernimmt das Anschlusselement **4** ergänzend zu seiner Funktion als elektrischer Anschluss auch noch die Funktion eines Abstandhalters zwischen der ersten Leiterplatte **1** und der zweiten Leiterplatte **2**. Somit können bei dem Elektronikmodul **100** punktuell zwischen die erste Leiterplatte **1** und die zweite Leiterplatte **2** eingebrachte Abstandhalter entfallen. Selbstverständlich können solche punktuell eingebrachten Abstandhalter ergänzend zu einem (oder mehreren) als Abstandhalter dienenden Anschlusselement(en) **4** verwendet werden.

[0023] Ein Anschlusselement **4** stellt also - zusammen mit der ersten und zweiten Verbindungsschicht **31**, **32** - sowohl eine elektrisch leitende als auch eine stoffschlüssige Verbindung zwischen der ersten Metallisierungsschicht **11** und der zweiten Metallisierungsschicht **21** her. Die stoffschlüssige Verbindung zwischen der ersten Metallisierungsschicht **11** und der zweiten Metallisierungsschicht **21** bewirkt auch eine stoffschlüssige Verbindung zwischen der ersten Leiterplatte **1** und der zweiten Leiterplatte **2**, wodurch ein mechanisch stabiler Verbund zwischen den Leiterplatten **1**, **2** und dem Anschlusselement **4** (bzw. weiteren Anschlusselementen **4**) entsteht.

[0024] Da bei herkömmlichen Elektronikmodulen ein elektrisches Anschlusselement nur an einer von zwei Leiterplatten angebracht ist, muss es zu der anderen der Leiterplatten häufige einen Mindest-Isolationsabstand einhalten, um Spannungsüberschläge zwischen dem Anschlusselement und der anderen der Leiterplatten sicher zu vermeiden. Demgegenüber kann bei einem Elektronikmodul **100** gemäß der vorliegenden Erfindung eine erforderliche elektrische Isolation zwischen stark unterschiedlichen elektrischen Potentialen an anderer Stelle im Elektronikmodul **100** erfolgen, beispielsweise zwischen indem die erste Metallisierungsschicht **11** und/oder die zweite Metallisierungsschicht **21** zwei voneinander getrennte und ausreichend beabstandete Leiterbahnen aufweist. Somit kann bei dem Elektronikmodul **100** der Abstand **d12** zwischen der ersten Metallisierungsschicht **11** und der zweiten Metallisierungsschicht **21**, d.h. der Abstand **d21** zwischen der ersten Leiterplatte **1** und der zweiten Leiterplatte **2**, gegenüber einem herkömmlichen Elektronikmodul **100** reduziert werden. Hierdurch lässt sich erreichen, dass parasitäre Induktivitäten des Elektronikmoduls **100** und deren unerwünschte Folgen gering gehalten werden können. Beispielsweise kann der Abstand **d21** kleiner oder gleich 1,5 mm gewählt werden. Ein Abstand **d21** von mehr als 1,5 mm ist jedoch grundsätzlich möglich.

[0025] Damit ein Anschlusselement **4** eine gewisse mechanische Stabilität aufweist, kann es vorteilhaft sein, dessen Dicke nicht allzu gering zu wählen. Sofern die Dicke des Halbleiterchips **5** geringer als der gewünschte Abstand **d12** (abzüglich der gewünschten Dicken der Verbindungsschichten **31** und **32**), kann auf oder unter dem Halbleiterchip **5** ein Distanzstück **6** als Höhenausgleich platziert und mittels einer weiteren, elektrisch leitenden dritten Verbindungsschicht **33** stoffschlüssig mit dem Halbleiterchip **5** verbunden werden. Die dritte Verbindungsschicht **33** kann beispielsweise als Lotschicht, als Schicht aus gesintertem Metallpulver (z.B. Silberpulver) oder als (elektrisch leitende) Klebeschicht ausgebildet sein.

[0026] Bei dem Beispiel gemäß **Fig. 1** ist das Distanzstück **6** zwischen dem Halbleiterchip **5** und der ersten Metallisierungsschicht **11** angeordnet und durch die erste Verbindungsschicht **31** (nämlich durch einen Abschnitt **312** oder **313** der ersten Verbindungsschicht **31**) stoffschlüssig und elektrisch leitend mit der ersten Metallisierungsschicht **11** verbunden. Dabei kann sich die erste Verbindungsschicht **31** durchgehend zwischen dem Distanzstück **6** und der ersten Metallisierungsschicht **11** erstrecken. Alternativ (nicht gezeigt) könnte das Distanzstück **6** auch zwischen dem Halbleiterchip **5** und der zweiten Metallisierungsschicht **21** angeordnet und durch die zweite Verbindungsschicht **32** (oder einen Abschnitt der zweiten Verbindungsschicht **32**) stoffschlüssig

und elektrisch leitend mit der zweiten Metallisierungsschicht **21** verbunden sein. In diesem Fall könnte sich die zweite Verbindungsschicht **32** (oder der Abschnitt der zweiten Verbindungsschicht **32**) durchgehend zwischen dem Distanzstück **6** und der zweiten Metallisierungsschicht **21** erstrecken. Allerdings ist ein Distanzstück **6** nicht bei allen Konfigurationen erforderlich. Beispielsweise kann ein geringer Höhenausgleich auch durch die Verbindungsschichten **31** und **32** erfolgen.

[0027] Das Distanzstück **6** besteht aus einem elektrisch gut leitenden Material. Optional kann das Distanzstück **6** einen linearen thermischen Ausdehnungskoeffizienten aufweisen, der sich nicht allzu sehr vom linearen thermischen Ausdehnungskoeffizienten des betreffenden Halbleiterchips **5** unterscheidet. Zum Beispiel kann das Distanzstück **6**, bezogen auf eine Temperatur von 20°C, einen linearen thermischen Ausdehnungskoeffizienten von kleiner oder gleich 11 ppm/K oder gar von kleiner als 7 ppm/K aufweisen. Derart geringe lineare thermische Ausdehnungskoeffizienten lassen sich zum Beispiel mit einem Metall-Matrix-Kompositmaterial (z.B. Aluminium-Silizium-Karbid oder Kupfer-Silizium-Karbid) oder Molybdän erreichen.

[0028] Wie ebenfalls in **Fig. 1** gezeigt ist, kann der Halbleiterchip **1** durch die zweite Verbindungsschicht **32** stoffschlüssig und elektrisch leitend mit der zweiten Metallisierungsschicht **21** verbunden sein. Dabei kann sich, sofern sich zwischen dem Halbleiterchip **1** und der zweiten Metallisierungsschicht **21** kein Distanzstück **6** befindet, die zweite Verbindungsschicht **32** (oder ein Abschnitt **322** oder **323** der zweiten Verbindungsschicht **32**) durchgehend zwischen dem Halbleiterchip **5** und der zweiten Metallisierungsschicht **21** erstrecken. Ebenso kann der Halbleiterchip **1** durch die erste Verbindungsschicht **31** stoffschlüssig und elektrisch leitend mit der ersten Metallisierungsschicht **11** verbunden sein. Dabei kann sich, sofern sich zwischen dem Halbleiterchip **1** und der zweiten Metallisierungsschicht **21** kein Distanzstück **6** befindet, die erste Verbindungsschicht **31** (oder ein Abschnitt **312** oder **313** der ersten Verbindungsschicht **31**) durchgehend zwischen dem Halbleiterchip **5** und der ersten Metallisierungsschicht **11** erstrecken.

[0029] Optional können zur weiteren Erhöhung der mechanischen Stabilität des Verbunds zwischen den Leiterplatten **1**, **2** und einem oder mehr Anschlusselementen **4** können bei einem Anschlusselement **4** die (kleinsten) Abstände **d31** zwischen dem ersten Abschnitt **41** und der ersten Metallisierungsschicht **11** und/oder die (kleinsten) Abstände **d32** zwischen dem ersten Abschnitt **41** und der zweiten Metallisierungsschicht **21** im Vergleich zur (maximalen) Dicke **d41** des ersten Abschnitts **41** gering gehalten werden. Beispielsweise kann der erste Abschnitt **41** von der

ersten Metallisierungsschicht **11** einen (minimalen) ersten Abstand **d31** von wenigstens 20 µm und von höchstens 200 µm aufweisen. Alternativ oder zusätzlich kann der erste Abschnitt **41** von der zweiten Metallisierungsschicht **21** einen (minimalen) zweiten Abstand **d32** von wenigstens 20 µm und von höchstens 200 µm aufweisen. Die Abstände **d31** und **d32** können unabhängig voneinander gewählt werden, wobei es sein kann, dass keiner, einer oder beide der Abstände **d31**, **d32** in dem jeweils genannten, optionalen Wertebereich liegt. Grundsätzlich können Abstände **d31**, **d32**, unabhängig voneinander, größer aber auch kleiner als der jeweils angegebene Wertebereich gewählt werden.

[0030] Als Materialien für die erste Metallisierungsschicht **11**, die zweite Metallisierungsschicht **21**, die (soweit vorhanden) dritte Metallisierungsschicht **12**, die (soweit vorhanden) vierte Metallisierungsschicht **22** sowie das elektrische Anschlusselement **4** eignen sich elektrisch gut leitende Materialien wie beispielsweise Kupfer (Cu), Aluminium (Al), oder andere Metalle. Beispielsweise können von der ersten Metallisierungsschicht **11**, der zweiten Metallisierungsschicht **21**, der (soweit vorhanden) dritten Metallisierungsschicht **12**, der (soweit vorhanden) vierten Metallisierungsschicht **22** und dem elektrischen Anschlusselement **4** eine(s), mehr als eine(s) oder alle - unabhängig voneinander und in beliebigen Kombinationen miteinander - aus Kupfer bestehen oder zumindest einen Kupferanteil von 90 Gewichtsprozent aufweisen.

[0031] Optional können die erste Metallisierungsschicht **11**, die zweite Metallisierungsschicht **21** und das elektrische Anschlusselement **4** an ihrer Oberfläche zumindest an den Oberflächenabschnitten, an die die erste Verbindungsschicht **31** bzw. die zweite Verbindungsschicht **32** angrenzt, mit einer dünnen (z.B. galvanisch hergestellten) Beschichtung versehen sein, die (sofern die angrenzende Verbindungsschicht **31**, **32** als Lotschicht ausgebildet ist) zur Verbesserung der Lötbarkeit dient, oder die (sofern die angrenzende Verbindungsschicht **31**, **32** als Schicht mit einem gesinterten Metallpulver ausgebildet ist) zur Verbesserung der Sinterbarkeit dient. Zur Verbesserung der Lötbarkeit eignet sich beispielsweise eine dünne Nickel-Beschichtung, und zur Verbesserung der Sinterbarkeit eignet sich beispielsweise eine dünne Edelmetall-Beschichtung, beispielsweise aus Silber, Gold oder Platin.

[0032] Der erste Isolationsträger **10** und der zweite Isolationsträger **20** sind, wie bereits erläutert, elektrisch isolierend. Ein Isolationsträger **10** und/oder **20** kann beispielsweise Keramik aufweisen oder aus Keramik bestehen. Geeignete Keramiken sind z.B. Aluminiumoxid (Al₂O₃), Siliziumnitrid (Si₃N₄), Aluminiumnitrid (AlN), oder andere dielektrische Keramiken.

[0033] Optional kann es sich bei der ersten Leiterplatte **1** um ein DCB-Substrat (DCB = direct copper bonded) handeln, bei dem die erste Metallisierungsschicht **11** und, sofern vorhanden, die die dritte Metallisierungsschicht **12** hergestellt werden, indem jeweils eine vorgefertigte Kupferfolie, durch den DCB-Prozess (DCB = „direct copper bonding“) mit dem vorgefertigten, keramischen ersten Isolationsträger **10**, beispielsweise aus Aluminiumoxid, verbunden wird. Ebenfalls optional kann es sich bei der zweiten Leiterplatte **2** um ein DCB-Substrat (DCB = direct copper bonded) handeln, bei dem die zweite Metallisierungsschicht **21** und, sofern vorhanden, die die vierte Metallisierungsschicht **22** hergestellt werden, indem jeweils eine vorgefertigte Kupferfolie, durch den DCB-Prozess (DCB = „direct copper bonding“) mit dem vorgefertigten, keramischen zweiten Isolationsträger **20**, beispielsweise aus Aluminiumoxid, verbunden wird.

[0034] Allerdings muss ein Isolationsträger **10**, **20** nicht notwendigerweise eine Keramik aufweisen oder aus einer Keramik bestehen. Vielmehr können als Isolationsträger **10** und/oder **20** auch nicht-keramische, elektrisch isolierende Materialien wie zum Beispiel Harze verwendet werden, die mit einem Füllstoff hoch gefüllt sind. Als Füllstoff eignen sich beispielsweise körnige dielektrische Füllstoffe mit einer kleinen relativen Dielektrizitätskonstante.

[0035] Vor oder nach dem Verbinden der Metallisierungsschichten **11**, **12**, **21**, **22** mit dem jeweiligen Isolationsträger **10**, **20** können einzelne, mehr oder alle Metallisierungsschichten **11**, **12**, **21**, **22** (beispielsweise die erste Metallisierungsschicht **11** und die zweite Metallisierungsschicht **21**), soweit dies gewünscht bzw. für die in dem Elektronikmodul **100** zu realisierende Schaltung erforderlich ist, zu Leiterbahnen strukturiert werden. Sofern eine Metallisierungsschicht **11**, **12**, **21**, **22** strukturiert wird, bevor sie auf den betreffenden Isolationsträger **10**, **20** aufgebracht wird, kann dies beispielsweise durch Stanzen oder strukturiertes Ätzen einer Metallfolie erfolgen. Sofern eine Metallisierungsschicht **11**, **12**, **21**, **22** strukturiert wird, nachdem sie auf den betreffenden Isolationsträger **10**, **20** aufgebracht wurde, kann dies beispielsweise durch strukturiertes Ätzen der aufgetragenen Metallisierungsschicht **11**, **12**, **21**, **22** erfolgen.

[0036] **Fig. 2** zeigt eine perspektivische Ansicht eines Abschnitts eines Elektronikmoduls **100** mit Blick auf den als externer elektrischer Anschluss des Elektronikmoduls **100** dienenden zweiten Abschnitt **42** der des Anschlusselements **4**. Wie anhand gestrichelter Linien angedeutet ist, kann das Anschlusselement **4** im Bereich des zweiten Abschnitts **42** optional eine Durchgangsöffnung **40** aufweisen, um das Elektronikmodul **100** mit einem modul-externen elektrischen Verbindungsleiter, beispielsweise durch Verschrauben, elektrisch leitend und mechanisch verbinden zu können.

[0037] Alle nachfolgend erläuterten Beispiele beziehen sich auf den unter Bezugnahme auf die **Fig. 1** und **Fig. 2** erläuterten Aufbau einschließlich der erläuterten Ausgestaltungen und Abwandlungen. Das heißt, sämtliche Ausgestaltungen und Abwandlungen, die unter Bezugnahme auf die **Fig. 1** und **Fig. 2** erläutert wurden, gelten, soweit nicht ausdrücklich anders erwähnt, gleichermaßen für die nachfolgenden Beispiele. Daher werden die nachfolgenden Beispiele nur insoweit erläutert, als sie sich von dem Beispiel gemäß den **Fig. 1** und **Fig. 2** unterscheiden.

[0038] Gemäß einem in **Fig. 3** gezeigten Beispiel kann der zweite Abschnitt **42** des Anschlusselements **4** eine geringere Dicke aufweisen als der erste Abschnitt **41**. Ein Anschlusselement **4** mit derart unterschiedlichen Dicken lässt sich beispielsweise dadurch erzeugen, dass ein kommerziell und damit kostengünstig verfügbarer Leadframe, dessen anfängliche Dicke geringer ist, als die Dicke des ersten Abschnitts **41**, lokal aufgedickt wird, was z.B. durch plastisches Umformen erfolgen kann. Geeignete Umformtechniken sind beispielsweise Prägen oder Walzen. In dem lokal aufgedickten Bereich des Leadframes wird später der erste Abschnitt **41** erzeugt.

[0039] Während der erste Abschnitt **41** des Anschlusselements **4** bei den Beispielen gemäß den **Fig. 1** bis **Fig. 3** vollständig zwischen der ersten Metallisierungsschicht **11** und der zweiten Metallisierungsschicht **21** angeordnet war, ist er bei einem weiteren, anhand der **Fig. 4** bis **Fig. 6** erläuterten Beispiel nur teilweise zwischen der ersten Metallisierungsschicht **11** und der zweiten Metallisierungsschicht **21** angeordnet. **Fig. 4** zeigt ein elektrisches Anschlusselement **4**, bei dem ein erster Abschnitt **41** einen ersten Unterabschnitt **411** und einen zweiten Unterabschnitt **412** aufweist. Die Unterabschnitte **411** und **412** sind zueinander versetzt, was sich beispielsweise durch Prägen erfolgen kann. Die **Fig. 5** und **Fig. 6** zeigen jeweils einen Vertikalschnitt durch einen Abschnitt des Elektronikmoduls **100**, wobei die Schnittebene gemäß **Fig. 5** durch den ersten Unterabschnitt **411** verläuft, während die Schnittebene gemäß **Fig. 5** durch den zweiten Unterabschnitt **412** verläuft. Wie aus **Fig. 5** hervorgeht, kann der erste Abschnitt **41** des Anschlusselements **4** an seinem ersten Unterabschnitt **411** stoffschlüssig und elektrisch leitend mit der ersten Metallisierungsschicht **11** verbunden sein (nämlich durch den Abschnitt **311** der ersten Verbindungsschicht **31**), nicht aber mit der zweiten Metallisierungsschicht **21**. Entsprechend umgekehrt kann, wie aus **Fig. 6** hervorgeht, der erste Abschnitt **41** des Anschlusselements **4** an seinem zweiten Unterabschnitt **412** stoffschlüssig und elektrisch leitend mit der zweiten Metallisierungsschicht **21** verbunden sein (nämlich durch den Abschnitt **321** der zweiten Verbindungsschicht **32**), nicht aber mit der ersten Metallisierungsschicht **11**. Insgesamt ist das Anschlusselement **4** jedoch an seinem ersten Ab-

schnitt **41** durch die erste Verbindungsschicht **31** mit der ersten Metallisierungsschicht **11** und durch die zweite Verbindungsschicht **32** mit der zweiten Metallisierungsschicht **21** stoffschlüssig und elektrisch leitend verbunden. Durch die in einer Richtung senkrecht zu den Leiterplatten **1** und **2** versetzten Unterabschnitte **411** und **412** lassen sich Toleranzen des Abstands **d21** zwischen der ersten Leiterplatte **1** und der zweiten Leiterplatte **2** ausgleichen.

[0040] Fig. 7 zeigt noch eine Draufsicht auf ein Elektronikmodul **100**, von dem die erste Leiterplatte **1** und die erste Verbindungsschicht **31** entfernt wurden, mit Blick auf die zweite Metallisierungsschicht **21** der zweiten Leiterplatte **2**. In dieser Ansicht ist die Strukturierung der zweiten Metallisierungsschicht **21** zu Leiterbahnen gut zu erkennen. Ebenfalls gut zu erkennen ist, dass ein Elektronikmodul **100** je nach Bedarf mehrere, auch unterschiedlich ausgebildete elektrische Anschlusselemente **4** aufweisen kann, wobei jedes dieser Anschlusselemente gemäß einem der vorangehend erläuterten Prinzipien ausgebildet und mit der ersten und zweiten Leiterplatte **1**, **2** jeweils stoffschlüssig und elektrisch leitend verbunden ein kann.

[0041] Unter Bezugnahme auf die Fig. 8 bis Fig. 11 wird nun eine einfache Möglichkeit zur Herstellung eines Elektronikmoduls **100**, wie es vorangehend erläutert wurde, vorgestellt. Wie im Ergebnis in Fig. 8 gezeigt ist, kann die vorgefertigte zweite Leiterplatte **2** durch Löten, Sintern oder Kleben unter Ausbildung der zweiten Verbindungsschicht **32** (in Fig. 8 verdeckt) mit dem oder den Halbleiterchips **5** sowie mit einem metallischen Leiterrahmen **400** bestückt werden. In dem Leiterrahmen **400** sind sämtliche elektrische Anschlusselemente **4** des späteren Elektronikmoduls **100** (siehe Fig. 7) noch durch Verbindungsstege **401** miteinander verbunden, was die Handhabbarkeit (im Vergleich zum Bestücken der zweiten Leiterplatte **2** mit vielen einzelnen Anschlusselementen **4**) signifikant verbessert. Durch die zweite Verbindungsschicht **32** sind der Leiterrahmen **400** sowie der oder die Halbleiterchips **5** mit der zweiten Metallisierungsschicht **21** stoffschlüssig und elektrisch leitend verbunden. Dies ist im unteren Bereich von Fig. 11 auch im Querschnitt gezeigt. Optional können bei diesem Prozess auch ein oder mehr Distanzstücke **6** durch Löten, Sintern oder Kleben unter Ausbildung der dritten Verbindungsschicht **33** (siehe Fig. 11) mit den betreffenden Halbleiterchips **5** verbunden werden.

[0042] Nachfolgend kann die vorgefertigte erste Leiterplatte **1** durch Löten, Sintern oder Kleben unter Ausbildung der zweiten Verbindungsschicht **32** auf den Verbund gemäß den Fig. 11 unten sowie **8** aufgebracht werden. Während des entsprechenden Verbindungsprozesses kann die bereits bestehende erste Verbindungsschicht **31** fest bleiben. Falls es

sich sowohl bei der ersten Verbindungsschicht **31** als auch der zweiten Verbindungsschicht **32** um eine Lotschicht handelt, kann die erste Verbindungsschicht **31** während des Lötprozesses zur Erzeugung der zweiten Verbindungsschicht **32** vorübergehend wieder aufgeschmolzen werden. Fig. 11 zeigt schematisch, wie Abschnitte **311'**, **312'**, **313'** eines Vorprodukt **31'** (beispielsweise ein Lotplättchen, eine Lotpaste, eine ein Metallpulver enthaltene Sinterpaste oder ein noch nicht ausgehärteter Kleber) der ersten Verbindungsschicht **31** zwischen die erste Metallisierungsschicht **11** und den ersten Abschnitt **41** des Anschlusselements **4** bzw. die Halbleiterchips **5** oder die Distanzstücke **6** eingebracht wird.

[0043] Fig. 9 zeigt die Anordnung gemäß Fig. 8 nach dem Aufbringen der ersten Leiterplatte **1** unter Ausbildung der endgültigen ersten Verbindungsschicht **31**. Wie zu erkennen ist, sind in dieser Phase die verschiedenen elektrischen Anschlusselemente **4** noch durch die Verbindungsstege **401** verbunden. Durch nachfolgendes Entfernen dieser Verbindungsstege **401** werden die verschiedenen elektrischen Anschlusselemente **4** zu wenigstens zwei Segmenten vereinzelt, so dass zumindest eines der Segmente ein elektrisches Anschlusselement **4** des Elektronikmoduls **100** bildet, wobei das elektrische Anschlusselement **4** den ersten Abschnitt **41** enthält, was im Ergebnis in Fig. 10 gezeigt ist. In den Fig. 9 und Fig. 10 sind die ersten Abschnitte **41** durch die erste Leiterplatte **1** verdeckt und deshalb nur gestrichelt dargestellt.

[0044] Wie weiterhin in Fig. 12 schematisch dargestellt ist, kann der fertige Verbund, bei dem zumindest die erste Leiterplatte **1**, die zweite Leiterplatte **2**, der oder die Halbleiterchips **5**, das oder die elektrischen Anschlusselemente **4**, und (sofern vorgesehen) das oder die Distanzstücke **6** durch die erste Verbindungsschicht **31**, die zweite Verbindungsschicht **32**, und (sofern vorgesehen) die dritte Verbindungsschicht **33** stoffschlüssig miteinander verbunden sind, (beispielsweise durch Umspritzen oder Vergießen) derart mit einer dielektrischen Einbettmasse **8** versehen werden, dass von dem oder den elektrischen Anschlusselementen **4** jeweils nur der zweite Abschnitt **42** aus der Einbettmasse **8** herausragt. Der oder die Halbleiterchips **5** sind zwischen der ersten Leiterplatte **1**, der zweiten Leiterplatte **2** und der Einbettmasse **8** eingebettet und dadurch vor Umwelteinflüssen geschützt. Optional können die erste Leiterplatte **1** und/oder die zweite Leiterplatte **2** an ihrer der jeweils anderen Leiterplatte **2**, **1** abgewandten Seite frei liegen, was die Kühlung des Elektronikmoduls **100** verbessert, da die Einbettmasse **8** dann die Wärmeabfuhr nicht behindert.

[0045] Fig. 13 zeigt eine weitere Option, die sich bei jedem der in der vorliegenden Beschreibung erläuterten Elektronikmodule **100** realisieren lässt. Gemäß

dieser Option enthält das Elektronikmodul **100** einen Bonddraht **9**. Sofern das Elektronikmodul **100** eine Einbettmasse **8** aufweist, kann der Bonddraht **9** in diese eingebettet sein. Der Bonddraht **9** weist einen ersten Abschnitt **91** auf, an dem er an eine Chiipelektrode **53** des Halbleiterchips **5** gebondet ist. Der erste Abschnitt **91** ist zwischen einer Chiipelektrode **53** des Halbleiterchips **5** und der ersten Leiterplatte **1** angeordnet. Wie gezeigt können sich der erste Abschnitt **91** und das Distanzstück **6** nebeneinander auf derselben - hier beispielsweise der zweiten Leiterplatte **2** abgewandten - Seite des Halbleiterchips **5** befinden. Im Bereich der Bondstelle, an der der Bonddraht **9** in seinem ersten Abschnitt **91** an die Chiipelektrode **53** gebondet ist, kann das Distanzstück **6** eine Ausparung aufweisen.

[0046] Wie anhand des vorliegenden Beispiels gezeigt ist, kann der Halbleiterchip **5** zusätzlich zu der Chiipelektrode **53** optional eine weitere Chiipelektrode **51** aufweisen, an der der Halbleiterchip **5** durch die dritte Verbindungsschicht **33** elektrisch leitend mit dem Distanzstück **6** verbunden ist. Hierzu kann sich die dritte Verbindungsschicht **33** durchgehend zwischen der Chiipelektrode **51** und dem Distanzstück **6** erstrecken und mit diesen jeweils stoffschlüssig verbunden sein. Bei der Chiipelektrode **53** kann es sich beispielsweise um eine Steuerelektrode eines in den Halbleiterchip **5** integrierten steuerbaren Halbleiterbauelements handeln, das eine Laststrecke (beispielsweise eine Anoden-Kathoden-Strecke, eine Source-Drain-Strecke oder eine Emitter-Kollektor-Strecke) aufweist, die in einen leitenden oder sperrenden Zustand versetzt werden kann, indem ein geeignetes Steuersignal (zum Beispiel ein elektrisches Ansteuerpotential) an die Steuerelektrode (beispielsweise eine Gate- oder Basis-Elektrode) angelegt wird. Die Laststrecke kann beispielsweise zwischen der weiteren Chiipelektrode **51** und noch einer anderen Chiipelektrode **52** ausgebildet sein. Demgemäß kann es sich bei den Chiipelektroden **51** und **52** um Lastelektroden des Halbleiterchips **5** handeln. Beispielsweise kann es sich bei den Chiipelektroden **51** und **52** um eine Anoden-Elektrode und eine Kathoden-Elektrode handeln, oder um eine Kathoden-Elektrode und eine Anoden-Elektrode, oder um eine Drain-Elektrode und eine Source-Elektrode, oder um eine Source-Elektrode und eine Drain-Elektrode, oder um eine Kollektor-Elektrode und eine Emitter-Elektrode, oder um eine Emitter-Elektrode und eine Kollektor-Elektrode. Bei einem in einen Halbleiterchip **5** integrierten Halbleiterbauelement wie z.B. einen MOSFET (Metal Oxide Semiconductor Field Effect Transistor), einen IGBT (Insulated Gate Bipolar Transistor), einen JFET (Junction Field Effect Transistor), einen HEMT (High Electron Mobility Transistor), einen BIP (Bipolar Transistor), einen Thyristor oder ein beliebiges anderes steuerbares Halbleiterbauelement handeln, oder um ein Halb-

leiterbauelement ohne Steuerelektrode **53** wie z.B. eine Diode.

[0047] Entsprechend dem gezeigten Beispiel könnte die Chiipelektrode **51** an der der zweiten Leiterplatte **2** abgewandten Seite des Halbleiterchips **5** ausgebildet sein, und die Chiipelektrode **52** könnte an der der ersten Leiterplatte **1** abgewandten Seite des Halbleiterchips **5** ausgebildet sein. Alternativ könnten die Chiipelektroden **51** und **52** jedoch auch beide an der der zweiten Leiterplatte **2** abgewandten Seite des Halbleiterchips **5** angeordnet sein.

[0048] Der Bonddraht **9** weist außerdem noch einen zweiten Abschnitt **92** auf, an dem er an ein anderes elektrisch leitendes Element des Elektronikmoduls **100** gebondet ist. Entsprechend dem gezeigten Beispiel kann der Bonddraht **9** an dem zweiten Abschnitt **92** an einen Abschnitt der zweiten Metallisierungsschicht **21** gebondet sein.

[0049] Es wird darauf hingewiesen, dass von den Halbleiterchips **5** der unter Bezugnahme auf die **Fig. 1** bis **Fig. 12** erläuterten Ausgestaltungen ein jeder ebenfalls zumindest eine Chiipelektrode **51** und eine Chiipelektrode **52** sowie optional eine Chiipelektrode **53** wie erläutert aufweisen kann, auch wenn diese zur Vereinfachung der Darstellung nicht gezeigt sind. Unabhängig davon kann ein Bonddraht **9** vorhanden sein, der an einem ersten Abschnitt **91** an eine der Chiipelektroden **51**, **52** oder **53** des betreffenden Halbleiterchips **5** gebondet ist. In diesem Zusammenhang wird darauf hingewiesen, dass eine Chiipelektrode **51**, **52**, **53**, an die ein Bonddraht **9** an seinem ersten Abschnitt **91** gebondet ist, nicht zwingend um eine Steuerelektrode handeln muss, sondern dass es sich auch um eine Lastelektrode **51** oder **52** handeln kann.

[0050] Abschließend zeigt **Fig. 14** am Beispiel des Elektronikmoduls gemäß **Fig. 13**, wie jede der ersten und zweiten Leiterplatte **1**, **2** jeweils an ihrer der anderen Leiterplatte **2**, **1** abgewandten Seite thermisch mit einer Kühlvorrichtung **201** bzw. **202**, beispielsweise einem Kühlkörper, gekoppelt werden kann. Hierzu können die Kühlvorrichtungen **201**, **202** unmittelbar gegen die betreffende Leiterplatte **1**, **2** gepresst werden. Eine solche doppelseitige Kühlung lässt sich nicht nur mit einem Elektronikmodul **100** gemäß **Fig. 13** sondern mit jedem der vorangehend erläuterten Elektronikmodule **100** realisieren. Optional kann aber auch zwischen die Leiterplatte **1**, **2** und die betreffende Kühlvorrichtung **201** bzw. **202** jeweils eine Wärmeleitpaste oder eine Wärmeleitfolie eingebracht werden. Ebenso besteht die Möglichkeit, die Leiterplatte **1** und/oder **2**, beispielsweise durch Lötten, Sintern oder Kleben, stoffschlüssig mit der betreffenden Kühlvorrichtung **201** bzw. **202** zu verbinden.

Patentansprüche

1. Elektronikmodul, das aufweist:

eine erste Leiterplatte (1) mit einer ersten Metallisierungsschicht (11);

eine zweite Leiterplatte (2) mit einer zweiten Metallisierungsschicht (21);

ein elektrisches Anschlusselement (4), das einen ersten Abschnitt (41) aufweist, der zumindest teilweise zwischen der ersten Metallisierungsschicht (11) und der zweiten Metallisierungsschicht (21) angeordnet ist;

eine elektrisch leitende erste Verbindungsschicht (31), die sich durchgehend zwischen dem ersten Abschnitt (41) und der ersten Metallisierungsschicht (11) erstreckt; und

eine elektrisch leitende zweite Verbindungsschicht (32), die sich durchgehend zwischen dem ersten Abschnitt (41) und der zweiten Metallisierungsschicht (21) erstreckt;

wobei von der ersten Verbindungsschicht (31) und der zweiten Verbindungsschicht (32) eine als Schicht mit einem gesinterten Metallpulver ausgebildet ist.

2. Elektronikmodul nach Anspruch 1, bei dem die andere von der ersten Verbindungsschicht (31) und der zweiten Verbindungsschicht (32) ausgebildet ist als Lotschicht oder als Klebeschicht oder als Schicht mit einem gesinterten Metallpulver.

3. Elektronikmodul nach Anspruch 1 oder 2, bei dem zumindest eines von Folgendem gegeben ist: die erste Verbindungsschicht (31) weist einen Schmelzpunkt auf, der geringer ist als ein Schmelzpunkt der ersten Metallisierungsschicht (11) und geringer als ein Schmelzpunkt des elektrischen Anschlusselements (4); die zweite Verbindungsschicht (32) weist einen Schmelzpunkt auf, der geringer ist als ein Schmelzpunkt der zweiten Metallisierungsschicht (21) und geringer als ein Schmelzpunkt des elektrischen Anschlusselements (4).

4. Elektronikmodul nach einem der vorangehenden Ansprüche, bei dem zumindest eines von Folgendem gegeben ist:

der erste Abschnitt (41) weist von der ersten Metallisierungsschicht (11) einen Abstand (d31) von wenigstens 20 µm und von höchstens 200 µm auf;

der erste Abschnitt (41) weist von der zweiten Metallisierungsschicht (21) einen Abstand (d32) von wenigstens 20 µm und von höchstens 200 µm auf.

5. Elektronikmodul nach einem der vorangehenden Ansprüche, bei dem das elektrische Anschlusselement (4) aus dem Zwischenraum (7) zwischen der ersten Leiterplatte (1) und der zweiten Leiterplatte (2) herausragt.

6. Elektronikmodul nach einem der vorangehenden Ansprüche, bei dem zumindest eines von folgendem gilt:

die erste Leiterplatte (1) weist einen ersten dielektrischen Isolationsträger (10) auf, auf den die erste Metallisierungsschicht (11) aufgebracht ist;

die zweite Leiterplatte (2) weist einen zweiten dielektrischen Isolationsträger (20) auf, auf den die zweite Metallisierungsschicht (21) aufgebracht ist;

7. Elektronikmodul nach einem der vorangehenden Ansprüche mit einem zwischen der ersten Metallisierungsschicht (11) und der zweiten Metallisierungsschicht (21) angeordneten Halbleiterchip (5), der sowohl mit der ersten Metallisierungsschicht (11) als auch mit der zweiten Metallisierungsschicht (21) elektrisch leitend verbunden ist.

8. Elektronikmodul nach Anspruch 7 mit einem elektrisch leitenden Distanzstück (6), das zwischen dem Halbleiterchip (5) und einer von der ersten oder zweiten Metallisierungsschicht (11, 21) angeordnet ist und den Halbleiterchip (5) mit der einen von der ersten oder zweiten Metallisierungsschicht (11, 21) elektrisch leitend verbindet.

9. Elektronikmodul nach einem der Ansprüche 7 oder 8 mit einem Bonddraht (9), der einen ersten Abschnitt (91) aufweist, der zwischen einer Chiipelektrode (53) des Halbleiterchips (5) und der ersten Leiterplatte (1) angeordnet ist und an dem der Bonddraht (9) an die Chiipelektrode (53) gebondet ist.

10. Verfahren zur Herstellung eines Elektronikmoduls, wobei das Verfahren aufweist:

stoffschlüssiges Verbinden einer ersten Metallisierungsschicht (11) einer ersten Leiterplatte (1) mit einem Leiterraum (400) mittels einer elektrisch leitenden ersten Verbindungsschicht (31) und stoffschlüssiges Verbinden einer zweiten Metallisierungsschicht (21) einer zweiten Leiterplatte (2) mit dem Leiterraum (400) mittels einer elektrisch leitenden zweiten Verbindungsschicht (32), so dass

- sich die erste Verbindungsschicht (31) durchgehend zwischen der ersten Metallisierungsschicht (11) und einem ersten Abschnitt (41) des Leiterraums (400) erstreckt;

- sich die zweite Verbindungsschicht (32) durchgehend zwischen der zweiten Metallisierungsschicht (21) und dem ersten Abschnitt (41) erstreckt; und

- der erste Abschnitt (41) zwischen der ersten Metallisierungsschicht (11) und der zweiten Metallisierungsschicht (21) angeordnet ist; und nachfolgend

Vereinzeln des Leiterraums (400) zu wenigstens zwei Segmenten, so dass eines der Segmente ein elektrisches Anschlusselement (4) des Elektronikmoduls (100) bildet, wobei das elektrische Anschlusselement (4) den ersten Abschnitt (41) enthält;

wobei von der ersten Verbindungsschicht (31) und der zweiten Verbindungsschicht (32) zumindest eine durch Sintern eines Metallpulvers erzeugt wird.

Es folgen 5 Seiten Zeichnungen

Anhängende Zeichnungen

FIG 1

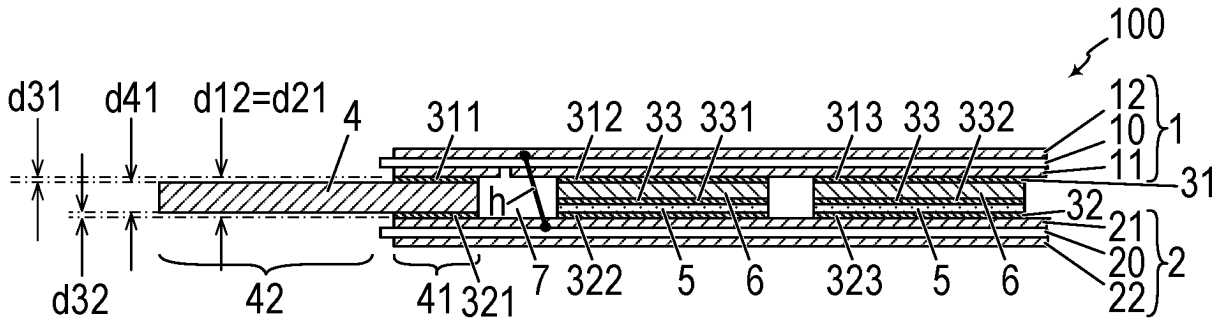
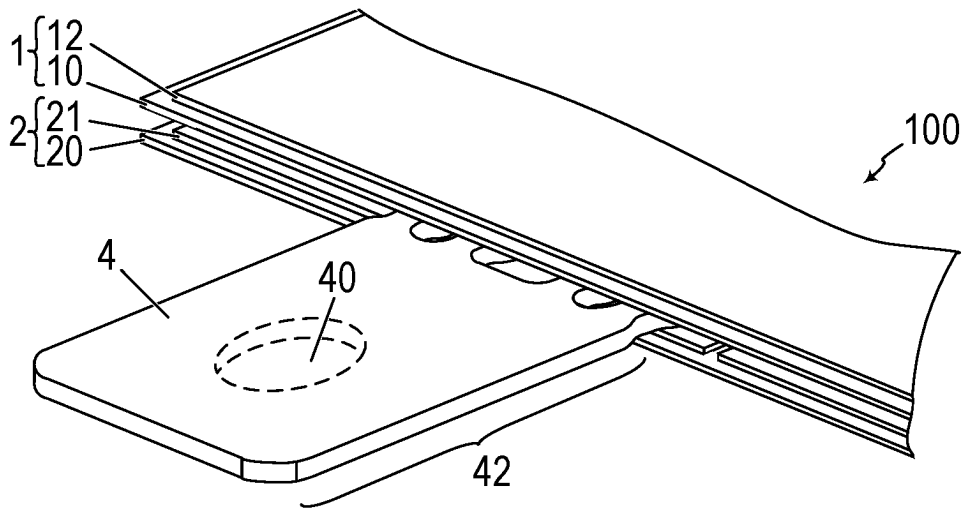


FIG 2



$d_{12}=d_{21}$

FIG 3

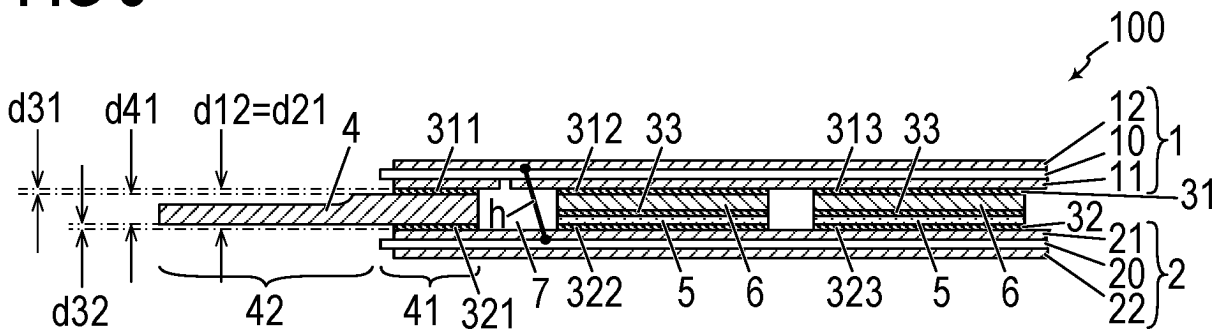


FIG 4

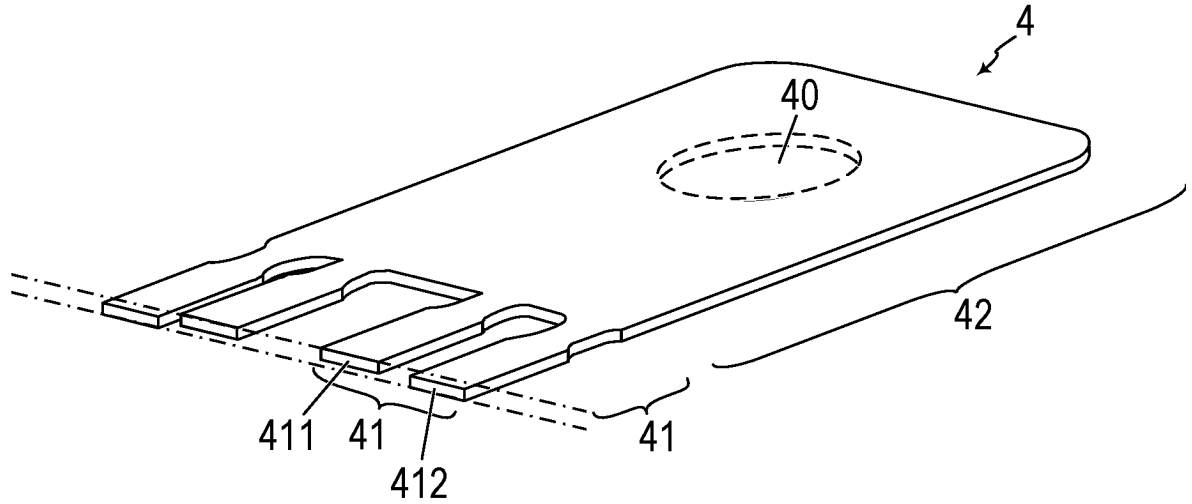


FIG 5

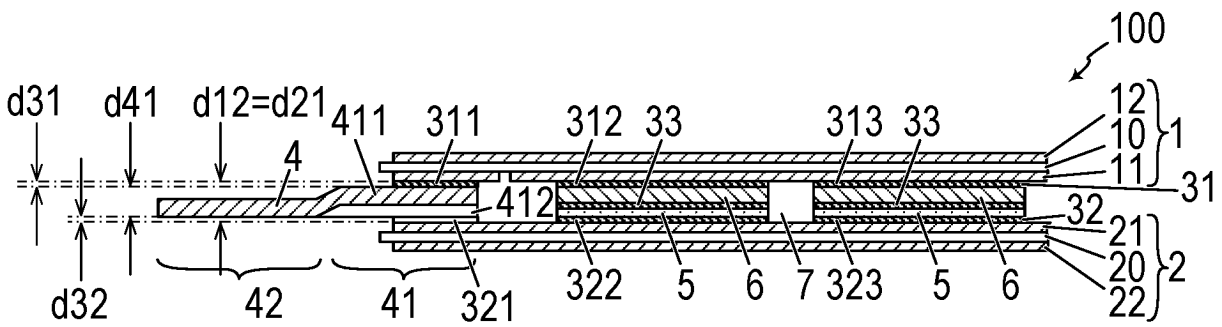


FIG 6

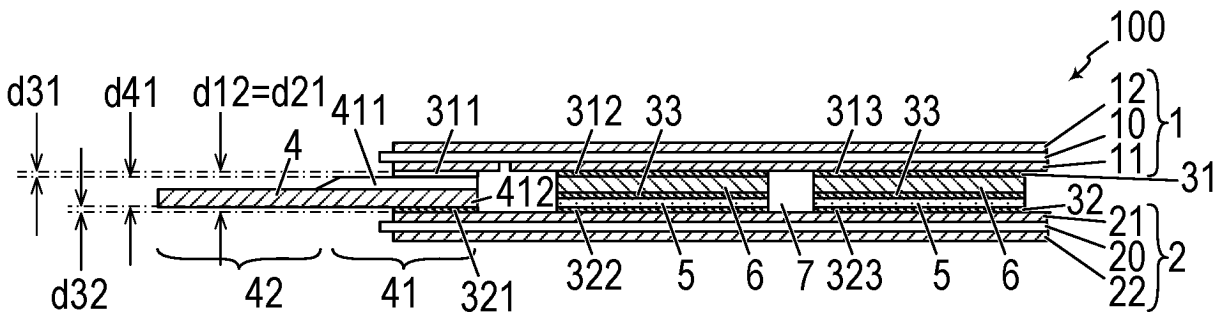


FIG 7

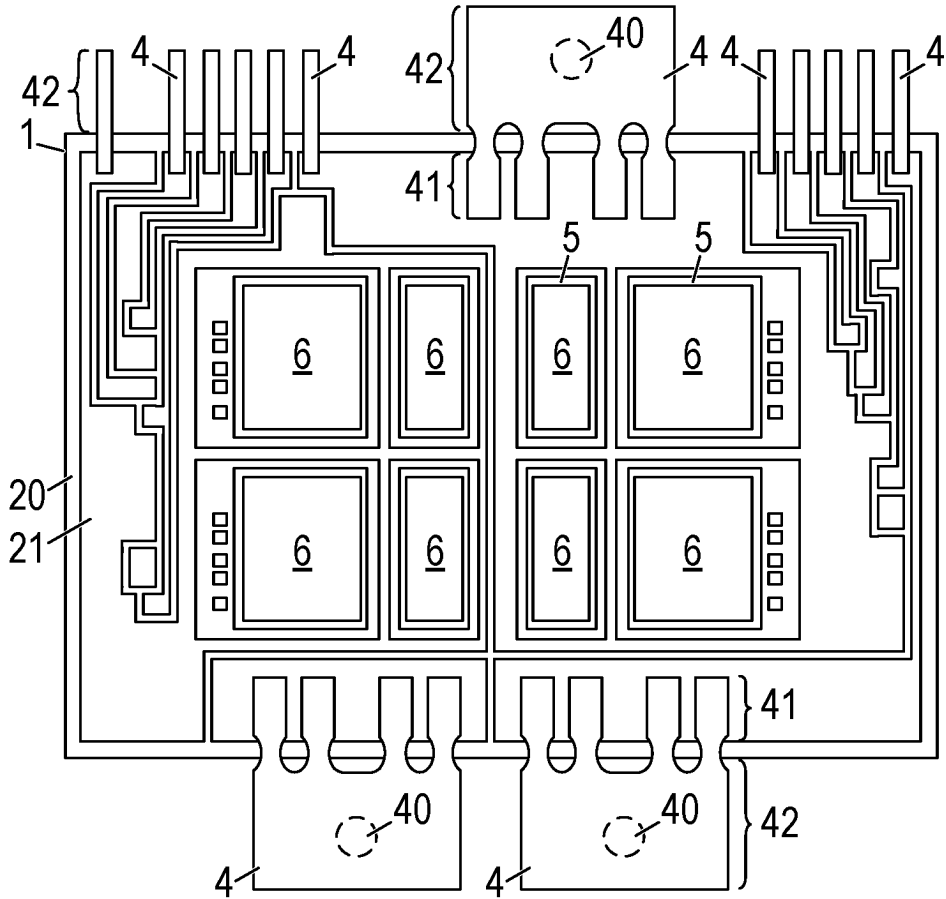


FIG 8

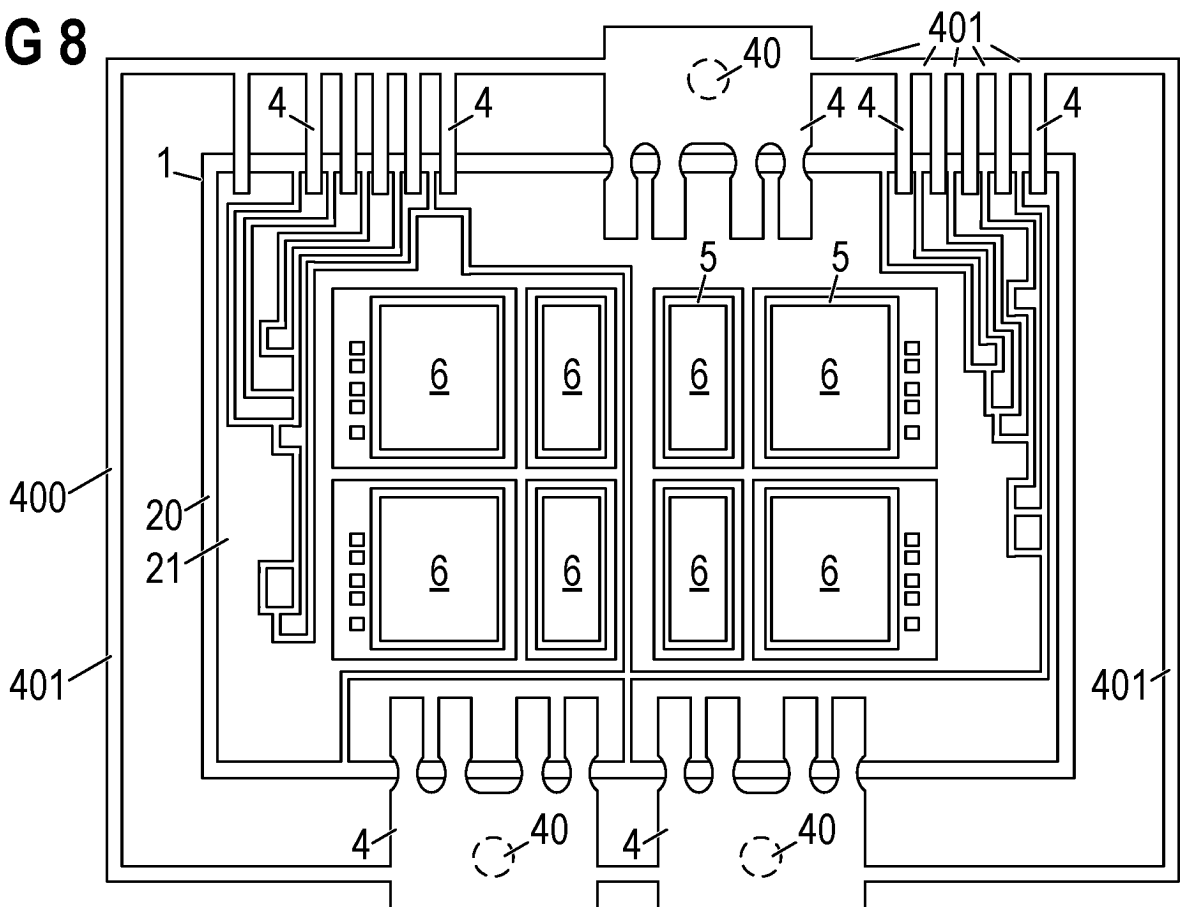


FIG 9

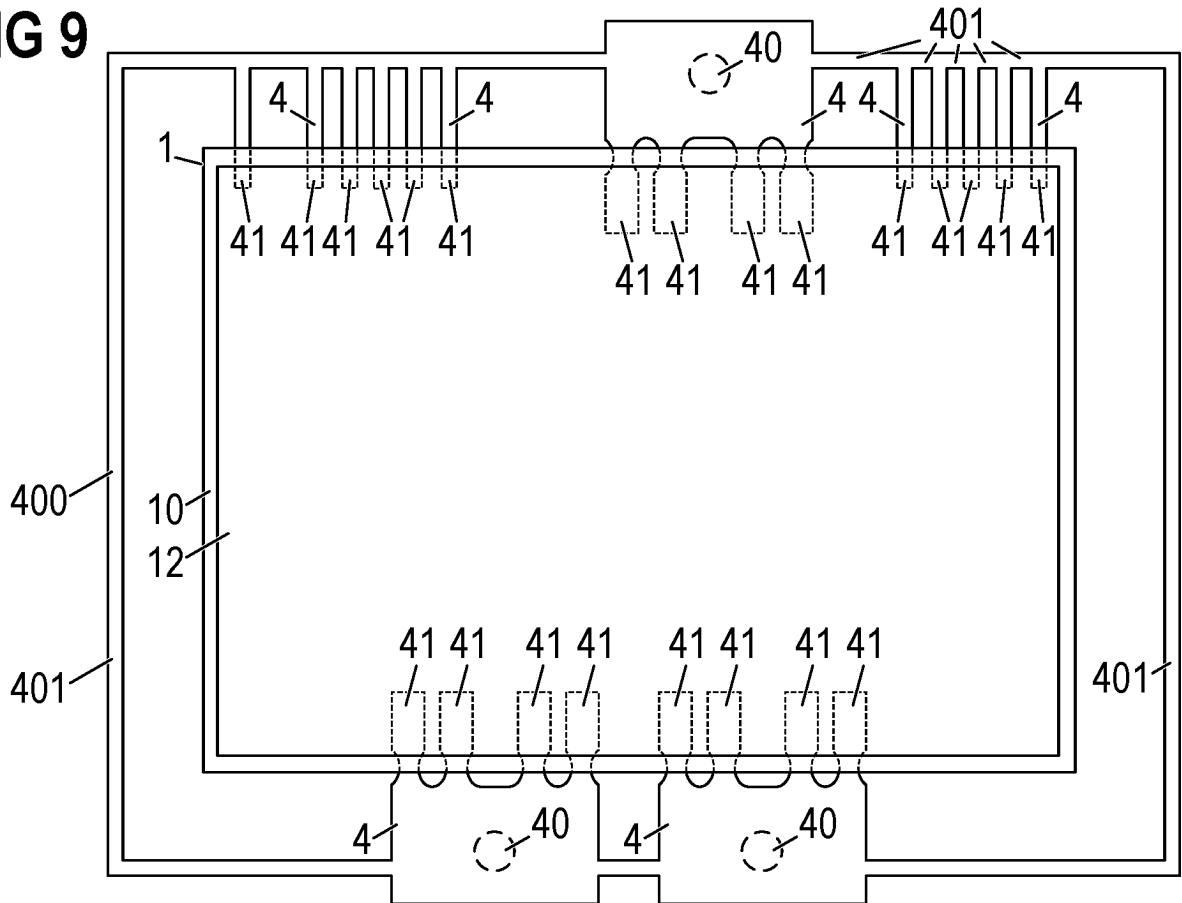


FIG 10

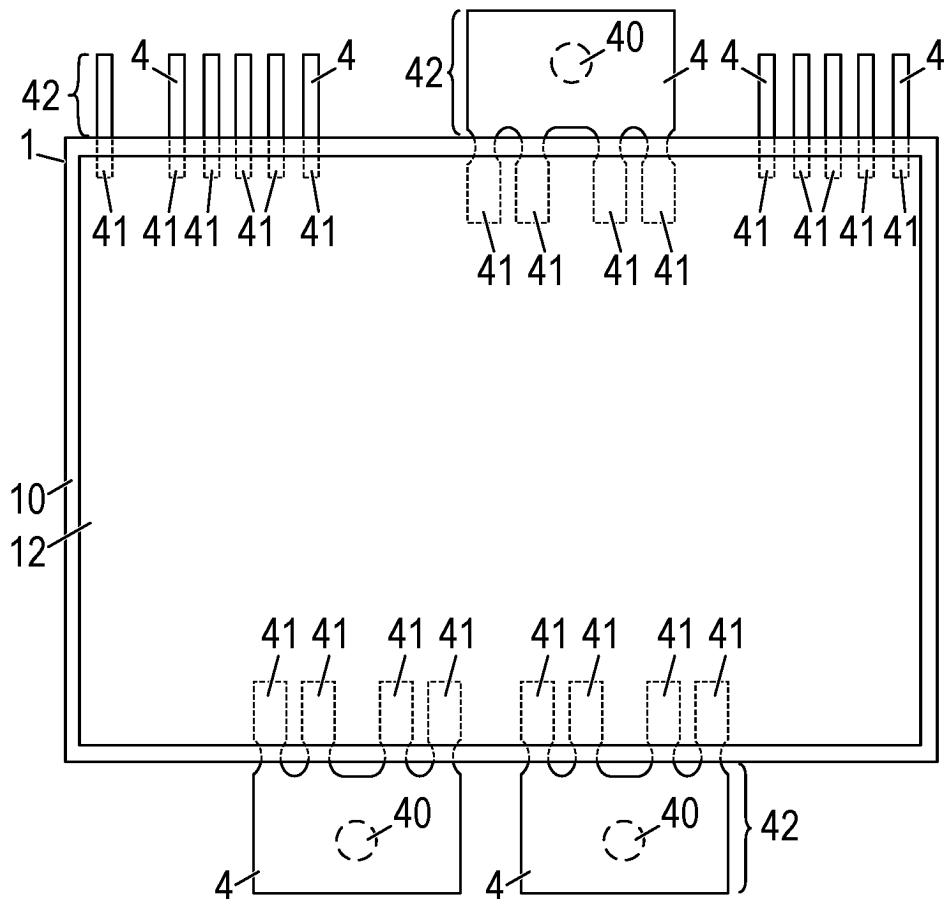


FIG 11

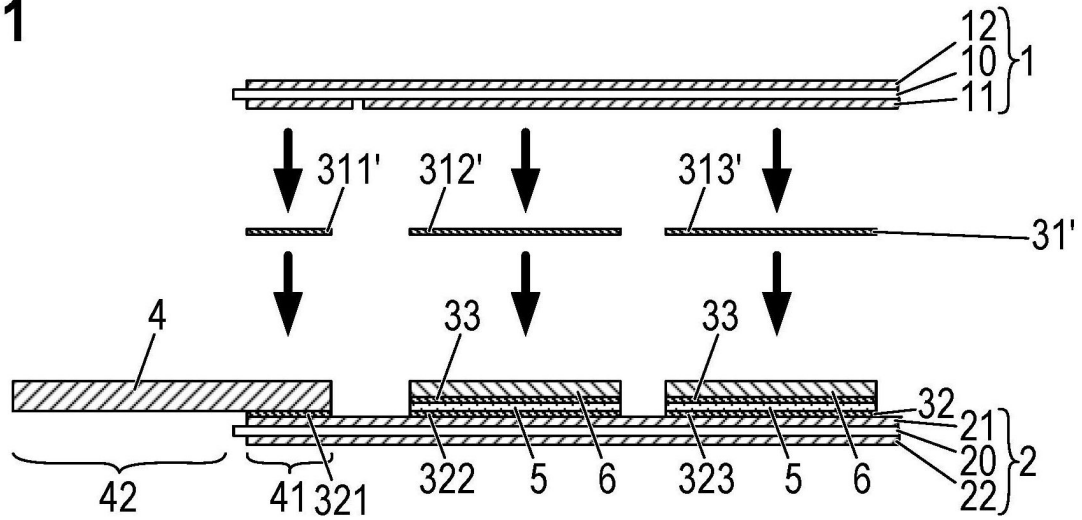


FIG 12

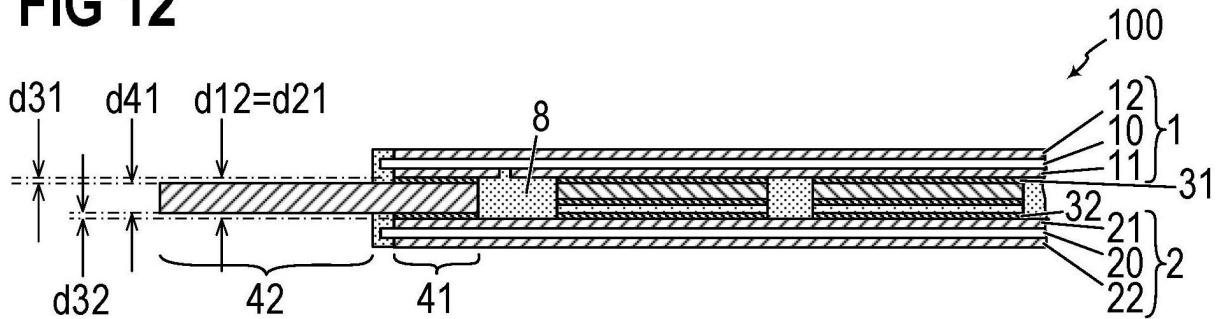


FIG 13

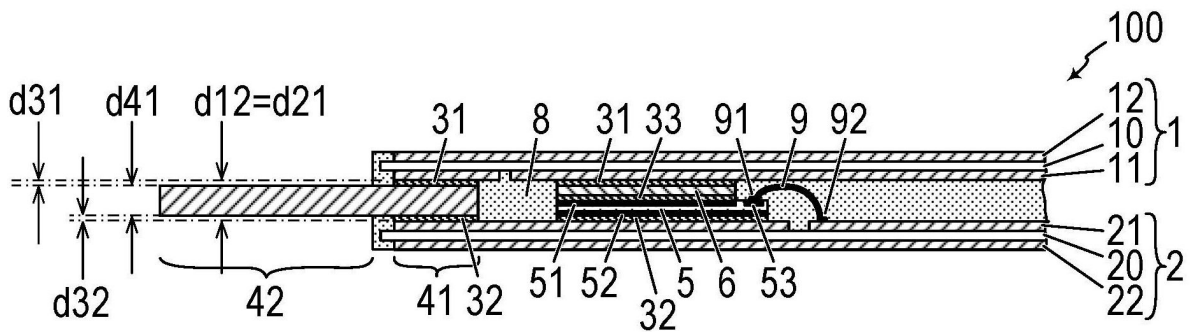


FIG 14

