

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-180203

(P2007-180203A)

(43) 公開日 平成19年7月12日(2007.7.12)

(51) Int. Cl. F I テーマコード (参考)
 HO 1 L 33/00 (2006.01) HO 1 L 33/00 N 5 FO 4 1

審査請求 未請求 請求項の数 10 O L (全 13 頁)

(21) 出願番号	特願2005-375900 (P2005-375900)	(71) 出願人	000190688 新光電気工業株式会社 長野県長野市小島田町80番地
(22) 出願日	平成17年12月27日 (2005.12.27)	(74) 代理人	100070150 弁理士 伊東 忠彦
		(72) 発明者	村山 啓 長野県長野市小島田町80番地 新光電気 工業株式会社内
		(72) 発明者	白石 晶紀 長野県長野市小島田町80番地 新光電気 工業株式会社内
		(72) 発明者	春原 昌宏 長野県長野市小島田町80番地 新光電気 工業株式会社内

最終頁に続く

(54) 【発明の名称】 半導体装置および半導体装置の製造方法

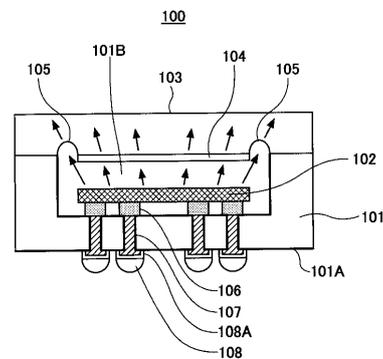
(57) 【要約】

【課題】 発光素子が実装されてなる半導体装置であって、発光効率が良好な半導体装置と、当該半導体装置を製造する製造方法を提供する。

【解決手段】 基板に発光素子が実装されてなる半導体装置であって、前記発光素子上には光透過性の平板状のカバーが設置され、前記カバーには、前記発光素子の発光の反射を抑制するための溝部が形成されていることを特徴とする半導体装置。

【選択図】 図2

実施例1による半導体装置の構成例



【特許請求の範囲】**【請求項 1】**

基板に発光素子を実装されてなる半導体装置であって、
前記発光素子上には光透過性の平板状のカバーが設置され、
前記カバーの前記発光素子に面する側には、前記発光素子の発光の反射を抑制するための溝部が形成されていることを特徴とする半導体装置。

【請求項 2】

前記カバーには蛍光体膜が形成されていることを特徴とする請求項 1 記載の半導体装置。

【請求項 3】

前記基板には、前記発光素子を実装する凹部が形成され、該凹部の周囲が前記カバーと接合されることで前記発光素子が封止される構造であることを特徴とする請求項 1 または 2 記載の半導体装置。

【請求項 4】

前記溝部は、前記基板と前記カバーの接合部近傍に形成されることを特徴とする請求項 3 記載の半導体装置。

【請求項 5】

前記基板を貫通するように形成され、前記発光素子と電気的に接続された貫通配線を有することを特徴とする請求項 1 乃至 4 のうち、いずれか 1 項記載の半導体装置。

【請求項 6】

基板に発光素子を実装されるとともに光透過性のカバーが設置されてなる半導体装置の製造方法であって、

前記基板上に前記発光素子を実装する実装工程と、
前記光透過性のカバーに、前記発光素子の発光の反射を抑制するための溝部を形成する溝部形成工程と、
前記溝部が形成された前記カバーを、前記溝部が前記発光素子と面するように前記基板上に設置するカバー設置工程と、を有することを特徴とする半導体装置の製造方法。

【請求項 7】

前記カバーに蛍光体膜を形成する工程をさらに有することを特徴とする請求項 6 記載の半導体装置の製造方法。

【請求項 8】

前記基板には、前記発光素子を実装する凹部が形成され、前記カバー設置工程では、該凹部の周囲が前記カバーと接合されることで前記発光素子が封止されることを特徴とする請求項 6 または 7 記載の半導体装置の製造方法。

【請求項 9】

前記カバー設置工程では、前記溝部が、前記基板と前記カバーの接合部近傍に位置するように当該カバーと当該基板が接合されることを特徴とする請求項 8 記載の半導体装置の製造方法。

【請求項 10】

前記基板を貫通する、前記発光素子と電気的に接続されるための貫通配線を形成する工程をさらに有することを特徴とする請求項 6 乃至 9 のうち、いずれか 1 項記載の半導体装置の製造方法。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、基板に発光素子を実装されてなる半導体装置およびその製造方法に関する。

【背景技術】**【0002】**

基板に発光素子を実装されてなる半導体装置には様々な構造のものが提案されている。例えば、発光素子を実装した半導体装置の一例として、下記の構造が提案されていた。

10

20

30

40

50

【0003】

図1は、例えば、発光素子12を実装した半導体装置10を模式的に示した断面図である。図1を参照するに、本図に示す半導体装置10では、例えばセラミック材料よりなる基板11A上に、前記発光素子12が実装されてなる構造を有している。

【0004】

前記基板11A上には、セラミック材料よりなる枠体11Bが形成され、さらに該枠体11B上には、樹脂材料よりなる接着剤16により、光透過性のカバー17が接着されている。前記発光素子12は、前記基板11A、枠体11B、およびカバー17により画成される内部空間11aに封止される構造になっている。

【0005】

また、前記発光素子12の電極パッド13と、前記基板11A上に形成された電極パッド14が、ワイヤ15により接続されている。

【特許文献1】特開2005-235884号公報

【発明の開示】

【発明が解決しようとする課題】

【0006】

しかし、上記の半導体装置10では、発光効率が低下してしまう問題が生じる場合があった。例えば、前記発光素子12からの発光は、前記カバー17の周縁部付近（前記カバー17と前記枠体11Bの接合部近傍）では、該カバー17に反射されてしまう割合が多くなる場合があった。これは、前記発光素子12からの発光の前記カバー17に対する入射角が、該カバー17の周縁部付近では大きくなるためである。

【0007】

また、前記カバー17の周縁部付近では、例えば前記接着剤16のはみ出しなどの影響により発光の透過量が低下してしまう場合が生じていた。

【0008】

そこで、本発明では、上記の問題を解決した、新規で有用な半導体装置、および半導体装置の製造方法を提供することを課題としている。

【0009】

本発明の具体的な課題は、発光素子を実装されてなる半導体装置であって、発光効率が良好な半導体装置と、当該半導体装置を製造する製造方法を提供することである。

【課題を解決するための手段】

【0010】

本発明の第1の観点では、上記の課題を、基板に発光素子を実装されてなる半導体装置であって、前記発光素子上には光透過性の平板状のカバーが設置され、前記カバーの前記発光素子に面する側には、前記発光素子の発光の反射を抑制するための溝部が形成されていることを特徴とする半導体装置により、解決する。

【0011】

当該半導体装置は、前記発光素子を覆うカバーでの反射が抑制されるため、発光効率が良好となる。

【0012】

また、前記カバーには蛍光体膜が形成されていると、発光素子と蛍光体の発光の混色を得る場合の発光の均一性が良好となり、好適である。

【0013】

また、前記基板には、前記発光素子を実装する凹部が形成され、該凹部の周囲が前記カバーと接合されることで前記発光素子が封止される構造であると、前記発光素子の品質を良好に保持することが可能となり、好ましい。

【0014】

また、前記溝部は、前記基板と前記カバーの接合部近傍に形成されると、発光の反射を抑制する効果が特に良好となり、好適である。

【0015】

10

20

30

40

50

また、前記基板を貫通するように形成され、前記発光素子と電氣的に接続された貫通配線を有すると、当該発光素子と接続対象との接続が容易となる。

【0016】

また、本発明の第2の観点では、上記の課題を、基板に発光素子を実装されるとともに光透過性のカバーが設置されてなる半導体装置の製造方法であって、前記基板上に前記発光素子を実装する実装工程と、前記光透過性のカバーに、前記発光素子の発光の反射を抑制するための溝部を形成する溝部形成工程と、前記溝部が形成された前記カバーを、前記溝部が前記発光素子と面するように前記基板上に設置するカバー設置工程と、を有することを特徴とする半導体装置の製造方法により、解決する。

【0017】

当該半導体装置の製造方法によれば、前記発光素子を覆うカバーでの反射が抑制されるため、発光効率が良好となる半導体装置を製造することが可能となる。

【0018】

また、前記カバーに蛍光体膜を形成する工程をさらに有すると、当該蛍光体の平面度が良好となり、発光素子と蛍光体の発光の混色を得る場合の発光の均一性が良好となる半導体装置を製造することが可能となる。

【0019】

また、前記基板には、前記発光素子を実装する凹部が形成され、前記カバー設置工程では、該凹部の周囲が前記カバーと接合されることで前記発光素子が封止されると、前記発光素子の品質を良好に保持することが可能となる。

【0020】

また、前記カバー設置工程では、前記溝部が、前記基板と前記カバーの接合部近傍に位置するように当該カバーと当該基板が接合されると、当該カバーと当該基板の接合の位置あわせが容易となり、好適である。

【0021】

また、前記基板を貫通する、前記発光素子と電氣的に接続されるための貫通配線を形成する工程をさらに有すると、当該発光素子と接続対象との接続が容易となる半導体装置を製造することが可能となる。

【発明の効果】

【0022】

本発明によれば、発光素子を実装されてなる半導体装置であって、発光効率が良好な半導体装置と、当該半導体装置を製造する製造方法を提供することが可能になる。

【発明を実施するための最良の形態】

【0023】

本発明による半導体装置は、基板に発光素子を実装されてなる半導体装置であって、前記発光素子上には光透過性の平板状のカバーが設置され、前記カバーの前記発光素子に面する側には、前記発光素子の発光の反射を抑制するための溝部が形成されていることを特徴としている。

【0024】

このため、前記発光素子からの発光が前記カバーを透過する場合、該カバーによる反射が抑制されて発光の透過率が向上する。その結果、当該半導体装置の発光効率が良好となる特徴を有している。

【0025】

次に、上記の半導体装置の構成と製造方法の一例を、図面に基づき説明する。

【実施例1】

【0026】

図2は、本発明の実施例1による半導体装置100を模式的に示した断面図である。図2を参照するに、前記半導体装置100は、例えばSiよりなる基板101に、例えばLEDよりなる発光素子102が実装されてなる半導体装置である。また、前記発光素子102上には光透過性の、例えばガラスよりなる平板状のカバー103が設置（接合）され

10

20

30

40

50

ている。

【0027】

本実施例による半導体装置100では、前記カバー103の前記発光素子102に面する側に、溝部105が形成されていることが特徴である。このため、前記発光素子102からの発光が前記カバー103を透過する場合、該カバー103による反射が抑制されて発光の透過率が向上する。その結果、当該半導体装置100の発光効率が良い特徴を有している。

【0028】

例えば、前記溝部105は、前記基板101と前記カバー103の接合部近傍（前記カバー103の周縁部付近）に形成されていると、前記発光素子100からの発光の前記カバー103に対する入射角が、該カバー103の周縁部付近で大きくなることが抑制される。このため、前記カバー103の周縁部付近での、発光の反射を効率的に抑制することが可能になる。

10

【0029】

この場合、前記溝部105は、例えば断面形状が略半円状となるような局面形状を有すると、発光の入射角を小さくして効果的に反射を抑制することが可能となり、好ましい。また、当該溝部105は、前記半導体装置100を平面視した場合に、前記発光素子102を囲むように、前記発光素子102を中心とした円状に形成されることが好ましい。また、これらの溝部の形状は一例であり、半導体装置の仕様に応じて様々に変形・変更して用いることが可能である。

20

【0030】

また、前記基板101には、前記発光素子102を実装する凹部101Bが形成され、該凹部101Bの周囲が前記カバー103と接合されることで前記発光素子102が基板101上に封止される構造となっている。すなわち、前記基板101と前記カバー103によって、前記発光素子102が封止される空間が画成される構成となっている。このため、前記発光素子102が封止される空間を、例えば減圧状態としたり、または不活性ガスで満たすことが可能となり、前記発光素子102の品質の維持と長寿命化を図ることが可能となる。

【0031】

また、前記基板101と前記カバー103とが陽極接合により接続されていると、例えば樹脂などの有機材料により接合される場合にくらべて発光素子が封止される空間が清浄に保持されるため、前記発光素子102の品質が良好となり、好ましい。また、樹脂などの有機材料により接合されている場合と比較すると、前記カバー103が清浄に保持され、特に該カバー103と前記基板101の接合部付近に接着剤のはみ出しなどが発生しないため、発光の透過率が良好となり、好ましい。

30

【0032】

また、本実施例による半導体装置100では、前記カバー103の内面（凹部101B側）には蛍光体膜104が形成されている。このため、本実施例による半導体装置100では、蛍光体膜または蛍光体を含む樹脂などが直接発光素子（LED）上に塗布されることがないため、前記発光素子102の放熱が良好となり、発光素子の発熱による品質低下の影響が抑制されている。

40

【0033】

また、本実施例による半導体装置100では、平板状の前記カバー103に前記蛍光体膜104を形成しているため、例えば印刷法などを用いて、前記蛍光体膜104の膜厚の均一性を良好に形成することができる。さらに、本実施例による半導体装置では、前記発光素子102の側面に蛍光体膜を形成する必要がなく、そのために発光の強度や発光色の均一性が良好である特徴を有している。

【0034】

また、前記発光素子102は、例えばAuよりなるバンプ（Auスタッドバンプ）106を介して前記基板101の底面を貫通するように形成されるビアプラグ（貫通配線）1

50

07と電氣的に接続されている。

【0035】

前記ビアプラグ107の、前記発光素子102が接続される側の反対側には、例えばNi/Auメッキ層よりなる接続層108Aが形成され、さらに当該接続層108Aに半田バンプ108が形成されている。すなわち、前記ビアプラグ107が形成されることによって、前記発光素子102と、当該発光素子102が封止される空間の外側の接続対象（例えばマザーボードなど）とを、容易に接続することが可能になっている。また、前記バンプ106と前記ビアプラグ107の間にも、例えばNi/Auメッキ層よりなる接続層が形成されていてもよいが、本図では図示を省略している。

【0036】

また、前記基板101が、例えばSiよりなると、前記基板101を微細な形状に加工することが容易となり、好ましい。例えば、Siはセラミックなどの材料に比べて微細加工が容易である特徴を有している。また、前記基板101がSiよりなると、ガラス（ホウケイ酸ガラス）よりなる前記カバー103との間で陽極接合を行うことも可能となる。

【0037】

また、前記基板101の表面は、酸化膜（シリコン酸化膜）101Aが形成され、例えば当該基板101と前記ビアプラグ107との間や、当該基板101と前記バンプ106との間は絶縁されている。

【0038】

次に、上記の半導体装置100を製造する製造方法の一例について、図3A～図3Mに基づき、手順を追って説明する。ただし以下の図中、先に説明した部分には同一の参照符号を付し、説明を省略する場合がある。また、以下の本実施例では、一つの基板を用いて複数の半導体装置を形成している。

【0039】

まず、図3Aに示す工程において、例えばSiよりなる基板101をエッチングしてパターンニングし、発光素子を設置するための複数の凹部101Bと、ビアプラグ107を形成するための、基板101を貫通するピアホール107Aを複数形成する。

【0040】

次に、図3Bに示す工程において、凹部101Bの内壁面やピアホール107Aの内壁面を含む前記基板101の表面に、例えば熱CVD法などにより、酸化膜（シリコン酸化膜、または熱酸化膜とよぶ場合もある）101Aを形成する。

【0041】

次に、図3Cに示す工程において、例えばCuのメッキ法（例えばピアフィルメッキ法）により、ピアホール107Aにビアプラグ107を形成する。

【0042】

次に、図3Dに示す工程において、例えばメッキ法により、例えばNi/Auよりなる接続層106A、108Aを形成する。この場合、接続層106Aは、ビアプラグ107の凹部101Bの側に、接続層108Aは、ビアプラグ107の凹部101Bの反対側に形成される。

【0043】

次に、図3Eに示す工程において、接続層106A上に、バンプ（Auスタッドバンプ）106を形成する。なお、本図以降では、接続層106Aの図示を省略している。また、Auスタッドバンプは、発光素子の電極パッドに設けておいてもよい。

【0044】

次に、図3Fに示す工程において、凹部101Bの周囲の凸部101Cの表面の酸化膜101Aを、例えばマスクエッチにより剥離する。本工程によって酸化膜が剥離された部分には後の工程においてガラスよりなるカバーが接合される。

【0045】

次に、図3Gに示す工程において、例えばLEDよりなる発光素子102を、凹部101Bに設置する。この場合、例えば熱圧着、または超音波接合などを用いて、発光素子1

10

20

30

40

50

02と bumps 106を電氣的に接合し、bumps 106を介して発光素子102とビアプラグ107が電氣的に接続されるように前記発光素子102を実装する。

【0046】

次に、図3Hに示す工程において、例えばホウケイ酸ガラスよりなる、平板状のカバー103に、例えば印刷法により、蛍光体膜104をパターニングして形成する。本実施例による半導体装置の製造方法では、上記のように、平板状のカバー103に蛍光体膜104を形成しているため、例えば印刷法などを用いて、蛍光体膜104の膜厚の均一性を良好に形成することができる。そのために半導体装置の発光の強度や発光色の均一性を良好とすることができる。

【0047】

またこの場合、カバー103と基板101とが接合される部分には、蛍光体膜104を形成せず、カバー103と基板101が直接接触するように蛍光体膜がパターニングされることが好ましい。

【0048】

次に、図3Iに示す工程において、蛍光体膜104を覆うようにカバー103にレジスト層を形成し、該レジスト層をパターニングすることで、開口部103Bを有するレジストパターン104Aを形成する。

【0049】

次に、図3Jに示す工程において、例えば、サンドブラスト加工により、またはプラズマエッチング加工などにより、開口部103Bより露出するカバー103に、溝部105を形成する。この場合、溝部105は、断面形状が例えば略半円状となる。

【0050】

次に、図3Kに示す工程において、溝部105が形成されたカバー103と基板101を、前記溝部105が前記発光素子102と面するように、例えば陽極接合により接合し、発光素子102を基板101上で封止する構造が形成される。この場合、陽極接合は、カバー103と基板101との間に高電圧を印加し、カバー103と基板101を昇温して行う。

【0051】

上記の陽極接合が行われると、基板を構成するSiと、カバーを構成するガラス中の酸素が結合し、接合力が良好で安定した接合が行われる。また、樹脂材料を用いた接合と異なり、発光素子が封止される空間を汚染するようなガス、不純物などが殆ど発生することがないことが特徴である。

【0052】

次に、図3Lに示す工程において、接続層108AにプローブPrを接触させて、半導体装置の、輝度、電流/電圧の検査を行う。

【0053】

次に、図3Mに示す工程において、接続層108Aに半田 bumps 108を形成し、さらに、基板101とカバー103をダイシングにより切断し、個片化することで、先に説明した半導体装置100を複数形成することができる。

【0054】

上記の半導体装置の製造方法では、前記発光素子102を覆うカバー103に溝部105が形成されるため、当該カバー103での発光の反射が抑制されて、発光効率が良好となる半導体装置を製造することが可能となる。

【0055】

また、上記の溝部105が形成された状態でカバー103と基板101が接合されるため、カバー103と基板101の相対的な位置あわせが容易となる効果を奏する。例えば、カバー103と基板101の接合面は、ガラスとSiが接することが好ましいため、例えば蛍光体膜104が除去されていることが好ましい。上記の製造方法では、当該接合面近傍に溝部105が形成されており、例えば蛍光体膜などが接合面に対応する位置となるように接合される可能性が小さくなり、カバーと基板の位置あわせが容易となっている。

10

20

30

40

50

【0056】

また、カバー103と基板101が陽極接合により接合されているため、樹脂などの有機材料により接合されている場合と比較すると、前記カバー103が清浄に保持され、特に該カバー103と前記基板101の接合部付近に接着剤のはみ出しなどが発生しないため、発光の透過率が良好となり、好ましい。

【実施例2】

【0057】

また、上記の半導体装置の製造方法は、例えば以下に示すように様々に変形・変更することが可能である。

【0058】

図4A～図4Cは、実施例2による半導体装置の製造方法を、手順を追って示した図である。ただし図中、先に説明した部分には同一の参照符号を付し、説明を省略する。

【0059】

まず、図4Aに示す工程に至るまでの工程は、実施例1で説明した、図3A～図3Gの工程を実施する。次に、図4Aに示す工程では、先に説明した図3Lに示す工程と同様にして、接続層108AにプローブPrを接触させて、発光素子102(半導体装置)の、輝度、電流/電圧の検査を行う。すなわち、カバーの接合前に、基板に発光素子を実装した段階で、当該発光素子の輝度、電流/電圧の検査を行う。

【0060】

次に、実施例1で説明した、図3H～図3Jの工程を実施する。次に、図4Bに示す工程において、図3Jに示す工程で形成したカバー103をダイシングにより切断して個片化する。

【0061】

次に、図4Cに示す工程において、個片化されたカバー103を、図4Aに示した工程で検査が完了した基板101に、図3Kに示した場合と同様にして陽極接合により接合する。この場合、図4Aに示した検査において、良品となった発光素子を実装された部分の基板にのみ、カバー103を接合する。例えば、図4Aに示した工程の検査において輝度、電流/電圧などの不良が確認された発光素子を実装された部分(図中中央)には、カバーは接合されないようにする。

【0062】

この後、接続層108Aに半田パンプ108を形成し、さらに、基板101をダイシングにより切断し、個片化することで、先に説明した半導体装置100を形成することができる。

【0063】

本実施例による製造方法では、図4Aに示す工程において、カバーが接合される前に検査がおこなわれているため、図4Cに示す工程において、良品である部分にのみカバーを接合することが可能となる。

【0064】

すなわち、検査とカバーの接合の工程を変更することで、無駄になる部品点数を少なくし、効率よく半導体装置を生産することが可能になっている。

【0065】

また、半導体装置の製造方法は上記の場合に限定されず、様々な材料・方法を用いて形成することが可能である。

【0066】

以上、本発明を好ましい実施例について説明したが、本発明は上記の特定の実施例に限定されるものではなく、特許請求の範囲に記載した要旨内において様々な変形・変更が可能である。

【産業上の利用可能性】

【0067】

本発明によれば、発光素子を実装されてなる半導体装置であって、発光効率が良好な半

10

20

30

40

50

導体装置と、当該半導体装置を製造する製造方法を提供することが可能になる。

【図面の簡単な説明】

【0068】

【図1】従来の半導体装置の構成例である。

【図2】実施例1による半導体装置の構成例である。

【図3A】図2の半導体装置を製造する方法を示す図(その1)である。

【図3B】図2の半導体装置を製造する方法を示す図(その2)である。

【図3C】図2の半導体装置を製造する方法を示す図(その3)である。

【図3D】図2の半導体装置を製造する方法を示す図(その4)である。

【図3E】図2の半導体装置を製造する方法を示す図(その5)である。

10

【図3F】図2の半導体装置を製造する方法を示す図(その6)である。

【図3G】図2の半導体装置を製造する方法を示す図(その7)である。

【図3H】図2の半導体装置を製造する方法を示す図(その8)である。

【図3I】図2の半導体装置を製造する方法を示す図(その9)である。

【図3J】図2の半導体装置を製造する方法を示す図(その10)である。

【図3K】図2の半導体装置を製造する方法を示す図(その11)である。

【図3L】図2の半導体装置を製造する方法を示す図(その12)である。

【図3M】図2の半導体装置を製造する方法を示す図(その13)である。

【図4A】実施例2による半導体装置の製造方法を示す図(その1)である。

【図4B】実施例2による半導体装置の製造方法を示す図(その2)である。

20

【図4C】実施例2による半導体装置の製造方法を示す図(その3)である。

【符号の説明】

【0069】

100 半導体装置

101 基板

101A 酸化膜

102 発光素子

103 カバー

104 蛍光体膜

105 溝部

30

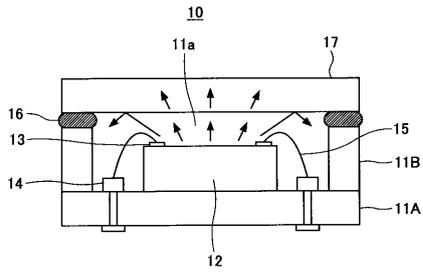
106, 108 バンプ

106A, 108A 接続層

107 ピアプラグ

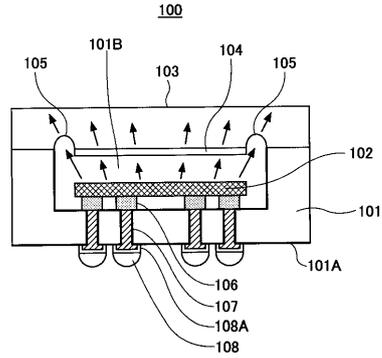
【 図 1 】

従来の半導体装置の構成例



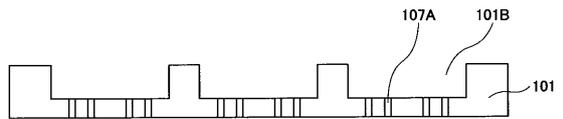
【 図 2 】

実施例1による半導体装置の構成例



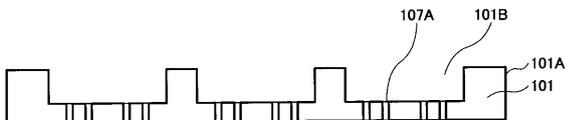
【 図 3 A 】

図2の半導体装置の製造方法を示す図(その1)



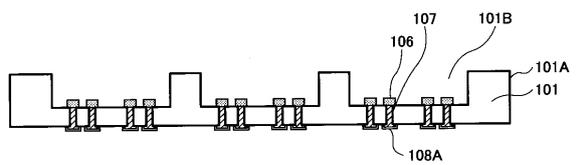
【 図 3 B 】

図2の半導体装置の製造方法を示す図(その2)



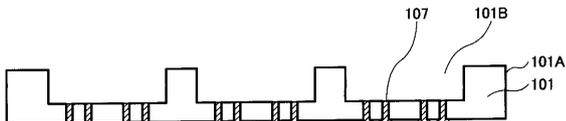
【 図 3 E 】

図2の半導体装置の製造方法を示す図(その5)



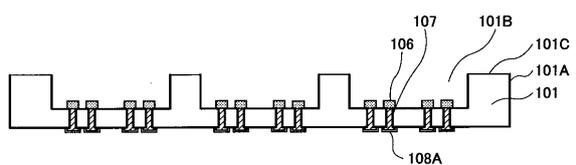
【 図 3 C 】

図2の半導体装置の製造方法を示す図(その3)



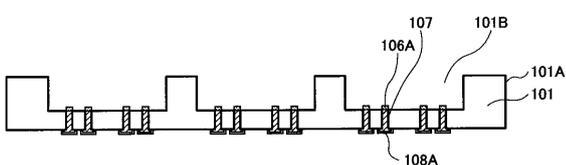
【 図 3 F 】

図2の半導体装置の製造方法を示す図(その6)



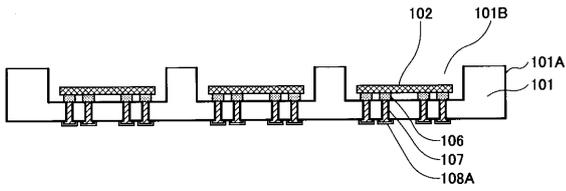
【 図 3 D 】

図2の半導体装置の製造方法を示す図(その4)



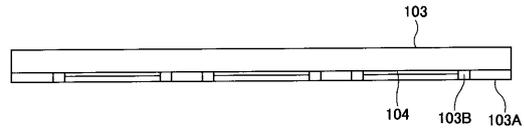
【図 3 G】

図2の半導体装置の製造方法を示す図(その7)



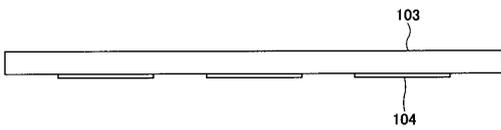
【図 3 I】

図2の半導体装置を製造する方法を示す図(その9)



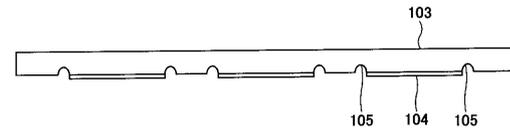
【図 3 H】

図2の半導体装置を製造する方法を示す図(その8)



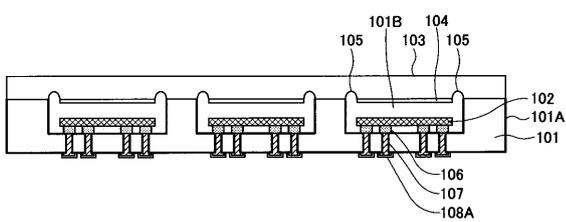
【図 3 J】

図2の半導体装置を製造する方法を示す図(その10)



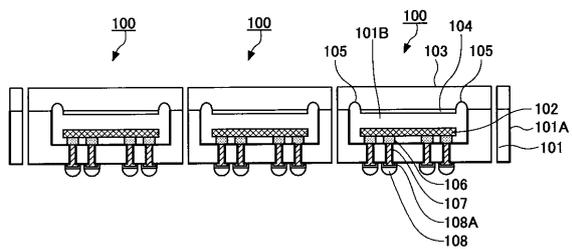
【図 3 K】

図2の半導体装置を製造する方法を示す図(その11)



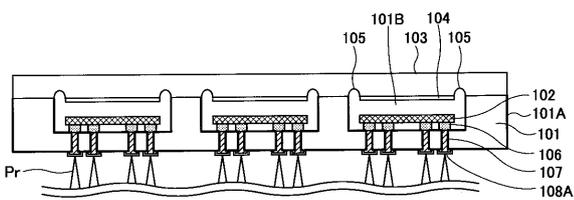
【図 3 M】

図2の半導体装置を製造する方法を示す図(その13)



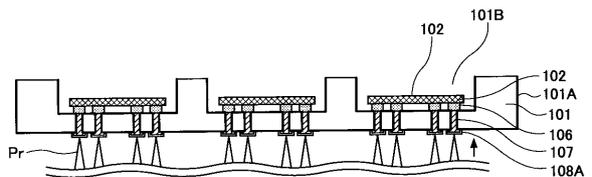
【図 3 L】

図2の半導体装置を製造する方法を示す図(その12)



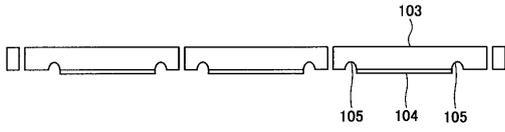
【図 4 A】

実施例2による半導体装置の製造方法を示す図(その1)



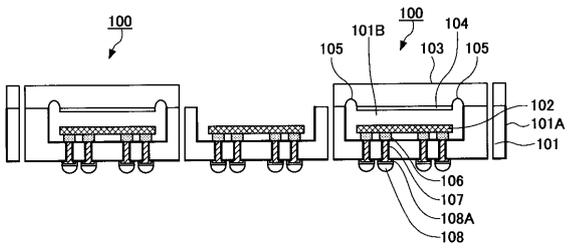
【 図 4 B 】

実施例2による半導体装置の製造方法を示す図(その2)



【 図 4 C 】

実施例2による半導体装置の製造方法を示す図(その3)



フロントページの続き

- (72)発明者 小泉 直幸
長野県長野市小島田町80番地 新光電気工業株式会社内
- (72)発明者 坂口 秀明
長野県長野市小島田町80番地 新光電気工業株式会社内
- (72)発明者 東 光敏
長野県長野市小島田町80番地 新光電気工業株式会社内
- (72)発明者 田口 裕一
長野県長野市小島田町80番地 新光電気工業株式会社内
- Fターム(参考) 5F041 AA03 DA09 DA12 DA19 DA31 DA72 DA75 EE25