

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2009-141199

(P2009-141199A)

(43) 公開日 平成21年6月25日(2009.6.25)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 L 21/3205 (2006.01)	HO 1 L 21/88 B	5 F O 3 3
HO 1 L 21/306 (2006.01)	HO 1 L 21/306 F	5 F O 4 3

審査請求 未請求 請求項の数 14 O L (全 13 頁)

(21) 出願番号	特願2007-317309 (P2007-317309)	(71) 出願人	000005821
(22) 出願日	平成19年12月7日 (2007.12.7)		パナソニック株式会社
			大阪府門真市大字門真1006番地
		(71) 出願人	503121103
			株式会社ルネサステクノロジ
			東京都千代田区大手町二丁目6番2号
		(74) 代理人	100077931
			弁理士 前田 弘
		(74) 代理人	100110939
			弁理士 竹内 宏
		(74) 代理人	100110940
			弁理士 嶋田 高久
		(74) 代理人	100113262
			弁理士 竹内 祐二

最終頁に続く

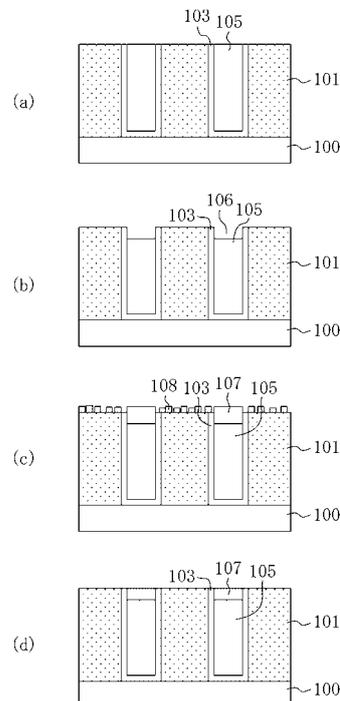
(54) 【発明の名称】 半導体装置及びその製造方法

(57) 【要約】

【課題】 Cu配線を有する半導体装置とその製造方法において、配線間リーク及びショートを抑制し且つEM耐性を向上する。

【解決手段】 半導体装置の製造方法は、半導体基板100上に形成されたトレンチ102を有する絶縁膜101上及びトレンチ102内を覆うように、バリアメタル膜103を形成する工程(a)と、工程(a)の後に、トレンチ102を埋め込むようにCu膜104を形成する工程(b)と、トレンチ102からはみ出た部分のCu膜104を除去して配線105を形成する工程(c)と、工程(c)の後に、絶縁膜101上のバリアメタル膜103を除去する工程(d)と、工程(d)の後に、配線105上を覆うキャップメタル膜107を形成する工程(e)と、工程(e)の後に、絶縁膜101上に残存するメタル成分108を除去する工程(f)とを含む。

【選択図】 図2



**【特許請求の範囲】****【請求項 1】**

半導体基板上に形成されたトレンチを有する絶縁膜上及び前記トレンチ内を覆うように、バリアメタル膜を形成する工程 ( a ) と、  
前記工程 ( a ) の後に、前記トレンチを埋め込むように Cu 膜を形成する工程 ( b ) と、  
前記トレンチからはみ出た部分の前記 Cu 膜を除去して配線を形成する工程 ( c ) と、  
前記工程 ( c ) の後に、前記絶縁膜上の部分の前記バリアメタル膜を除去する工程 ( d ) と、  
前記工程 ( d ) の後に、前記配線上を覆うキャップメタル膜を形成する工程 ( e ) と、  
前記工程 ( e ) の後に、前記絶縁膜上に残存する前記キャップメタル膜の材料を除去する工程 ( f ) とを含むことを特徴とする半導体装置の製造方法。

10

**【請求項 2】**

請求項 1 において、  
前記工程 ( e ) は、  
前記配線の上部を除去してリセスを形成する工程と、  
前記リセスを埋め込むように前記キャップメタル膜を形成する工程とを含むことを特徴とする半導体装置の製造方法。

**【請求項 3】**

請求項 2 において、  
前記リセスを形成する工程において、前記配線の上部を CuOx 膜とした後に、前記 CuOx 膜をウェットエッチング処理することを特徴とする半導体装置の製造方法。

20

**【請求項 4】**

請求項 3 において、  
前記 CuOx 膜は、前記配線に対するイオン照射、プラズマ照射又はアニール処理により形成することを特徴とする半導体装置の製造方法。

**【請求項 5】**

請求項 4 において、  
前記イオン照射は、O<sub>2</sub> ガスを用いて行なうことを特徴とする半導体装置の製造方法。

**【請求項 6】**

請求項 4 において、  
前記プラズマ照射は、O 原子又は O を含む分子を発生させるガスを用いて行なうことを特徴とする半導体装置の製造方法。

30

**【請求項 7】**

請求項 4 において、  
前記アニール処理は、O<sub>2</sub> ガス雰囲気中に行なうことを特徴とする半導体装置の製造方法。

**【請求項 8】**

請求項 3 において、  
前記ウェットエッチング処理は、弗素系化合物を含む有機酸を用いて行なうことを特徴とする半導体装置の製造方法。

40

**【請求項 9】**

請求項 2 において、  
前記リセスは、CMP を用いて形成することを特徴とする半導体装置の製造方法。

**【請求項 10】**

請求項 9 において、  
前記 CMP は、研磨粒子、酸化剤、防食剤、反応層形成剤及び pH 調整剤を用いて行なうことを特徴とする半導体装置の製造方法。

**【請求項 11】**

請求項 1 において、

50

前記工程 ( e ) は、  
前記絶縁膜上及び前記配線上を覆うようにフォトレジストを形成する工程と、  
前記フォトレジストのうちの前記配線上の部分を現像除去する工程と、  
前記フォトレジストが除去された前記配線上に前記キャップメタル膜を形成する工程と  
を含み、

前記工程 ( f ) は、前記フォトレジストのうちの前記絶縁膜上に残された部分を除去することにより行なうことを特徴とする半導体装置の製造方法。

【請求項 1 2】

請求項 1 1 において、

前記フォトレジストを現像除去する工程において、前記フォトレジストのうちの前記配線上の部分は完全に感光し且つ前記フォトレジストのうちの前記絶縁膜上の部分は完全には感光しない強度の露光を行なうことにより、前記絶縁膜上にのみ前記フォトレジストを残すことを特徴とする半導体装置の製造方法。

10

【請求項 1 3】

半導体基板上に形成された絶縁膜に Cu 膜が埋め込まれた配線を有し、

前記配線上にのみキャップメタル膜が形成されていることを特徴とする半導体装置。

【請求項 1 4】

請求項 1 3 において、

前記キャップメタル膜は、コバルトタングステンリン又はコバルトタングステンボロンからなることを特徴とする半導体装置。

20

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、ダマシン法により形成された Cu 配線を有する半導体装置に関し、また、その製造方法に関する。

【背景技術】

【0002】

近年、LSI の高性能化を達成するために、Cu 配線が一般的に使用されている。Cu 配線を用いると、従来の Al 配線と比較して、低抵抗、低容量及び高信頼性を得ることができる。しかしながら、Cu は Al と比較して非常に酸化されやすい。そのため、Cu 表面の酸化を抑制するために窒化シリコン ( Si N ) 膜、炭化シリコン ( Si C ) 膜等のライナー膜を成膜する必要があった。しかし、Cu 膜とライナー膜との密着性は悪く、活性化エネルギーが低い。そのため、Cu 膜とライナー膜との界面が Cu 原子の優先的拡散路となり、EM ( Electro Migraion ) 耐性が劣化するという問題がある。

30

【0003】

そこで、Cu 表面の原子拡散を抑制して EM 耐性を向上する目的のため、CMP ( Chemical Mechanical Polish ) 処理後の Cu 表面に、無電界めっき法によりコバルトタングステンリン ( CoWP ) 膜に代表されるキャップメタル膜を形成する技術が期待されている。

【0004】

40

以下に、図 4 ( a ) ~ ( d ) 及び図 5 ( a ) ~ ( d ) を用いて従来の半導体装置の製造方法について説明する。

【0005】

まず、図 4 ( a ) に示すように、半導体基板 1 0 上に層間絶縁膜 1 1 を形成する。次に、図 4 ( b ) に示すように、層間絶縁膜 1 1 にトレンチ 1 2 を形成する。次に、図 4 ( c ) に示すように、トレンチ 1 2 の底面及び側面を覆うように層間絶縁膜 1 1 上にバリアメタル膜 1 3 を堆積する。次に、図 4 ( d ) に示すように、トレンチ 1 2 を埋め込むように Cu 膜 1 4 を堆積する。

【0006】

次に、図 5 ( a ) に示すように、トレンチ 1 2 からはみ出た部分の Cu 膜 1 4 を除去し

50

てトレンチ 12 内に Cu 配線 15 を形成する。次に、図 5 ( b ) に示すように、層間絶縁膜 11 の上に堆積している部分のバリアメタル膜 13 を除去する。次に、図 5 ( c ) に示すように、トレンチ 12 に埋め込まれた Cu 配線 15 の上部を一部除去し、トレンチ 12 上部にリセス 16 を形成する。次に、図 5 ( d ) に示すように、無電解めっきを用いてリセス 16 にキャップメタル膜 17 を形成する。

【特許文献 1】特開 2007 - 59901

【発明の開示】

【発明が解決しようとする課題】

【0007】

しかしながら、従来の製造方法により形成された配線を有する半導体装置において、Cu 配線間のリーク電流が増大するという問題、Cu 配線がショートするという問題等が発生する。よって、この点の解決が課題となっている。

10

【0008】

上記の課題に鑑み、本発明は、キャップメタル膜形成に伴う Cu 配線間のリーク電流の増大、Cu 配線のショート等を抑制することが可能である半導体装置及びその製造方法を提供することを目的とする。

【課題を解決するための手段】

【0009】

前記のリーク電流の増大及び配線のショートの問題は、次のような理由によって発生すると考えられる。

20

【0010】

従来の製造方法により形成された配線を有する半導体装置において、図 6 に示すように、キャップメタル膜 17 が Cu 配線 15 上に形成されるのに加え、キャップメタル膜 17 と同じ材料からなるメタル成分 18 が層間絶縁膜 11 上に形成されている。これは、無電界めっきによりキャップメタル膜 17 を成膜する際の選択性が不十分であることに起因する。

【0011】

つまり、選択性が十分に高ければ、図 5 ( d ) に示すようにリセス 16 の部分にのみキャップメタル膜 17 が成膜され、層間絶縁膜 11 上には何も形成されないはずである。しかし、実際には選択性が不十分であるため、図 5 ( d ) のようにはならず、Cu 配線 15 上にメタルキャップ膜 17 が形成されるのに加え、層間絶縁膜 11 上にメタル成分 18 が形成されてしまっている ( 図 6 ) 。このように層間絶縁膜 11 上にメタル成分 18 が存在すると、Cu 配線間のリーク電流が増大するという問題、Cu 配線がショートするという問題等が発生する。

30

【0012】

そこで、本発明においては、Cu 配線 15 上にのみキャップメタル膜 17 を形成し、層間絶縁膜 11 上にはメタル成分 18 を残さないようにすることにより、Cu 配線間のリーク電流の増大及び Cu 配線のショートを抑制する。

【0013】

より具体的に、本発明に係る半導体装置の製造方法は、半導体基板上に形成されたトレンチを有する絶縁膜上及びトレンチ内を覆うように、バリアメタル膜を形成する工程 ( a ) と、工程 ( a ) の後に、トレンチを埋め込むように Cu 膜を形成する工程 ( b ) と、トレンチからはみ出た部分の Cu 膜を除去して配線を形成する工程 ( c ) と、工程 ( c ) の後に、絶縁膜上の部分のバリアメタル膜を除去する工程 ( d ) と、工程 ( d ) の後に、配線上を覆うキャップメタル膜を形成する工程 ( e ) と、工程 ( e ) の後に、絶縁膜上に残存するキャップメタル膜の材料を除去する工程 ( f ) とを含む。

40

【0014】

このようにすると、トレンチに Cu 膜が埋め込まれた構造の配線上にのみキャップメタル膜が形成され、絶縁膜上にはキャップメタル膜の材料が残存しない構造の半導体装置を製造することができる。これにより、Cu 配線間のリーク電流の増大及び Cu 配線同士の

50

ショートを防ぐことができると共に、EM耐性を向上することができる。

【0015】

尚、本発明に係る半導体装置の製造方法において、工程(e)は、配線の上部を除去してリセスを形成する工程と、リセスを埋め込むようにキャップメタル膜を形成する工程とを含むことが好ましい。

【0016】

絶縁膜上にはキャップメタル膜の材料が残存しない構造を得るための方法として、このようにすることができる。

【0017】

尚、リセスを形成する工程において、配線の上部をCuO<sub>x</sub>膜とした後に、CuO<sub>x</sub>膜をウェットエッチング処理することが好ましい。

【0018】

トレンチに埋め込まれたCu膜(配線)の上部を除去するための方法として、このようにしてもよい。尚、CuO<sub>x</sub>は、種類を問わない酸化銅(CuO、CuO<sub>2</sub>又はその混合物等)を意味するものとする。

【0019】

また、CuO<sub>x</sub>膜は、配線に対するイオン照射、プラズマ照射又はアニール処理により形成することが好ましい。

【0020】

尚、イオン照射は、O<sub>2</sub>ガスを用いて行なうことが好ましい。プラズマ照射は、O原子又はOを含む分子を発生させるガスを用いて行なうことが好ましい。アニール処理は、O<sub>2</sub>ガス雰囲気中に行なうことが好ましい。

【0021】

CuO<sub>x</sub>膜の形成方法として、このような方法が挙げられる。

【0022】

また、ウェットエッチング処理は、弗素系化合物を含む有機酸を用いて行なうことが好ましい。

【0023】

また、リセスは、CMPを用いて形成することが好ましい。CMPは、研磨粒子、酸化剤、防食剤、反応層形成剤及びpH調整剤を用いて行なうことが好ましい。

【0024】

トレンチ内に埋め込まれたCu膜の上部を除去してリセスを形成する方法として、このようにしても良い。

【0025】

また、本発明に係る半導体装置の製造方法において、工程(e)は、絶縁膜上及び配線上を覆うようにフォトレジストを形成する工程と、フォトレジストのうちの配線上の部分を現像除去する工程と、フォトレジストが除去された配線上にキャップメタル膜を形成する工程とを含み、工程(f)は、フォトレジストのうちの絶縁膜上に残された部分を除去することにより行なうことが好ましい。

【0026】

このようにすると、キャップメタルを形成した後に絶縁膜上のフォトレジストを除去する際、フォトレジスト上に残存しているキャップメタル膜の材料を同時に除去することができる。絶縁膜上にはキャップメタル膜が存在しない構造を得るための方法として、このようにしてもよい。

【0027】

更に、この方法では、リセスを形成することなく、トレンチに埋め込まれたCu膜からなる配線の上にキャップメタル膜を形成している。このような構造を用いると、トレンチに埋め込まれたCu膜(配線)の上部を除去した部分であるリセスにキャップメタル膜を埋め込む構造よりも配線抵抗が小さくなる。これは次の理由による。

【0028】

10

20

30

40

50

まず、キャップメタル膜に用いられる材料は、通常、配線のCuに比べれば一般に比抵抗が高い。また、Cu膜とその上のキャップメタル膜とを合わせて配線と考えると、リセスを設けない構造の方が、配線の上部を除去してリセスを設ける構造に比べ、キャップメタル膜を構成する材料のCuに対する割合を小さくすることができる。このため、リセスを設けない構造の方が、リセスを設ける構造よりも配線抵抗が小さくなる。

【0029】

尚、フォトレジストを現像除去する工程において、フォトレジストのうちの配線上の部分は完全に感光し且つフォトレジストのうちの絶縁膜上の部分は完全には感光しない強度の露光を行なうことにより、自己整合的に絶縁膜上のみフォトレジストを残すことが好ましい。

10

【0030】

絶縁膜はフォトレジストの露光に用いる光である露光光を比較的透過しやすいのに対し、Cuからなる配線は前記露光光を比較的反射しやすい。そのため、絶縁膜上及び配線上を覆うように形成されたフォトレジストに対して全面露光を行なうと、配線上の部分のフォトレジストは、絶縁膜上の部分に比べて露光光の反射分だけ露光量が多くなる。これを利用すると、配線上の部分のフォトレジストを完全に感光させると共に絶縁膜上の部分のフォトレジストについては完全には感光させないようにすることが可能である。よって、その後現像することにより、配線上の部分のフォトレジストを除去して絶縁膜上の部分のみフォトレジストを残すことがマスクを用いない自己整合的な工程として実現できる。

20

【0031】

前記の目的を達成するため、本発明に係る半導体装置は、半導体基板上に形成された絶縁膜にCu膜が埋め込まれた配線を有し、配線上のみキャップメタル膜が形成されている。

【0032】

尚、キャップメタル膜は、コバルトタンゲステンリン又はコバルトタンゲステンボロンからなることが好ましい。

【0033】

本発明の半導体装置によると、絶縁膜上にはキャップメタル膜が存在しないために、絶縁膜上にキャップメタル膜が残されていることを原因とするリーク電流の増加及びCu配線のショートは防止されている。

30

【発明の効果】

【0034】

本発明によれば、層間絶縁膜上のキャップメタル膜を除去し、Cu配線上のみにキャップメタルを存在させることができる。その結果、EM耐性を向上させることができると共に、Cu配線間のリーク電流の増大及びCu配線のショートを抑制することができる。

【発明を実施するための最良の形態】

【0035】

(第1の実施形態)

以下、本発明の第1の実施形態に係る半導体装置とその製造方法について、図面を参照して説明する。図1(a)~(e)及び図2(a)~(d)は、本実施形態の半導体装置の製造工程を模式的に示す断面図である。

40

【0036】

まず、図1(a)に示す通り、トランジスタ等(図示省略)が形成された半導体基板100上に、CVD(chemical vapor deposition)法により層間絶縁膜101を形成する。該層間絶縁膜101は、例えば、炭素含有シリコン酸化膜(SiOC膜)、シリコン酸化膜(SiO<sub>2</sub>)又はその他の低誘電率絶縁膜からなるものとして形成する。

【0037】

次に、図1(b)に示す工程を行なう。ここでは、フォトリソグラフィ法により、層間絶縁膜101上にトレンチパターンのフォトレジストを堆積する。続いて、該フォトレジ

50



じていたメタル成分 108 は除去される。

【0048】

以上のようにして、本実施形態の半導体装置が製造される。このような製造方法によると、層間絶縁膜 101 上からメタル成分 108 (キャップメタル膜 107 の材料の一部) を完全に除去し、Cu 配線 105 上のみキャップメタル膜 107 が存在する構造を得ることができる。これにより、Cu 配線 105 上以外の部分の層間絶縁膜 101 上にメタル成分 108 が存在する場合に発生する問題、つまり、配線間リーク電流の増大及び配線間のショートを防ぎながら、EM 耐性を向上させることができる。

【0049】

尚、本実施形態の製造方法において、リセス 106 を形成するための改質処理としてイオン照射を用いた。しかし、これに限るものではなく、例えば、O 原子又は O を含む分子を発生させるガスを用いたプラズマ処理、O<sub>2</sub> ガス雰囲気中に行なうアニール処理等を用いることもできる。これらの処理により、Cu 配線 105 の上部が酸化されて CuOx 膜が形成される。

【0050】

また、リセス 106 を形成するための更に別の方法として、改質処理及びウェットエッチングを行なう方法に代えて、CMP 法を用いることもできる。この場合、具体例を挙げると、シリカ、アルミナ等の研磨粒子、過酸化水素、硝酸、過塩素酸等の酸化剤、ベンゾトリアゾール等の防食剤、キナルジン酸等の反応層形成剤、アンモニア等の pH 調整剤を用いて CMP 法を実施すればよい。

【0051】

(第2の実施形態)

以下、本発明の第2の実施形態に係る半導体装置とその製造方法について、図面を参照して説明する。図3(a)~(e)は、本実施形態の半導体装置の製造工程を模式的に示す断面図である。

【0052】

まず、第1の実施形態において図1(a)~(e)を用いて説明したのと同様にして、図1(e)の構造を形成する。つまり、半導体基板 100 上の層間絶縁膜 101 に設けられたトレンチ 102 内に、バリアメタル膜 103 を介して Cu 配線 105 が埋め込まれた構造である。トレンチ 102 外の部分にもバリアメタル膜 103 は残されているが、トレンチ 102 からはみ出た部分の Cu 膜 104 については除去されている。

【0053】

この後、図3(a)に示すように、層間絶縁膜 101 上の部分のバリアメタル膜 103 を CMP 法により除去する。これにより、トレンチ 102 以外の部分において層間絶縁膜 101 の上面を露出させる。

【0054】

続いて、図3(b)に示すように、層間絶縁膜 101 上及び Cu 配線 105 上を覆うようにフォトレジスト 201 を形成する。その後、マスクを用いることなく、フォトレジスト 201 の全面に対して所定の強度の紫外線を照射して露光を行なう。

【0055】

ここで、層間絶縁膜 101 は、露光に用いる光である露光光(ここでは紫外線)を比較的透過させ易いのに対し、Cu 配線 105 は同じ露光光を比較的反射させやすい。このため、フォトレジスト 201 の全面に均等に露光光(紫外線)を照射したとしても、層間絶縁膜 101 上のフォトレジスト 201 の露光量に比べ、Cu 配線 105 上のフォトレジスト 201 の露光量は Cu 配線 105 による露光光の反射分だけ多くなる。よって、層間絶縁膜 101 上のフォトレジスト 201 の感光に比べ、Cu 配線 105 上のフォトレジスト 201 の感光の方が優先的に進むことになる。

【0056】

これを利用すると、マスクを用いることなくフォトレジスト 201 の全面に均等に露光を照射したとしても、層間絶縁膜 101 上のフォトレジスト 201 は完全には感光せず

10

20

30

40

50

、Cu配線105上のフォトレジスト201は完全に感光するように調整することができる。

【0057】

このことについて、より詳しく説明する。層間絶縁膜101上のフォトレジスト201が完全に感光するのに必要な露光量をE0とし、Cu配線105上のフォトレジスト201が完全に感光するのに必要な露光量をE1とする。前記の通り、Cu配線105は層間絶縁膜101に比べて露光を反射し易いため、 $E1 < E0$ となる。

【0058】

層間絶縁膜101上のフォトレジスト201は、フォトレジスト201に対する露光量がE0であれば完全に感光するが、露光量がE0よりも小さい場合には完全に感光されない。

10

【0059】

露光量がE1であれば、Cu配線105上のフォトレジスト201は完全に感光されるが、 $E1 < E0$ であるから層間絶縁膜101上のフォトレジスト201は完全に感光しない。このようにして、マスクを用いることなく、Cu配線105上のフォトレジスト201は完全に感光し、層間絶縁膜101上のフォトレジスト201は完全に感光しないように露光を行なうことが可能である。

【0060】

このような露光を行なった後に、フォトレジスト201を現像すると、Cu配線105上のフォトレジスト201が選択的に溶解して除去され、層間絶縁膜101上のみフォトレジスト201が残される。この様子を図3(c)に示している。

20

【0061】

次に、図3(d)に示す通り、無電解めっき法によりキャップメタル膜107をCu配線105上に形成する。キャップメタル膜107は、コバルトタングステンリン(CoWP)、コバルトタングステンボロン(CoWB)等を材料として、Cu配線105上のリセス106を埋め込むように形成する。この際、Cu配線105上以外の部分、つまり、層間絶縁膜101上のフォトレジスト201の上にも、キャップメタル膜107の材料がメタル成分108として析出する。

【0062】

次に、図3(e)に示す通り、ウェットエッチングにより層間絶縁膜101上に残るフォトレジスト201を除去する。この際、フォトレジスト201上に堆積されていたメタル成分108についても同時に除去される。尚、このウェットエッチングには、エッチング液としては例えばシンナーを用いる。

30

【0063】

以上のようにして、本実施形態の半導体装置が製造される。

【0064】

本実施形態の半導体装置の製造方法を第1の実施形態の場合と比較すると、トレンチ102内のCu配線105上の一部を除去した部分であるリセス106を形成することなく、Cu配線105上のトレンチ102の外の部分にキャップメタル膜107を形成している。これにより、本実施形態の半導体装置における配線抵抗は、第1の実施形態の場合に比べて小さくなっている。これは、以下の理由による。

40

【0065】

まず、本実施形態のキャップメタル膜107に含まれるCo成分は、Cu配線105のCuに比べて比抵抗が高いことが既知である。このため、リセス106を形成することなくキャップメタル膜107を形成する構造の方が、リセス106を形成してキャップメタル膜107を形成する構造に比べてCu成分に対するCo成分の割合が小さくなる。つまり、Cu配線105とキャップメタル膜107とを合わせた配線断面を考えると、該配線断面を占めるCuに対するCoの割合が小さくなる。このため、前記の比抵抗の違いから、本実施形態における構造の方が配線抵抗が小さくなる。

【0066】

50

尚、本実施形態において、フォトレジスト 201 の露光はマスクを用いない全面露光により自己整合的に行なっている。このようにすると、マスクを用いて露光を行なうよりも工程数及びコストの点から有利である。しかし、マスクを用いて Cu 配線 105 上のフォトレジスト 201 のみに露光光を照射するようにすることも当然可能である。

【産業上の利用可能性】

【0067】

本発明は、Cu 配線を有する半導体装置及びその製造方法として利用することができ、特に、微細化・集積化した LSI において非常に信頼性の高い半導体装置を提供することが可能である。

【図面の簡単な説明】

【0068】

【図 1】図 1 (a) ~ (e) は、本発明の第 1 ~ 第 2 の実施形態に係る半導体装置の製造方法を説明する断面図である。

【図 2】図 2 (a) ~ (d) は、図 1 (a) ~ (e) に続いて、本発明の第 1 の実施形態に係る半導体装置の製造方法を説明する断面図である。

【図 3】図 3 (a) ~ (e) は、図 1 (a) ~ (e) に続いて、本発明の第 2 の実施形態に係る半導体装置の製造方法を説明する断面図である。

【図 4】図 4 (a) ~ (d) は、従来 of 半導体装置の製造方法を説明する断面図である。

【図 5】図 5 (a) ~ (d) は、図 4 (a) ~ (d) に続いて、従来 of 半導体装置の製造方法を説明する断面図である。

【図 6】図 6 は、従来 of 半導体装置及びその製造方法における課題を説明するための図である。

【符号の説明】

【0069】

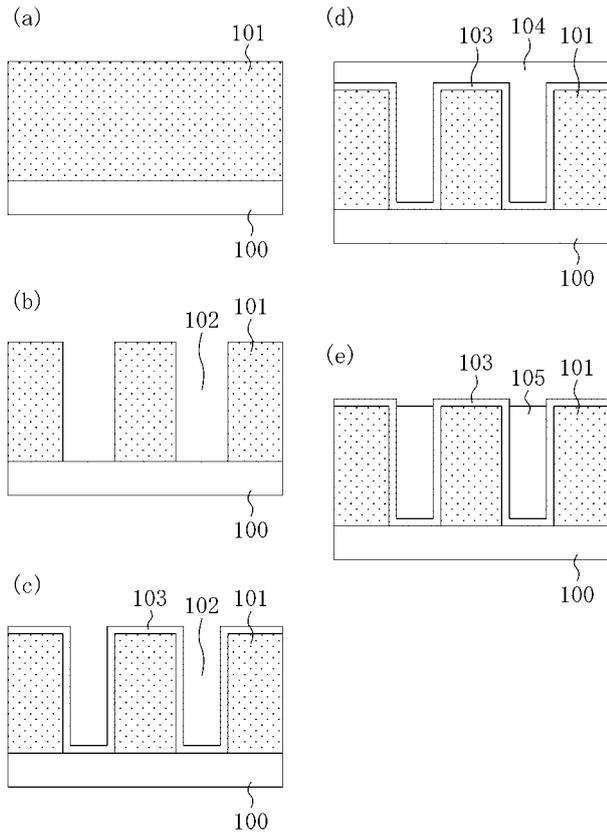
100	半導体基板
101	層間絶縁膜
102	トレンチ
103	バリアメタル膜
104	Cu 膜
105	Cu 配線
106	リセス
107	キャップメタル膜
108	メタル成分
201	フォトレジスト

10

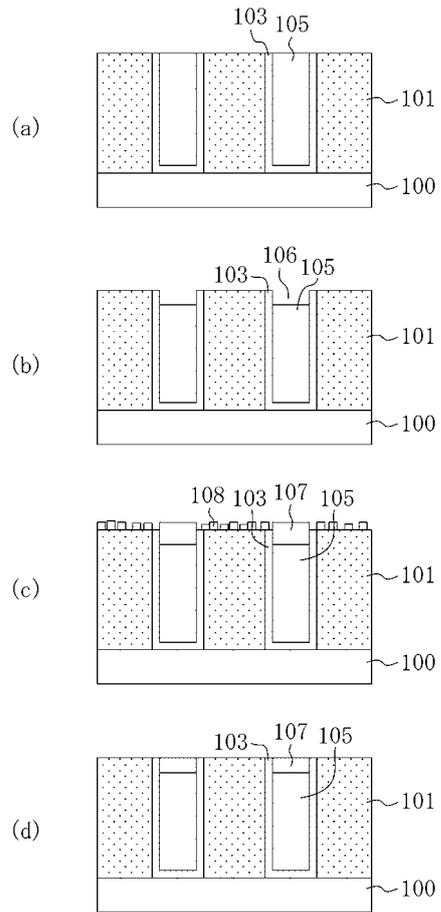
20

30

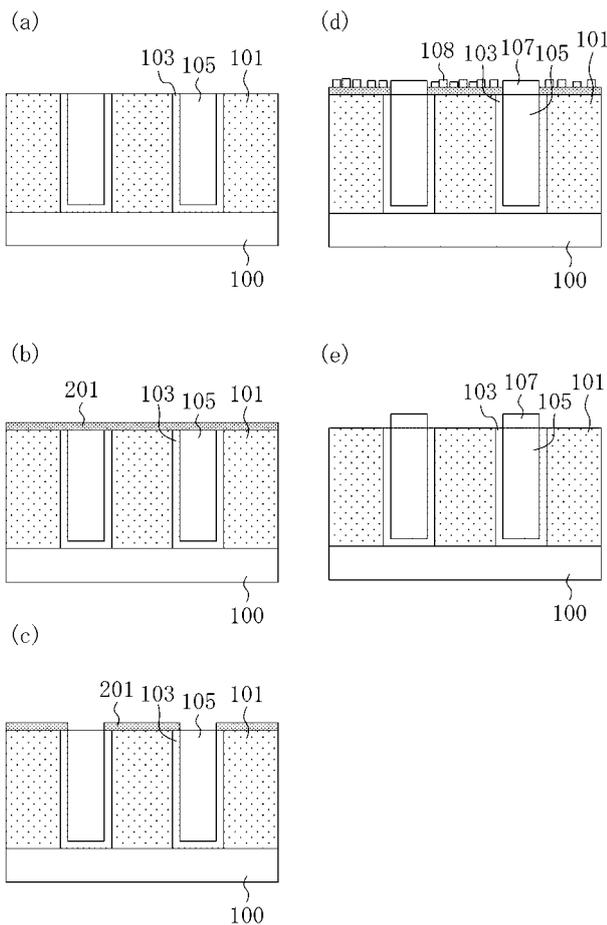
【 図 1 】



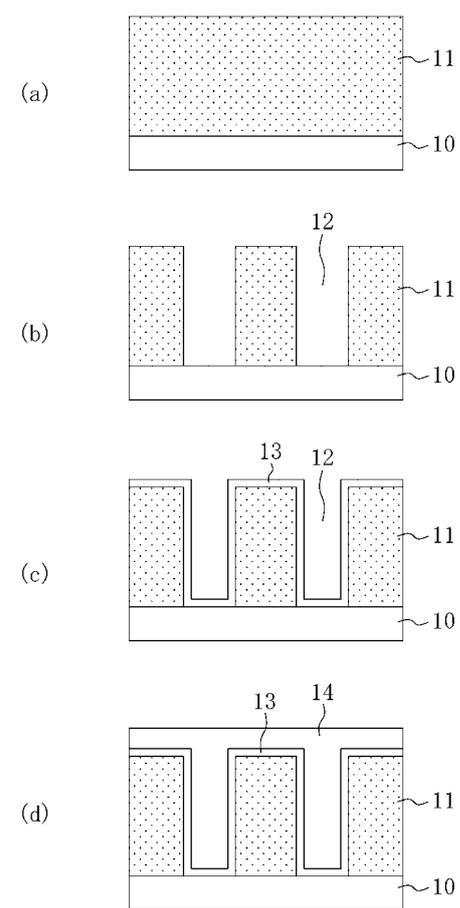
【 図 2 】



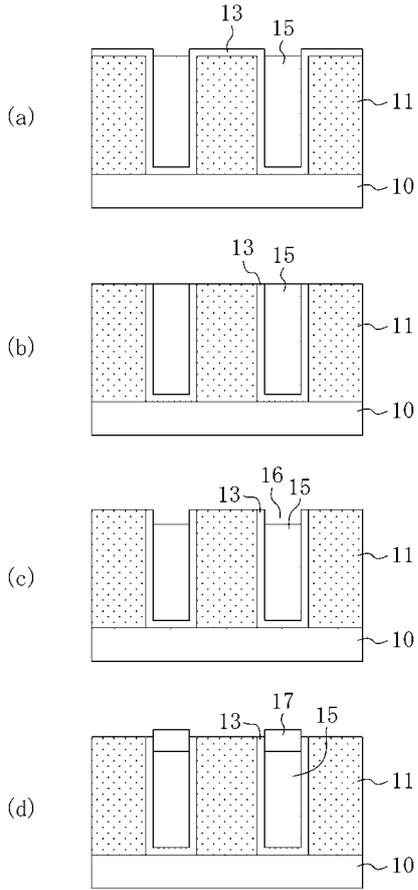
【 図 3 】



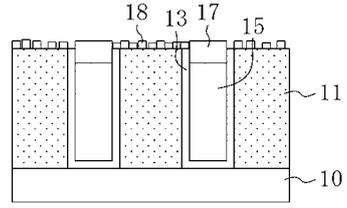
【 図 4 】



【 図 5 】



【 図 6 】



## フロントページの続き

- (74)代理人 100115059  
弁理士 今江 克実
- (74)代理人 100115691  
弁理士 藤田 篤史
- (74)代理人 100117581  
弁理士 二宮 克也
- (74)代理人 100117710  
弁理士 原田 智雄
- (74)代理人 100121728  
弁理士 井関 勝守
- (74)代理人 100124671  
弁理士 関 啓
- (74)代理人 100131060  
弁理士 杉浦 靖也
- (72)発明者 虎澤 直樹  
大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内
- (72)発明者 平尾 秀司  
大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内
- (72)発明者 庄野 友陵  
東京都千代田区大手町二丁目 6 番 2 号 株式会社ルネサステクノロジ内
- F ターム(参考) 5F033 HH11 HH15 HH18 HH21 HH32 HH33 MM01 MM05 MM12 MM13  
PP15 PP27 PP28 PP33 QQ09 QQ11 QQ19 QQ20 QQ48 QQ50  
QQ53 QQ73 QQ76 QQ89 RR01 RR03 RR04 SS11 XX05 XX21  
XX28 XX31  
5F043 AA26 BB18