

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4672753号
(P4672753)

(45) 発行日 平成23年4月20日(2011.4.20)

(24) 登録日 平成23年1月28日(2011.1.28)

(51) Int.Cl.		F I	
C 3 O B 29/38	(2006.01)	C 3 O B 29/38	D
C 3 O B 25/18	(2006.01)	C 3 O B 25/18	
H O 1 L 33/30	(2010.01)	H O 1 L 33/00	1 8 4
H O 1 S 5/323	(2006.01)	H O 1 S 5/323	6 1 0

請求項の数 8 (全 15 頁)

(21) 出願番号	特願2008-131183 (P2008-131183)	(73) 特許権者	510264431 エー・イー・テック株式会社 東京都千代田区神田錦町三丁目14番3号
(22) 出願日	平成20年5月19日(2008.5.19)	(74) 代理人	100117787 弁理士 勝沼 宏仁
(65) 公開番号	特開2009-7241 (P2009-7241A)	(74) 代理人	100091487 弁理士 中村 行孝
(43) 公開日	平成21年1月15日(2009.1.15)	(74) 代理人	100107342 弁理士 横田 修孝
審査請求日	平成22年10月4日(2010.10.4)	(74) 代理人	100111730 弁理士 伊藤 武泰
(31) 優先権主張番号	特願2007-138612 (P2007-138612)	(74) 代理人	100109841 弁理士 堅田 健史
(32) 優先日	平成19年5月25日(2007.5.25)		
(33) 優先権主張国	日本国(JP)		
早期審査対象出願			

最終頁に続く

(54) 【発明の名称】 GaN系窒化物半導体自立基板の作製方法

(57) 【特許請求の範囲】

【請求項1】

基板を準備する工程と、該基板上にGaNドット及びNH₄Cl層を形成する工程と、GaNドット及びNH₄Cl層上にIII-V族窒化物半導体からなる低温バッファ層を形成する工程と、低温バッファ層上にGaN系窒化物半導体層を形成する工程と、基板温度を常温に戻すことによりGaN系窒化物半導体層を基板より自然剥離させる工程とを含む、GaN系窒化物半導体自立基板の作製方法。

【請求項2】

上記基板は、サファイア基板であることを特徴とする請求項1に記載のGaN系窒化物半導体自立基板の作製方法。

【請求項3】

上記基板上にGaNドット及びNH₄Cl層を形成する工程の前に、基板表面を窒化しAlN_xO_{1-x}(0<x<1)を局部的に形成する工程を含むことを特徴とする請求項2に記載のGaN系窒化物半導体自立基板の作製方法。

【請求項4】

上記GaNドット及びNH₄Cl層を形成する工程は、Gaガス雰囲気中でHCl及びNH₃をフローすることによりGaNドット及びNH₄Cl層を形成する工程であることを特徴とする請求項1乃至3のいずれか1項に記載のGaN系窒化物半導体自立基板の作製方法。

【請求項5】

上記GaNドットは、c軸方向に揃えられていることを特徴とする請求項1乃至4のいずれか1項に記載のGaN系窒化物半導体自立基板の作製方法。

【請求項6】

上記低温バッファ層は、GaN、AlN、InN、BN、及びこれらの混晶半導体のうちのいずれかを構成材料とする層であることを特徴とする請求項1乃至5のいずれか1項に記載のGaN系窒化物半導体自立基板の作製方法。

【請求項7】

上記低温バッファ層は、400以上800以下の温度で形成することを特徴とする請求項1乃至6のいずれか1項に記載のGaN系窒化物半導体自立基板の作製方法。

【請求項8】

上記各工程は、単一のHVPE装置内で連続して行うことを特徴とする請求項1乃至7のいずれか1項に記載のGaN系窒化物半導体自立基板の作製方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、GaN系窒化物半導体自立基板の作製方法に関する。

【背景技術】

【0002】

青色、紫外線高出力レーザーダイオード、高輝度LED、高出力電子デバイスを実現するために窒化物半導体をベースにした素子の高性能化が進んでいる。現在、GaN系の光又は電子素子の製作において、結晶成長用基板としてサファイア基板が主に使われている。

【0003】

しかし、サファイア基板の場合は、基板とGaN系窒化物半導体との間に大きい格子不整合と熱膨張係数の差によって、転位密度(dislocation density)が $10^{10}/\text{cm}^2$ 程度となる。そしてこの大きい欠陥密度のために素子特性劣化等の問題がある。

転位密度を減少させるために多様なバッファ層を使い、LEO(lateral epitaxial overgrowth)、PENDEOエピタシーなどの選択成長や横方向成長技術を用いて低欠陥薄膜成長が可能になった。

【0004】

しかし、このような成長技術は、成長前に多数プロセスによる基板製作工程が必要なことから生産単価を増加させる原因になり、また再現性と収率にも問題がある。基板からの結晶欠陥の問題を解決する対策を求めて、GaN基板に関する研究が進められている。素子の高性能化及び信頼性を確保するためには良質な単結晶膜の実現は必須条件である。

【0005】

現実的に大口径GaNバルク成長は不可能であり、代わりに時間当たり数百ミクロンの高速成長速度を持つHVPE(Hydride Vapor Phase Epitaxy)法を用いたGaN系窒化物半導体自立基板が実用化されている。この方法はサファイア基板上に300ミクロン以上の厚膜GaN系窒化物半導体を成長した後、サファイア基板から厚膜GaN系窒化物半導体を分離するものである。

【0006】

薄膜の欠陥密度に非常に敏感な青紫色レーザーダイオードの場合、実用的にはこのようなGaN系窒化物半導体自立基板上に素子作製が行われている。今後、巨大な市場を持っている照明用高輝度LEDの場合もレーザーダイオードと同じ素子を動作させるためには高電流密度と素子信頼性を優先的に要求する状況となっている。

【0007】

良質なGaN系窒化物半導体自立基板を実現するために多様な方法が提案されている。自立基板を実現するには重要な二つの技術があり、これらはサファイア基板上にクラック及び反りが少ない厚膜GaN系窒化物半導体自立基板成長技術と成長後厚膜GaN系窒化物半導体をサファイア基板から分離するリフトオフプロセス技術である。サファイア基板

10

20

30

40

50

上にクラック及び反りがない厚膜成長に成功しても、サファイア基板と厚膜GaN系窒化物半導体の界面には巨大なストレスが存在する。

【0008】

一般的な機械研磨方法を用いてサファイア基板を除去する場合、界面に存在するストレスの緩和によって厚膜GaN系窒化物半導体の結晶内部にクラックが発生し易い。また、サファイア基板の除去後、表面研磨などのプロセスにも問題がある。

【0009】

このためサファイア基板を分離する色々なリフトオフ技術が提案されている。代表的な分離技術としては、レーザーリフトオフ技術、V A S (Void Assisted Separation)、エッチング技術が知られている。

【0010】

レーザーリフトオフ技術は、高出力レーザー照射による界面からの吸収によって基板を分離させるものであるが、大口径自立基板の作製は難しい。またV A S技術は、自然剥離現象に基づいて行うものがあるが、GaNテンプレートの準備、金属層の蒸着などの複雑な工程を要求している。

【0011】

GaAs基板上に厚膜GaNを成長してGaAs基板を化学エッチングにより除去する方法もあるが、高温成長中にGaAs基板の分解、界面での相互拡散などの問題があり、特別な成長技術が必要である。このような作製工程の複雑性と歩留まりの問題があるため汎用的に使われていない。

以上纏めると従来のGaN系の自立基板は複雑なプロセスによって、低歩留まりと高価という大きな問題がある。

【特許文献1】特開2005-1928号公報

【特許文献2】特開2005-119921号公報

【特許文献3】特開2006-173147号公報

【特許文献4】特表2006-527480号公報

【特許文献5】特開2008-74671号公報

【発明の開示】

【発明が解決しようとする課題】

【0012】

本発明は、簡単な工程により、安価でストレスフリーなGaN系窒化物半導体自立基板の作製方法を提供することを課題とする。

【課題を解決するための手段】

【0013】

(1) 基板を準備する工程と、該基板上にGaNドット及びNH₄Cl層を形成する工程と、GaNドット及びNH₄Cl層上にIII-V族窒化物半導体からなる低温バッファ層を形成する工程と、低温バッファ層上にGaN系窒化物半導体層を形成する工程と、基板温度を常温に戻すことによりGaN系窒化物半導体層を基板より自然剥離させる工程とを含む、GaN系窒化物半導体自立基板の作製方法。

(2) 上記基板は、サファイア基板であることを特徴とする(1)に記載のGaN系窒化物半導体自立基板の作製方法。

(3) 上記基板上にGaNドット及びNH₄Cl層を形成する工程の前に、基板表面を窒化しAlN_xO_{1-x} (0 < x < 1)を局部的に形成する工程を含むことを特徴とする(2)に記載のGaN系窒化物半導体自立基板の作製方法。

(4) 上記GaNドット及びNH₄Cl層を形成する工程は、Gaガス雰囲気中でHCl及びNH₃をフローすることによりGaNドット及びNH₄Cl層を形成する工程であることを特徴とする(1)乃至(3)のいずれかに記載のGaN系窒化物半導体自立基板の作製方法。

(5) 上記GaNドットは、c軸方向に揃えられていることを特徴とする(1)乃至(4)のいずれかに記載のGaN系窒化物半導体自立基板の作製方法。

(6) 上記低温バッファ層は、GaN、AlN、InN、BN、及びこれらの混晶半導体のうちのいずれかを構成材料とする層であることを特徴とする(1)乃至(5)のいずれかに記載のGaN系窒化物半導体自立基板の作製方法。

(7) 上記低温バッファ層は、400 以上800 以下の温度で形成することを特徴とする(1)乃至(6)のいずれかに記載のGaN系窒化物半導体自立基板の作製方法。

(8) 上記各工程は、単一のHVPE装置内で連続して行うことを特徴とする(1)乃至(7)のいずれかに記載のGaN系窒化物半導体自立基板の作製方法。

【発明の効果】

【0014】

本発明によれば、NH₄Cl層を用いることにより、安価でストレスフリーなGaN自立基板を作製することができる。

【発明を実施するための最良の形態】

【0015】

本発明について、HVPE法を用いたGaN自立基板の作製方法を実施例として例示する。

本実施例では、次の1)から5)の工程を基本とする。

- 1) サファイア基板の高温窒化工程
- 2) NH₄Cl層とGaNドット形成工程
- 3) 低温GaNバッファ層の成長工程
- 4) 高温厚膜GaN層の形成工程
- 5) GaN自立基板のセルフリフトオフ工程

そして本実施例では1)～5)の工程を経て、c面成長したGaN自立基板が得られる。

以下上記1)～5)の工程について詳細に説明する。

【0016】

- 1) サファイア基板の高温窒化工程

本工程は、HVPE反応炉でサファイア基板の高温窒化処理によってサファイア基板の表面に局部的に、AlN_xO_{1-x} (0 < x < 1)を形成する工程である。

図1に、HVPE反応炉の中でサファイア基板をNH₃ガス雰囲気中で高温窒化処理によって局部的に形成されたAlN_xO_{1-x} (0 < x < 1)の模式図を示す。AlN_xO_{1-x}は次の工程で行われるGaNドット形成のシード層の役割を果たす。

【0017】

NH₃の流量は、1L/min、基板温度は1080、窒化時間は30分間、キャリアガスとしては2.51L/minの水素を用いた。サファイア基板上に均一なAlN_xO_{1-x} (0 < x < 1)層を形成するため窒化処理条件の最適化が必要である。本工程の窒化処理条件によってGaNドットの表面密度が決められ、最終的に自然セルフリフトオフ条件と緊密な関係を持つ。

【0018】

- 2) NH₄Cl層とGaNドット形成工程

本工程は、工程1)により窒化処理したサファイア基板上にNH₄Cl層とGaNドットを形成する工程である。図2に、形成されたGaNドット及びNH₄Cl層を示す。本工程は、工程1)の窒化工程に連続して行われる。基板の温度を1080 から500 まで下げ、Gaボートの温度は450 に設定した。

【0019】

このような温度プロファイルは、HVPE反応炉の中で安定なガスフローを維持するためである。Gaボートを通ずる大部のHClガスは、Gaと反応せず純粋なHClガス状態でサファイア基板表面上にNH₃ガスと反応してNH₄Cl層を形成する。しかし、一部のHClガスは少量のGaと反応してGaClを形成し、さらにサファイア基板の表面上でNH₃ガスと反応してGaNを形成する。高温窒化工程によってサファイア基板上に局部的に形成されたAlN_xO_{1-x} (0 < x < 1)層の上に選択的にGaNドットが形

10

20

30

40

50

成される。GaNドットの表面密度は工程1)の窒化条件によって決められる。

【0020】

本発明では、GaNドットの表面密度を $2 \sim 4 \times 10^9 \text{ cm}^{-2}$ とした。NH₄Cl層とGaNドットの比率は、HClの流量、NH₃の流量、Gaボートの温度、基板の温度など多様な成長条件で決められる。

【0021】

本工程で作製した試料のSEM写真を図3に示す。NH₄Cl層の厚さは800 nm、GaNドットの直径は200 nmである。写真の一部ではNH₄Cl層が除去され、GaNドットが確実に観察された。NH₄Cl層があるところでは平坦な表面が得られた。好ましい成長条件としては、HCl流量：40 sccm、NH₃流量：1L/min、キャリア窒素ガスの流量：2.5L/minである。

10

【0022】

本工程で形成されたNH₄Cl層の厚さは、高温窒化処理条件と共に最終的に界面に形成されるポイド密度を決める重要な要素である。

図4は、NH₄Cl層の - 2 XRD結果を示す。図4から分かるように、多結晶状態の(100)、(110)、(200)、(220)のピークとGaNドットからの(0002)ピークが観察された。

【0023】

GaNドットの形成有無と表面密度を確認するために本工程で作製した試料のH₂Oエッチング実験を行った。NH₄Clは、H₂Oによって簡単に化学的エッチングが可能な物質である。

20

図5は、エッチング後のサファイア基板表面のSEM写真である。200 nmのGaNドットが均一に分布していることが分かった。このエッチング後のサファイア基板表面のXRD結果を図6に示す。エッチングによってNH₄Clのピークが完全に消え、少量の単結晶状態のc軸に揃えたGaNによる(0002)ピークだけが観察された。

【0024】

3) 低温GaNバッファ層の成長工程

本工程は、工程2)で形成されたGaNドットを含めたNH₄Cl層の上に低温バッファ層を成長する工程である。これはNH₄Cl層の形成温度より高い温度で低温バッファ層を成長させることにより、基板温度の増加によるNH₄Cl層の合成を抑え、高温GaN層のシード層を形成するものである。

30

図7に、NH₄Cl層の上にNH₄Cl層の形成温度より高い温度で形成された低温GaNバッファ層を模式的に示す。

【0025】

Gaボートの温度は、工程2)と同じ450 に設定し、基板温度は500 から600 へ増加した。基板温度が上昇する間低温バッファ層は連続的に成長する。

低温バッファ層は、400 以上800 以下の温度で形成することができる。

ただし、GaN低温バッファ層の形成温度に関しては、500 ~ 600 の温度範囲がより望ましい。

なおNH₄Cl層の沸点 (boiling temperature) は520 であり、この温度以上では、NH₄Clを合成する量が急激に減少し、サファイア基板上に形成するGaN成長比率が上がる。

40

【0026】

c軸で揃えたGaNドットが低温バッファ層のシードになり、低温バッファ層も同じようにc軸結晶方向を示した。

図8は、端面SEM写真を示している。低温バッファ層の厚さは2.3ミクロンであり、成長条件はHCl流量：40sccm、NH₃流量：1L/min、キャリア窒素ガスの流量：2.5L/minである。写真の一部ではGaNドットが観察された。

図9は、低温GaNバッファ層の - 2 XRD結果を示している。多結晶状態のNH₄Clピークと共にc軸に揃えたGaNドットを含めた低温GaNバッファ層の(0002)ピー

50

クを示している。

【0027】

4) 高温厚膜 GaN 層の形成工程

本工程は、工程 2) と工程 3) で形成されたバッファ層の上に厚膜高温 GaN 層を形成するために、成長温度を 1040 °C へ上げて厚膜 GaN 層を形成する工程である。この時 1040 °C の成長温度で熱処理効果があり、NH₄Cl 層の完全な分解に伴い、界面で多数のポイドが形成される。

図 10 は、低温バッファ層の上に高温厚膜 GaN 層が形成されるとともに、温度上昇中界面ではポイドが形成されていることを模式的に示す。

図 11 に好ましいポイドの写真を示す。これは、高温厚膜 GaN 層の形成前に低温バッファ層を 550 °C で 180nm 形成した場合のものである。

【0028】

本工程の目的は、ポイド形成によって高温厚膜 GaN 形成後に、成長温度を室温へ下げる時 サファイア基板上に局部的に形成された GaN ドット層からストレスの緩和によって自然リフトオフを起させることである。

また熱処理効果によって工程 2) と工程 3) をとおして形成されたバッファ層の厚さは、1.2 ミクロンまで減少した。

【0029】

図 12 は、熱処理後の端面 SEM 写真である。熱処理後界面に多数のポイド形成と厚さの減少を確認した。

図 13 は、この試料の XRD 結果を示している。工程 2) で形成された NH₄Cl 層は完全に分解され、NH₄Cl 層のピークは観察されない、GaN バッファ層の (0002) ピークのみが観察された。即ち、熱処理によって NH₄Cl 層の分解が間接的に分かる。熱処理は、1040 °C、NH₃ 雰囲気中で 10 分間行われた。

【0030】

5) GaN 自立基板のセルフリフトオフ工程

図 14 は、基板温度を室温へ冷却中における界面からの分離によるセルフリフトオフを模式的に示している。

本工程は、高温厚膜 GaN を成長し、基板温度を室温まで下げる時、界面でストレスの緩和に伴う自然剥離により GaN 自立基板を作製する工程である。

【0031】

図 15 は、本工程によって得られた 200 ミクロンの GaN 自立基板の端面 SEM 写真を示している。基板の冷却速度は、NH₃ 雰囲気中で 1 時間当たり 100 °C に調整した。リフトオフ後、サファイア基板の表面側を観察した SEM 写真を図 16 に示す。

【0032】

界面分離によってサファイア基板上に一部の GaN 残留物が残っていることが分かった。この試料の XRD 結果を図 17 に示す。サファイア基板上に GaN 残留物からの (0002) ピークが観察された。リフトオフの結果、クラックと反りがなく良質な結晶を有する GaN 自立基板を得ることができた。

【0033】

XRD 評価による GaN 自立基板の a 軸と c 軸の格子定数は、それぞれ 3.189 Å と 5.185 Å であり、これらはストレインフリーバルクの格子定数と一致する数値である。

また、図 18 は GaN 自立基板の PL 結果を示している。ドナー-アクセプター対発光 (donor-bound exciton) ピーク (3.4718 eV) は、ストレインフリーバルク結晶の発光位置と同位置であることが分かった。

【0034】

高温厚膜 GaN 層の成長後、ポイドは自然冷却中界面でストレスの緩和によって自然剥離を発生させる。自然剥離によって in situ によるサファイア基板と厚膜 GaN が分離される。

サファイア基板上の NH₄Cl 層の形成のみでは良質な GaN 成長は難しくなる。この

10

20

30

40

50

ような問題を解決するためにはHVPEでは殆ど使われてないGaNドットと低温GaNバッファ層を用いることで良質なGaN結晶成長が可能になった。

【0035】

低温で形成したNH₄Cl層の使用目的は、基板温度上昇に伴いNH₄Cl層が分解され、高温GaN層成長中にサファイア基板とGaNとの間に多数のボイドを形成させることである。このようなボイドが存在する界面上に成長した厚膜GaNは、クラックと反りがなく、大口径自立基板の作製が実現できる。

また、選択的に形成されたGaNドットはボイド形成によって自然冷却中サファイア基板と厚膜GaNが自然リフトオフされ、付加的なプロセスなしで簡単にサファイア基板を分離させることが可能となる。

10

【0036】

図19に低温バッファ層の形成を省略した比較例を示す。図19の右図から分かるように、本願発明と同様に基板を準備する工程と該基板上にGaNドット及びNH₄Cl層を形成する工程とを備えていても低温バッファ層の形成を省略すると高温厚膜GaN層の成長後界面にボイドが形成されないため、自然冷却中界面での自然剥離が発生しない。

【0037】

以上HVPE法を用いたGaN自立基板の作製方法を実施例として例示したが本発明はこれに限定されないことはいうまでもない。

例えば自立基板としてGaNを例示したが、AlGaN、InGaNといったGaN系窒化物半導体についても本発明は適用できる。

20

また低温バッファ層としてGaNバッファ層を例示したが、AlN、InN、BN、及びそれらの混晶半導体のうちのいずれかであってもよい。

【0038】

次に実施例では、基板上にGaNドット及びNH₄Cl層を形成するためにサファイア基板を準備し、予め高温窒化工程によってサファイア基板上に局部的にAlN_xO_{1-x} (0 < X < 1)層を形成しているが、基板上に確実にGaNドット及びNH₄Cl層が形成されるのであれば、基板は必ずしもサファイア基板である必要はない。また基板の高温窒化工程も省略できる。

【図面の簡単な説明】

【0039】

30

【図1】サファイア基板の高温窒化処理によって局部的に形成されたAlN_xO_{1-x} (0 < X < 1)の模式図

【図2】GaNドット及びNH₄Cl層の形成模式図

【図3】NH₄Cl層とGaNドットのSEM写真

【図4】NH₄Cl層とGaNドットを示す - 2 XRD結果

【図5】H₂Oエッチング後サファイア基板表面のSEM写真

【図6】H₂Oエッチング後サファイア基板表面のXRD結果

【図7】低温GaNバッファ層の形成模式図

【図8】低温GaNバッファ層の端面SEM写真

【図9】低温GaNバッファ層の - 2 XRD結果

40

【図10】高温厚膜GaN層の形成模式図

【図11】ボイドの写真

【図12】熱処理後の断面SEM写真

【図13】熱処理後の - 2 XRD結果

【図14】セルフリフトオフの模式図

【図15】自然剥離によるGaN自立基板の端面SEM写真

【図16】リフトオフ後のサファイア基板の表面側のSEM写真

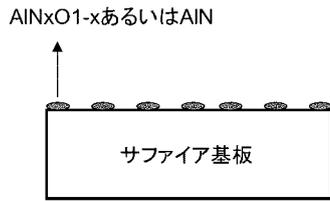
【図17】リフトオフ後のサファイア基板表面のXRD結果

【図18】GaN自立基板のPL結果

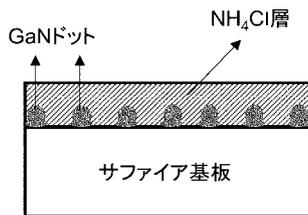
【図19】本発明の比較例

50

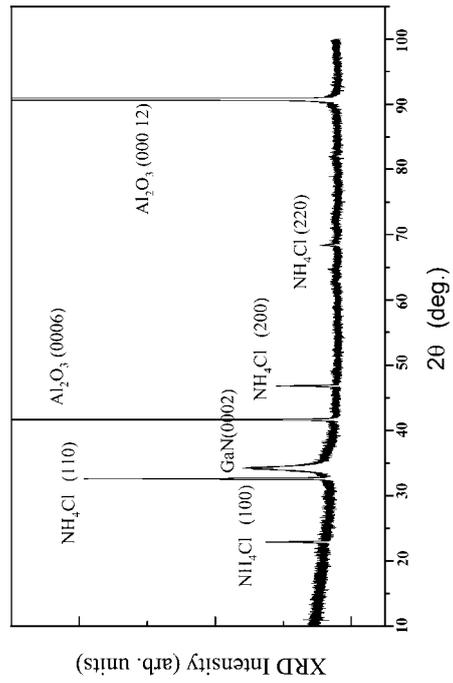
【図1】



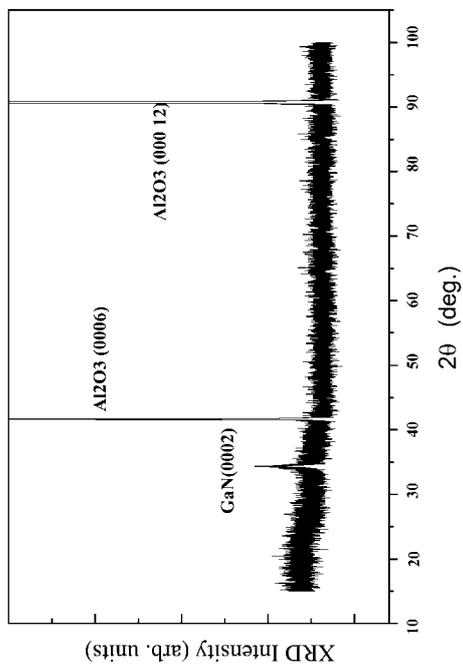
【図2】



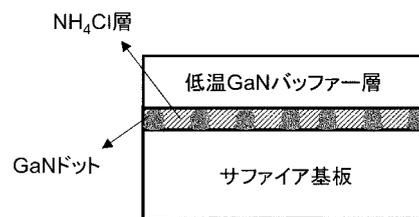
【図4】



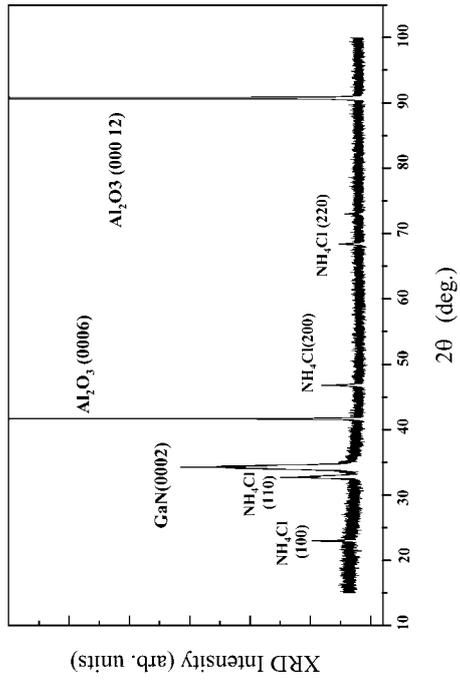
【図6】



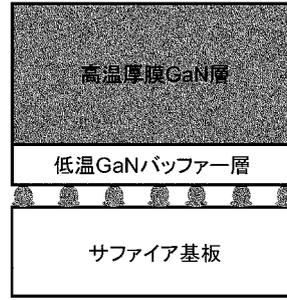
【図7】



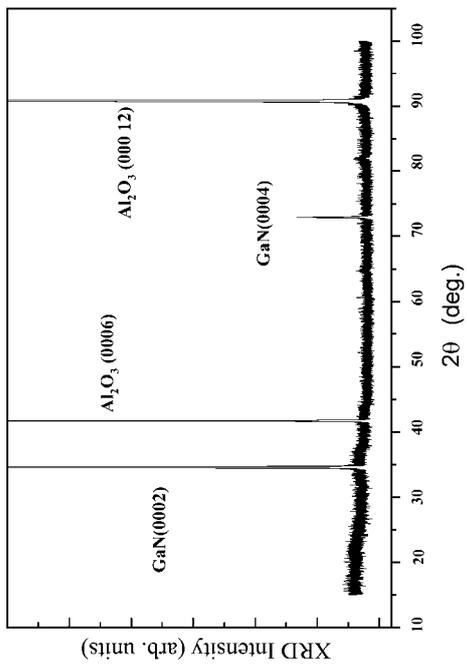
【図 9】



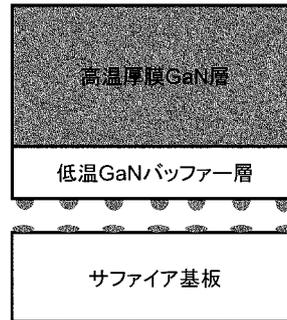
【図 10】



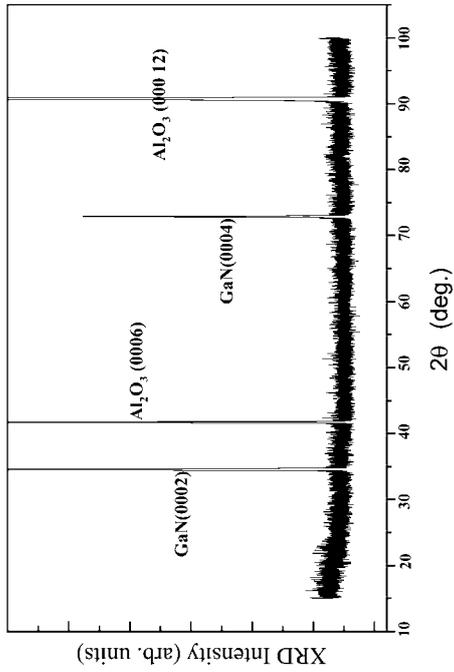
【図 13】



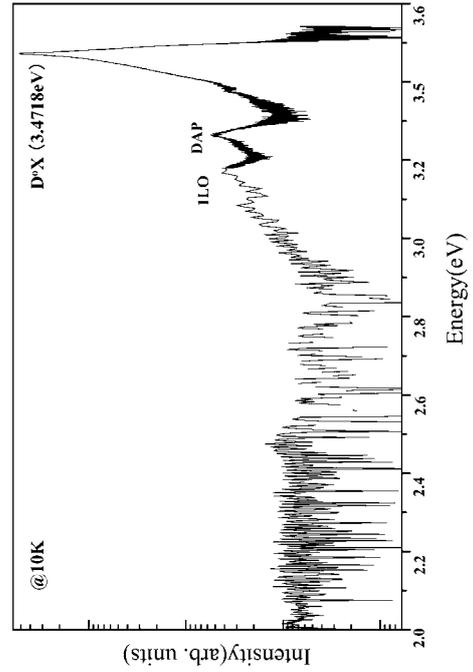
【図 14】



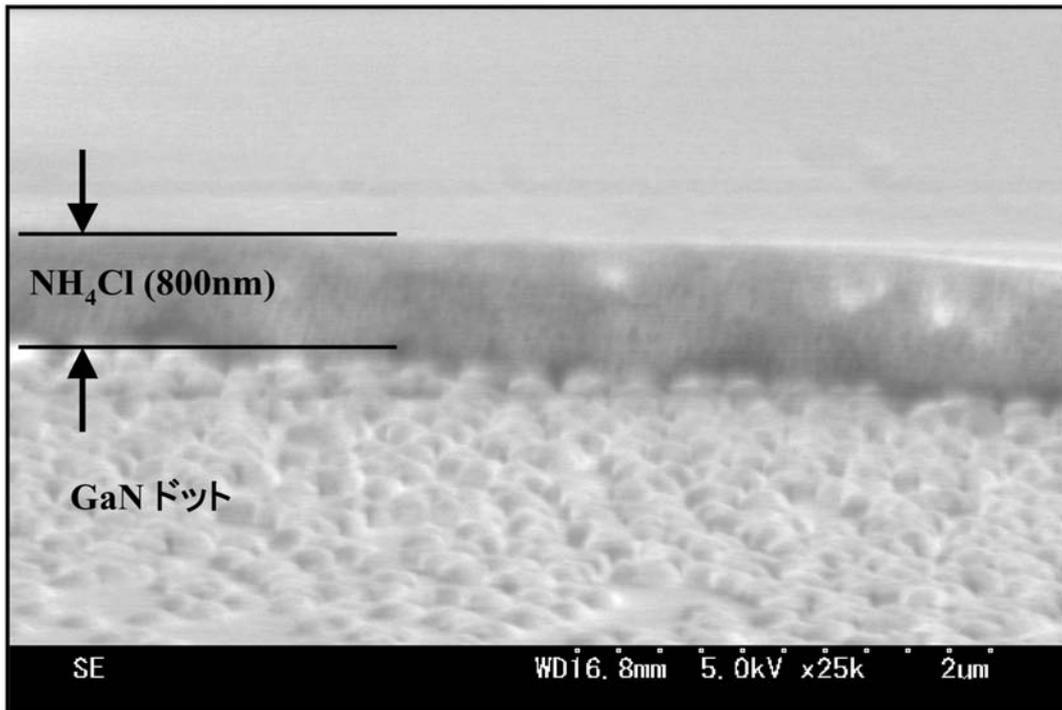
【 図 17 】



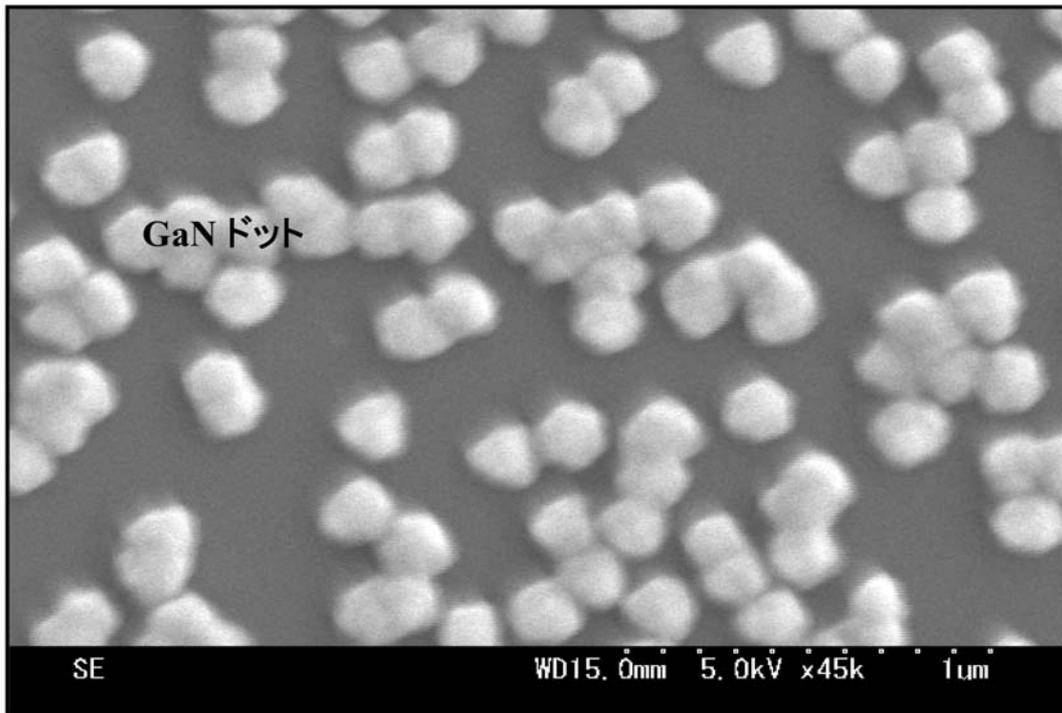
【 図 18 】



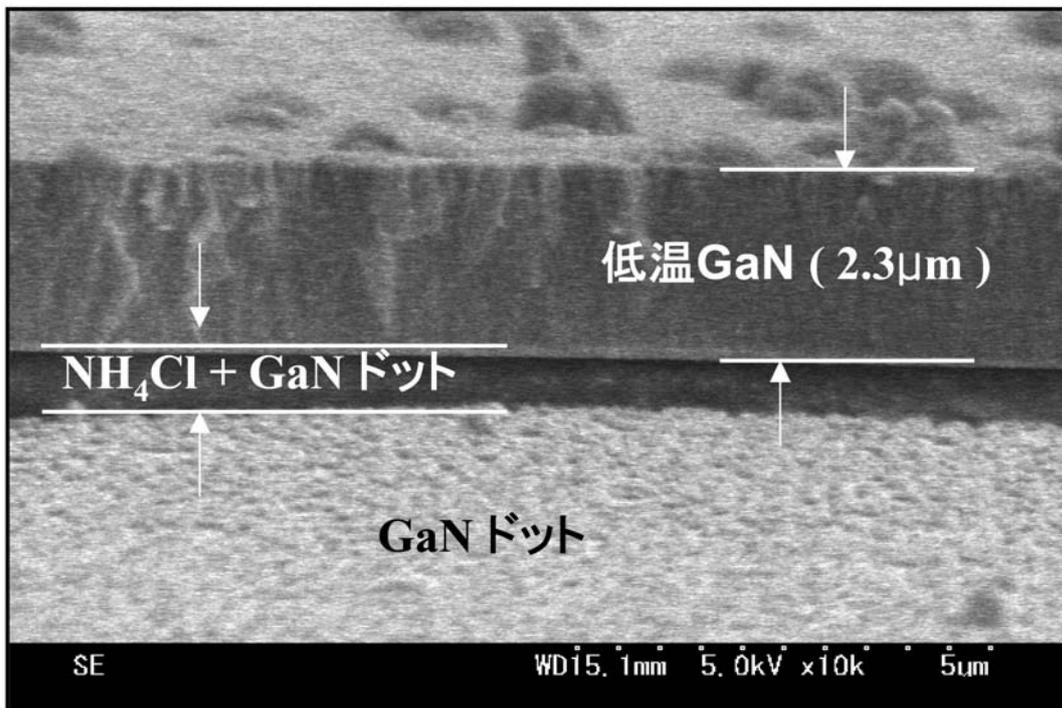
【 図 3 】



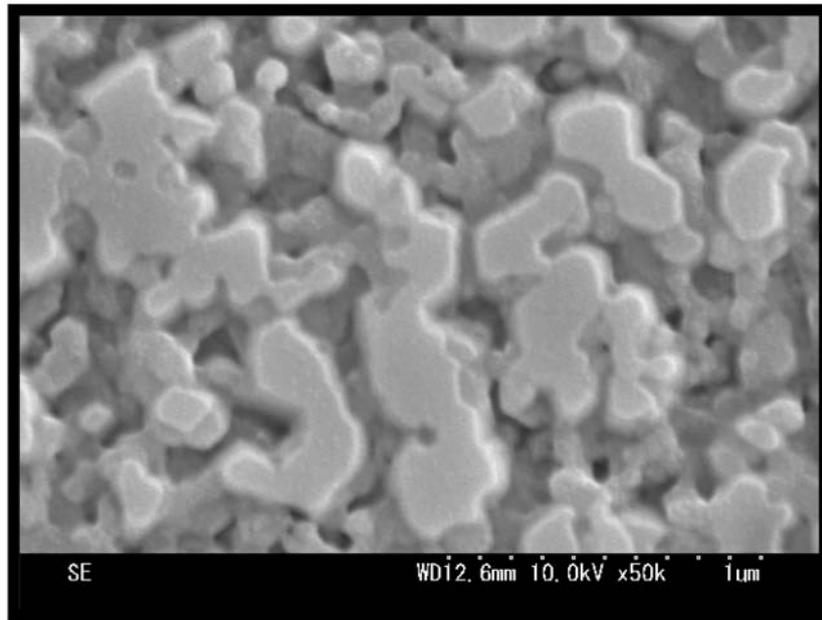
【 図 5 】



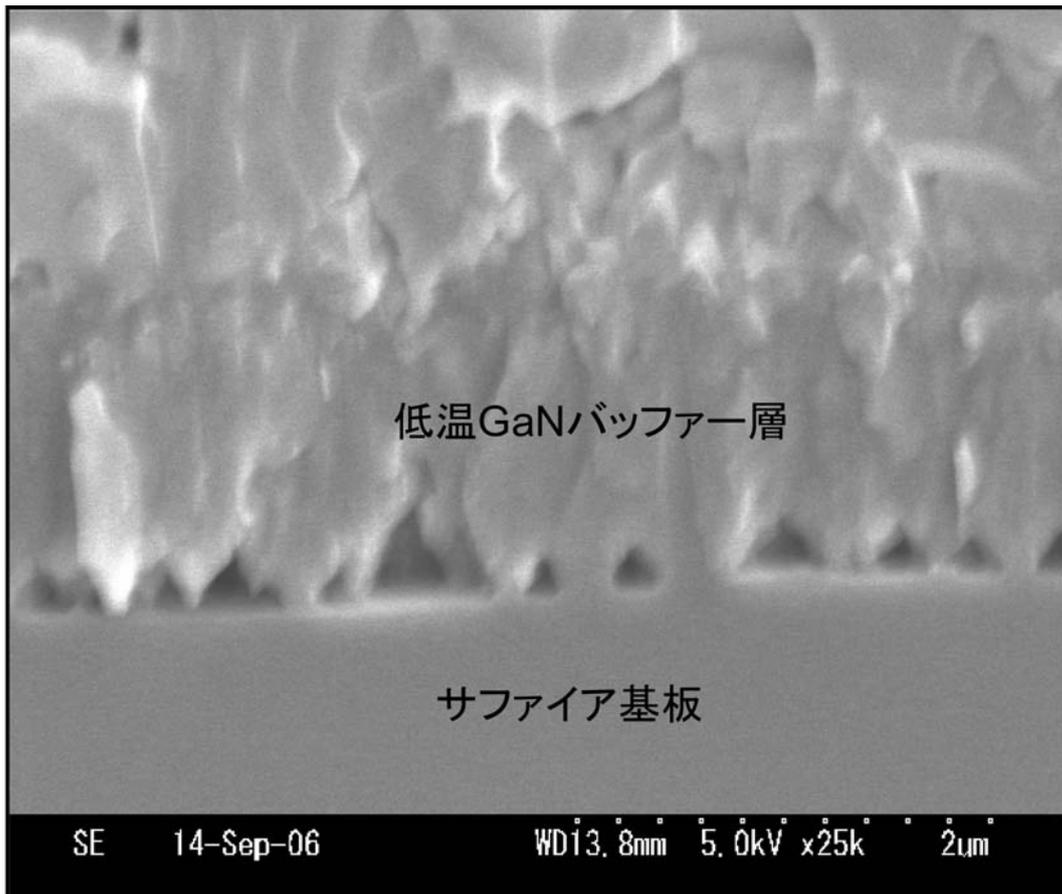
【 図 8 】



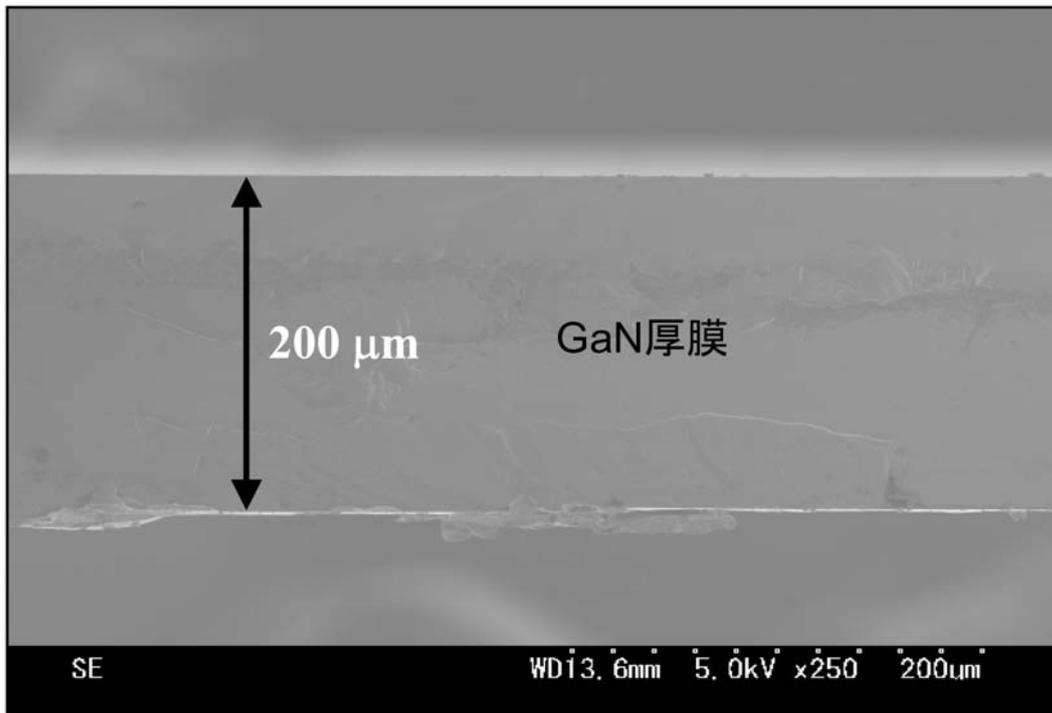
【図 1 1】



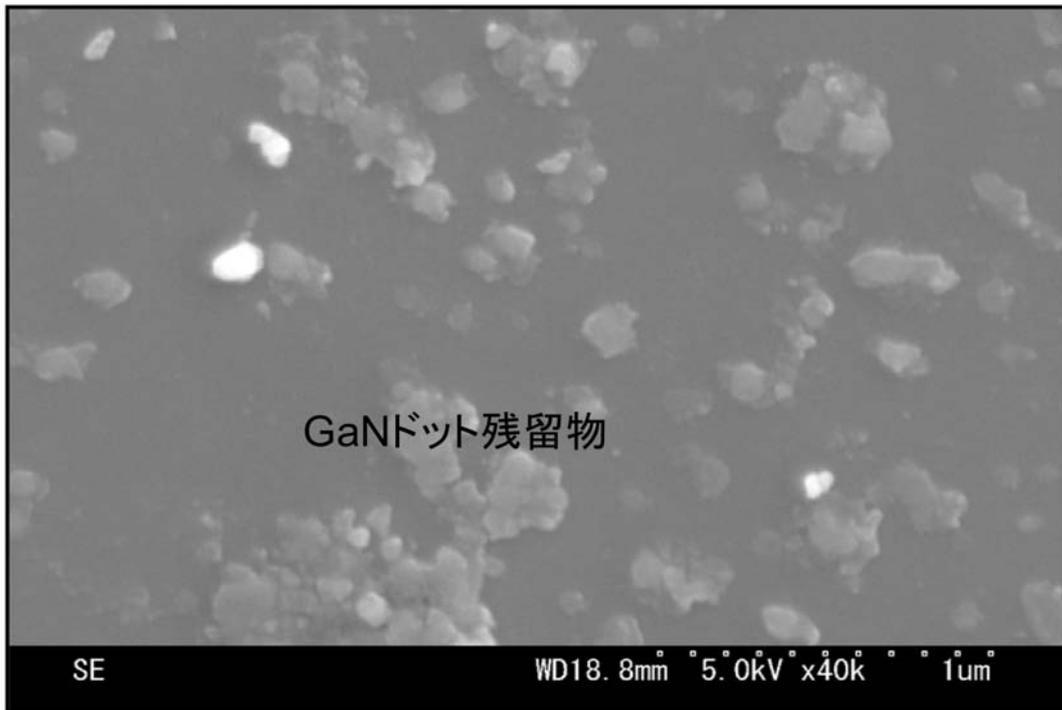
【図 1 2】



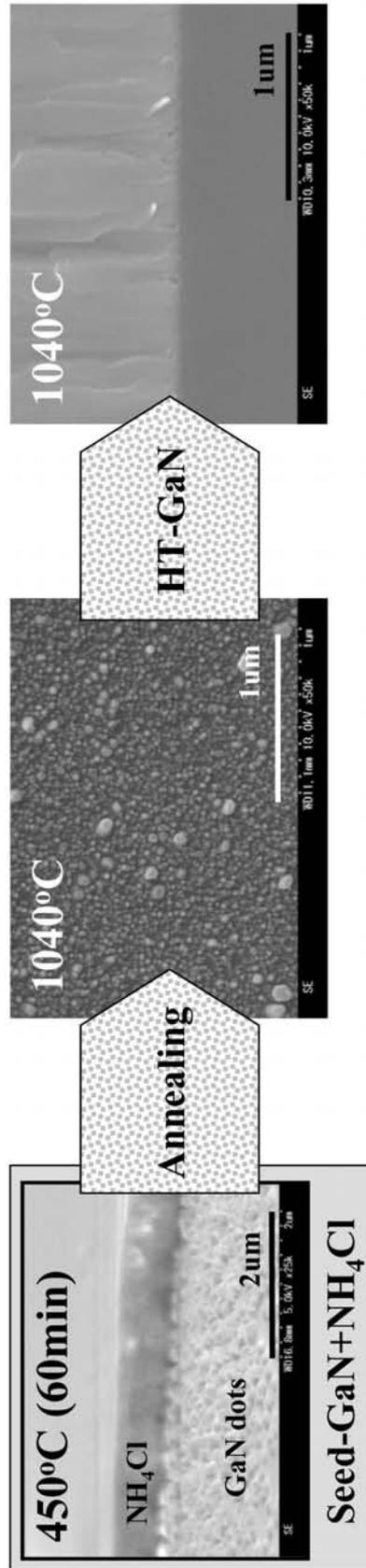
【図15】



【図16】



【 図 19 】



フロントページの続き

- (72)発明者 八百 隆文
宮城県仙台市青葉区片平二丁目1番1号 国立大学法人東北大学内
- (72)発明者 チョ 明煥
宮城県仙台市青葉区片平二丁目1番1号 国立大学法人東北大学内

審査官 岡田 隆介

- (56)参考文献 特開2006-191073(JP,A)
特開2006-191074(JP,A)
特開2006-117530(JP,A)

(58)調査した分野(Int.Cl., DB名)

C30B 1/00-35/00
H01L 21/205、21/31
21/365、21/469
21/86
WPI
JSTPlus(JDreamII)
JST7580(JDreamII)