

# 發明專利說明書

公告本

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：95127100

※ 申請日期：95.7.25

※IPC 分類：H01L 23/28, 23/48

## 一、發明名稱：(中文/英文)

嵌埋有晶片之封裝結構及其製作方法

Package Structure having a chip embedded therein and method fabricating the same

## 二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

全懋精密科技股份有限公司

PHOENIX PRECISION TECHNOLOGY CORPORATION

代表人：(中文/英文) 吳健漢 / WU, CHIAN-HANN

住居所或營業所地址：(中文/英文)

新竹科學工業園區新竹市東區力行路 6 號

No.6, Li-Hsin Rd., Science-Based Industrial Park, Hsinchu

國籍：(中文/英文) 中華民國 / R.O.C.

## 三、發明人：(共 2 人)

姓名：(中文/英文)

1. 賈侃融 / CHIA, KAN-JUNG

2. 許詩濱 / HSU, SHIH-PING

國籍：(中文/英文) 1.2.中華民國 / R.O.C.

#### 四、聲明事項：

主張專利法第二十二條第二項  第一款或  第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

## 九、發明說明：

### 【發明所屬之技術領域】

本發明係關於一種嵌埋有晶片之封裝結構及其製作方法，尤指一種厚度薄、剛性強兼具韌性之嵌埋有晶片之封裝結構及其製作方法。

### 【先前技術】

隨著電子產業的蓬勃發展，電子產品亦逐漸進入多功能、高性能的研發方向。為滿足半導體封裝件高積集度(Integration)以及微型化(Miniaturization)的封裝要求，提供多數主被動元件及線路連接之電路板，亦逐漸由單層板演變成多層板，以使在有限的空間下，藉由層間連接技術(Interlayer connection)擴大電路板上可利用的佈線面積而配合高電子密度之積體電路(Integrated circuit)需求。

惟一般半導體裝置之製程，首先係由晶片載板製造業者生產適用於該半導體裝置之晶片載板，如基板或導線架。之後再將該些晶片載板交由半導體封裝業者進行置晶、壓模、以及植球等製程。最後，方可完成用戶端所需之電子功能之半導體裝置。期間涉及不同製造業者，因此於實際製造過程中不僅步驟繁瑣且界面整合不易。況且，若客戶端欲進行變更功能設計時，其牽涉變更與整合層面更是複雜，亦不符合需求變更彈性與經濟效益。

另習知之半導體封裝結構是將半導體晶片黏貼於基板頂面，進行打線接合(wire bonding)或覆晶接合(Flip chip)

封裝，再於基板之背面值以錫球以進行電性連接。如此，雖可達到高腳數的目的。但是在更高頻使用時或高速操作時，其將因電性連接路徑過長而產生電氣特性之效能無法提昇，而有所限制。另外，因傳統封裝需要多次的連接介面，相對地增加製程之複雜度。

為此，許多研究採用將晶片埋入封裝基板內，該嵌埋於封裝基板中之晶片係可直接與外部電子元件導通，用以縮短電性傳導路徑，並可減少訊號損失、訊號失真及提昇高速操作之能力。

在嵌埋有晶片之承載板結構下，為了防止在雷射鑽孔時會破壞承載板上之晶片，如圖1所示，於晶片主動面之電極墊表面上增加了一金屬層。該嵌埋有晶片之承載板結構包括：一載板11，且該載板11形成有開口；一晶片12，該晶片12容置於該開口中，且該晶片12之主動面形成有複數個電極墊13；一形成於嵌埋有該晶片12之載板11上，並對應顯露出電極墊103之保護層14；複數個形成於電極墊13表面上之金屬層15；以及一形成於該載板11及該晶片12表面之線路增層結構16。其中，線路增層結構16形成於晶片12及載板11表面，並電性連接該載板11及晶片12之電極墊13。

目前，嵌埋有晶片之封裝結構中，載板會因為線路增層面與非增層面兩者應力不均，故承載板的非對稱線路增層結構16會使金屬載板產生板彎翹情況，導致生產不易，且其成品也會因為板彎翹過大而良率偏低、可靠度不佳。

因此，為了降低嵌埋有晶片之承載板因單面增層而產

生的板彎翹情況，並提高生產良率，以銅或BT樹脂為材料之載板已不能滿足使用要求。

### 【發明內容】

5 有鑑於此，本發明係提供一種嵌埋有晶片之封裝結構，此封裝結構包括：一氧化鋁複合板以及一晶片。該氧化鋁複合板係由二氧化鋁層夾置一黏著層疊合而成，且該氧化鋁複合板係形成有一貫穿該複合板之複合板開口。而晶片係可嵌埋於該複合板開口並固定於氧化鋁複合板內，  
10 此晶片具有一主動面，且該主動面配置有複數個電極墊。

在本發明的封裝結構中，係可以使用環氧樹脂填入晶片與複合板開口所形成之間隙中，使晶片固定於氧化鋁複合板內。或者，可利用一介電層壓合於氧化鋁複合板及晶片的主動面之一側表面時，使介電層之填入晶片與複合板  
15 開口所形成之間隙中，使晶片固定於氧化鋁複合板內。

在本發明的封裝結構中，壓合於氧化鋁複合板及晶片的主動面之一側表面的介電層係至少一選自由ABF(Ajino-moto Build-up Film)、雙順丁醯二酸醯亞胺/三氮吡  
(BT,Bismaleimide triazine)、聯二苯環丁二烯(benzocyclo-  
20 -butene; BCB)、液晶聚合物(Liquid Crystal Polymer)、聚亞醯胺(Polyimide; PI)、聚乙醚(Poly (phenylene ether))、聚四氟乙烯(Poly (tetra-fluoroethylene))、芳香尼龍(Aramide)、環氧樹脂以及玻璃纖維等材質中任一種所組成。較佳則可使用ABF作為介電層。

在本發明的封裝結構中，更可包括至少一線路增層結構，其係配置於氧化鋁複合板及晶片的主動面之一側表面，且該線路增層結構包括有複數個線路層及複數個導電結構，此晶片之電極墊係經由導電結構而與線路層導通；  
5 其中該導電結構一般為導電盲孔。上述的線路增層結構中之線路層及導電結構係分別可為銅、錫、鎳、鉻、鈮、鈦、錫/鉛或其合金。而線路層與導電結構較佳則可為銅金屬所形成。同時，在此線路增層結構的表面則具有複數個電性連接墊。且在此線路增層結構表面係具有一圖案化防焊層，並顯露出最外部線路層作為電性連接墊之部分。而顯露出之電性連接墊表面則配置有焊料凸塊。然而，此焊料凸塊的材料則可為銅、錫、鉛、銀、鎳、金、鉑及其合金所形成之群組之一者。較佳可使用錫作為焊料凸塊。

在本發明的封裝結構中，而在兩氧化鋁層所夾置的黏著層，則不限使用任何材料，只要可將氧化鋁層黏合即可，  
15 其加熱不會軟化也不會分解的材料均可，較佳可為熱固性樹脂。而熱固性樹脂例如可為環氧樹脂或酚醛樹脂等等。

在本發明的封裝結構中之晶片主動面上的電極墊係主要可使晶片電性功能能與外界電子元件導通，而使其可作  
20 動。因此，電極墊不限使用任何材料，只要可以導通晶片電性即可，較佳可為銅墊或鋁墊。

依據上述本發明之嵌埋有晶片之封裝結構，例如可由下述但不限於此之步驟製作。

因此，本發明更提供一種嵌埋有晶片之封裝結構的製

作方法，其步驟可包括：首先，提供二鋁載板。接著，於此二鋁載板的一側表面進行氧化，使此二鋁載板分別可具有一氧化鋁層及一鋁層。然後，使此二鋁載板之氧化鋁層互相正對，並夾置一黏著層。再移除此二鋁載板中之鋁層，以形成一氧化鋁複合板。接著，於此氧化鋁複合板內形成一複合板開口。最後，將一晶片嵌入並固定於此疊板開口內，其中，該晶片之一主動面具有複數個電極墊。

在本發明的製作方法中，將此晶片固定於複合板開口內之方式係可以點膠或灌膠的方式將其固定。又或者可直接利用壓合一介電層時，將該介電層填入晶片與氧化鋁複合板所形成之複合板開口所形成之間隙而同時將晶片固定於複合板開口內。

在本發明的製作方法中，復可包括在具有此晶片之主動面之複合板一側表面利用增層技術形成至少一線路增層結構，而此線路增層結構的層數可視需要而定，可不僅只有一層而已，在此線路增層結構係可包括有複數個線路層及複數個導電結構，其中該導電結構係可與晶片電極墊電性連接，或作為線路增層結構中線路層與線路層間之電性連接之用；而該導電結構一般係為導電盲孔。另晶片之電極墊係可經由導電結構與線路層向外與外界電子元件電性導通。

而在本發明的製作方法中，復包括於線路增層結構之外部表面形成圖案化防焊層，且該圖案化防焊層係形成有複數個開孔，以顯露出線路層作為電性連接墊部分。

而在本發明的製作方法中，復包括於線路增層結構之電性連接墊處可利用電鍍或印刷的方式形成複數個焊料凸塊。

5 在本發明的製作方法中，鋁載板中形成的氧化鋁層係不限使用任何方法，只要可以使鋁載板的一側進行氧化而形成氧化鋁層即可，較佳可利用陽極氧化法以形成一氧化金屬層，而作為本發明之氧化鋁層。

在本發明的製作方法中，係可以蝕刻之方式移除此二鋁載板中之該鋁層。

10 本發明將晶片嵌入複合板開口之前，係可在對應於晶片之非主動面的氧化鋁複合板一側表面貼合一離形膜，並於此晶片固定於氧化鋁複合板之後，復可將此離形膜移除。而此離形膜不限使用任何材料，主要可用以承載晶片並暫時使其固定即可。

15 因此，在本發明之嵌埋有晶片之封裝結構及其製作方法，解決了因為非對稱線路增層造成應力分佈不均所產生翹曲的現象。此封裝結構中之複合板具有較強之剛性，故可抗衡非對稱線路增層所造成應力分布不均，進而降低彎翹之情形。而使用氧化方法使鋁載板表面氧化，例如用陽  
20 極氧化方法，使鋁載板一表面形成有氧化鋁層(陶瓷)材料，而且在此兩氧化鋁層之間亦具有一黏著層而接合緊密。而且，本發明之氧化鋁複合板不需要其他額外的步驟，如燒結等等，再加上此氧化鋁複合板技術簡單，加工容易，相當利於大量生產。



### 【實施方式】

以下係藉由特定的具體實施例說明本發明之實施方式，熟習此技藝之人士可由本說明書所揭示之內容輕易地了解本發明之其他優點與功效。本發明亦可藉由其他不同的具體實施例加以施行或應用，本說明書中的各項細節亦可基於不同觀點與應用，在不悖離本發明之精神下進行各種修飾與變更。

本發明之實施例中該等圖式均為簡化之示意圖。惟該等圖式僅顯示與本發明有關之元件，其所顯示之元件非為實際實施時之態樣，其實際實施時之元件數目、形狀等比例為一選擇性之設計，且其元件佈局型態可能更複雜。

#### 實施例 1

請參閱圖 2A 至 2E，其係為本實施例之嵌埋有晶片之封裝結構製法之剖面示意圖。

如圖 2A 所示，首先，提供二鋁載板 21。可將此二鋁載板 21 置於一電解槽中，進行陽極氧化反應，使鋁載板 21 之一表面氧化而形成一氧化金屬層，即形成一氧化鋁層 21a，而鋁載板的另一部份則為一鋁層 21b。本實施例中的陽極氧化反應係藉由調整陽極氧化的時間來控制氧化鋁層之厚度。接著，如圖 2B 所示，將此二鋁載板 21 的氧化鋁層 21a 互相正對，並中間夾置有一黏著層 22，使其緊密的黏合，此黏著層 22 的材料係可為熱固性樹脂，而本實施例係使用環氧樹脂。然後，以蝕刻之方式移除此二鋁載板 21 中之鋁層 21b，而可得到如圖 2C 所示之一氧化鋁複合板 20。在此，

兩氧化鋁層 21b 與黏著層 22 係形成一三明治結構的氧化鋁複合板 20。

再如圖 2D 所示，於氧化鋁複合板內形成一複合板開口 23，其一般係可以化學蝕刻方式形成。再將一已完成晶圓積體電路製程並切割成型之晶片 24 嵌埋入此氧化鋁複合板 20 之複合板開口 23 中。此晶片 24 具有一主動面 24a，在晶片 24 的主動面 24a 上具有複數個電極墊 24b，此電極墊 24b 之材料為銅。在此同時可利用一離形膜或膠帶(圖中未示)貼合在對應於晶片 24 之非主動面 24c 的氧化鋁複合板 20 表面上，再將晶片 24 嵌埋至複合板開口 23 中。

接著，如圖 2E 所示，將一黏著材料 25a 以點膠的方式填入複合板開口 23 與晶片 24 所形成之間隙，此黏著材料 25a 可為環氧樹脂。進而使晶片 24 固定於氧化鋁複合板 20 的複合板開口 23 中。爾後復可將位於氧化鋁複合板 20 表面的離形膜(圖中未示)移除。最後，可得到本發明之嵌埋有晶片之封裝結構。

再如圖 2F 及 2F' 所示，於具有此晶片 24 之主動面 24a 之氧化鋁複合板 20 一側表面壓合一介電層 26，並於此介電層 26 內係形成有複數個線路層 27 及如圖 2F 所示之導電結構 28a 或如圖 2F' 所示之導電結構 28b，以作為一線路增層結構 30a(圖 2F) 或 30b(圖 2F')。同時，晶片 24 上之電極墊 24b 係經由如圖 2F 所示之導電結構 28a 或如圖 2F' 所示之導電結構 28b 而可與線路層 27 導通。在本實施例中，晶片 24 之非主動面 24c 裸露有利於晶片 24 散熱。

如圖2G所示，可以在介電層26的表面利用增層技術再形成其他線路增層結構31a，此線路增層結構31a可視需要增加層數。此時復可於線路增層結構31a外表面形成一圖案化防焊層33，此圖案化防焊層33係顯露出線路層作為電性連接墊32之部分。而此防焊層33的材料可為綠漆。最後，再於對應於電性連接墊32之處以電鍍或印刷的方式形成焊料凸塊34，而此焊料凸塊34的材料則可為銅、錫、鉛、銀、鎳、金、鉑及其合金所形成之群組之一者。

如圖2G'所示，也可得到另一種線路增層結構31b在一嵌埋有晶片24於氧化鋁複合板20之封裝結構。

因此，本發明嵌埋有晶片之封裝結構，其可如圖2E所示，其包括有一氧化鋁複合板20以及一晶片24。此氧化鋁複合板20係由二氧化鋁層21a夾置一黏著層22疊合而成。而晶片24則嵌埋並固定於氧化鋁複合板20所形成之複合板開口23內，並且此晶片24具有一主動面24a，且此主動面24a配置有複數個電極墊24b。

## 實施例2

本實施例之嵌埋有晶片之封裝結構製法係與實施例1大致上相同，除了晶片24固定於氧化鋁複合板的方法不同之外，其餘均與實施例1相同。

如圖3所示，本實施例將晶片24固定於氧化鋁複合板20的方法係如圖3所示，其係在將晶片24嵌埋至氧化鋁複合板20時，未先使用環氧樹脂，而是在壓合介電層26時，將此介電層26（即如ABF）同時填入晶片24與氧化鋁複合板20所

形成之複合板開口 23 間隙之間，藉此介電層 26 作為一黏著材料。其餘步驟則與實施例 1 相同。最後，得到本發明的一  
5 嵌埋有晶片之封裝結構。

上述實施例僅係為了方便說明而舉例而已，本發明所  
5 主張之權利範圍自應以申請專利範圍所述為準，而非僅限於上述實施例。

### 【圖式簡單說明】

圖 1 係習知之嵌埋有晶片之載板之剖面示意圖。

10 圖 2A 至 2E 係本發明一較佳實施例之嵌埋有晶片之封裝結構之製作方法剖面示意圖；圖 2F 至 2G' 係增加線路增層結構及焊料凸塊之封裝結構剖面示意圖。

圖 3 係本發明另一較佳實施例之於氧化鋁複合板內固定晶片之剖面示意圖。

15

### 【主要元件符號說明】

11	載板	12,24	晶片
13,24b	電極墊	14	保護層
15	金屬層	16	線路增層結構
21	鋁載板	21a	氧化鋁層
21b	鋁層	22	黏著層
23	複合板開口	24a	主動面
24c	非主動面	25a	黏著材料
26	介電層	20	氧化鋁複合板

27	線路層	28a,28b	導電結構
30a,30b,31a,31b	線路增層結構		
32	電性連接墊	33	防焊層
34	焊料凸塊		

## 五、中文發明摘要：

本發明係有關於一種嵌埋有晶片之封裝結構及其製作方法，此封裝結構包括：一氧化鋁複合板以及一晶片。氧化鋁複合板係由二氧化鋁層夾置一黏著層疊合而成。而晶片係可嵌埋並固定於氧化鋁複合板內，此晶片具有一主動面，且主動面配置有複數個電極墊。同時，本發明亦包括製作上述的封裝結構之方法。本發明係可使封裝結構厚度降低，且同時具有剛性與韌性，提供一極佳之封裝結構。

## 六、英文發明摘要：

A package structure having a chip embedded therein and a method of fabricating the same are disclosed. The package structure comprises: a alumina composite plate and a chip. The alumina composite plate is stacked of two alumina layers placed an adhesive layer in between. The chip can be embedded and mounted in the alumina composite plate, which have an active surface disposing a plurality of electrode pad. The present invention also comprises a method of fabricating the above mentioned package structure. The present invention providing an excellent package structure, which can reduce the thickness of the package structure, and getting rigidity and tenacity at the same time.

## 十、申請專利範圍：

1. 一種嵌埋有晶片之封裝結構，包括：

一氧化鋁複合板，其係由二氧化鋁層夾置一黏著層疊合而成，且形成有一貫穿該複合板之複合板開口；以及

一晶片，其係嵌埋於該複合板開口並固定於該氧化鋁複合板內，其中該晶片具有一主動面，且該主動面配置有複數個電極墊。

2. 如申請專利範圍第1項所述之嵌埋有晶片之封裝結構，其中，係使用環氧樹脂使該晶片固定於該複合板開口內。

3. 如申請專利範圍第1項所述之嵌埋有晶片之封裝結構，其中，係使用一介電層壓合於該氧化鋁複合板及該晶片的主動面之一側表面時，使該介電層填入該晶片與複合板開口所形成之間隙中，俾固定於該氧化鋁複合板內。

4. 如申請專利範圍第3項所述之嵌埋有晶片之封裝結構，其中，該介電層係至少一選自由ABF(Ajinomoto Build-up Film)、雙順丁醯二酸醯亞胺/三氮吡(BT, Bismaleimide triazine)、聯二苯環丁二烯(benzocyclo-butene; BCB)、液晶聚合物(Liquid Crystal Polymer)、聚亞醯胺(Polyimide; PI)、聚乙烯醚(Poly (phenylene ether))、聚四氟乙烯(Poly (tetra-fluoroethylene))、芳香尼龍(Aramide)、環氧樹脂以及玻璃纖維等材質中任一種所組成。

5. 如申請專利範圍第1項所述之嵌埋有晶片之封裝結

構，更包括至少一線路增層結構，其係配置於該氧化鋁複合板及該晶片的主動面之一側表面，且包括有複數個線路層及複數個導電結構，俾使該晶片之電極墊係經由該等導電結構而與該等線路層向外與外界電子元件電性導通。

5           6. 如申請專利範圍第5項所述之嵌埋有晶片之封裝結構，其中，該等線路層及該等導電結構的材料係分別為銅、錫、鎳、鉻、鈮、鈦、錫/鉛或其合金。

●           7. 如申請專利範圍第5項所述之嵌埋有晶片之封裝結構，其中，該至少一線路增層結構表面復包括複數個焊料  
10          凸塊。

8. 如申請專利範圍第1項所述之嵌埋有晶片之封裝結構，其中，該黏著層係為熱固性樹脂。

9. 如申請專利範圍第1項所述之嵌埋有晶片之封裝結構，其中，該等電極墊係為銅墊或鋁墊。

15          10. 一種嵌埋有晶片之封裝結構的製作方法，其步驟包括：

●           提供二鋁載板；

於該二鋁載板的一側表面進行氧化，使該二鋁載板分別具有一氧化鋁層及一鋁層；

20          使該二鋁載板之氧化鋁層互相正對，並夾置一黏著層；

移除該二鋁載板中之該鋁層，以形成一氧化鋁複合板；

於該氧化鋁複合板內形成一複合板開口；以及

將一晶片嵌入並固定於該複合板開口內，其中，該晶片之主動面具有複數個電極墊。



11. 如申請專利範圍第10項所述之嵌埋有晶片之封裝結構的製作方法，其中，將該晶片固定於該複合板開口內之方式係以點膠或灌膠的方式形成。

5 12. 如申請專利範圍第10項所述之嵌埋有晶片之封裝結構的製作方法，其中，將該晶片固定於該複合板開口內之方式係直接利用壓合一介電層，將該介電層填入晶片與氧化鋁複合板所形成之複合板開口所形成之間隙以固定該晶片。

10 13. 如申請專利範圍第10項所述之嵌埋有晶片之封裝結構的製作方法，復包括於具有該晶片之主動面之該複合板一側表面形成至少一線路增層結構，其包括有複數個線路層及複數個導電結構，且該晶片之該等電極墊係經由該等導電結構與該等線路層向外與外界電子元件電性導通。

15 14. 如申請專利範圍第13項所述之嵌埋有晶片之封裝結構的製作方法，復包括於該至少一線路增層結構表面形成複數個焊料凸塊。

20 15. 如申請專利範圍第10項所述之嵌埋有晶片之封裝結構的製作方法，其中，該氧化鋁層係利用陽極氧化法形成。

16. 如申請專利範圍第10項所述之嵌埋有晶片之封裝結構的製作方法，其中，係以蝕刻之方式移除該二鋁載板中之該鋁層。

17. 如申請專利範圍第10項所述之嵌埋有晶片之封裝結構的製作方法，係將該晶片嵌入該複合板開口之前，係

於對應於該晶片之非主動面的該氧化鋁複合板一側貼合一離形膜，並於該晶片固定之後將該離形膜移除。

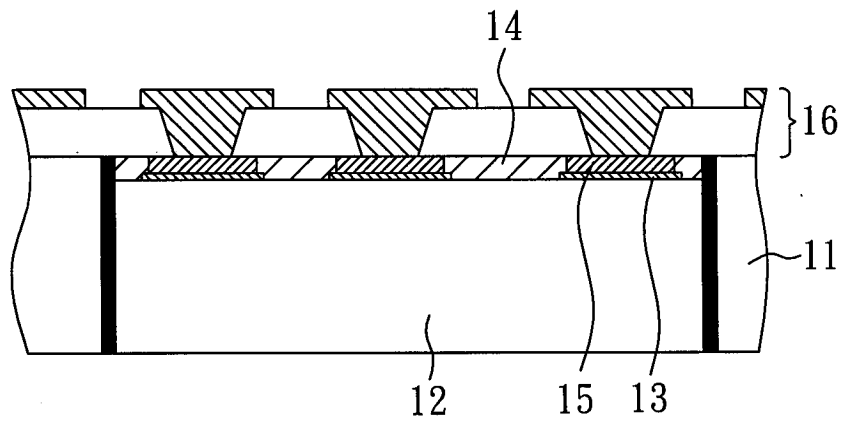
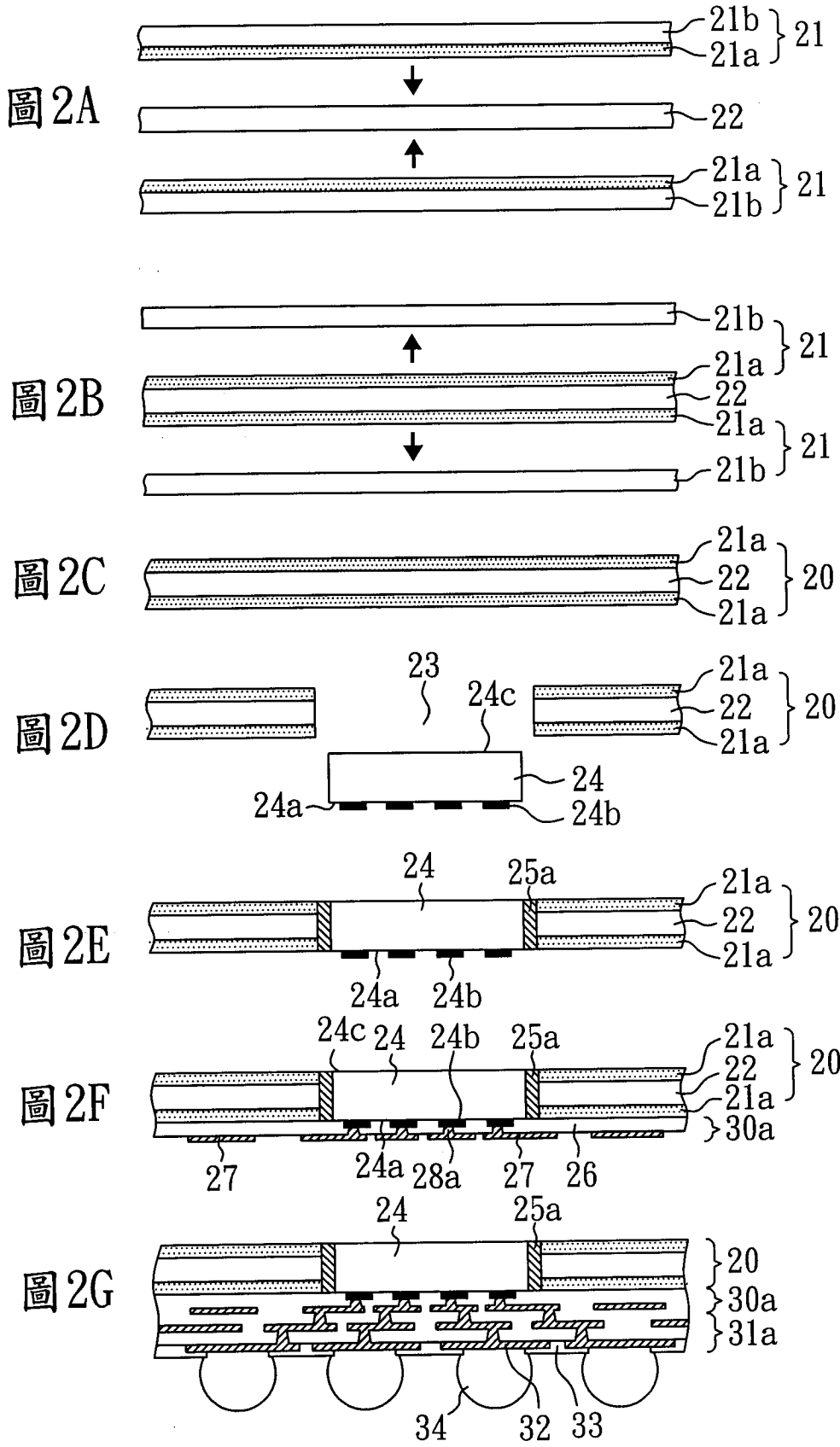
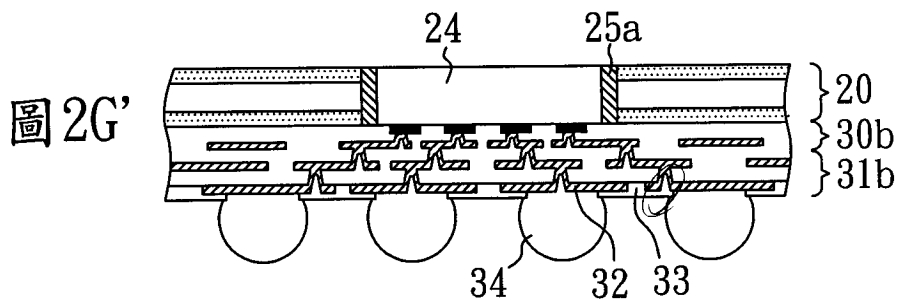
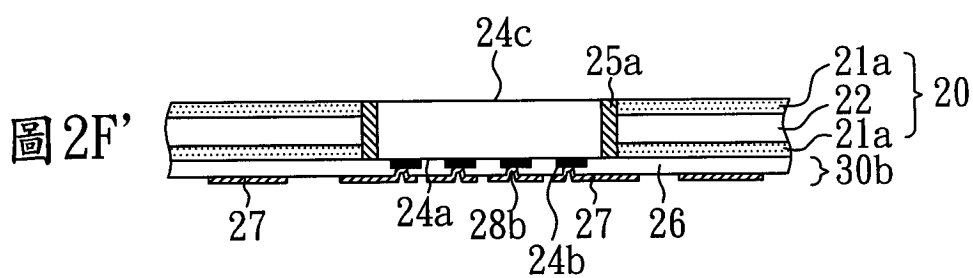


圖1





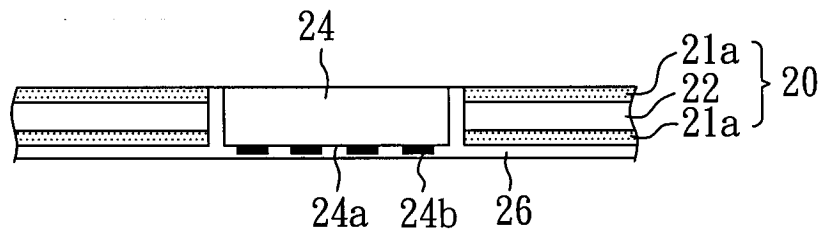


圖3

七、指定代表圖：

(一)本案指定代表圖為：圖 ( 2E )。

(二)本代表圖之元件符號簡單說明：

20	氧化鋁複合板	21a	氧化鋁層
22	黏著層	24	晶片
24a	主動面	24b	電極墊
25a	黏著材料		

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無