



(12) 发明专利申请

(10) 申请公布号 CN 105630408 A

(43) 申请公布日 2016. 06. 01

(21) 申请号 201510405606. 8

(22) 申请日 2015. 07. 10

(71) 申请人 上海磁宇信息科技有限公司

地址 201800 上海市嘉定区城北路 235 号二号楼二层

(72) 发明人 戴瑾

(74) 专利代理机构 上海容慧专利代理事务所

(普通合伙) 31287

代理人 于晓菁

(51) Int. Cl.

G06F 3/06(2006. 01)

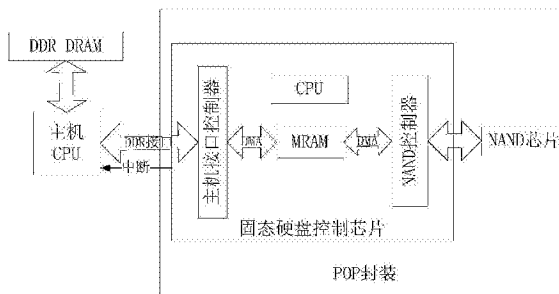
权利要求书2页 说明书7页 附图2页

(54) 发明名称

一种集成 MRAM 的固态硬盘控制芯片及固态硬盘

(57) 摘要

本发明提供一种集成 MRAM 的固态硬盘控制芯片,包括 CPU、MRAM、主机接口以及 NAND 控制器,主机接口使用标准的内存读写接口。本发明还提供一种固态硬盘及相应的读写方法。本发明提供的集成 MRAM 的固态硬盘控制芯片及固态硬盘,由于采用集成 MRAM 的固态硬盘控制芯片,主机接口使用标准的内存读写接口,固态硬盘的读写速度不再受制于串行接口的速度;提高固态硬盘的读写速度;NAND 管理软件由集成 MRAM 的固态硬盘控制芯片的 CPU 运行,使得该技术方案更易于应用;采用 POP 封装技术或 3D SIC 技术,能够用在手机以及轻薄的笔记本中;采用 MRAM 减少了对 NAND 芯片的写入次数,从而延长 NAND 芯片的寿命。



1. 一种集成 MRAM 的固态硬盘控制芯片, 其特征在于, 所述集成 MRAM 的固态硬盘控制芯片包括 CPU、MRAM、主机接口以及 NAND 控制器, 所述主机接口用于连接所述集成 MRAM 的固态硬盘控制芯片与主机, 所述 NAND 控制器用于控制与 NAND 芯片的连接, 所述 CPU 与所述 MRAM、所述 NAND 控制器连接, 所述主机接口使用标准的内存读写接口。

2. 如权利要求 1 所述的集成 MRAM 的固态硬盘控制芯片, 其特征在于, 所述 NAND 控制器为单通道或多通道。

3. 如权利要求 1 所述的集成 MRAM 的固态硬盘控制芯片, 其特征在于, 所述集成 MRAM 的固态硬盘控制芯片还包括主机接口控制器, 所述主机接口控制器用于控制所述主机接口。

4. 如权利要求 3 所述的集成 MRAM 的固态硬盘控制芯片, 其特征在于, 所述主机接口控制器和 / 或所述 NAND 控制器通过 DMA 直接读写所述 MRAM。

5. 如权利要求 1 所述的集成 MRAM 的固态硬盘控制芯片, 其特征在于, 所述 MRAM 包括 NAND 管理软件存储区, 所述 CPU 运行存储于所述 NAND 管理软件存储区的 NAND 管理软件。

6. 如权利要求 5 所述的集成 MRAM 的固态硬盘控制芯片, 其特征在于, 所述 CPU 与所述主机之间设置中断连接, 用于通知所述主机 NAND 芯片读写的状态。

7. 如权利要求 1 所述的集成 MRAM 的固态硬盘控制芯片, 其特征在于, 所述 MRAM 包括逻辑物理地址对照表, 所述主机使用逻辑地址进行读写操作, 所述 CPU 根据所述逻辑物理地址对照表进行地址翻译, 并进行所述 NAND 芯片的相关的管理操作。

8. 如权利要求 1 所述的集成 MRAM 的固态硬盘控制芯片, 其特征在于, 所述 MRAM 还包括写缓存或读写缓存。

9. 一种固态硬盘, 其特征在于, 所述固态硬盘包括权利要求 1-8 任一项所述的集成 MRAM 的固态硬盘控制芯片与 NAND 芯片。

10. 如权利要求 9 所述的固态硬盘, 其特征在于, 所述集成 MRAM 的固态硬盘控制芯片和所述 NAND 芯片通过 POP 封装技术封装在一起, 直接贴片在主机的主板上。

11. 如权利要求 9 所述的固态硬盘, 其特征在于, 所述集成 MRAM 的固态硬盘控制芯片与所述 NAND 芯片通过 3D SIC 技术叠合在一起再封装成一个芯片, 直接贴片在主机的主板上。

12. 一种对权利要求 9-11 任一项所述的固态硬盘进行读操作的方法, 其特征在于, 约定一段主机内存空间内的逻辑地址作为命令与数据传输区, 由主机接口控制器负责储存输入输出数据或把该段逻辑地址映射到 MRAM 的一个区域, 所述方法包括以下步骤:

(1) 主机 CPU 发出读 NAND 页的指令, 向所述命令与数据传输区写入所需读的 NAND 页地址;

(2) 集成 MRAM 的固态硬盘控制芯片内, 主机接口控制器将读指令和 NAND 页地址, 并通知集成 MRAM 的固态硬盘控制芯片的 CPU;

(3) 集成 MRAM 的固态硬盘控制芯片的 CPU 检查写缓存或读写缓存, 如果该 NAND 页已在写缓存或读写缓存中, 将缓存页地址返回主机接口控制器;

(4) 如果该 NAND 页不在缓存中, 集成 MRAM 的固态硬盘控制芯片的 CPU 根据逻辑物理地址对照表, 获取该 NAND 页的物理地址, 并安排一个空闲的 MRAM 页, 通知 NAND 控制器读取相关页到该 MRAM 页中;

(5) NAND 控制器完成读操作后, 通知集成 MRAM 的固态硬盘控制芯片的 CPU;

(6) 集成 MRAM 的固态硬盘控制芯片的 CPU 把该 MRAM 页地址通知主机接口控制器;

(7) 主机接口控制器把该页的地址映射到所述命令与数据传输区,并用中断通知主机 CPU;

(8) 主机 CPU 从所述命令与数据传输区读出该 NAND 页数据。

13. 一种对权利要求 9-11 任一项所述的固态硬盘进行写操作的方法,其特征在于,约定一段主机内存空间的地址作为命令与数据传输区,由主机接口控制器负责储存输入输出数据或把该段逻辑地址映射到 MRAM 的一个区域,所述方法包括以下步骤:

(1) 主机 CPU 发出写 NAND 页的指令,向所述命令与数据传输区写入所需写的 NAND 页地址;

(2) 集成 MRAM 的固态硬盘控制芯片内,主机接口控制器将写指令和 NAND 页通知集成 MRAM 的固态硬盘控制芯片的 CPU;

(3) 集成 MRAM 的固态硬盘控制芯片的 CPU 检查写缓存或读写缓存,如果该 NAND 页已在写缓存或读写缓存中,将缓存页地址返回主机接口控制器;

(4) 如果该 NAND 页不在写缓存或读写缓存中,集成 MRAM 的固态硬盘控制芯片的 CPU 安排一个空闲 MRAM 页,将该 MRAM 页的地址返回主机接口控制器;

(5) 主机接口控制器把该 MRAM 页的地址映射到所述命令与数据传输区,并通知主机 CPU 开始写入数据;

(6) 主机 CPU 写入数据;

(7) 如果空闲的 MRAM 页低于预设警戒值,集成 MRAM 的固态硬盘控制芯片的 CPU 清理部分缓存页,利用逻辑物理地址对照表通过 NAND 控制器将所述部分缓存页写回到 NAND 芯片中,并在需要时相应更新逻辑物理地址对照表。

一种集成 MRAM 的固态硬盘控制芯片及固态硬盘

技术领域

[0001] 本发明涉及一种数字存储领域,具体涉及一种集成 MRAM 的固态硬盘控制芯片及固态硬盘。

背景技术

[0002] 固态硬盘 (Solid State Drives, SSD), 简称固盘, 是用于存储数字信息的设备。

[0003] NAND 闪存技术的发展推动了 SSD 产业, SSD 与主机之间使用高速串行接口如 SATA、PCIe 等技术, 如图 1 所示, 内部由用于存储数据的一组 NAND 芯片, 用于缓存数据的双倍速率动态随机存储器 (Double Data Rate Dynamic Random Access Memory, DDR DRAM), 以及一个主控芯片组成。

[0004] 智能手机由于严格的尺寸要求, 还很难支持 SSD。一般使用尺寸更小的存储卡, 比如 eMMC 制式或者 MicroSD 制式的。存储卡的架构与固态硬盘类似, 只是不会在内部使用大量的 DDR DRAM, 使用少量的 SRAM 集成在控制器中, 牺牲一些性能。

[0005] 如图 2 所示, 手机与计算机的文件操作方式如下:

[0006] (1) 应用软件向操作系统发出打开、关闭、读、写文件指令;

[0007] (2) 操作系统中的文件系统部分把读、写文件的指令转化为读、写存储块的指令;

[0008] (3) NAND 驱动与管理软件接受读写存储块区的指令, 进行缓存、写均衡等优化, 向芯片发出读写 page, 擦除 block 等指令。

[0009] 固态硬盘和存储卡的存储介质都是 NAND 闪存。

[0010] NAND 闪存是一种整块读写的存储设备, 最小可读取的单元为页 (page), 最小可擦除的单元为块 (block), 一个块往往由很多页组成, 块擦除后里面的页可以进行单独的写入操作。写入操作很慢, 比读取慢得多, 而擦除操作又比写入更加慢得多。

[0011] NAND 闪存的一个问题是 NAND 具有有限的寿命。里面的每一个页经过一定次数的擦写以后, 就会永久失效不能继续使用。目前的产业发展趋势是 NAND 的容量和数据密度增长非常快, 但却是以降低寿命为代价。可擦写次数从最初的 10 万次降低到目前的 3000 次左右。

[0012] 因为 NAND 闪存的以上特性, SSD 内部的 NAND 管理软件比较复杂。为了不使某些经常发生写操作的块提前损坏, 需要进行写均衡处理。

[0013] 文件系统软件所识别的逻辑地址和物理地址是不同的, 需要一个表把二者对应起来。由于 NAND 擦除太慢, 一般修改一内容时不在原来的块区更新, 而是把新的内容写到一个新的块区, 旧块区标记为无效, 等 CPU 空闲下来再擦除它。这样, 逻辑地址物理地址的对照表是不断动态更新的。这个表正比于 SSD 的总容量, 存在 DDR DRAM 里, 另外在 NAND 里面也有相应的标记。随着市场上 SSD 容量的迅速增加, 这个表成为 DRAM 最大的消耗者。

[0014] 由于 NAND 的读写速度比 DRAM 慢得多, 还可以利用一部分 DRAM 空间作为读、写缓存 (Cache), 以提高整个 SSD 的性能。

[0015] 然而引入写缓存产生了新的问题: 一旦发生断电, DRAM 缓存中尚未写入 NAND 的内

容会丢失,造成系统丢失数据甚至整个文件系统的损坏,因此必须同时使用昂贵的、体积大的断电保护系统(一般由电池或者大量的电容器组成)。而逻辑-物理地址对照表,在发生断电后,是可以利用 NAND 中的数据重新构造的,尽管很费时间。

[0016] NAND 闪存一般在出厂时就有一些损坏的块。所以所有的 NAND 都伴随着一个坏块表,一般会被存储在 NAND 的指定区域或者在坏块上做标记。所以,一般 NAND 厂家提供的产品容量都大于标定值,留有一些备份块。

[0017] NAND 在使用过程中坏块可能还会不断出现。最常见的情况下是在写入或擦除时,芯片的状态显示可能会表示写入、擦除失败。此时 NAND 管理软件应该找到一个替代块,重新写入数据。较少的情况下,读出时也会因为纠错和校验而失败,此时数据通常能够通过多次重复读来恢复,但 NAND 管理软件可能会寻找替代块把数据转存过去。

[0018] 现有的固态硬盘存在以下缺陷:

[0019] 1 速度:计算机的 SSD,读写的速度除了受限于 NAND 的读写速度外,还受限于 SATA,PCIe 等串行接口的速度;

[0020] 2 尺寸:计算机的 SSD 尺寸很大,对于越来越轻薄的笔记本电脑、平板电脑,应用起来越来越困难,应用到手机上几乎不可能;

[0021] 3 寿命:NAND 具有有限的擦除寿命。现有的技术不但没有办法对其进行保护,相反,逻辑物理地址对照表是经常修改的东西,为了防止系统突然掉电时 SSD 内容恢复的困难,必须以很高的频率把这张表保存在 NAND 中,增加了 NAND 的写的次数,进一步缩短了 NAND 的寿命。

[0022] 如图 3 所示,一种 MRAM-NAND 控制器,包括 MRAM 模块、主机接口与 NAND 控制器。一种贴片式固态硬盘,包括 MRAM-NAND 控制器与 NAND 模块。

[0023] 由于采用 MRAM-NAND 控制器以及 POP 与 3D SIC 封装技术,使得贴片式固态硬盘尺寸更小,能够直接贴片到主板上;不仅能够应用到计算机上,也能够应用在平板电脑与手机上;MRAM-NAND 控制器的主机接口,采用 DDR DRAM 接口,使得贴片式固态硬盘的读写速度大大提高。

[0024] 然而,控制芯片内部不含 CPU,硬盘使用物理地址,手机及计算机的厂家一般不愿意直接面对复杂的 NAND 管理程序,开发针对各种型号的 NAND 芯片的驱动,使得该方案的应用有一定的困难。

发明内容

[0025] 针对现有技术存在的问题,本发明提供一种集成 MRAM 的固态硬盘控制芯片,能够把固态硬盘做得速度更快,尺寸更小,直接贴片到主板上。不仅能应用到计算机上,也能应用在平板电脑和手机上。

[0026] 本发明的背景是两项重要的技术发展:

[0027] (1)3D NAND 技术发展使得未来一个芯片的容量可以相当于过去整个 SSD 的容量,足够运行常见的操作系统及其基本应用;

[0028] (2)MRAM 技术的成熟。MRAM 是一种新的内存和存储技术,可以像 DDR (D) RAM 一样快速随机读写,还可以像 NAND 闪存一样在断电后永久保留数据。而且 MRAM 不像 DRAM 一样与标准 CMOS 半导体工艺不兼容。MRAM 可以和逻辑电路集成到一个芯片中。

[0029] 本发明提供一种集成 MRAM 的固态硬盘控制芯片,包括 CPU、MRAM、主机接口以及 NAND 控制器,主机接口用于连接集成 MRAM 的固态硬盘控制芯片与主机,NAND 控制器用于控制与 NAND 芯片的连接,CPU 与 MRAM、主机接口控制器以及 NAND 控制器连接,主机接口使用标准的内存读写接口。

[0030] 进一步地,NAND 控制器为单通道或多通道,采用多通道,进一步提高了读写 NAND 芯片的速度。

[0031] 进一步地,集成 MRAM 的固态硬盘控制芯片还包括主机接口控制器,主机接口控制器用于控制主机接口。

[0032] 进一步地,主机接口控制器和 / 或 NAND 控制器通过 DMA 直接读写 MRAM,使得通过主机接口控制器与主机交换数据不占用固态硬盘控制芯片的 CPU 时间,和 / 或通过 NAND 控制器与 NAND 芯片交换数据不占用固态硬盘控制芯片的 CPU 时间,进一步提高固态硬盘的读写性能。

[0033] 进一步地,MRAM 包括 NAND 管理软件存储区,CPU 运行存储于 NAND 管理软件存储区的 NAND 管理软件。

[0034] NAND 管理软件由集成 MRAM 的固态硬盘控制芯片的 CPU 运行,而不像现有技术中由手机或计算机的 CPU 运行,避免了手机及计算机的厂家直接面对复杂的 NAND 管理软件,开发针对各种型号的 NAND 芯片的驱动,因此本发明的技术方案更易于应用。

[0035] 进一步地,CPU 与主机之间设置中断连接,用于通知主机 NAND 芯片读写的状态。

[0036] 进一步地,MRAM 包括逻辑物理地址对照表,主机使用逻辑地址进行读写操作,CPU 根据逻辑物理地址对照表进行地址翻译,并进行 NAND 芯片的相关的管理操作。将逻辑物理地址对照表设置在 MRAM 中,减少了写入 NAND 芯片的次数,延长了 NAND 芯片的寿命。

[0037] 进一步地,MRAM 还包括写缓存或读写缓存,不仅提高了固态硬盘的读写速度,而且减少了写入 NAND 芯片的次数,延长了 NAND 芯片的寿命。

[0038] 本发明还提供一种固态硬盘,包括上述集成 MRAM 的固态硬盘控制芯片与 NAND 芯片。

[0039] 进一步地,集成 MRAM 的固态硬盘控制芯片和 NAND 芯片通过 POP 封装技术封装在一起,直接贴片在主机的主板上,这样组成的固态硬盘比现有技术中的固态硬盘尺寸小得多,能够用在手机以及轻薄的笔记本中。

[0040] 进一步地,集成 MRAM 的固态硬盘控制芯片与 NAND 芯片通过 3D SIC 技术叠合在一起再封装成一个芯片,直接贴片在主机的主板上,这样组成的固态硬盘比现有技术中的固态硬盘尺寸小得多,能够用在手机以及轻薄的笔记本中。

[0041] 本发明还提供一种对上述固态硬盘进行读操作的方法,约定一段主机内存空间内的逻辑地址作为命令与数据传输区,由主机接口控制器负责储存输入输出数据或把该段逻辑地址映射到 MRAM 的一个区域,包括以下步骤:

[0042] (1) 主机 CPU 发出读 NAND 页的指令,向命令与数据传输区写入所需读的 NAND 页地址;

[0043] (2) 集成 MRAM 的固态硬盘控制芯片内,主机接口控制器将读指令和 NAND 页地址,并通知集成 MRAM 的固态硬盘控制芯片的 CPU;

[0044] (3) 集成 MRAM 的固态硬盘控制芯片的 CPU 检查写缓存或读写缓存,如果该 NAND 页

已在写缓存或读写缓存中,将缓存页地址返回主机接口控制器;

[0045] (4) 如果该 NAND 页不在缓存中,集成 MRAM 的固态硬盘控制芯片的 CPU 根据逻辑物理地址对照表,获取该 NAND 页的物理地址,并安排一个空闲的 MRAM 页,通知 NAND 控制器读取相关页到该 MRAM 页中;

[0046] (5) NAND 控制器完成读操作后,通知集成 MRAM 的固态硬盘控制芯片的 CPU;

[0047] (6) 集成 MRAM 的固态硬盘控制芯片的 CPU 把该 MRAM 页地址通知主机接口控制器;

[0048] (7) 主机接口控制器把该页的地址映射到命令与数据传输区,并用中断通知主机 CPU;

[0049] (8) 主机 CPU 从命令与数据传输区读出该 NAND 页数据。

[0050] 本发明还提供一种对上述固态硬盘进行写操作的方法,约定一段主机内存空间的地址作为命令与数据传输区,由主机接口控制器负责储存输入输出数据或把该段逻辑地址映射到 MRAM 的一个区域,包括以下步骤:

[0051] (1) 主机 CPU 发出写 NAND 页的指令,向命令与数据传输区写入所需写的 NAND 页地址;

[0052] (2) 集成 MRAM 的固态硬盘控制芯片内,主机接口控制器将写指令和 NAND 页通知集成 MRAM 的固态硬盘控制芯片的 CPU;

[0053] (3) 集成 MRAM 的固态硬盘控制芯片的 CPU 检查写缓存或读写缓存,如果该 NAND 页已在写缓存或读写缓存中,将缓存页地址返回主机接口控制器;

[0054] (4) 如果该 NAND 页不在写缓存或读写缓存中,集成 MRAM 的固态硬盘控制芯片的 CPU 安排一个空闲 MRAM 页,将该 MRAM 页的地址返回主机接口控制器;

[0055] (5) 主机接口控制器把该 MRAM 页的地址映射到命令与数据传输区,并通知主机 CPU 开始写入数据;

[0056] (6) 主机 CPU 写入数据;

[0057] (7) 如果空闲的 MRAM 页低于预设警戒值,集成 MRAM 的固态硬盘控制芯片的 CPU 清理部分缓存页,利用逻辑物理地址对照表通过 NAND 控制器将所述部分缓存页写回到 NAND 芯片中,并在需要时相应更新逻辑物理地址对照表。

[0058] 本发明还提供一种固态硬盘,包括上述集成 MRAM 的固态硬盘控制芯片。

[0059] 与现有技术相比,本发明提供的集成 MRAM 的固态硬盘控制芯片及固态硬盘具有以下有益效果:

[0060] (1) 由于采用集成 MRAM 的固态硬盘控制芯片,固态硬盘的读写速度不再受制于串行接口的速度,主机接口使用标准的内存读写接口 DDR DRAM 接口,DDR DRAM 接口的速度比 SATA 或 PCIe 接口的速度快得多;

[0061] (2) NAND 控制器采用多通道,以及 MRAM 包括写缓存或读写缓存,进一步提高了固态硬盘的读写速度;

[0062] (3) NAND 管理软件由集成 MRAM 的固态硬盘控制芯片的 CPU 运行,而不像现有技术中由手机或计算机的 CPU 运行,避免了手机及计算机的厂家直接面对复杂的 NAND 管理软件,开发针对各种型号的 NAND 芯片的驱动,因此本发明的技术方案更易于应用;

[0063] (4) 集成 MRAM 的固态硬盘控制芯片通过 POP 封装技术封装后贴在主机的主板上,或者集成 MRAM 的固态硬盘控制芯片与 NAND 芯片通过 3D SIC 技术叠合在一起再封装成一

个芯片,这样组成的固态硬盘比现有技术中的固态硬盘尺寸小得多,能够用在手机以及轻薄的笔记本中;

[0064] (5)MRAM 包括逻辑物理地址对照表,减少了对 NAND 芯片的写入次数,MRAM 包括写缓存或读写缓存,进一步减少了写入次数,从而延长 NAND 芯片的寿命。

附图说明

[0065] 图 1 是现有技术中一种固态硬盘控制芯片的结构示意图;

[0066] 图 2 是现有技术中一种集成 MRAM 的固态硬盘控制芯片的结构示意图;

[0067] 图 3 是现有技术中文件操作流程图中;

[0068] 图 4 是本发明的一个实施例的集成 MRAM 的固态硬盘控制芯片的结构示意图。

具体实施方式

[0069] 以下是本发明的具体实施例并结合附图,对本发明的技术方案作进一步的描述,但本发明并不限于以下实施例。

[0070] 如图 4 所示,本发明的一个实施例的集成 MRAM 的固态硬盘控制芯片,包括 CPU、MRAM、主机接口以及 NAND 控制器,主机接口用于连接集成 MRAM 的固态硬盘控制芯片与主机,NAND 控制器用于控制与 NAND 芯片的连接,CPU 与 MRAM、NAND 控制器连接,主机接口使用标准的内存读写接口。

[0071] 集成 MRAM 的固态硬盘控制芯片还包括主机接口控制器,主机接口控制器用于控制主机接口。

[0072] 集成 MRAM 的固态硬盘控制芯片由一个 SOC 芯片实现,在支持嵌入式 MRAM 工艺的流片厂生产。CPU、主机接口控制器、NAND 控制器和 MRAM 全部挂在芯片内部总线上,通过内部总线彼此交换指令和数据。

[0073] 与 NAND 芯片的接口可以选择目前最先进的 ONFI4.0 接口标准,通过多通道实现 128bit 的宽度,采用多通道,能够提高了读写 NAND 芯片的速度。这样的固态硬盘最快可以实现约 12GB/s 的连续读写速度,比现在市场上的固态硬盘快 20 多倍。当然 NAND 控制器也可以采用单通道。

[0074] 与主机接口可以选择目前最先进 64bit DDR4 接口标准,理论上最快可以实现约 50G/s 的最快短时间读写速度,在主机 RAM 的地址空间里预留一小段地址用于主机 CPU 发送读写 NAND 指令和收发读写 NAND 的数据。另一部分空间用于主机 CPU 直接读写固态硬盘控制芯片内部的 MRAM。主机 CPU 发来的读写指令,由固态硬盘控制芯片内部的主机接口控制器负责解释。主机通过对设定地址的读写来发送对 NAND 芯片的读写指令,并发出与接收相关数据。

[0075] 主机接口控制器和 / 或 NAND 控制器通过 DMA 直接读写 MRAM,使得通过主机接口控制器与主机交换数据不占用固态硬盘控制芯片的 CPU 时间,和 / 或通过 NAND 控制器与 NAND 芯片交换数据不占用固态硬盘控制芯片的 CPU 时间,进一步提高固态硬盘的读写性能。SOC 芯片集成 DMA 控制器也是目前常用技术。

[0076] MRAM 包括 NAND 管理软件存储区,CPU 运行存储于 NAND 管理软件存储区的 NAND 管理软件。

[0077] 集成 MRAM 的固态硬盘控制芯片与主机之间设置中断连接,用于通知主机 NAND 芯片读写的状态。

[0078] 现有的技术中,逻辑物理地址对照表一般存在 DRAM 中,并在 NAND 芯片中有直接或间接的备份,如图 1 所示。

[0079] MRAM 包括逻辑物理地址对照表,主机使用逻辑地址进行读写操作,CPU 根据逻辑物理地址对照表进行地址翻译,并进行 NAND 芯片的相关的管理操作。将逻辑物理地址对照表设置在 MRAM 中,不必在 NAND 芯片中保存直接或间接的备份,减少了写入 NAND 芯片的次数,延长了 NAND 芯片的寿命。

[0080] MRAM 还包括写缓存或读写缓存,不仅提高了固态硬盘的读写速度,而且减少了对 NAND 芯片的写入次数,延长了 NAND 芯片的寿命。

[0081] 主机 CPU 可以同时连接集成 MRAM 的固态硬盘控制芯片与 DDR RAM,集成 MRAM 的固态硬盘控制芯片与 DDR RAM 可以共享信号线,使用两个额外的片选信号选择使用哪一个芯片,两个芯片被映射到主机内存不同的地址空间,便于区分,此为行业通用做法。

[0082] POP 封装是目前成熟的技术,集成 MRAM 的固态硬盘控制芯片下面设置有植球触点,用于按照主机接口,例如 64bit DDR4 接口,贴片在主板上;该芯片上面设置有触点,用于按照与 NAND 芯片的接口,例如 ONFI4.0 接口,把 NAND 芯片贴上去。128bit 的 NAND 接口可以用 2 片 BGA 封装的 64bit NAND 实现,或是 4 片 32bit NAND。

[0083] 集成 MRAM 的固态硬盘控制芯片与 NAND 芯片通过 POP 封装技术封装在一起,直接贴片在主机的主板上,这样组成的固态硬盘比现有技术中的固态硬盘尺寸小得多,能够用在手机以及轻薄的笔记本中。

[0084] 集成 MRAM 的固态硬盘控制芯片与 NAND 芯片通过 3D SIC 技术叠合在一起再封装成一个芯片,直接贴片在主机的主板上,这样组成的固态硬盘比现有技术中的固态硬盘尺寸小得多,能够用在手机以及轻薄的笔记本中。

[0085] 对于包含本实施例中的集成 MRAM 的固态硬盘控制芯片的固态硬盘,约定一段主机内存空间内的逻辑地址作为命令与数据传输区,由主机接口控制器负责储存输入输出数据或把该段逻辑地址映射到 MRAM 的一个区域,读 NAND 页的控制流程如下:

[0086] (1) 主机 CPU 发出读 NAND 页的指令,向命令与数据传输区写入所需读的 NAND 页地址;

[0087] (2) 集成 MRAM 的固态硬盘控制芯片内,主机接口控制器将读指令和 NAND 页地址,并通知集成 MRAM 的固态硬盘控制芯片的 CPU;

[0088] (3) 集成 MRAM 的固态硬盘控制芯片的 CPU 检查写缓存或读写缓存,如果该 NAND 页已在写缓存或读写缓存中,将缓存页地址返回主机接口控制器;

[0089] (4) 如果该 NAND 页不在缓存中,集成 MRAM 的固态硬盘控制芯片的 CPU 根据逻辑物理地址对照表,获取该 NAND 页的物理地址,并安排一个空闲的 MRAM 页,通知 NAND 控制器读取相关页到该 MRAM 页中;

[0090] (5) NAND 控制器完成读操作后,通知集成 MRAM 的固态硬盘控制芯片的 CPU;

[0091] (6) 集成 MRAM 的固态硬盘控制芯片的 CPU 把该 MRAM 页地址通知主机接口控制器;

[0092] (7) 主机接口控制器把该页的地址映射到命令与数据传输区,并用中断通知主机 CPU;

[0093] (8) 主机 CPU 从命令与数据传输区读出该 NAND 页数据。

[0094] 对于包含本实施例中的集成 MRAM 的固态硬盘控制芯片的固态硬盘, 约定一段主机内存空间内的逻辑地址作为命令与数据传输区, 由主机接口控制器负责储存输入输出数据或把该段逻辑地址映射到 MRAM 的一个区域, 写 NAND 页的控制流程如下:

[0095] (1) 主机 CPU 发出写 NAND 页的指令, 向命令与数据传输区写入所需写的 NAND 页地址;

[0096] (2) 集成 MRAM 的固态硬盘控制芯片内, 主机接口控制器将写指令和 NAND 页通知集成 MRAM 的固态硬盘控制芯片的 CPU;

[0097] (3) 集成 MRAM 的固态硬盘控制芯片的 CPU 检查写缓存或读写缓存, 如果该 NAND 页已在写缓存或读写缓存中, 将缓存页地址返回主机接口控制器;

[0098] (4) 如果该 NAND 页不在写缓存或读写缓存中, 集成 MRAM 的固态硬盘控制芯片的 CPU 安排一个空闲 MRAM 页, 将该 MRAM 页的地址返回主机接口控制器;

[0099] (5) 主机接口控制器把该 MRAM 页的地址映射到命令与数据传输区, 并通知主机 CPU 开始写入数据;

[0100] (6) 主机 CPU 写入数据;

[0101] (7) 如果空闲的 MRAM 页低于预设警戒值, 集成 MRAM 的固态硬盘控制芯片的 CPU 清理部分缓存页, 利用逻辑物理地址对照表通过 NAND 控制器将所述部分缓存页写回到 NAND 芯片中, 并在需要时更新逻辑物理地址对照表。

[0102] 步骤 (7) 中部分缓存页可以是近期不常发生写操作的缓存页; 在需要时更新逻辑物理地址对照表, 是指当实际写入 NAND 芯片的物理地址, 由于均衡写入发生改变, 这时更新逻辑物理地址对照表。

[0103] 本发明提供的集成 MRAM 的固态硬盘控制芯片及固态硬盘, 由于采用集成 MRAM 的固态硬盘控制芯片, 固态硬盘的读写速度不再受制于串行接口的速度, 主机接口使用标准的内存读写接口 DDR DRAM 接口, DDR DRAM 接口的速度比 SATA 或 PCIe 接口的速度快得多; NAND 控制器采用多通道, 以及 MRAM 包括写缓存或读写缓存, 进一步提高了固态硬盘的读写速度; NAND 管理软件由集成 MRAM 的固态硬盘控制芯片的 CPU 运行, 而不像现有技术中由手机或计算机的 CPU 运行, 避免了手机及计算机的厂家直接面对复杂的 NAND 管理软件, 开发针对各种型号的 NAND 芯片的驱动, 因此本发明的技术方案更易于应用; 集成 MRAM 的固态硬盘控制芯片通过 POP 封装技术封装后贴在主机的主板上, 或者集成 MRAM 的固态硬盘控制芯片与 NAND 芯片通过 3D SIC 技术叠合在一起再封装成一个芯片, 这样组成的固态硬盘比现有技术中的固态硬盘尺寸小得多, 能够用在手机以及轻薄的笔记本中; MRAM 包括逻辑物理地址对照表, 减少了对 NAND 芯片的写入次数, MRAM 包括写缓存或读写缓存, 进一步减少了写入次数, 从而延长 NAND 芯片的寿命。

[0104] 以上详细描述了本发明的较佳具体实施例。应当理解, 本领域的普通技术人员无需创造性劳动就可以根据本发明的构思做出诸多修改和变化。因此, 凡本技术领域技术人员依本发明的构思在现有技术的基础上通过逻辑分析、推理或者有限的实验可以得到的技术方案, 皆应在由权利要求书所确定的保护范围内。

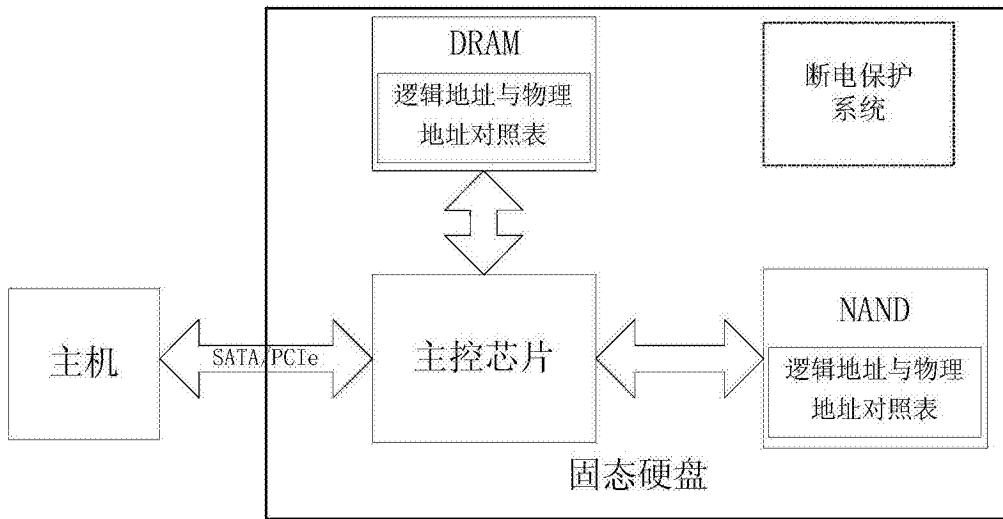


图 1

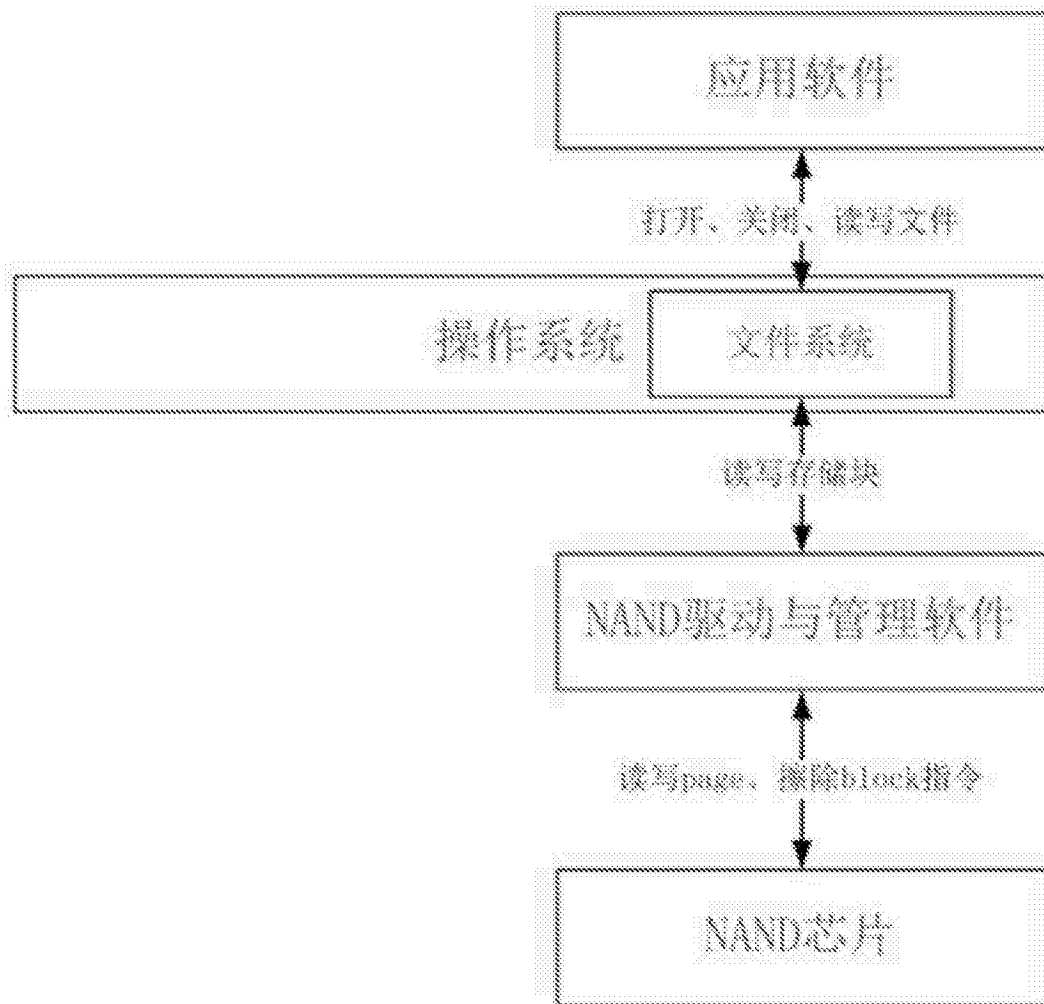


图 2

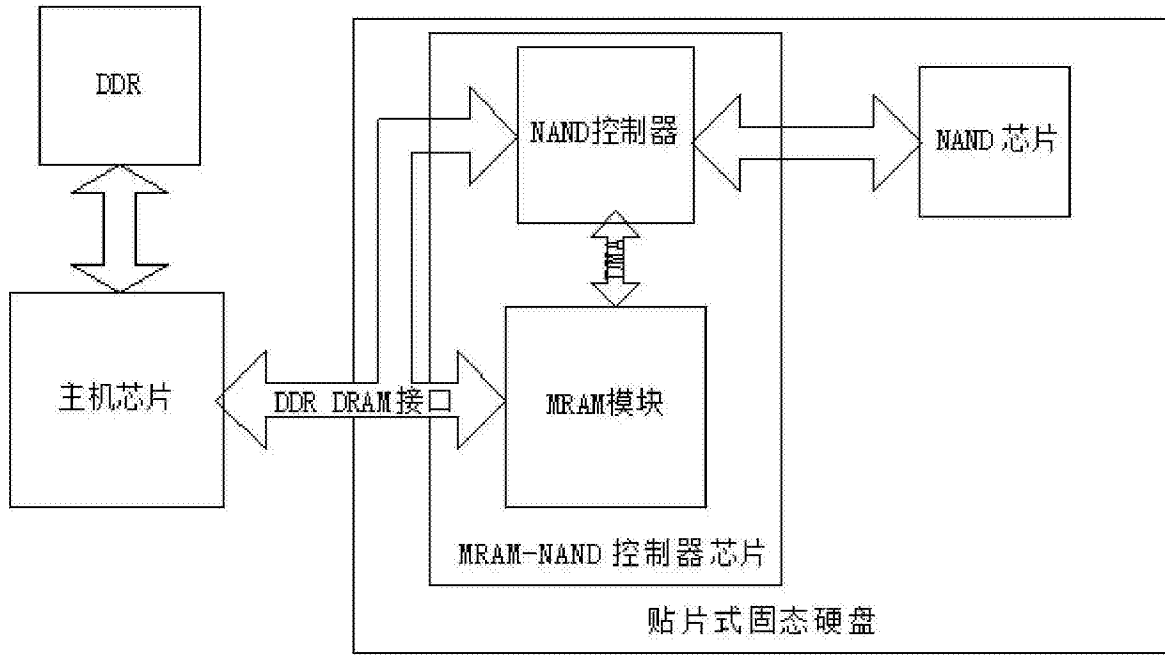


图 3

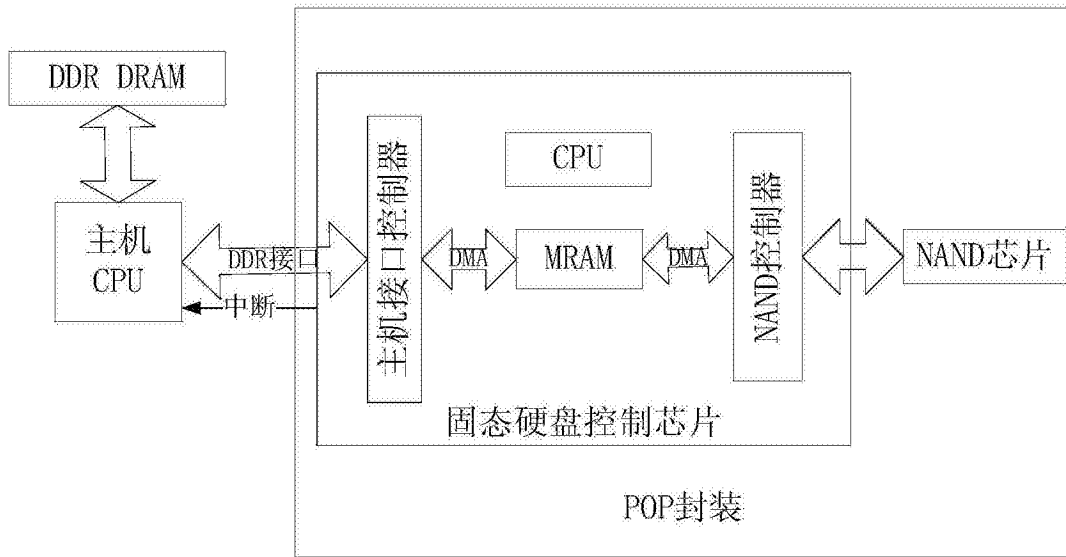


图 4