



(12) 发明专利

(10) 授权公告号 CN 114485797 B

(45) 授权公告日 2023.06.02

(21) 申请号 202210111889.5

CN 104931163 A, 2015.09.23

(22) 申请日 2022.01.27

CN 111351607 A, 2020.06.30

(65) 同一申请的已公布的文献号

CN 112744781 A, 2021.05.04

申请公布号 CN 114485797 A

CN 1974372 A, 2007.06.06

(43) 申请公布日 2022.05.13

CN 214173453 U, 2021.09.10

(73) 专利权人 无锡胜脉电子有限公司

JP 2017150974 A, 2017.08.31

地址 214000 江苏省无锡市新吴区景贤路6

KR 20180066744 A, 2018.06.19

号中国物联网国际创新园H6-601

US 2020049539 A1, 2020.02.13

(72) 发明人 毕勤 刘晓宇

WO 0023279 A1, 2000.04.27

(74) 专利代理机构 哈尔滨市阳光惠远知识产权

李自亮 等. 光纤法布里-珀罗干涉温度压力  
传感技术研究进展.《物理学报》.2007,第66卷  
(第07期),1-16.

代理有限公司 23211

Stedman, Q 等. CMUT Chip with  
Integrated Temperature and Pressure  
Sensors.《2016 IEEE INTERNATIONAL  
ULTRASONICS SYMPOSIUM (IUS)》.2016,1-4.

专利代理师 张勇

审查员 李俊红

(51) Int. Cl.

G01D 21/02 (2006.01)

B81B 7/02 (2006.01)

(56) 对比文件

CN 102288516 A, 2011.12.21

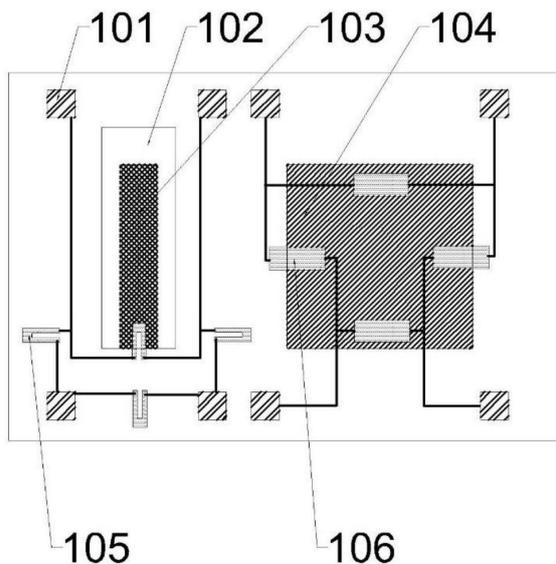
权利要求书2页 说明书6页 附图4页

(54) 发明名称

温压一体式MEMS传感器芯片及其制备方法

(57) 摘要

本发明公开了一种温压一体式MEMS传感器芯片及其制备方法,属于敏感元件与传感器领域。本发明采用温压一体式的芯片结构,将温度传感器芯片和压力传感器芯片集成在同一芯片上,可以输出MEMS传感器芯片上的实际温度,并配合调理芯片对压力传感器芯片输出数据进行调理,避免了校准和温度补偿难度大的问题,从而精度更高;且相较于由温度传感器、MEMS压力传感器、ASIC调理芯片组成的温压一体式传感器部件,本发明具有集成度高的优点,将压力传感器和温度传感器集成到单一芯片,可以直接与ASIC调理芯片组合,形成传感器部件,相比于现有的额外增加温度传感器部件的方案,降低了结构的复杂度,减小了制备成本。



1. 一种温压一体式MEMS传感器芯片的制备方法,其特征在于,所述方法包括:

步骤一:制备双SOI硅片,所述双SOI硅片从上到下依次包括:顶硅、第一隔绝层、中部隔膜硅、第二隔绝层、底部体硅;

步骤二:在所述双SOI硅片的顶硅进行离子注入,并退火以激活掺杂效果;

步骤三:干法刻蚀得到压力传感器芯片的压阻条,并形成惠斯通电桥结构;干法刻蚀得到温度传感器芯片的压阻条,并形成惠斯通电桥结构;

步骤四:沉积介质隔离层;

步骤五:通过干法刻蚀得到电阻条上方的引线孔;

步骤六:制备引线孔中的金属电极,并通过退火实现所述金属电极与硅掺杂区域的欧姆接触;

步骤七:从底部体硅下方,即背面,通过干法刻蚀得到压力传感器芯片的背腔和温度传感器芯片的背腔;

步骤八:在双SOI硅片的顶硅上方,即正面,温度传感器芯片背腔的部分区域通过干法刻蚀与正面贯穿,得到悬臂结构,所述悬臂结构构成所述温度传感器芯片,悬臂末端设有温度传感器芯片的压敏电阻;

步骤九:在所述双SOI硅片背面通过阳极键合法,将其与玻璃直接键合,形成温压一体式芯片结构。

2. 根据权利要求1所述的方法,其特征在于,所述步骤二中,采用单次重掺杂方式注入硼离子,硼离子注入体浓度区间为 $1 \times 10^{20}/\text{cm}^3$ - $2 \times 10^{20}/\text{cm}^3$ 。

3. 根据权利要求1所述的方法,其特征在于,所述压力传感器芯片的背腔为正方形,形成正方形隔膜结构,所述正方形隔膜四条边中点设有压力传感器芯片的压敏电阻。

4. 根据权利要求1所述的方法,其特征在于,所述温度传感器芯片的背腔为长方形;所述温度传感器芯片的压阻条为4组,连接形成惠斯通电桥结构,其中3组压阻条分布在底部体硅上,1组压阻条分布在所述悬臂的起始端。

5. 根据权利要求1所述的方法,其特征在于,所述介质隔离层包括:二氧化硅和氮化硅。

6. 根据权利要求1所述的方法,其特征在于,所述制备引线孔中的金属电极的方法为PVD方法。

7. 根据权利要求1所述的方法,其特征在于,所述玻璃为硼硅玻璃。

8. 一种温压一体式MEMS传感器芯片,其特征在于,所述芯片基于双SOI硅片制备,包括压力传感器芯片、温度传感器芯片、玻璃;所述压力传感器芯片和温度传感器芯片与玻璃键合,形成一体式结构,所述温压一体式MEMS传感器芯片的制备方法包括:

步骤一:制备双SOI硅片,所述双SOI硅片从上到下依次包括:顶硅、第一隔绝层、中部隔膜硅、第二隔绝层、底部体硅;

步骤二:在所述双SOI硅片的顶硅进行离子注入,并退火以激活掺杂效果;

步骤三:干法刻蚀得到压力传感器芯片的压阻条,并形成惠斯通电桥结构;干法刻蚀得到温度传感器芯片的压阻条,并形成惠斯通电桥结构;

步骤四:沉积介质隔离层;

步骤五:通过干法刻蚀得到电阻条上方的引线孔;

步骤六:制备引线孔中的金属电极,并通过退火实现所述金属电极与硅掺杂区域的欧

姆接触；

步骤七：从底部体硅下方，即背面，通过干法刻蚀得到压力传感器芯片的背腔和温度传感器芯片的背腔；

步骤八：在双SOI硅片的顶硅上方，即正面，温度传感器芯片背腔的部分区域通过干法刻蚀与正面贯穿，得到悬臂结构，所述悬臂结构构成所述温度传感器芯片，悬臂末端设有温度传感器芯片的压敏电阻；

步骤九：在所述双SOI硅片背面通过阳极键合法，将其与玻璃直接键合，形成温压一体式芯片结构。

9. 根据权利要求8所述的温压一体式MEMS传感器芯片，其特征在于，所述玻璃为硼硅玻璃。

10. 根据权利要求8所述的温压一体式MEMS传感器芯片，其特征在于，所述压力传感器芯片的背腔为正方形，形成正方形隔膜结构，所述正方形隔膜四条边中点设有压力传感器芯片的压敏电阻；

所述温度传感器芯片的背腔为长方形；所述温度传感器芯片的压阻条为4组，连接形成惠斯通电桥结构，其中3组压阻条分布在底部体硅上，1组压阻条分布在所述悬臂的起始端。

## 温压一体式MEMS传感器芯片及其制备方法

### 技术领域

[0001] 本发明涉及温压一体式MEMS传感器芯片及其制备方法,属于敏感元件与传感器领域。

### 背景技术

[0002] MEMS,即微机电系统(Microelectro Mechanical Systems),是在微电子技术基础上发展而来的新兴技术。其中,基于MEMS工艺制备的MEMS压力传感器,具有可大批量生产、成本低、可靠性高等优点,而被广泛应用于工业控制、消费电子、医疗设备、石油矿业等各个领域。

[0003] 而在汽车、航空航天等高端制造行业,时常需要在高温应用场景下对压力进行检测,在这些场景中对压力传感器的高温性能要求非常高。在高温应用时,业界的一种做法是通过将MEMS芯片与ASIC调理芯片封装形成传感器模组,从而进行校准、温度补偿。不过,在这种方案中,MEMS芯片和ASIC调理芯片是分立的,这会导致MEMS压力芯片的实际工作温度与ASIC芯片内置温度传感器的温度之间会有偏差,这加大了温度补偿的难度,尤其是当使用温度较高时,误差更大。

[0004] 另一种做法,例如专利CN202121769824.7,是制备温压一体式的传感器部件,即在MEMS压力芯片和ASIC调理芯片的基础上,额外增加一个温度传感器,用于采集MEMS压力芯片周边的温度,并传递到ASIC调理芯片中。这种方案虽然能够在一定程度上提高温度采集的准确性,但是结构较为复杂。

### 发明内容

[0005] 为了解决上述问题,本发明提供了一种温压一体式MEMS传感器芯片的制备方法,所述方法包括:

[0006] 步骤一:制备双SOI硅片,所述双SOI硅片从上到下依次包括:顶硅、第一隔绝层、中部隔膜硅、第二隔绝层、底部体硅;

[0007] 步骤二:在所述双SOI硅片的顶硅进行离子注入,并退火以激活掺杂效果;

[0008] 步骤三:干法刻蚀得到压力传感器芯片的压阻条,并形成惠斯通电桥结构;干法刻蚀得到温度传感器芯片的压阻条,并形成惠斯通电桥结构;

[0009] 步骤四:沉积介质隔离层;

[0010] 步骤五:通过干法刻蚀得到电阻条上方的引线孔;

[0011] 步骤六:制备引线孔中的金属电极,并通过退火实现所述金属电极与硅掺杂区域的欧姆接触;

[0012] 步骤七:从底部体硅下方,即背面,通过干法刻蚀得到压力传感器芯片的背腔和温度传感器芯片的背腔;

[0013] 步骤八:在双SOI硅片的顶硅上方,即正面,温度传感器芯片背腔的部分区域通过干法刻蚀与正面贯穿,得到悬臂结构,所述悬臂结构构成所述温度传感器芯片,悬臂末端设

有温度传感器芯片的压敏电阻

[0014] 步骤九:在所述双SOI硅片背面通过阳极键合法,将其与玻璃直接键合,形成温压一体式芯片结构。

[0015] 可选的,所述步骤二中,采用单次重掺杂方式注入硼离子,硼离子注入体浓度区间为 $1 \times 10^{20}/\text{cm}^3 - 2 \times 10^{20}/\text{cm}^3$ 。

[0016] 可选的,所述压力传感器的背腔为正方形,形成正方形隔膜结构,所述正方形隔膜四条边中点设有压力传感器芯片的压敏电阻。

[0017] 可选的,所述温度传感器的背腔为长方形;所述温度传感器部分的压阻条为4组,连接形成惠斯通电桥结构,其中3组压阻条分布在底部体硅上,1组压阻条分布在所述悬臂的起始端。

[0018] 可选的,所述介质隔离层包括:二氧化硅和氮化硅。

[0019] 可选的,所述制备引线孔中的金属电极的方法为PVD方法。

[0020] 可选的,所述玻璃为硼硅玻璃。

[0021] 本发明还提供一种温压一体式MEMS传感器芯片,所述芯片基于双SOI硅片制备,包括压力传感器芯片、温度传感器芯片、玻璃;所述压力传感器芯片和温度传感器芯片与玻璃键合,形成一体式结构,所述温压一体式MEMS传感器芯片的制备方法包括:

[0022] 步骤一:制备双SOI硅片,所述双SOI硅片从上到下依次包括:顶硅、第一隔绝层、中部隔膜硅、第二隔绝层、底部体硅;

[0023] 步骤二:在所述双SOI硅片的顶硅进行离子注入,并退火以激活掺杂效果;

[0024] 步骤三:干法刻蚀得到压力传感器芯片的压阻条,并形成惠斯通电桥结构;干法刻蚀得到温度传感器芯片的压阻条,并形成惠斯通电桥结构;

[0025] 步骤四:沉积介质隔离层;

[0026] 步骤五:通过干法刻蚀得到电阻条上方的引线孔;

[0027] 步骤六:制备引线孔中的金属电极,并通过退火实现所述金属电极与硅掺杂区域的欧姆接触;

[0028] 步骤七:从底部体硅下方,即背面,通过干法刻蚀得到压力传感器芯片的背腔和温度传感器芯片的背腔;

[0029] 步骤八:在双SOI硅片的顶硅上方,即正面,温度传感器芯片背腔的部分区域通过干法刻蚀与正面贯穿,得到悬臂结构,所述悬臂结构构成所述温度传感器芯片,悬臂末端设有温度传感器芯片的压敏电阻

[0030] 步骤九:在所述双SOI硅片背面通过阳极键合法,将其与玻璃直接键合,形成温压一体式芯片结构。

[0031] 可选的,所述玻璃为硼硅玻璃。

[0032] 可选的,所述压力传感器芯片的背腔为正方形,形成正方形隔膜结构,所述正方形隔膜四条边中点设有压力传感器芯片的压敏电阻;所述温度传感器芯片的背腔为长方形;所述温度传感器芯片的压阻条为4组,连接形成惠斯通电桥结构,其中3组压阻条分布在底部体硅上,1组压阻条分布在所述悬臂的起始端。

[0033] 本发明有益效果是:

[0034] 一、采用温压一体式的芯片结构,将温度传感器芯片和压力传感器芯片集成在同

一芯片上,可以输出MEMS传感器芯片上的实际温度,并配合调理芯片对压力传感器芯片输出数据进行调理,避免了校准和温度补偿难度大的问题,从而精度更高。

[0035] 二、相较于由温度传感器、MEMS压力传感器、ASIC调理芯片组成的温压一体式传感器部件,温压一体式芯片具有集成度高的优点,将压力传感器和温度传感器集成到单一芯片,可以直接与ASIC调理芯片组合,形成传感器部件,相比于现有的额外增加温度传感器部件的方案,降低了结构的复杂度,减小了制备成本。

### 附图说明

[0036] 为了更清楚地说明本发明实施例中的技术方案,下面将对实施例描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0037] 图1是本发明的双SOI硅片的结构示意图。

[0038] 图2是本发明的步骤二进行离子注入后的芯片结构图。

[0039] 图3是本发明刻蚀压阻条后的芯片结构图。

[0040] 图4是本发明沉积介质层后的芯片结构图。

[0041] 图5是本发明刻蚀引线孔后的芯片结构图。

[0042] 图6是本发明制备金属电极后的芯片结构图。

[0043] 图7是本发明刻蚀背腔后的芯片结构图。

[0044] 图8是本发明刻蚀悬臂后的芯片结构图。

[0045] 图9是本发明键合玻璃后的芯片结构图。

[0046] 图10是本发明实施例的芯片正面示意图。

[0047] 1、底部体硅 2、第二隔绝层 3、中部隔膜硅 4、第一隔绝层 5、顶硅 6、离子注入后的顶硅 7、介质层 8、金属层 9、温度传感器芯片的悬臂 10、压力传感器芯片的背腔 11、玻璃;

[0048] 101、导电金属垫 102、悬臂周边的空腔 103、温度传感器芯片的悬臂 104、压力传感器芯片的背腔区域 105、温度传感器芯片的压敏电阻 106、压力传感器芯片的压敏电阻。

### 具体实施方式

[0049] 为使本发明的目的、技术方案和优点更加清楚,下面将结合附图对本发明实施方式作进一步地详细描述。

[0050] 实施例一:

[0051] 本实施例提供一种温压一体式MEMS传感器芯片的制备方法,其特征在于,所述方法包括:

[0052] 步骤一:制备双SOI硅片,所述双SOI硅片从上到下依次包括:顶硅、第一隔绝层、中部隔膜硅、第二隔绝层、底部体硅;

[0053] 步骤二:在所述双SOI硅片的顶硅进行离子注入,并退火以激活掺杂效果;

[0054] 步骤三:干法刻蚀得到压力传感器芯片的压阻条,并形成惠斯通电桥结构;干法刻蚀得到温度传感器芯片的压阻条,并形成惠斯通电桥结构;

[0055] 步骤四:沉积介质隔离层;

[0056] 步骤五:通过干法刻蚀得到电阻条上方的引线孔;

[0057] 步骤六:制备引线孔中的金属电极,并通过退火实现所述金属电极与硅掺杂区域的欧姆接触;

[0058] 步骤七:从底部体硅下方,即背面,通过干法刻蚀得到压力传感器芯片的背腔和温度传感器芯片的背腔;

[0059] 步骤八:在双SOI硅片的顶硅上方,即正面,温度传感器芯片背腔的部分区域通过干法刻蚀与正面贯穿,得到悬臂结构,所述悬臂结构构成所述温度传感器芯片,悬臂末端设有温度传感器芯片的压敏电阻

[0060] 步骤九:在所述双SOI硅片背面通过阳极键合法,将其与玻璃直接键合,形成温压一体式芯片结构。

[0061] 实施例二:

[0062] 本实施例提供一种温压一体式MEMS传感器芯片的制备方法,其特征在于,所述方法包括:

[0063] 步骤一:制备双SOI硅片;

[0064] 步骤11:对单晶硅片A进行热氧化处理,在其表面得到一层致密的二氧化硅层,这层氧化物将构成接下来的第二隔绝层,厚度为400纳米-2微米。

[0065] 步骤12:将双面抛光的单晶硅片B与单晶硅片A通过键合机进行键合,键合后退火温度为1100-1200℃。

[0066] 步骤13:通过机械研磨、化学机械研磨CMP,对键合后的硅片进行研磨、抛光,依据压力传感器量程的需求,得到10-30μm的单晶硅层,此时结构为单SOI结构。

[0067] 步骤14:从单晶硅层上方进行氧注入,氧离子注入剂量为 $2 \times 10^{18}/\text{cm}^2$ ,退火,退火温度约1350℃,形成双SOI结构,此时顶层硅厚度约200纳米。

[0068] 步骤15:顶层硅外延,将顶层硅厚度增加至1-2微米,得到正式双SOI片。

[0069] 最终制备的双SOI硅片各层的厚度如下:

[0070] 顶硅1-2μm;

[0071] 第一隔绝层,二氧化硅250-400纳米;

[0072] 中部隔膜硅10-30μm;

[0073] 第二隔绝层,二氧化硅400纳米-2微米;

[0074] 底部体硅300-500微米。

[0075] 步骤二:在所述双SOI硅片的顶层硅进行离子注入,并退火以激活掺杂效果;

[0076] 本实施例没有选择传统常用的两次掺杂工艺,即轻掺杂电阻条、重掺杂连接区域的混合结构,只进行了单次重掺杂,得到重掺杂的电阻条,其硼离子注入体浓度为 $1 \times 10^{20}/\text{cm}^3$ - $2 \times 10^{20}/\text{cm}^3$ 。这个方案的优点在于,在重掺杂条件下,压敏电阻的电阻温度系数较低,压阻系数几乎随温度保持恒定,从而使得压力传感器芯片更加适用于高温应用。

[0077] 退火温度约1050℃,氛围为氮气,时间30分钟,退火的目的是激活掺杂离子,提升硅表面的导电率。

[0078] 步骤三:干法刻蚀得到压力传感器部分的压阻条,并形成惠斯通电桥结构;干法刻蚀得到温度传感器部分的压阻条,并形成惠斯通电桥结构;

[0079] 其中,压力传感器部分的压阻条为4组,连接形成惠斯通电桥结构,每组压阻条数量优选为2-5个。压力传感器部分的压阻条分布位置为方形隔膜四条边的中点附近,此处受压应变时应力最高,有利于提高传感器的灵敏度。

[0080] 温度传感器部分的压阻条为4组,连接形成惠斯通电桥结构,每组压阻条数量优选为2个或4个。其中3组压阻条分布在非形变区,1组压阻条分布在形变区,即悬臂的起始端。

[0081] 步骤四:沉积二氧化硅、氮化硅,形成介质隔离层;

[0082] 可选PECVD、LPCVD方式沉积,优选沉积方法为LPCVD,用PECVD沉积的氮化硅致密度不高,在后续刻蚀背腔时,选择比不高,可能会导致穿孔、过度刻蚀等情况的发生,降低良率。

[0083] 沉积二氧化硅、氮化硅厚度分别为300纳米,100纳米。

[0084] 步骤五:通过干法刻蚀得到电阻条上方的引线孔;

[0085] 由于硅和金属层都导电,因此需要氧化硅、氮化硅作为介质隔离层,然后刻蚀、开孔再与金属线相连接。

[0086] 步骤六:采用PVD方法制备引线孔中的金属电极,并通过退火实现所述金属电极与硅掺杂区域的欧姆接触;

[0087] 采用PVD、溅射等方法制备,金属电极材料可选择铝、铬金、钛铂金,在PVD或溅射后,通过金属刻蚀机得到金属连接线。之后通过400℃的退火,实现与硅掺杂区域的欧姆接触。

[0088] 为了保证较高的热应力,金属层厚度为1-1.5微米。

[0089] 对于温度传感器来说,金属层因为其热膨胀系数与硅有很大的差异(金、铝、铜、铂金的金属的热膨胀系数是硅的5-15倍),故而在温度变化时会产生热应力。温度传感器采用悬臂结构,一端固定,一端不固定,且悬臂起点处有一压敏电阻,当温度变化时,由于热应力使得悬臂弯曲,进而造成压敏电阻阻值改变,最终导致输出电压改变,即可以计算得到温度。

[0090] 对于压力传感器来说,金属层的作用仅为实现电连接,虽然这里的金属层也会产生热应力,但影响不大。首先,压力传感器处的金属层的尺寸较小,所产生的热应力也较小。其次,压力传感器的四个压阻条对称分布,产生的热应力可以相互抵消。最后,压力传感器的结构为膜式结构,在同等温度变化条件下产生的热应力数值远小于温度传感器所用的悬臂式结构。

[0091] 步骤七:通过干法刻蚀得到背腔;

[0092] 以第二隔绝层的二氧化硅结构作为刻蚀停止层,不会发生过度刻蚀,采用干法刻蚀可以将芯片的尺寸做的比较小,降低成本,例如,本温压一体式芯片,设计尺寸可以为1×1.5毫米,一张6英寸晶圆,可以得到7000-9000个芯片。

[0093] 步骤八:正面干法刻蚀得到悬臂结构,所述悬臂的末端设有温度传感器的压敏电阻;

[0094] 悬臂结构具有高的长宽比,可以为5:1-20:1,即长300-600μm,宽30-60μm,悬臂的末端有一个温度传感器的压敏电阻,另外三个压敏电阻分布在体硅上。

[0095] 步骤九:键合玻璃。

[0096] 可以选择玻璃浆料烧结、阳极键合、共晶焊,本实施例选择阳极键合方式。键合玻

璃的目的是为了方便后续的封装操作,提高芯片在封装过程中的可靠性。

[0097] 本实施例的温压一体式MEMS传感器芯片的制备方法,将温度传感器芯片和压力传感器芯片集成在同一芯片上,可以输出MEMS传感器芯片上的实际温度,并配合调理芯片对压力传感器芯片输出数据进行调理,避免了校准和温度补偿难度大的问题,从而精度更高。

[0098] 相较于由温度传感器、MEMS压力传感器、ASIC调理芯片组成的温压一体式传感器部件,温压一体式芯片具有集成度高的优点,将压力传感器和温度传感器集成到单一芯片,可以直接与ASIC调理芯片组合,形成传感器部件,相比于现有的额外增加温度传感器部件的方案,降低了结构的复杂度,减小了制备成本。

[0099] 实施例三:

[0100] 本实施例提供一种温压一体式MEMS传感器芯片,所述芯片基于双SOI硅片制备,包括压力传感器芯片、温度传感器芯片、玻璃;所述压力传感器芯片和温度传感器芯片与玻璃键合,形成一体式结构,所述温压一体式MEMS传感器芯片的制备方法包括:

[0101] 步骤一:制备双SOI硅片,所述双SOI硅片从上到下依次包括:顶硅、第一隔绝层、中部隔膜硅、第二隔绝层、底部体硅;

[0102] 步骤二:在所述双SOI硅片的顶硅进行离子注入,并退火以激活掺杂效果;

[0103] 步骤三:干法刻蚀得到压力传感器芯片的压阻条,并形成惠斯通电桥结构;干法刻蚀得到温度传感器芯片的压阻条,并形成惠斯通电桥结构;

[0104] 步骤四:沉积介质隔离层;

[0105] 步骤五:通过干法刻蚀得到电阻条上方的引线孔;

[0106] 步骤六:制备引线孔中的金属电极,并通过退火实现所述金属电极与硅掺杂区域的欧姆接触;

[0107] 步骤七:从底部体硅下方,即背面,通过干法刻蚀得到压力传感器芯片的背腔和温度传感器芯片的背腔;

[0108] 步骤八:在双SOI硅片的顶硅上方,即正面,温度传感器芯片背腔的部分区域通过干法刻蚀与正面贯穿,得到悬臂结构,所述悬臂结构构成所述温度传感器芯片,悬臂末端设有温度传感器芯片的压敏电阻;

[0109] 压力传感器芯片的背腔为正方形,形成正方形隔膜结构,所述正方形隔膜四条边中点设有压力传感器芯片的压敏电阻;

[0110] 所述温度传感器芯片的背腔为长方形;所述温度传感器芯片的压阻条为4组,连接形成惠斯通电桥结构,其中3组压阻条分布在底部体硅上,1组压阻条分布在所述悬臂的起始端。

[0111] 步骤九:在所述双SOI硅片背面通过阳极键合法,将其与硼硅玻璃直接键合,形成温压一体式芯片结构。

[0112] 本发明实施例中的部分步骤,可以利用软件实现,相应的软件程序可以存储在可读取的存储介质中,如光盘或硬盘等。

[0113] 以上所述仅为本发明的较佳实施例,并不用以限制本发明,凡在本发明的精神和原则之内,所作的任何修改、等同替换、改进等,均应包含在本发明的保护范围之内。

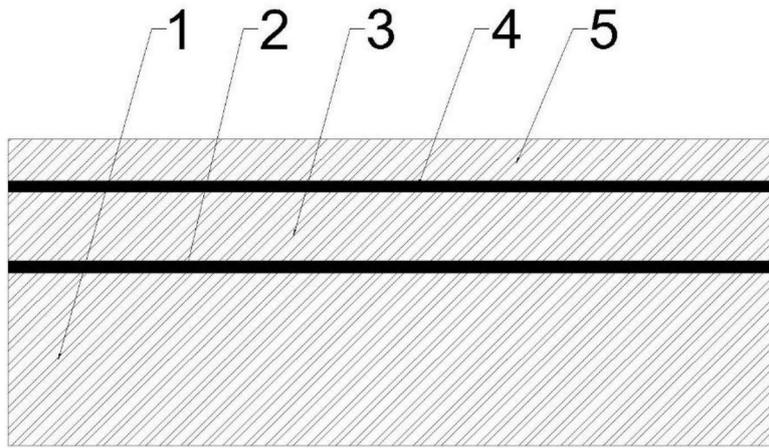


图1

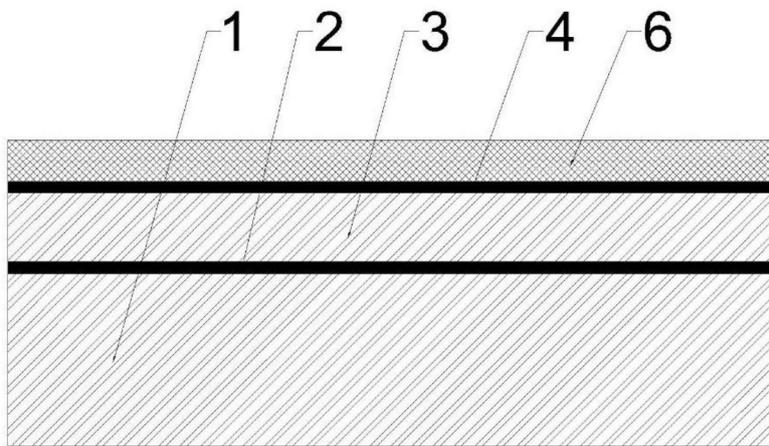


图2

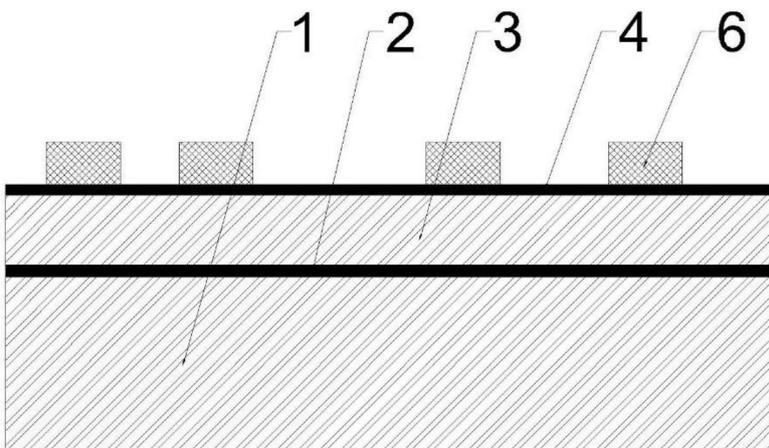


图3

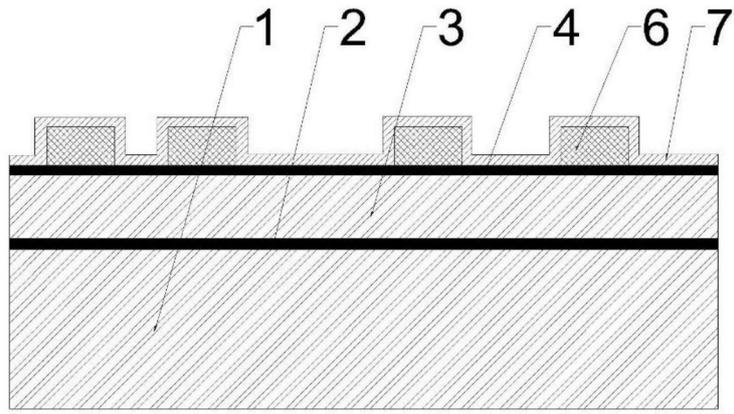


图4

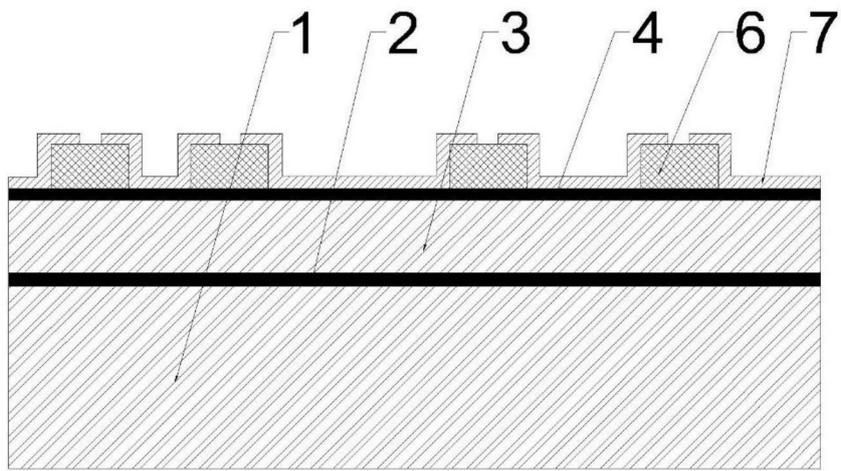


图5

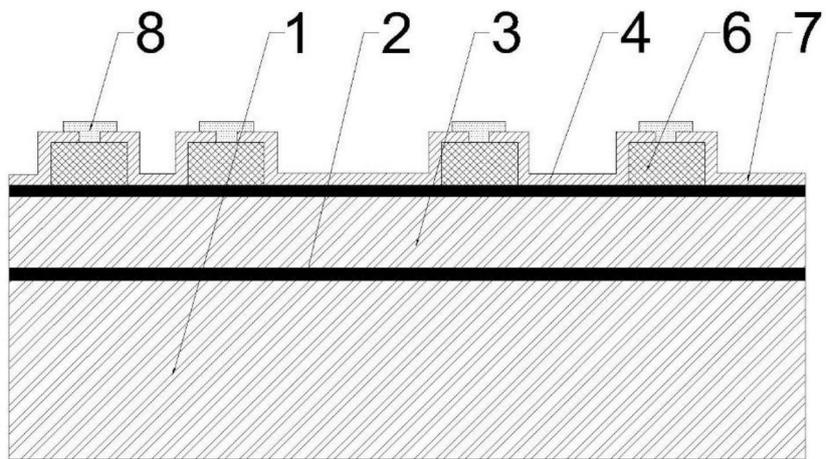


图6

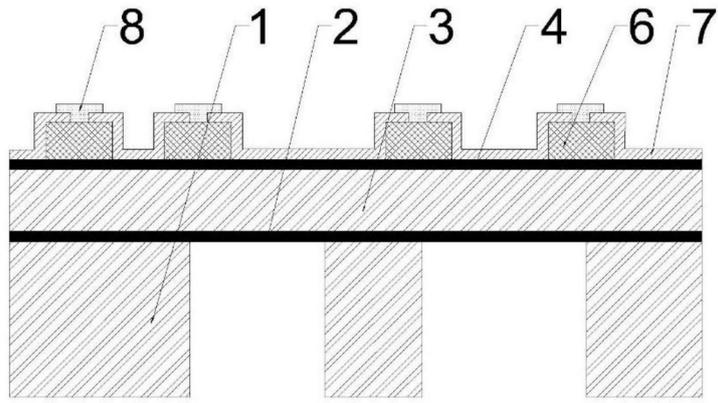


图7

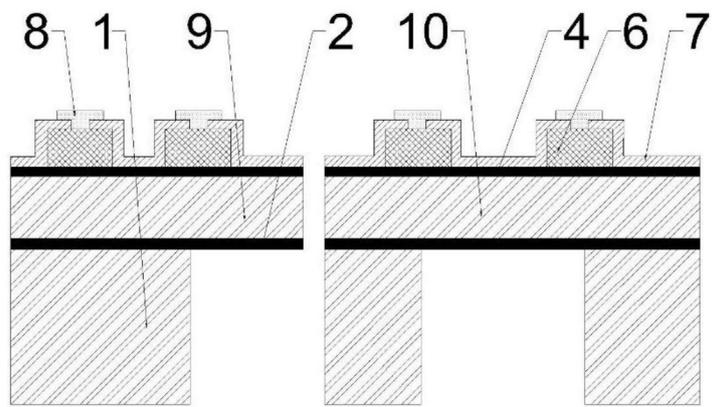


图8

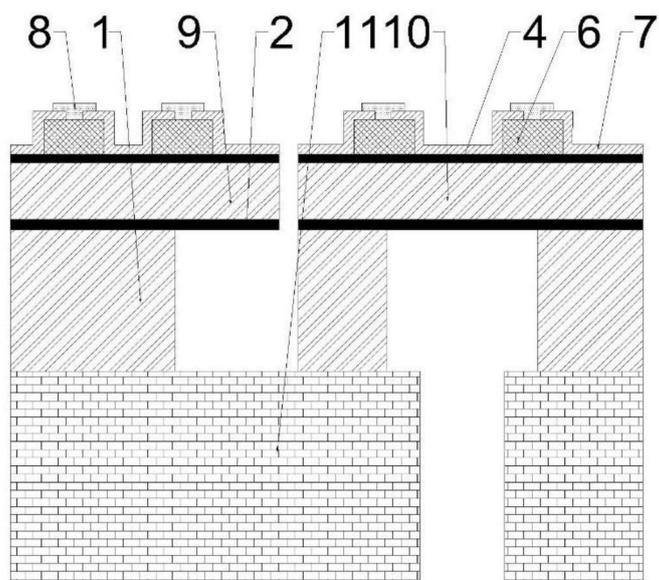


图9

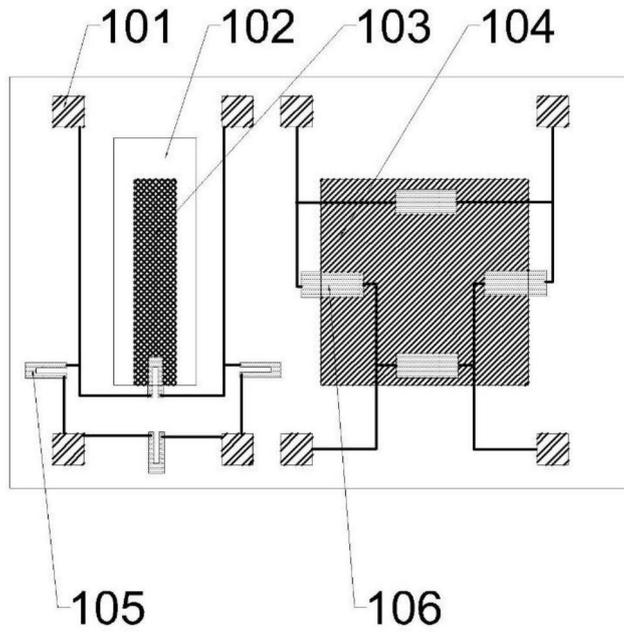


图10