



(12) 发明专利申请

(10) 申请公布号 CN 105048972 A

(43) 申请公布日 2015. 11. 11

(21) 申请号 201510430577. 0

H03F 1/56(2006. 01)

(22) 申请日 2010. 12. 08

H03F 3/45(2006. 01)

(30) 优先权数据

H03F 3/50(2006. 01)

12/633, 312 2009. 12. 08 US

(62) 分案原申请数据

201080063037. 9 2010. 12. 08

(71) 申请人 高通股份有限公司

地址 美国加利福尼亚州

(72) 发明人 苏珊娜·A·保罗

马利亚·葛登伯格

(74) 专利代理机构 上海专利商标事务所有限公

司 31100

代理人 周敏

(51) Int. Cl.

H03F 1/08(2006. 01)

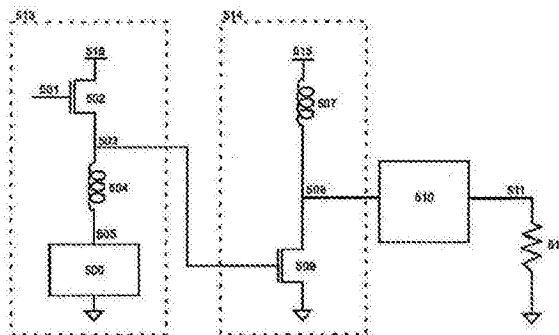
权利要求书3页 说明书11页 附图12页

(54) 发明名称

低输出阻抗的 RF 放大器

(57) 摘要

一种射频 (RF) 功率放大器, 包括用于驱动共源极输出放大器级 (514) 的输入的低阻抗前置驱动器 (513)。所述前置放大器 (513) 包括第一晶体管 (502), 其中所述第一晶体管具有与前置放大器的 RF 输入节点 (501) 耦合的第一端子; 与前置放大器的 RF 输出节点 (503) 耦合的第二端子, 以及与电源电压节点 (515) 耦合的第三端子。第一电感器 (504) 耦合在 RF 输出节点 (503) 与偏压节点 (505) 之间。RF 输入节点 (501) 和 RF 输出节点 (503) 上的相应的第一和第二电压大体上是同相的, 并且这两个电压之间的电压差确定了流经第一晶体管 (502) 的电流。



1. 一种设备,包括:  
射频 RF 功率放大器级,包括:  
第一晶体管,具有与放大器的 RF 输入节点相耦合的第一端子、与放大器 RF 输出节点相耦合的第二端子、以及与电源电压节点相耦合的第三端子;  
耦合在 RF 输出节点与偏压节点之间的第一电感器;  
其中流经第一晶体管的电流受 RF 输入节点与 RF 输出节点之间的电压差控制;  
其中第一电感器与 RF 输出接点上呈现的电抗发生谐振;  
以及其中所述放大器 RF 输出节点是与下一放大器级相耦合的 DC。
2. 如权利要求 1 所述的设备,其中 RF 输入节点和 RF 输出节点上的电压彼此大体上同相。
3. 如权利要求 1 所述的设备,其中第一晶体管是 CMOS 晶体管。
4. 如权利要求 1 所述的设备,其中电源电压节点与系统电源耦合。
5. 如权利要求 1 所述的设备,其中第一电感器形成了变压器的初级线圈。
6. 如权利要求 1 所述的设备,其中偏压节点与系统电源耦合。
7. 如权利要求 1 所述的设备,还包括与 RF 输出节点耦合的负载网络,其中该负载网络主要是电容性的,其中主要是电容性的该负载网络包括与所述下一放大器级相关联的电容。
8. 如权利要求 1 所述的设备,还包括与 RF 输出节点耦合的负载网络,并且其中该负载网络包括所述下一放大器级的晶体管的输入电容。
9. 如权利要求 1 所述的设备,其中 RF 输入节点与第一晶体管的栅极相连,并且 RF 输出节点与第一晶体管的源极相连,以及流经第一晶体管的电流主要是依照栅极-源极电压确定的。
10. 如权利要求 1 所述的设备,其中第一电感器与连至 RF 输出节点的负载之间的谐振提升了第一晶体管在 RF 上看到的阻抗。
11. 如权利要求 1 所述的设备,还包括与 RF 输出节点耦合的负载网络,其中该负载网络包括输出 RF 功率放大器级的输入电容,所述输出 RF 功率放大器级为所述下一放大器级。
12. 如权利要求 1 所述的设备,还包括与 RF 输出节点耦合的负载网络,并且其中该负载网络包括所述下一放大器级的共源极放大器的输入电容。
13. 如权利要求 1 所述的设备,还包括与偏压节点耦合的偏压部件,以便将偏压节点的电压保持在预期电平。
14. 如权利要求 1 所述的设备,还包括与所述电源电压耦合的偏压部件,以便将电源电压节点上的电压保持在预期电平。
15. 如权利要求 13 所述的设备,其中偏压部件将偏置电压保持在恒定的 DC 电平上。
16. 如权利要求 13 所述的设备,其中偏压节点上的电压包含基带信号分量。
17. 如权利要求 13 所述的设备,其中偏压节点上的电压是受反馈控制的。
18. 一种设备,包括:  
差分射频 (RF) 功率放大器级,包括:  
正极性晶体管,具有与放大器的正极性 RF 输入节点相耦合的第一端子、与放大器的正极性 RF 输出节点相耦合的第二端子、以及与正极性的电源电压节点相耦合的第三端子;

负极性晶体管,具有与放大器的负极性 RF 输入节点相耦合的第一端子、与放大器的负极性 RF 输出节点相耦合的第二端子、以及与负极性电源电压节点相耦合的第三端子;

耦合在正极性 RF 输出节点与正极性偏压节点之间的正极性电感器;

耦合在负极性 RF 输出节点与负极性偏压节点之间的负极性电感器;

其中流经正极性晶体管的电流受正极性 RF 输入节点与正极性 RF 输出节点之间的电压差控制;

其中流经负极性晶体管的电流受负极性 RF 输入节点与负极性 RF 输出节点之间的电压差控制;

其中正极性电感器与在正极性 RF 输出节点上呈现的电抗发生谐振,

以及

负极性电感器与在负极性 RF 输出节点上呈现的电抗发生谐振。

19. 如权利要求 18 所述的设备,其中正极性 RF 输入节点和正极性 RF 输出节点上的电压彼此大体上同相,并且其中负极性 RF 输入节点和负极性 RF 输出节点上的电压彼此大体上同相。

20. 如权利要求 18 所述的设备,其中正极性和负极性晶体管是 CMOS 晶体管。

21. 如权利要求 18 所述的设备,其中正极性和负极性电源电压节点是相同的节点。

22. 如权利要求 18 所述的设备,其中正极性和负极性电感器形成了变压器的初级线圈。

23. 如权利要求 18 所述的设备,其中正极性和负极性偏压节点是相同节点。

24. 如权利要求 18 所述的设备,其中与正极性和负极性 RF 输出节点耦合的正极性和负极性负载网络主要是电容性的。

25. 如权利要求 18 所述的设备,还包括:

与正极性 RF 输出节点耦合的正极性负载网络;

与负极性 RF 输出节点耦合的负极性负载网络;以及

其中正极性和负极性负载网络包括正极性和负极性 MOS 晶体管的输入电容。

26. 如权利要求 18 所述的设备,还包括:

与正极性 RF 输出节点耦合的正极性负载网络;

与负极性 RF 输出节点耦合的负极性负载网络;以及

其中正极性和负极性负载网络包括正极性和负极性输入到输出 RF 功率放大器级的输入电容。

27. 如权利要求 18 所述的设备,还包括与偏压节点耦合的偏压部件,以便将偏压节点上的偏置电压保持在预期电平。

28. 如权利要求 18 所述的设备,还包括与所述电源电压耦合的偏压部件,以便将电源电压节点上的电压保持在预期电平。

29. 如权利要求 27 所述的设备,其中偏压部件将偏置电压保持在恒定的 DC 电平上。

30. 如权利要求 27 所述的设备,其中偏压节点上的电压包含基带信号分量。

31. 如权利要求 27 所述的设备,其中偏压节点上的电压是受反馈控制的。

32. 如权利要求 18 所述的设备,其中所述正极性晶体管的第二端子是所述正极性晶体管的源极端子,所述负极性晶体管的第二端子是所述负极性晶体管的源极端子。

33. 一种用于操作低阻抗放大器的方法,包括:
- 在晶体管的控制端子接收 RF 信号;
  - 在晶体管的第一电流运送端子接收电源电压;
  - 将 RF 输出信号从晶体管的第二电流运送端子提供给 RF 输出节点;
  - 通过将耦合至 RF 输出节点的电感器与 RF 输出上呈现的电抗谐振来实现晶体管在 RF 频率上看到的更高负载阻抗;
  - 响应于所述控制端子与所述 RF 输出节点之间的电压差来控制流过所述晶体管的电流;以及
  - 通过所述 RF 输出节点和下一放大器级之间的 DC 耦合来将所述 RF 输出信号提供给所述下一放大器级。
34. 如权利要求 33 所述的方法,其中该第二电流运送端子是该第一晶体管的源极端子且该第一电流运送端子是该第一晶体管的漏极端子。

## 低输出阻抗的 RF 放大器

本发明专利申请是国际申请号为 PCT/US2010/059488, 国际申请日为 2010 年 12 月 8 日, 进入中国国家阶段的申请号为 201080063037.9, 名称为“低输出阻抗的 RF 放大器”的发明专利申请的分案申请。

### 技术领域

[0001] 本发明涉及多级射频 (RF) 功率放大器 (PA), 尤其涉及的是与之关联的低输出阻抗的 RF 放大器。

### 背景技术

[0002] 使用了几乎所有可能的 RF 调制技术的几乎所有的无线通信和控制系统的硬件实施方式, 全都包含了 RF 功率放大器 (PA) 作为必要组件。关于 RF 调制技术的示例包括但不限于不限于 GMSK、8PSK、16-QAM、64-QAM, 其中 RF 信号振幅可以始终恒定, 并且可以采用处于连续或离散范围的任何值。关于此类系统的示例包括但不限于不限于蜂窝 GSM、CDMA、W-CDMA 语音和数据终端、Wi-Fi、蓝牙、遥控器、RFID 读取器。

[0003] 用于蜂窝之类的无线应用的 RF 功率放大器必须产生很高的增益和很高的输出功率电平。在典型的 RF 发射机中, PA 的输出功率和增益需求是通过使用多个级联的放大级满足的, 其中每一级都可以使用一个或多个有源设备, 例如硅 MOSFET 和 BJT、GaAs MESFET 以及 HBT。

[0004] 图 1a 显示了本领域已知的多级 PA 的一个示例。在实施现有技术的多级 PA 的过程中, 其中将会遭遇到大量的设计权衡。虽然图 1a 描述的是使用 NMOSFET 设备作为有源元件, 但对本领域技术人员来说, 很明显, 诸如 FET 或 BJT 之类的其他类型的其他有源设备也是可以替代使用的。图 1a 所示的 PA 具有两个增益级 120 和 121, 其后跟随的是匹配网络 122。输出节点 105 与负载相耦合, 其中在这里象征性地将所述负载呈现成是大小通常是 50 欧姆的电阻器 113。匹配网络 122 扮演的是阻抗变换网络的角色, 它会将大小为 50 欧姆的相对较高的负载阻抗转换成最终的 PA 级 121 的输出端 103 看到的较低阻抗 (例如 5 欧姆)。较低的阻抗限制了在节点 103 上呈现并且是将需要的最大输出功率注入负载 113 所必需的最大电压摆动。图 1a 例示的匹配网络包括电感器 110 和电容器 112, 其与输出级负载电感器 108 一起形成了一个调谐变换电路。电容器 111 会阻止在匹配网络输出节点 104 上呈现的 DC 电压到达负载 113。

[0005] PA 输出放大器级 121 包括以共源极配置的方式连接的有源设备 MOSFET 109, 以及连接在输出节点 103 与电源 V<sub>dd</sub> 之间的负载电感器 108。流经晶体管 109 的电流受连接至级输出节点 102 的栅极端子与连接至接地端的源端子 102 之间的电压差控制。晶体管 109 的漏极与级输出节点 103 相连。作为晶体管 109 的共源极配置的直接结果, 漏极节点上的电压信号与栅极节点上的电压信号大体上是反相的。电感器 108 扮演了两个角色: 它会将 DC 电力提供给活动设备 109, 并且它使得与部件 122 相结合的谐振变换网络完整。借助 AC 耦合电容器 115, 输出放大器级 121 在节点 102 上接收来自前置放大器级 120 的输入。

[0006] 前置放大器级 120 包括以共源极配置的方式连接的有源设备 MOSFET 107, 以及连接在输出节点 114 与电源 Vdd 之间的负载电感器 106。流经晶体管 107 的电流受连接至级输入节点 101 的栅极端子与连接至接地的源端子之间的电压差控制。晶体管 107 的漏极与级输出节点 114 相连。作为晶体管 107 的共源极配置的直接结果, 漏极节点上的电压信号与栅极节点上的电压信号大体上是反相的。电感器 106 扮演了两个角色: 它会向有源设备 107 提供 DC 电力, 并且使得与部件 121 呈现的输入电容相结合的并联谐振储能电路完整。在图 1a 呈现的特定电路中, AC 耦合电容器 115 将节点 114 上呈现的 DC 电位与适合晶体管 109 的控制端子的偏压的 DC 电位相隔离。在其他实施例中, 作为审慎选择电源电压的结果, 电容器 115 将被消除, 并且节点 114 与 102 将会分担相同的电位。前置放大器级 120 则在节点 101 上接收其输入。

[0007] 在图 1b 中通过波形而从质量方面示出了图 1a 中给出的 PA 操作。前置放大器级 120 在节点 101 上接收底部图表所示的正弦电压波形。结果, 如图 1b 的中间图表例示的那样, 前置放大器的输出节点 114 以及类似放大器级 121 的输入节点 102 将会呈现出与节点 101 上的波形大体上反相的电压波形。同样, 如图 1b 的顶部图表例示的那样, 放大器级 121 在其输出节点 103 上产生一个电压波形, 其中该波形与节点 102 上的波形大体上反相。

[0008] 由于输出放大器 121 在节点 103 上看到的是低负载阻抗, 因此, 流经有源设备 109 的最大电流很大。由此, 有源设备的物理尺寸将会很大。对有源设备来说, 最大的非理想性是其端子之间的寄生电容。由于尺寸很大, 设备 109 会在节点 103 与接地之间、节点 102 与接地之间以及节点 103 与节点 102 之间呈现很大的电容。

[0009] 处于节点 103 与接地之间的有源设备的寄生电容可被认为是嵌入在谐振变换网络中的, 并且不会显著提高 PA 设计中涉及的权衡难度。

[0010] 节点 102 与接地之间的有源设备的寄生电容会向前置放大器呈现出很大的电容负载。该电容必须通过前置放大器的输出电感器 106 来被有效地谐振消除, 否则前置放大器的增益将会塌陷到一个无法接受的值。由于电感器 106 的品质因素 Q 非常有限, 因此, 针对前置放大器级的大电容负载值在可实现的前置放大器增益方面造成了大量的设计限制因素。

[0011] 最为重要的是, 处于节点 103 与节点 102 之间的有源设备的寄生电容在输出放大器 121 的输出与输入端之间开放了一条反馈路径, 由此极大增大了电路不稳定的概率。位于放大器 121 输出和输入端的电路网络是有可能调谐在相同 RF 频率上的调谐的谐振电路。对低于谐振的信号频率来说, 输入和输出电路将会呈现出电感阻抗, 其与节点 103 与节点 102 之间的寄生电容以及活动设备 109 一起形成了图 2 所述的哈特利正弦振荡器结构。

[0012] 参考图 2, 有源设备 201 对应于图 1a 中的设备 109。当在低于谐振的频率上操作时, 电感器 202 对应的是通过将电感器 106 与介于节点 102 和接地之间的寄生电容相结合而在节点 102 上呈现的电感阻抗。当在低于谐振的频率上操作时, 电感器 203 对应的是通过将电感器 108 与介于节点 103 和匹配网络 122 之间的寄生电容相结合而在节点 103 上呈现的电感阻抗。电容器 204 对应的是节点 103 与节点 102 之间的寄生电容。

[0013] 由于在确保电容反馈连同电感负载所创建的负阻抗不会克服输入电路的电阻损失的过程中涉及进行权衡, 因此, 在 PA 的输出放大器中, 哈特利振荡器结构的存在将会产生大量的设计限制因素。参考图 1a, 输入电路损失受电感器 106 的品质因素控制。作为共

源极（共发射极）配置的结果，前置放大器有源设备 107 对电阻损失的作用微乎其微。为了保证不满足振荡状况，有必要权衡以下的一个或多个设计参数。这其中的一个权衡包括减小电感器 106 的品质因素  $Q$ 。然而，这样做可能会严重限制前置放大器级 120 的可实现增益。另一个参数包括减小有源设备 109 的输出放大器的跨导增益  $G_m$ 。这种减小限制了输出放大器 121 的可实现增益，并且增大了输入节点 102 的最大摆动，由此显著影响了 PA 线性。

[0014] 节点 103 与节点 102 之间的活动设备寄生电容创建的反馈路径引入了另一个设计限制因素，那就是处于所关注的频率并在输入节点 102 与接地之间体现的电阻负载。理论上，如果没有反馈寄生电容，那么有源设备 109 在节点 102 上呈现的阻抗将会是纯电容性的。然而，大反馈电容会在节点 102 上呈现活动设备跨导的一小部分，由此实际向前置放大器级 120 添加了附加电阻负载。由于级 120 具有共源极（或共发射极）特性，因此，任何附加电阻负载都会直接变换成符合比例的增益降级。由于设备 109 是大跨导设备，因此，前置放大器的增益降级可能会很明显。

[0015] 本领域已知的用于缓解以上列举的一些限制因素的方法是在前置放大器级 120 与输出放大器 121 之间插入匹配网络。这种级间匹配网络会对级 121 的输入呈现很低阻抗，同时为前置放大器级 120 保持大负载阻抗。在图 1a 例示的特例中，AC 耦合电容器 115 是作为前置放大器级 120 与输出放大器 121 之间的链路存在的，并且该特例可被设计成致使电感器 106、电容器 115 以及节点 102 与接地之间的组合形成一个阻抗变换匹配网络。图 3 详细显示了图 1a 中给出的级间匹配网络的结构。匹配网络输入节点 301 对应的是前置放大器输出节点 114。匹配网络输出节点 302 对应的是最终的放大器级输入节点 102。电感器 303 和电容器 304 分别对应的是电感器 106 和电容器 115。电容器 305 对应的是节点 102 与接地之间朝着最终放大器级 121 的输入端所看到的等效电容。本领域技术人员很容易将图 3 给出的谐振 LC 结构认定成是阻抗下变换匹配网络。输出阻抗  $Z_{302}$  与输入阻抗  $Z_{301}$  的比值小于 1。输出阻抗  $Z_{302}$  与电容器 304 的尺寸成比例。如果电容器 304 远远大于电容器 305，那么图 3 的电路不会执行任何阻抗变换。如果电容器 304 与电容器 305 具有相似值或者与电容器 305 相比具有较小的值，那么图 3 的电路会创建一个比其输入端附着的阻抗更小的输出阻抗。该解决方案的缺点是：阻抗下变换是以显著减小级 121 的输出端上的电压摆动为代价的。由此，PA 的前置放大器和 / 或输出放大器中的增益必须提升，而这将会是一个成本很高的命题。

[0016] 图 4a 显示的是多级 PA 的另一个示例，其中输出放大器级 421 和前置放大器级 420 都是用以共源极配置的方式连接的 MOSFET 设备构建的。负载 419 通常是 50 欧姆，其通过 DC 阻断电容 418 连接至包含电容器 417 和 415 以及电感器 416 的匹配网络 422。输出放大器级 421 包括互补的 MOSFET 设备 NMOS 413 和 PMOS 412，以及连接在节点 405 与节点 406 之间的电感器 414。流经晶体管 413 的电流受连接至级输入节点 404 的栅极端子与连接至接地的源端子之间的电压差控制。晶体管 413 的漏极与级输出节点 406 相连。作为晶体管 413 的共源极配置的直接结果，漏极节点上的电压信号与栅极节点上的电压信号大体上上是反相的。同样，流经晶体管 412 的电流受连接至级输入节点 403 的栅极端子与连接至 Vdd 的源端子之间的电压差控制。晶体管 412 的漏极与级输出节点 405 相连。作为晶体管 412 的共源极配置的直接结果，漏极节点上的电压信号与栅极节点上的电压信号大体上上是反相的。电感器 414 扮演了两个角色：其允许电流在 NMOS 与 PMOS 设备之间流动，以使这两个

设备分担电流,并且使得与部件 422 相结合的谐振变换网络完整。

[0017] 匹配网络 422 结合电感器 414 形成了一个同时实现单端变换差分 and 阻抗变换的成块 (lumped) 平衡 - 不平衡变换器结构。图 4b 从质量方面示出了在图 4a 所示的 PA 的节点上呈现的电压波形。如图 4b 的顶部图表所示,节点 405 和 406 上的信号是反相的。节点 403 和 404 上的信号 (图 4b 中间的图表) 同样是反相的,并且是由前置放大器级 420 提供的。在图 4b 中可以观察到,放大器级 421 的相应输出和输入节点大体上是反相的——例如节点 406 和 404。

[0018] 前置放大器级 420 包括互补的 MOSFET 设备 NMOS 410 和 PMOS 409,以及连接在节点 404 与 403 之间的电感器 411。流经晶体管 410 的电流受连接至级输入节点 402 的栅极端子与连接至接地的源端子之间的电压差控制。晶体管 410 的漏极与级输出节点 404 相连。作为晶体管 410 的共源极配置的直接后果,漏极节点上的电压信号与栅极节点上的电压信号大体上是反相的。同样,流经晶体管 409 的电流受连接至级输入节点 401 的栅极端子与连接至 Vdd 的源端子之间的电压差控制。晶体管 409 的漏极与级输出节点 403 相连。作为晶体管 409 的共源极配置的直接结果,漏极节点上的电压信号与栅极节点上的电压信号大体上是反相的。电感器 411 扮演了两个角色:其允许电流在 NMOS 与 PMOS 设备之间流动,由此实现这两个设备之间的电流分担,并且它在谐振频率上消除了在放大器级 421 的输入端上体现的电容电抗。与级 421 相似并且如图 4b 的底部图表所述,节点 401 和 402 上的信号是反相的,而放大器级 420 的相应输出和输入节点的电压波形则是大体上反相的——例如节点 404 和 402——如图 4b 的中间和底部图表所示。

[0019] 虽然图 4 所示的 PA 包括各自具有两个输入和两个输出的互补 MOS 放大器级,但是其行为乃至其设计限制因素及权衡与参考图 1 描述的内容大体上是相似的。通过假设在电感器 411 和 414 的中间点存在虚接地,本领域技术人员很容易对此加以理解。在这种情况下,图 4 的放大器级看起来像两个副本——即图 1 中彼此重叠的 PMOS 版本和 NMOS 版本的放大器级。由此,该放大器与图 1 的放大器具有相似的稳定性问题。晶体管 413 暗含 (harbor) 一个处于栅极节点 404 与漏极节点 406 之间的很大的寄生电容。匹配网络 422 与电感器一起呈现给漏极节点 406 的阻抗与谐振 LC 振荡回路的一个特性大体上等价。同时,在设备 413 的栅极,节点 404 和接地之间的寄生电容与电感器 411 的一部分的组合形成了一个谐振 LC 振荡回路。由此形成的这两个振荡回路的调谐频率必须足够相似,以便实现可接受的 PA 增益。对低于谐振频率的信号频率来说,漏极等价的 LC 振荡回路以及栅极 LC 振荡回路将会呈现电感阻抗,该阻抗连同节点 404 和 406 与晶体管 413 之间的电容一起形成了哈特利振荡器结构。

[0020] 同样,晶体管 412 暗含一个介于栅极节点 403 与漏极节点 405 之间的很大的寄生电容。匹配网络 422 与电感器 414 一起呈现给漏极节点 405 的阻抗与谐振 LC 振荡回路的一个特性大体上等价。同时,在设备 412 的栅极上,节点 403 和 Vdd 之间的寄生电容与电感器 411 的一部分的组合形成了一个谐振 LC 振荡回路。由此形成的这两个振荡回路的调谐频率必须足够相似,以便实现可接受的 PA 增益。对低于谐振频率的信号频率而言,漏极等价的 LC 振荡回路以及栅极 LC 振荡回路将会呈现电感阻抗,该阻抗连同节点 403 和 405 与晶体管 412 之间的电容一起形成了哈特利振荡器结构。

[0021] 如上所述,图 4a 示出的 PA 嵌入了两个哈特利振荡器结构。这些振荡器通过不同



的共享组件而被坚固地耦合。然而,在自由运行的振荡状况中,并没有强制在 PFET 端节点 (401,403,405) 与 NFET 端节点 (402,404,406) 之间具有反相关系。因此,两种振荡模式将是可能的:差分模式振荡,其中 PFET 端节点和 NFET 端节点大体上反相,以及共模振荡,其中 PFET 端节点与 NFET 端节点大体上同相。这两种模式既可以独立出现,也可以同时在具有图 4a 所示结构的指定 PA 中出现,这一点取决于是否满足了这两种模式中的任一模式的振荡条件。此外,这两种振荡模式很可能具有不同的振荡频率。如果想要确保在这两种振荡模式的裕量充足的情况下不会满足振荡条件,那么将会在如图 1A 的 PA 的开发过程中产生大量设计限制条件。

## 发明内容

[0022] 本发明的实施例是通过移除原本在共源极 RF 放大器级与并联电感器谐振的时候创建的振荡条件来避免现有技术中的上述缺陷的。该处理是通过提供一个用于驱动共源极级输入的低阻抗放大器来完成的。

[0023] 相应地,在一个实施例中提供了一种包含低阻抗射频 (RF) 放大器的设备。所述低阻抗放大器包括:第一晶体管,具有与放大器的 RF 输入节点相耦合的第一端子;与放大器 RF 输出节点相耦合的第二端子;以及与电源电压节点相耦合的第三端子。第一电感器耦合在 RF 输出节点与偏压节点之间。流经第一晶体管的电流主要是依照 RF 输入节点与 RF 输出节点之间的电压差确定的。第一电感器与 RF 输出节点上呈现的电抗谐振,以便提高第一晶体管在窄频率范围上看到的负载阻抗。在一个实施例中,第二放大器级与低阻抗放大器的 RF 输出节点相耦合。在一个实施例中,第二放大器级是共源极放大器。并且在另一个实施例中,RF 输入节点与 RF 输出节点上的电压大体上同相。

[0024] 在另一个实施例中,所提供的是一种包含了差分低阻抗 RF 放大器的设备。该差分低阻抗放大器包括:正极性正晶体管,具有与放大器的正极性 RF 输入节点相耦合的第一端子;与放大器的正极性 RF 输出节点相耦合的第二端子;以及与正极性的电源电压节点相耦合的第三端子。此外,在这里还包括一个负极性晶体管,具有与放大器的负极性 RF 输入节点相耦合的第一端子、与放大器的负极性 RF 输出节点相耦合的第二端子、以及与负极性电源电压节点相耦合的第三端子。正极性电感器耦合在正极性 RF 输出节点与正极性偏压节点之间。负极性电感器耦合在负极性 RF 输出节点与负极性偏压节点之间。流经正极性晶体管的电流主要是依照正极性 RF 输入节点与正极性 RF 输出节点之间的电压差确定的。流经负极性晶体管的电流主要是依照负极性 RF 输入节点与负极性 RF 输出节点之间的电压差确定的。正极性电感器会与在正极性 RF 输出节点上呈现的电抗谐振,以便提高正极性晶体管在窄频率范围上看到的处于 RF 的负载阻抗。负极性电感器与在负极性 RF 输出节点上呈现的电抗谐振,以便提高负极性晶体管在窄频率范围上看到的处于 RF 的负载阻抗。

## 附图说明

[0025] 通过参考附图,本领域技术人员将会更好地理解本发明,并且将会更清楚地了解本发明的众多目标、特征和优点。

[0026] 图 1a 示出的是本领域已知的多级 PA 的一个示例。

[0027] 图 1b 显示的是示出了图 1a 给出的 PA 操作的波形。

- [0028] 图 2 显示的是哈特利正弦振荡器的结构。
- [0029] 图 3 示出的是与图 1a 相关联的级间匹配网络的结构。
- [0030] 图 4a 显示的是以共源极配置的方式连接的多级 PA 的另一个示例。
- [0031] 图 4b 示出的是在图 4a 所示的 PA 的节点上呈现的电压波形。
- [0032] 图 5a 示出的是被配置成前级驱动器的本发明的单端实施例。
- [0033] 图 5b 示出的是与图 5a 的实施例相关联的波形。
- [0034] 图 6a 示出的是被配置成前级驱动器的本发明的差分实施例。
- [0035] 图 6b 示出的是与图 6a 的实施例相关联的波形。
- [0036] 图 7a 示出的是被配置成前级驱动器并且使用了 PMOS 晶体管的本发明的差分实施例。
- [0037] 图 7b 示出的是与图 7a 所示的实施例相对应的波形。
- [0038] 图 8 示出的是被配置成前级驱动器的本发明的四差分实施例。
- [0039] 图 9 显示的是图 8 所示放大器的不同实施例。
- [0040] 图 10 显示的是图 8 所示的放大器的不同实施例。
- [0041] 图 11 显示的是被配置成输出放大器的本发明的单端实施例。
- [0042] 图 12 显示的是被配置成输出放大器的本发明的差分实施例。
- [0043] 图 13 显示的是一个可能的偏压部件电路。
- [0044] 在不同的附图中使用了相同的参考符号来指示相似或相同的项。

### 具体实施方式

[0045] 图 5a 显示的是作为用于驱动共源极的放大器级的输入端的低阻抗前级驱动器使用的本发明的一个实施例。根据本发明的一个实施例，图 5a 所示的系统包括负载 512，其后跟随的是输出网络 510、输出放大器级 514、放大器级 513。

[0046] 负载 512 被象征性地显示成电阻器，但是它也可以是任何接收功率放大器的输出信号的元件。输出网络 510 可以是任何功率放大器输出网络，其中包括但不局限于无源 LC 阻抗变换网络、基于变压器的输出网络、传输线网络、功率组合器或是可调谐的无源网络。输出放大器级 514 包括任何具有调谐输出振荡回路的 RF 功率放大器级。图 5 的实施例显示了本领域技术人员常用的这种功率放大器的一个示例。该示例是一个用晶体管 509 和电感器 507 形成的共源极放大器。虽然在图中将晶体管 509 显示成是 NMOS 设备，但是也可为其使用多种其他适当的有源设备。

[0047] 前置放大器级 513 使用了本发明的低阻抗放大器的实施例。它包括晶体管 502、电感器 504 以及偏压部件 506。放大器 513 的 RF 输入是在节点 501 上。放大器 513 的 RF 输出则是在节点 503 上，并且与后续的放大器级 514 的输入相连，以及与电感器 504 相连。晶体管 502 被显示成是 NMOS 晶体管，但其也可以是任何类型的有源元件，这其中包括但不限于 PMOS 晶体管、双极性晶体管、HBT 或 MESFET。如所示，设备 502 的连接提供了一个朝上看着晶体管 502 的源极的低阻抗。换句话说，由于与节点 503 的其他部件相连，因此，与处于 RF 且从节点 503 到 RF 接地的阻抗相比，晶体管 502 在 RF 上的输出阻抗相对较低。本发明提供的低阻抗抑制了与设备 509 相关联的任何潜在的振荡状况以及与其栅极和漏极相连的电抗振荡回路。由此，与现有技术中的共源极前置放大器级相比，在被用作 RF 前置放

大器时,本发明提供了稳定性提升的优点。

[0048] 如果促使放大器 513 的 RF 电压增益尽可能接近于归一值,那么将会是非常理想的。这种处理可以在晶体管 502 在 RF 频率上看到的负载阻抗很高的情况下实现。然而,来自放大器内部的寄生性以及来自放大器 514 内部的元件且与节点 503 相连的电容通常很大,并且会在 RF 频率上呈现出很低阻抗。在 RF 频率上,较高的负载阻抗是通过允许节点 503 上的电感与节点 503 上的电容在 RF 频率上谐振来实现的。在 RF 上,电感器 504 与连至电感器 504 的负载之间的谐振是在很窄的频率范围中发生的。换句话说,该谐振是在一个与信号的载波频率相比相对较小的频率范围发生的,并且不会在 DC 或基带频率上发生。通常,附着于节点 503 的电抗未必是纯电容性的。其有可能包括电抗元件组合。然而本发明在附着于节点 503 的总组合阻抗呈电容性的时候是最有效的。由于形成谐振网络的电抗部件具有寄生损失,因此可能存在一些阻抗的实分量。

[0049] 偏压部件 506 被用于产生与电感器 504 的另一个端子相连的偏置电压 505。该电压的 DC 分量与节点 503 上的 DC 电压相同,这二者都是通过依照备 509 的理想偏压条件确定的。在大多数情况中,节点 505 在基础的 RF 信号频率上都是 RF 接地。然而更常见的是,节点 505 应该在基础的 RF 频率上具有相对于晶体管 509 的源极的低阻抗,以使其与设备 509 的输入电容形成并联的 LC 振荡回路。在 DC 和 RF 基频之外的频率上,节点 505 的特性可被调整,以便在整个系统中提供最优效率。举例来说,较为理想的是具有一个与节点 505 上呈现的 RF 信号振幅相关联的基带信号,以便实现设备 509 的依赖于振幅的偏置。或者,较为理想的是具有在节点 505 上呈现的 RF 基频的谐波,以便改善设备 502 的效率。在一些实施例中,部件 50 可以仅仅将节点 505 连至 DC 电源电压。在其他实施例中,部件 506 可以包括在基带中在节点 505 上保持恒定电压的放大器,以及从节点 505 到接地且在 RF 中在节点 505 上保持恒定电压的电容器。

[0050] 晶体管 502 的漏极与电源电压 515 相连。在大多数情况中,该节点是处于与接地相对的 DC 偏移并且几乎没有 AC 电压摆动的 DC 电源电压。然而更常见的是,电源电压 515 还可以是高于节点 503 的 DC 或是随时间变化的任何电压,以使其向电路提供电流。在期望线性运算的实施例中,我们还应该确保电源电压 515 足够高,以使晶体管 502 始终保持在其正向活性区中。虽然该图显示的是前置放大器 513 和输出放大器 514 分担电源 515,但这两个级的电源不必是相同的。

[0051] 在图 5b 中显示了在 (a) 的放大器中呈现的波形的示例。RF 节点 501 和 503 彼此大体上同相,然而由于与节点 503 相连的阻抗具有复杂的特性,因此预计这些节点的相位关系会有很小的变化。由于前置放大器 513 具有小于归一值的增益,因此,503 的振幅要小于 501 的振幅。当设备 502 是 NMOS 晶体管时,节点 501 的 DC 电压要高于节点 503 的 DC 电压,以使用持续的电流来偏置设备 502。当期望是线性放大时,电源节点 515 具有比节点 501 的峰值减去设备阈值所得到的差值更高的 DC 电压。偏压节点 505 具有处于波形 503 的平均值的 DC 电压。

[0052] 本发明实施例的低阻抗放大器与现有技术中的共源极 RF 放大器在若干特性上存在区别。无论如何偏置,该放大器级的实施例都提供的是小于归一值的电压增益,而共源极共源极放大器级则可以并且通常会被偏置,以便提供大于归一值的电压增益。在图 5a 的放大器级中,流经设备 502 的电流主要是通过栅极-源极电压、即从节点 501 到节点 503 的电

压差确定的。因此,输出电压 503 直接控制了流经所述级的电流。相比之下,流经共源极放大器级的有源设备的电流对所述级的输出节点的电压并不敏感。本发明的放大器级的输入和输出波形彼此大体上同相。相比之下,现有技术中的共源极放大器的输入和输出波形大体上上是反相的。

[0053] 在图 13 中显示了偏压部件 506 的实施例的一个示例。扼流圈 1306 以与节点 505 串联的方式放置,以便阻止节点上呈现的 RF 电流进入所述部件的剩余部分。由于运算放大器 1302 是以单一性增益 (unity-gain) 配置的方式连接的,因此,参考符号 1303 定义的是置于节点 505 和 1305 的 DC 电压。运算放大器 1302 的带宽确定了节点 505 上的基带包络信号振幅。

[0054] 图 5a 的实施例是单端的,但是本发明也可以像图 6a 中那样以不同的方式构建,其中图 6a 显示的是被配置成差分前置放大器的本发明的放大器实施例。如果输出信号必须是差分的,那么将会使用差分放大器。所述差分放大器具有自己的优点。首先,由于偏压部件 606 和电源节点 617 具有较小的 RF 电流,因此,其对差分配置的需求将会放宽。其次,差分放大器会从偶次谐波的消除中受益。

[0055] 本发明的差分放大器 621 包括正极性放大器和负极性放大器。正极性放大器由晶体管 602 和电感器 604 组成,并且具有正极性输出 603。负极性放大器则由晶体管 607 和电感器 609 组成,并且具有负极性输出 608。该配置提供了一个反向朝着设备 602 和 607 的低阻抗,并且这个低源极阻抗抑制了与输出级设备 613 和 616 及其栅极和漏极上的振荡回路相关联的任何可能振荡。

[0056] 设备 613 的输入电容形成了与正极性输出 603 相连的正极性电抗的一部分。设备 616 的输入电容形成了与负极性输出 608 相连的负极性电抗的一部分。正极性和负极性电抗网络具有彼此异相的电流和电压。结果,电流会在这两个振荡回路之间以不同方式来回传播。在平衡了正极性和负极性放大器的时候,中心节点 605 是一个 RF 虚接地,并且偏压部件 606 不需要在 RF 基频上运送大量电流。部件 606 被用于设置差分输出 603 和 608 的 DC 共模等级,但是不需要具有扩展至 RF 的带宽。虽然晶体管 613 和 616 的源极被显示成与接地相连,并且所述接地是部件 606 连接的相同电源,但是这些电源不必是相同的。电感器 604 和 609 通常会一起连接至单个节点 605。然而,如果在设备 613 和 616 中需要不同的偏压状况,那么可以将节点 605 拆分成正极性和负极性偏压节点,其中所述节点是来自偏压部件 606 的单独输出。

[0057] 电源电压 617 向正极性和负极性放大器提供的主要是 DC 电流。然而,从每一个放大器的增益都小于归一值的意义上讲,从栅极到源极具有一个在 RF 基频上产生流经设备 602 和 607 的电流的 RF 电压。该电流在正极性和负极性放大器之间是异相的,并且由此将被消除。虽然电源电压 617 被显示成是放大器 621 和输出放大器 622 的电源,但是这些电源不必是相同的。

[0058] 输出放大器 622 包括正极性共源极放大器和负极性共源极放大器。正极性放大器由晶体管 613 和电感器 611 组成,并且具有正极性输出节点 612,而负极性放大器则由晶体管 616 和电感器 614 组成,并且具有负极性输出节点。差分输出 612 和 615 被传递至输出网络 618,该网络将会执行阻抗变换和差分-单端转换。

[0059] 在图 6b 中显示了用于图 6a 的实施例的波形。输入 601 和 610 处于相反的差分相

位,但是处于相同的共模等级。输出 603 与输入 601 同相,并且输出 608 与输入 610 同相。由于放大器 621 具有小于归一值的增益,因此,输出 603 和 608 的振幅小于输入 601 和 610 的振幅。在 603 和 608 的共模等级,节点 605 是 DC 或基带信号,并且被设置在一个与接地相对的偏移上,其中所述偏移将会确定流经晶体管 613 和 616 的 DC 电流。在线性运算中,电源节点 617 被设置成大于节点 601 和 610 的峰值电压减去设备阈值所得到的差值,以使晶体管 602 和 607 始终保持在其前向活性区中。

[0060] 图 6 的差分放大器还可以用图 7 所示的 PMOS 晶体管实现。该放大器与图 6 的放大器相似,但其是上下翻转的。本发明的低阻抗放大器 720 包括具有 PMOS 晶体管 702 和电感器 704 的正极性放大器以及具有 PMOS 晶体管 709 和电感器 707 的负极性放大器。所述放大器具有驱动输出放大器级 721 的输入端的正极性输出 703 以及负极性输出 708。每一个正极性和负极性放大器的输入与输出之间的电压差定义了流经该放大器的电流。节点 705 是一个具有设置了输出放大器中的设备 711 和 714 的偏压点的 RF 虚接地。偏压部件 706 需要将节点 705 上的预期电压设置在 DC 或基带上。图中的输出放大器级还被显示成具有 PMOS 类型,并且具有有源 PMOS 设备 711 和 714。然而,如果恰当设置了 DC 电平或是在两个级之间包含了 DC 部件,那么 PMOS 放大器 720 还可以驱动与图 6 的 622 相类似的 NMOS 版本的输出放大器。

[0061] 在图 7b 中可以看到与图 7a 的实施例相对应的波形。节点 701 和 703 彼此大体上同相,但其具有 DC 偏移,而节点 710 和 708 彼此则大体上同相,并且具有相同的 DC 偏移。由于有源设备 702 和 709 是 PMOS 设备,因此,输入节点 701 和 710 的平均电压小于输出节点 703 和 708 的平均电压。节点 705 上的电压低于作为设备 711 和 714 的源极的 717 的电压,并且将会设置流经输出放大器级 721 的偏置电流。

[0062] 依照本发明实施例的低阻抗放大器还可以作为图 8 所示的四差分放大器来实施。四差分放大器 839 是作为前置放大器配置的。其后跟随的是四差分输出放大器 840,其中所述放大器向输出网络 836 提供四差分信号 827、833、824 以及 830。输出网络 836 包括允许将两组差分输入组合成单端输出 837 的功率组合器。

[0063] 放大器 839 包括层叠在图 7 的 PMOS 放大器下方的图 6 的 NMOS 放大器。设备 805 的电流是依照节点 801 和 804 的栅极-源极电压差设置的。设备 806 的电流是依照节点 802 和 807 的电压差设置的。节点 810 的 DC 电压是依照设备 823 和 829 的需求设置的,并且节点 813 的 DC 电压是依照设备 828 和 834 的偏压需求设置的。节点 813 和 810 可以是 DC 电压,或者作为替换,这两个节点中的任何一个可以具有作为更宽的偏压回路的一部分呈现的基带信号。由于这两个层叠放大器是差分的,因此节点 813 和 810 是虚接地,并且偏压部件 814 和 809 不需要具有 RF 带宽。在一些情况中,较为理想的是在部件 814 和 809 的输入端包含电感扼流圈,以便限制 RF 电流进入这些部件。

[0064] 在部件 839 内部,NMOS 放大器的偏置电流会被 PMOS 放大器的偏置电流分担。电源节点 812 是一个中间电源,其具有介于 841 的电压与接地之间的电压。节点 812 上的电压由偏压部件 811 产生。对线性运算来说,节点 812 应被放置成致使 NMOS 设备 806 和 818 以及 PMOS 设备 805 和 817 全都保持在其前向活性区中。对于非线性或饱和放大器来说,该需求并不适用,并且节点 812 应该位于 813 与 810 的电压之间。在一些情况中,节点 812 是 DC 电压,部件 811 是被设计成保持电压恒定的放大器。在其他情况中,部件 811 是不存在的,

并且节点 812 是依照 NMOS 和 PMOS 放大器的输出阻抗设置的。在其它情况中,节点 812 的低频电压是以一种将电压 812 保持在预期基准的方式而被反馈到放大器输入端的偏压的。在一些情况中,节点 812 不会短接在正极性和负极性上,由此,流经设备 805 的偏置电流与流经设备 806 的偏置电流相同,流经设备 817 的偏置电流与流经设备 8181 电流相同,并且电流在正极性与负极性端之间不会混合。

[0065] 节点 807 和 804 彼此通常是同相的,并且在 RF 上可以使用可选的电容器 843 或是通过在电感器 808 与 803 之间引入磁耦合来将其连接在一起。节点 819 和 816 彼此通常是同相的,并且在 RF 上可以使用可选电容器 842 或是通过在电感器 820 与 815 之间引入磁耦合来将其连接在一起。在一些实施例中,这样做有助于确保信号保持恰当校准的相位,而不用考虑 NMOS 与 PMOS 信号路径之间的不平衡性及差异。

[0066] 输出放大器 840 包括层叠在图 7 的 PMOS 共源极输出放大器下方的图 6 的 NMOS 共源极输出放大器。虽然该图显示的是四差分输出放大器,但是其他输出放大器也是可以使用的。举例来说,如果在两个级之间放置了组合网络,那么可以使用图 6 的差分放大器、图 7 的差分放大器 721 或是图 5 的单端放大器 514。

[0067] 在图 9 中可以看到形式略有不同的图 8 的设备。当前置放大器和输出放大器上的 NMOS 放大器的电压相似时,以及当前置放大器和输出放大器的 PMOS 放大器上的电压相似时,这种形式是非常恰当的。图 8 的偏压部件 811 会被这两个级之间的电感器 942 移除和替换。在该配置中,输出级执行了偏压部件 811 的功能。

[0068] 在图 10 中可以看到另一个形式略有不同的图 8 的设备。该版本的区别在于移除了图 8 的偏压部件 809,并且该部件被电感器 1039 所取代。这种配置的益处在于很好地控制了节点 1027、1033、1024 和 1030 的 DC 电压,并且这些电压是依照反馈设置的。PMOS 设备 1023 和 1029 是低频连接的二极管。在该配置中,偏压 1013 被保持在 DC 电平,并且通过电感器 1039 的反馈将会设置 DC 工作条件。

[0069] 虽然图 10 是结合节点 1013 上的 DC 偏压以及针对节点 1010 的反馈显示的,但是相反特色的配置也是可能的。节点 1010 可以由偏压部件保持在恒定偏压上,而节点 1013 则会与电感器 1039 相连,并且短接至输出级的输出。

[0070] 本发明的实施例的一个应用是作为功率放大器的前级驱动器。在图 5-10 中呈现了这种用途。本发明的另一个应用是作为低阻抗的 RF 输出放大器,在图 11 中显示了该放大器的一个实施例。对具有低负载阻抗的系统来说,这种用途是非常有益的,或者该用途在不需很大输出电压摆动的时候也是非常有益的。低阻抗放大器 1113 产生与输出网络 1110 相连的 RF 输出 1103。在放大器 1113 的内部, NMOS 晶体管 1102 在其栅极接收 RF 输入,其具有与电源节点 1115 相连的漏极,并且在其源极上产生 RF 输出 1103。电感器 1104 与 RF 输出 1103 以及偏压节点 1105 相连,并且向放大器提供 DC 电流。此外,电感器 1104 还充当谐振元件,以便与较大的电抗网络一起增大晶体管 1102 看到的负载,以及提升节点 1103 上的电压摆动。在一个实施例中,谐振电抗网络只包括电感器 1104 以及节点 1103 上的寄生电容。在这种情况下,输出网络 1110 仅仅是一个短路。在另一个实施例中,谐振电抗网络包括节点 1103 上的寄生电容与网络 1110 内部的电抗元件的组合。虽然电感器 1104 被绘制成是简单的电感器,但是它也可以是变压器的初级线圈,并且该变压器的次级线圈是输出网络的一部分。在另一个实施例中,偏压部件 1106 包括接地短路,由此节点 1105 是接地

的,并且流经设备 1102 的偏置电流是由 RF 输入端 1101 上的 DC 电压设置的。

[0071] 在图 12 中显示了使用本发明的低阻抗 RF 放大器作为输出放大器的第二设备。差分低阻抗输出放大器 1221 具有差分 RF 输入 1201 和 1210 以及与输出网络 1218 相连的差分 RF 输出 1203 和 1208。正极性放大器包括晶体管 1202 和电感器 1204,并且负极性放大器包括晶体管 1207 和电感器 1209。在本申请中,偏压部件 1206 通常是不存在的,并且节点 1205 要么接地,要么通过电感器接地。虽然在图中将电感器 1204 和 1209 显示成是简单的电感器,但是它们也可以是变压器的初级线圈,并且所述变压器的次级线圈是输出网络的一部分。

[0072] 这里阐述的发明描述是说明性的,其并不用于限制后续权利要求中阐述的发明范围。例如,虽然这里描述的 RF 功率放大器非常适合在 CMOS 中构建的功率放大器,但其也可以应用于在其他技术中构建的功率放大器,例如 GaAs、SiGe、SOI 以及 LDMOS。在不脱离后续权利要求阐述的发明范围的情况下,基于这里阐述的描述,针对这里公开的实施例的变化和修改都是可行的。

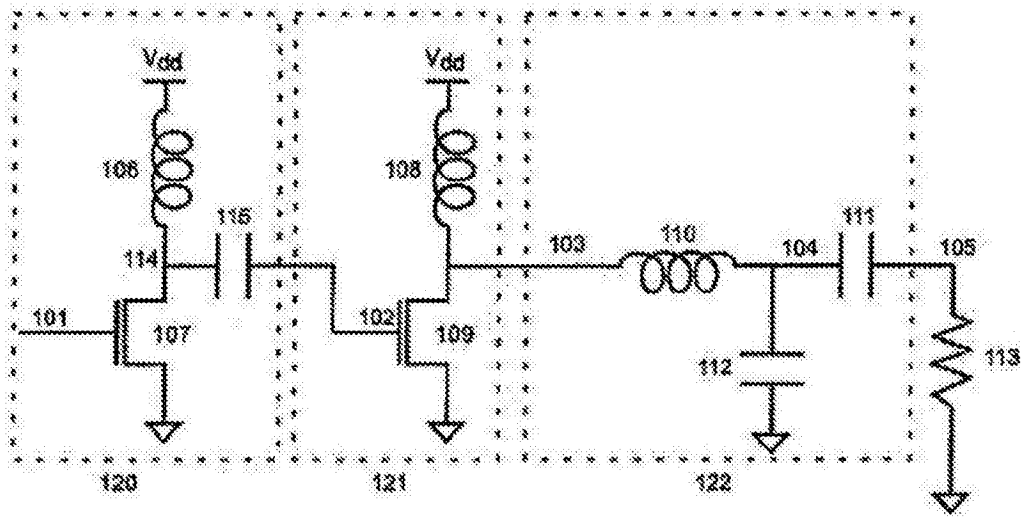


图 1a

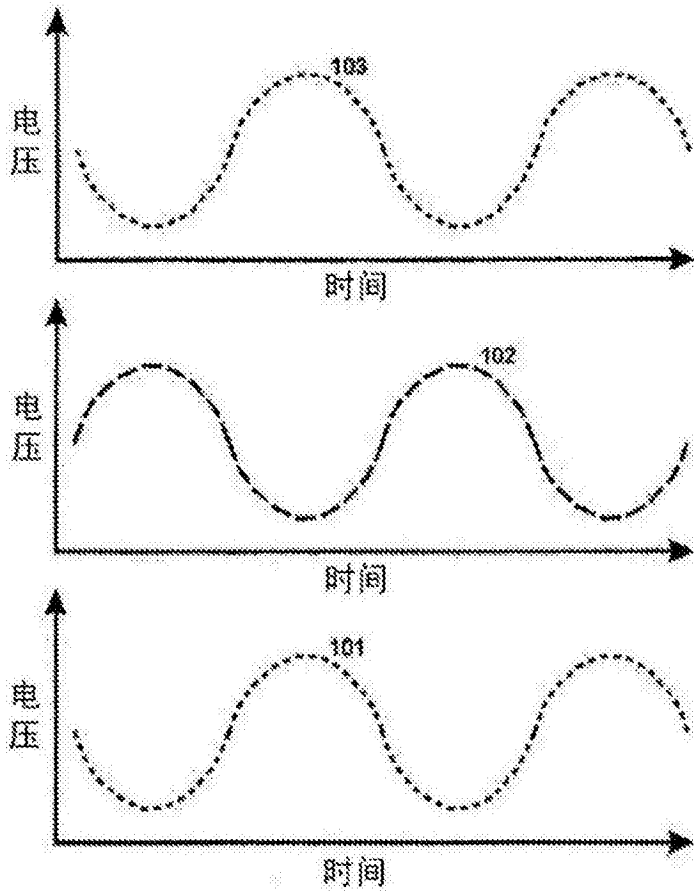


图 1b

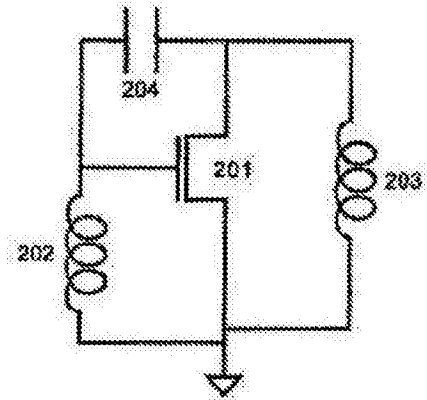


图 2



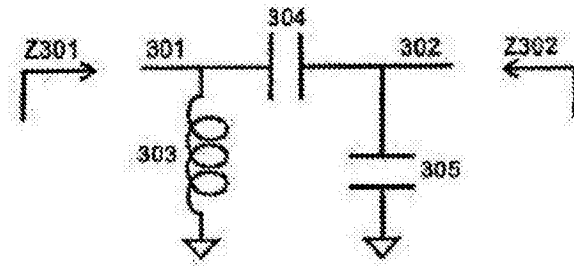


图 3

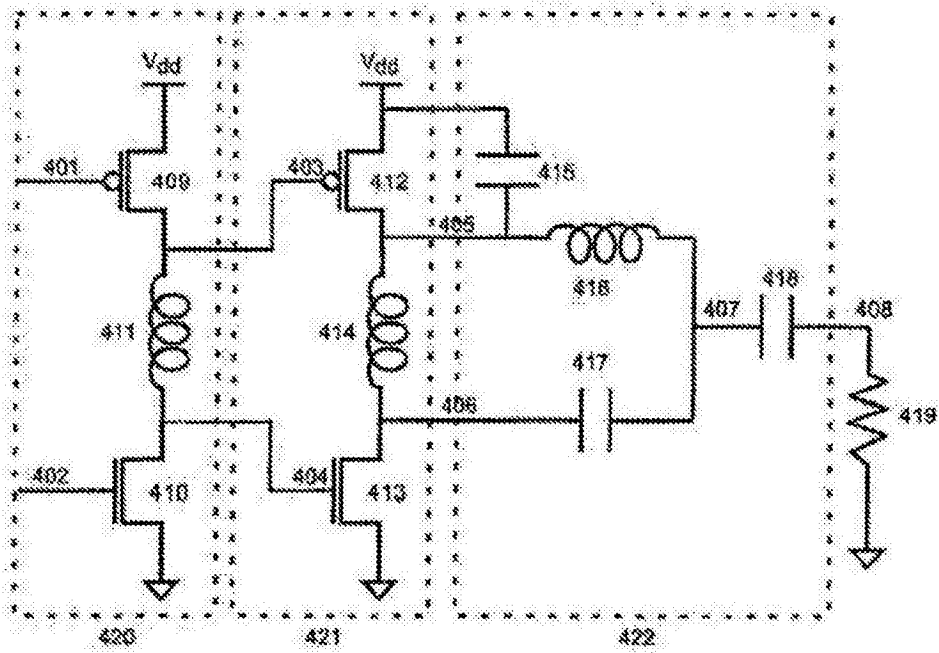


图 4a

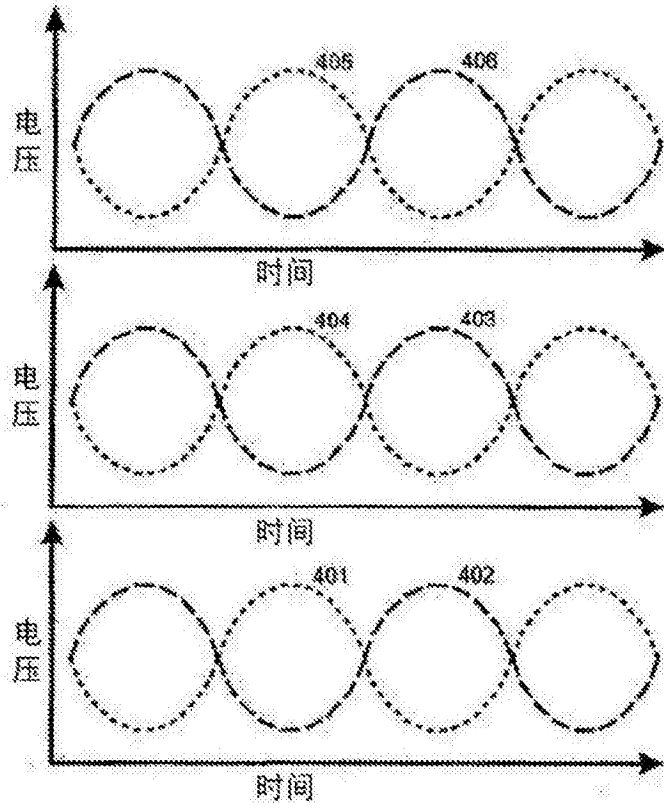


图 4b

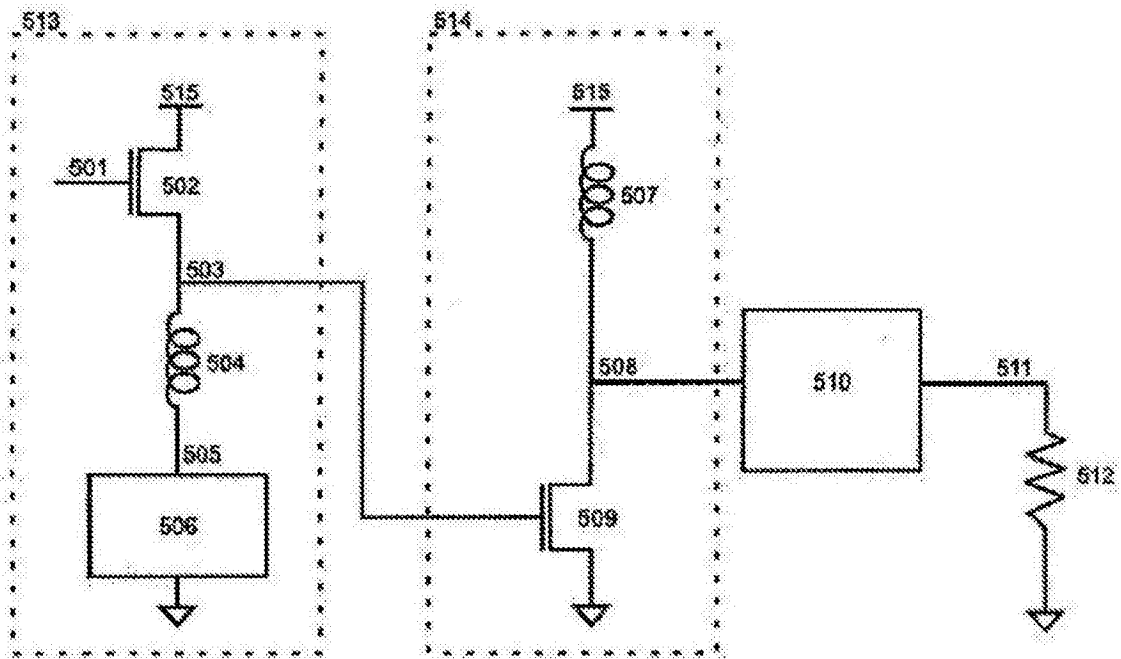


图 5a

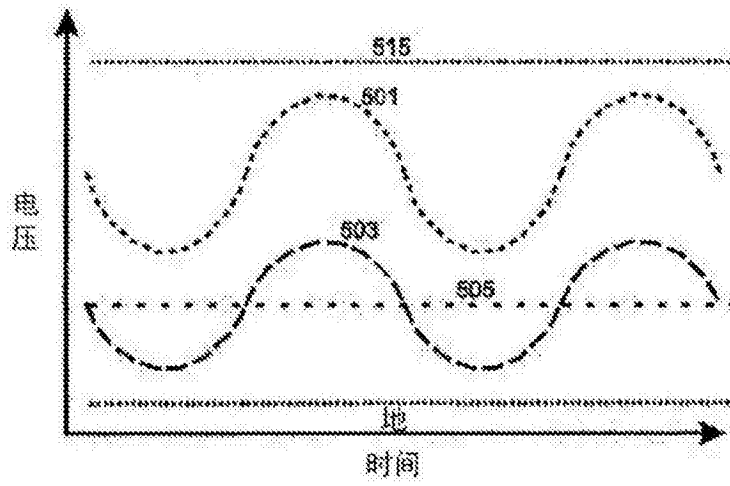


图 5b

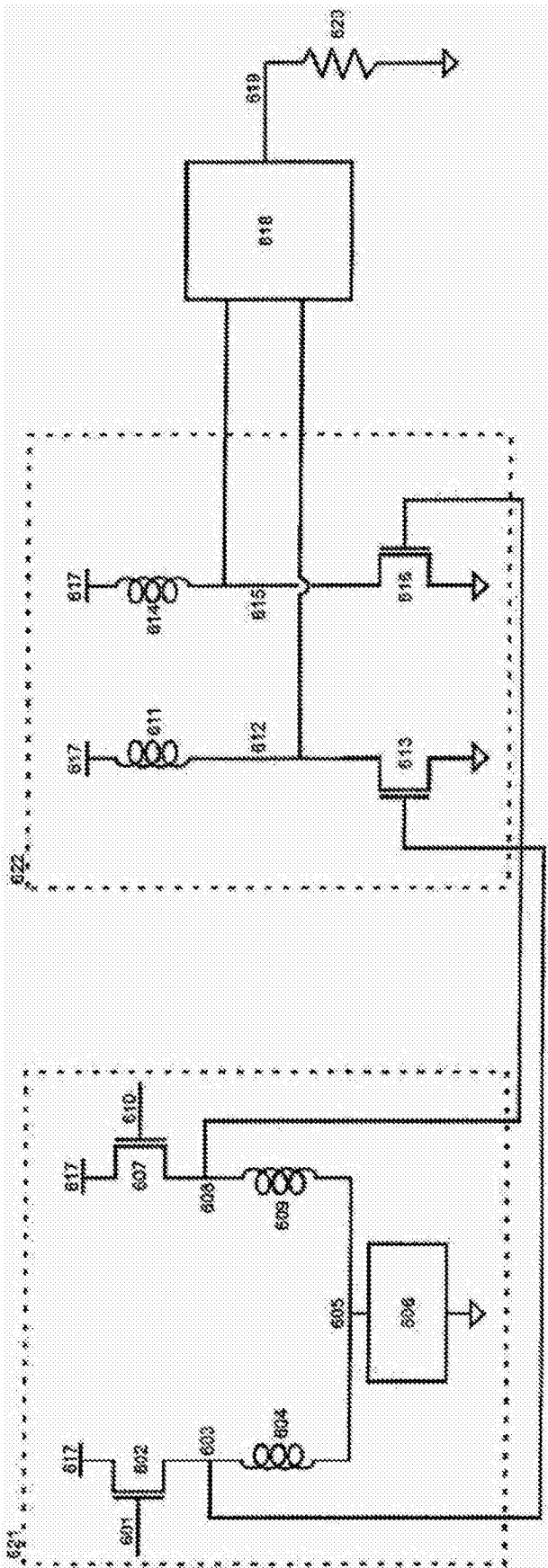


图 6a

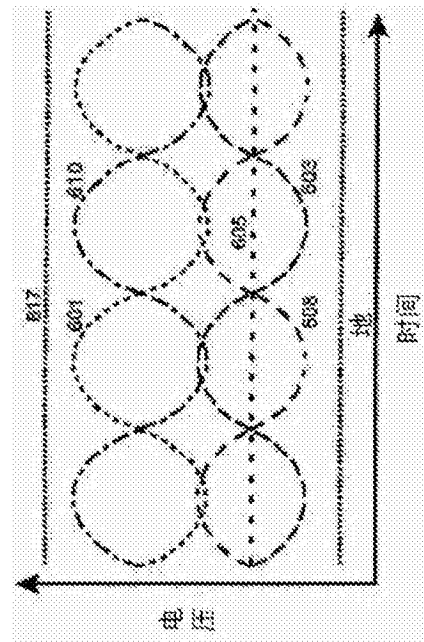


图 6b

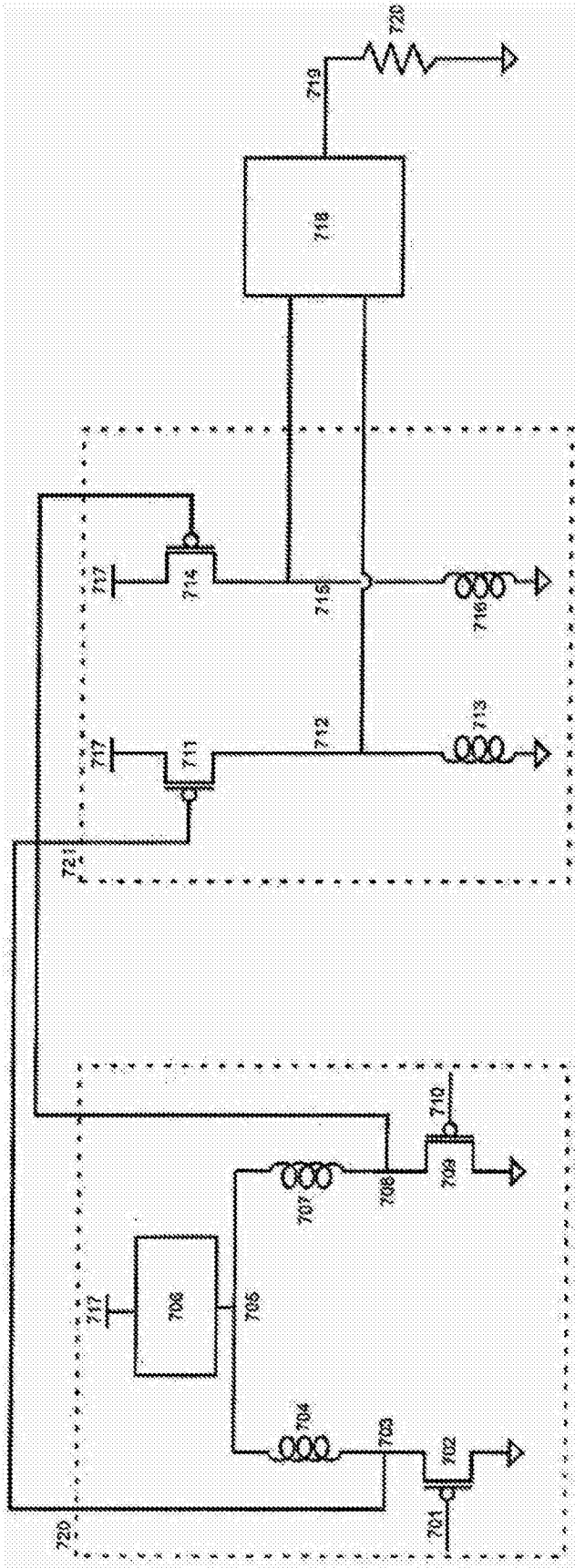


图 7a

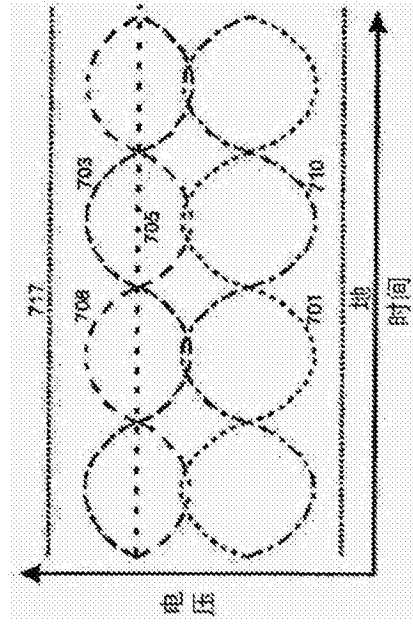


图 7b

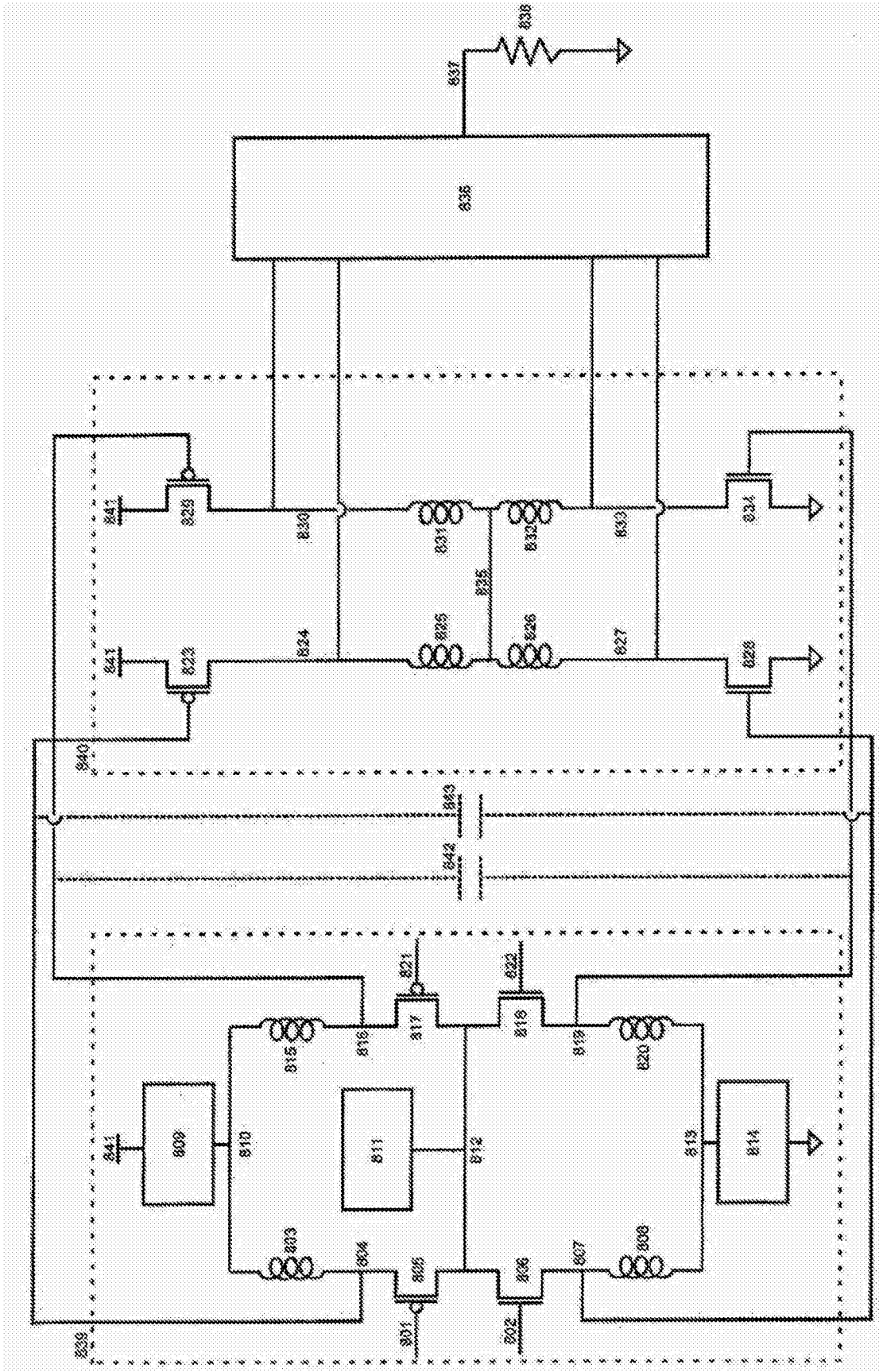


图 8

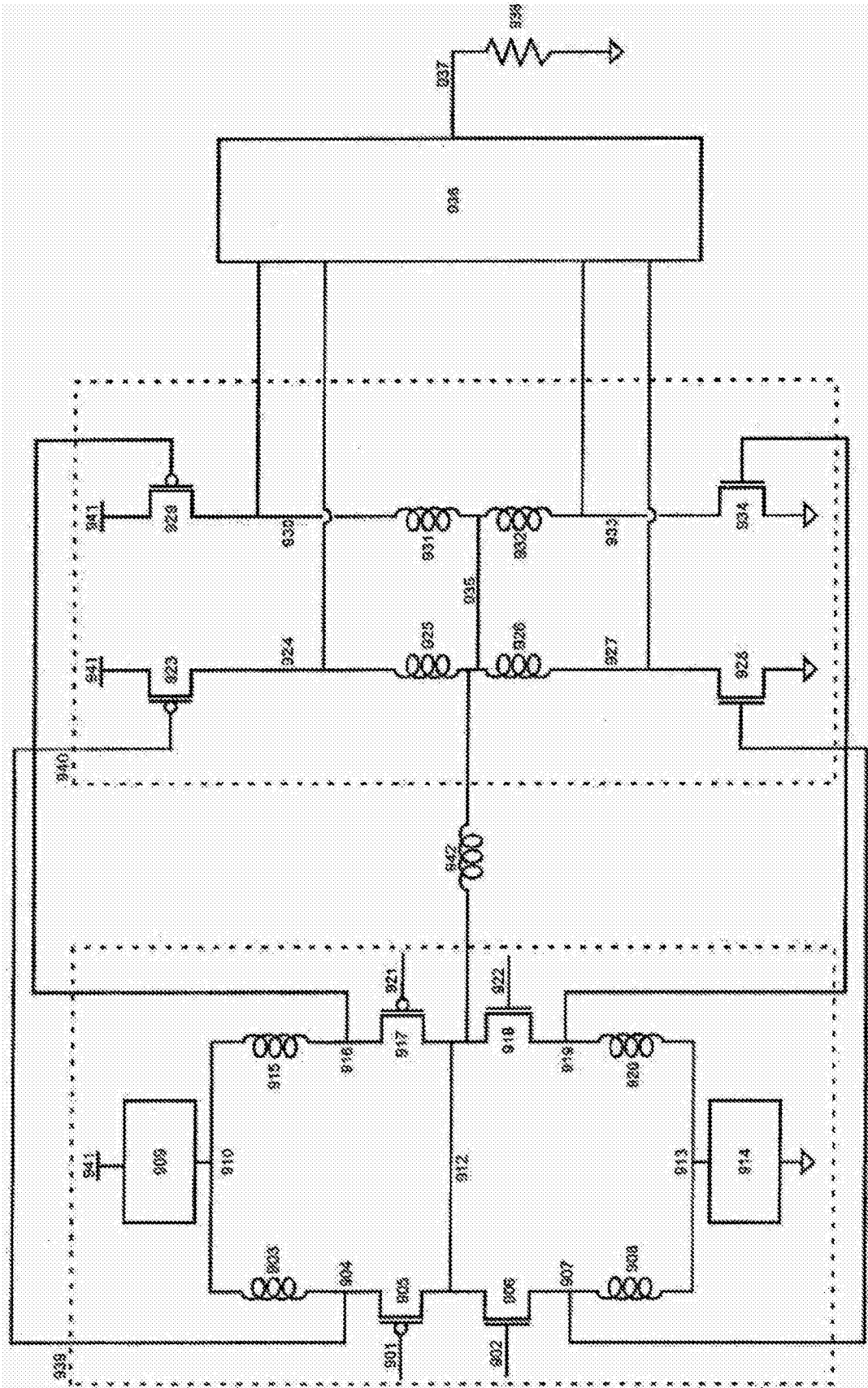


图 9

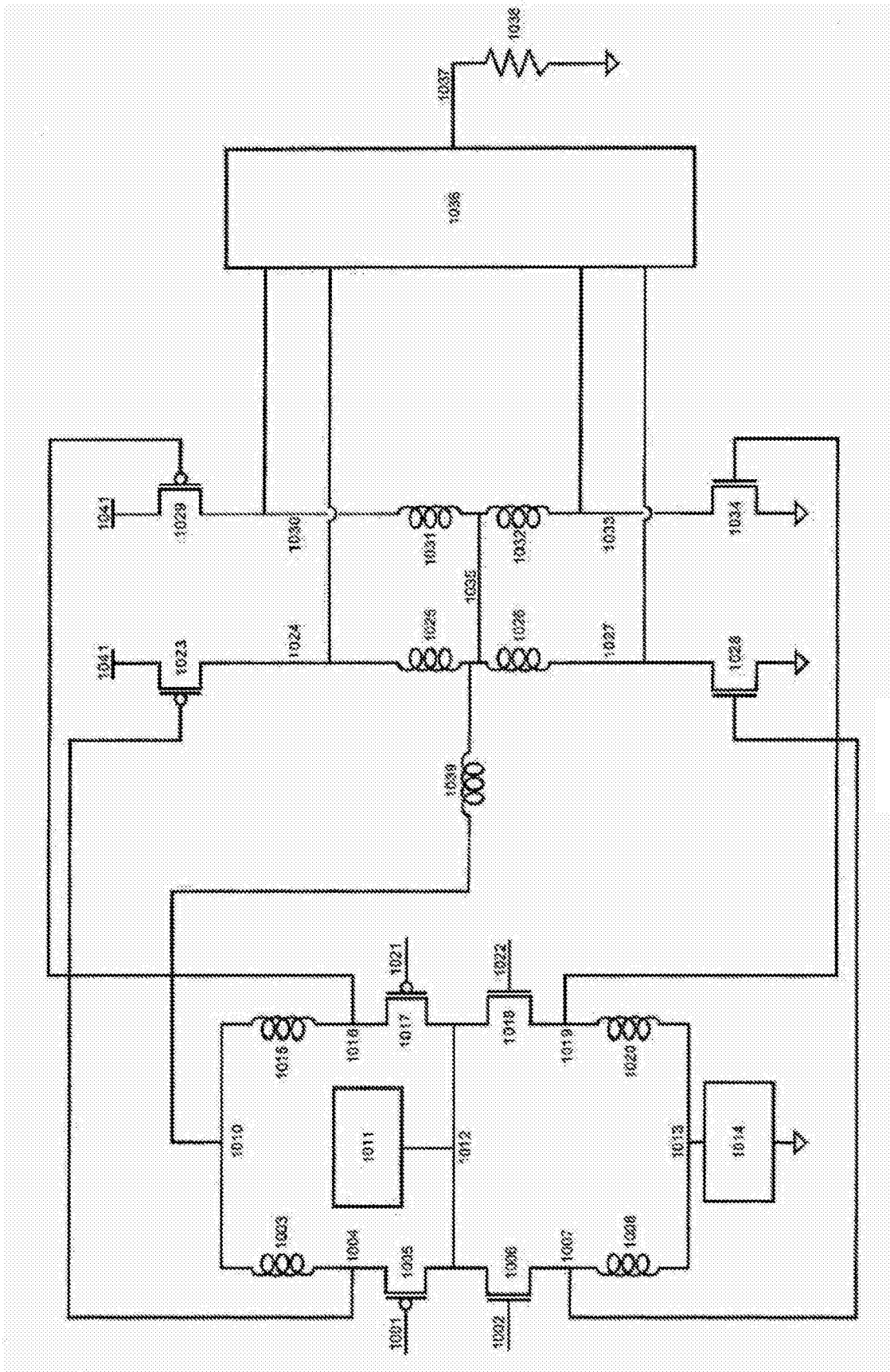


图 10



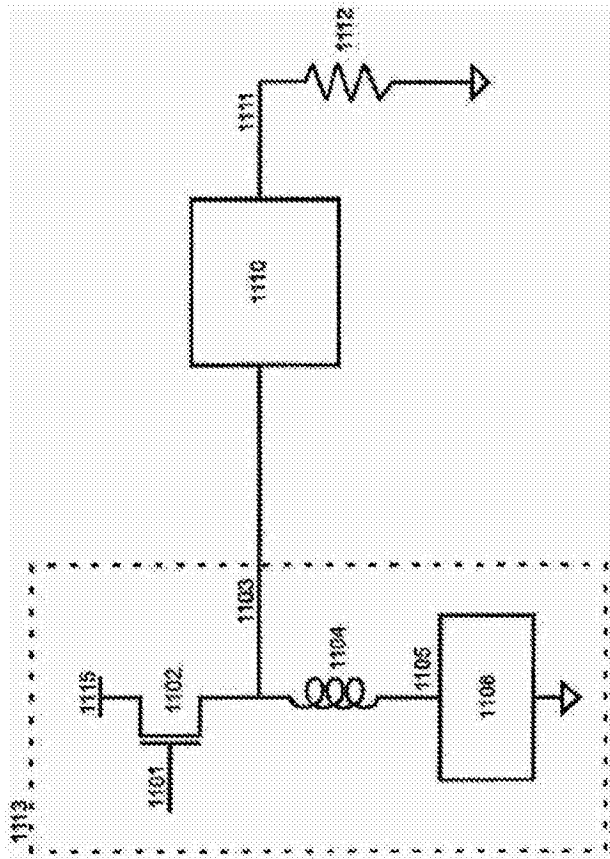


图 11

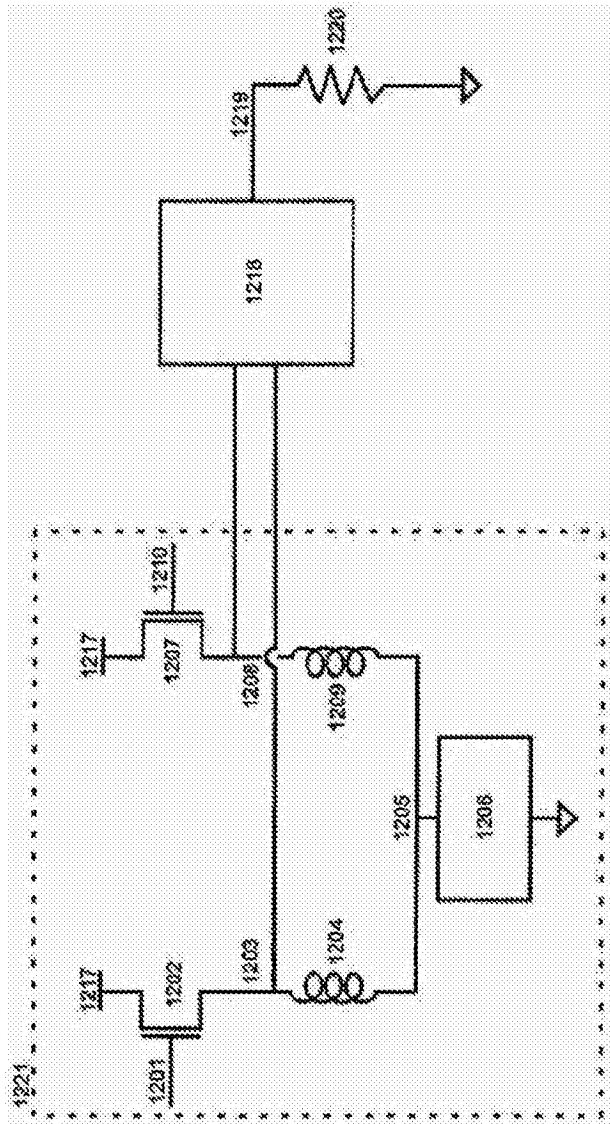


图 12

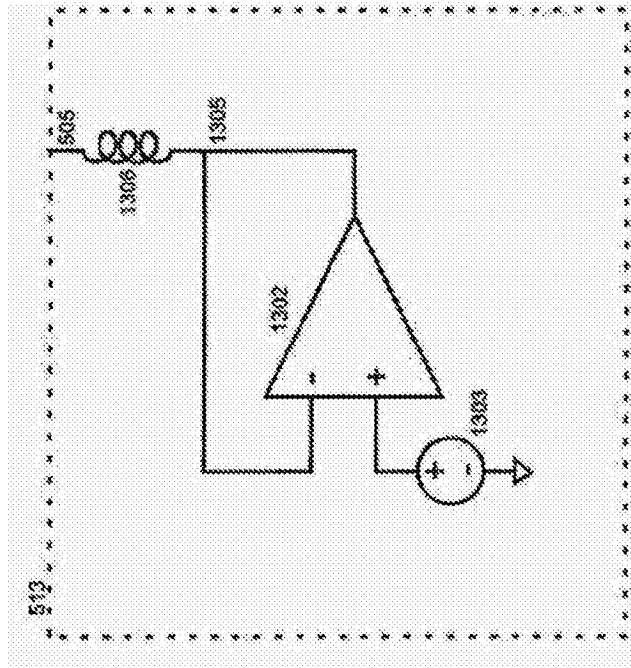


图 13