



**(19) 대한민국특허청(KR)**  
**(12) 등록특허공보(B1)**

(45) 공고일자 2011년08월18일  
 (11) 등록번호 10-1057674  
 (24) 등록일자 2011년08월11일

(51) Int. Cl.

*H05K 3/46* (2006.01) *H05K 3/18* (2006.01)

(21) 출원번호 10-2009-0040328  
 (22) 출원일자 2009년05월08일  
 심사청구일자 2009년05월08일  
 (65) 공개번호 10-2010-0121260  
 (43) 공개일자 2010년11월17일

(56) 선행기술조사문헌  
 KR1020090002718 A  
 KR100887382 B1  
 JP2002344135 A  
 JP평성10084186 A

(73) 특허권자

주식회사 코리아씨키트

경기 안산시 단원구 성곡동 599(21-23B)

(72) 발명자

김범석

경기도 안양시 만안구 석수2동 LG빌리지아파트  
 301동 506호

이상진

경기도 안산시 단원구 고잔동 766번지 주공그린빌  
 아파트 801-804

전은정

경기도 수원시 팔달구 화서 2동 275-16번지 유진  
 빌라 C동 301호

(74) 대리인

장한특허법인

전체 청구항 수 : 총 7 항

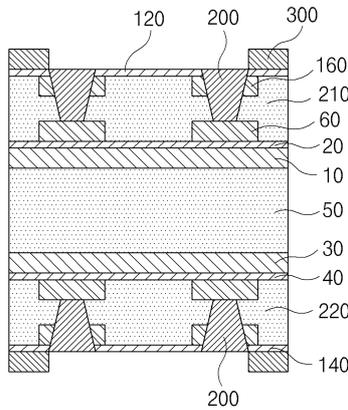
심사관 : 신재경

**(54) 인쇄회로기판 제조 방법**

**(57) 요약**

본 발명은, 기존의 단면 작업과 비교하여 생산성을 현격히 향상시키며, 박판 작업성에 유리한 양면 동시 박형 기판을 갖는 인쇄회로기판 제조 방법을 제공한다. 이와 같은 제조 방법을 통하여, 기존의 단면 작업과 비교하여 생산성을 현격히 향상시킬 수 있으며, 즉 양면을 동시에 작업하므로, 생산성을 2배 향상시킬 수 있고, 또한 신규 설비의 투자 없이 현 설비를 그대로 이용가능하면서도, 생산성이 2배가 되며, 박판 작업성에 유리하고, 기존의 공법에서는 박판으로 인한 연마의 문제점이 있었으나, 본 발명은 이를 해결하고 있다.

**대표도 - 도1j**



**특허청구의 범위**

**청구항 1**

서로 가접된 제 1 캐리어 동박층과 제 1 박형 동박층과, 서로 가접된 제 2 캐리어 동박층과 제 2 박형 동박층의 사이에 제 1 프리프레그층을 개재하여, 서로 적층하는 단계((a) 단계);

상기 제 1 박형 동박층과 상기 제 2 박형 동박층 위에 각각 제 1 회로 및 제 2 회로를 형성하는 단계((b) 단계);

서로 가접된 제 3 캐리어 동박층과 제 3 박형 동박층과, 서로 가접된 제 4 캐리어 동박층과 제 4 박형 동박층의 사이에 제 2a 프리프레그층, 이형부재, 제 2b 프리프레그층을 개재하여, 서로 적층하는 단계((c) 단계);

상기 제 3 박형 동박층과 상기 제 4 박형 동박층 위에 각각 제 3 회로 및 제 4 회로를 형성하는 단계((d) 단계);

상기 이형부재를 제거하여, 상기 2a 프리프레그층, 상기 제 3 캐리어 동박층, 상기 제 3 박형 동박층 및 상기 제 3 회로로 이루어진 A 부분과, 상기 2b 프리프레그층, 상기 제 4 캐리어 동박층, 상기 제 4 박형 동박층 및 상기 제 4 회로로 이루어진 B 부분을 얻는 단계((e) 단계);

제 3 회로를 제 1 회로와 마주보도록 한 상태로, 제 3 프리프레그층을 개재하여, 상기 (a) 단계와 (b) 단계를 거쳐서 형성된 인쇄회로기판과 상기 A 부분을 적층하는 단계((f) 단계);

제 4 회로를 제 2 회로와 마주보도록 한 상태로, 제 4 프리프레그층을 개재하여, 상기 (f) 단계를 거쳐서 형성된 인쇄회로기판과 상기 B 부분을 적층하는 단계((g) 단계);

상기 2a 프리프레그층, 제 3 캐리어 동박층, 제 2b 프리프레그층 및 상기 제 4 캐리어 동박층을 제거하고, 레이저 또는 기계적 관통홀 가공, 동도금 레지스트 형성 및 동도금을 실시하여, 제 3 회로와 제 1 회로를 서로 연결하고, 제 4 회로와 제 2 회로를 연결하는 단계((h) 단계);

상기 동도금을 제거하는 단계((i) 단계);

상기 제 3 박형 동박층과 상기 제 4 박형 동박층 상에, 각각 스트립 또는 동 프레임을 형성하는 단계((j) 단계); 및

물리력을 가하여 제 1 캐리어 동박층과 제 1 박형 동박층 사이, 제 2 캐리어 동박층과 제 2 박형 동박층 사이를 분리하는 단계((k) 단계)를 포함하는,

양면 동시 박형 기판을 갖는 인쇄회로기판 제조 방법.

**청구항 2**

제 1 항에 있어서,

(k) 단계 이후, 분리된 각각의 인쇄회로기판에 대해서, 플래시 에칭을 실시하여, 상기 스트립 또는 동 프레임이 형성되지 않은 제 4 박형 동박층과 제 3 박형 동박층, 제 1 박형 동박층, 제 2 박형 동박층을 제거하는 단계((l) 단계)를 더 포함하는 것을 특징으로 하는 양면 동시 박형 기판을 갖는 인쇄회로기판 제조 방법.

**청구항 3**

제 2 항에 있어서,

상기 (l) 단계 이후, 각각의 인쇄회로기판에 대해서, PSR 및 후공정을 실시하는 단계((m) 단계)를 더 포함하는 것을 특징으로 하는 양면 동시 박형 기판을 갖는 인쇄회로기판 제조 방법.

**청구항 4**

제 1 항에 있어서,

상기 A 부분과 상기 B 부분은, 동일한 상기 (c) 단계 및 상기 (d) 단계를 거쳐서 만들어지거나, 또는 각각 별개의 상기 (c) 단계 및 상기 (d) 단계를 거쳐서 만들어지는 것을 특징으로 하는 양면 동시 박형 기판을 갖는 인쇄회로기판 제조 방법.

**청구항 5**

제 1 항에 있어서,

상기 제 1 캐리어 동박층과 상기 제 1 박형 동박층 사이, 상기 제 2 캐리어 동박층과 상기 제 2 박형 동박층 사이, 상기 제 3 캐리어 동박층과 상기 제 3 박형 동박층 사이, 및 상기 제 4 캐리어 동박층과 상기 제 4 박형 동박층 사이의 가접은, 열로 가접된 것을 특징으로 하는 양면 동시 박형 기판을 갖는 인쇄회로기판 제조 방법.

**청구항 6**

제 1 항에 있어서,

상기 제 1 캐리어 동박층, 상기 제 2 캐리어 동박층, 상기 제 3 캐리어 동박층 및 상기 제 4 캐리어 동박층은, 18 마이크로미터의 두께를 가지며,

상기 제 1 박형 동박층, 상기 제 2 박형 동박층, 상기 제 3 박형 동박층 및 상기 제 4 박형 동박층은, 3 마이크로미터의 두께를 갖는 것을 특징으로 하는 양면 동시 박형 기판을 갖는 인쇄회로기판 제조 방법.

**청구항 7**

제 1 항에 있어서,

상기 (f) 단계와 상기 (g) 단계를 순서를 바꾸어 실시하는 것을 특징으로 하는 양면 동시 박형 기판을 갖는 인쇄회로기판 제조 방법.

**명세서**

**발명의 상세한 설명**

**기술 분야**

[0001] 본 발명은 인쇄회로기판 제조 방법에 관한 것으로서, 좀 더 상세하게는, 기존의 단면 작업과 비교하여 생산성을 현격히 향상시키며, 박판 작업성에 유리한 양면 동시 박형 기판을 갖는 인쇄회로기판 제조 방법에 관한 것이다.

**배경 기술**

[0002] 최근 인쇄회로기판은 기존보다 훨씬 얇은 박형 기판을 갖는 인쇄회로기판을 제조하려는 노력을 하고 있다. 종래 이와 같은 박형 기판을 갖는 인쇄회로기판은, 박형을 지지할 캐리어층을 사용하여 각각의 단면에 회로를 형성하여 적층 후 진행되는 방식의 단면 작업을 통하여 제품을 제조하는 것이 일반적이었다.

[0003] 하지만, 이와 같은 단면 작업은 생산성이 떨어지는 문제점을 갖고 있었으며, 또한 기존의 공법에서는 박판으로 인한 연마의 문제점이 있었다.

**발명의 내용**

**해결 하고자하는 과제**

[0004] 본 발명은, 상기와 같은 문제점을 해결하기 위하여 창안된 것으로서, 기존의 단면 작업과 비교하여 생산성을 현격히 향상시키며, 박판 작업성에 유리한 양면 동시 박형 기판을 갖는 인쇄회로기판 제조 방법을 제공하는 것을 본 발명의 목적으로 한다.

**과제 해결수단**

[0005] 상기 목적을 달성하기 위하여, 본 발명의 일 실시예에 따르면, 서로 가접된 제 1 캐리어 동박층과 제 1 박형 동박층과, 서로 가접된 제 2 캐리어 동박층과 제 2 박형 동박층의 사이에 제 1 프리프레그층을 개재하여, 서로 적층하는 단계((a) 단계); 상기 제 1 박형 동박층과 상기 제 2 박형 동박층 위에 각각 제 1 회로 및 제 2 회로를 형성하는 단계((b) 단계); 서로 가접된 제 3 캐리어 동박층과 제 3 박형 동박층과, 서로 가접된 제 4 캐리어 동박층과 제 4 박형 동박층의 사이에 제 2a 프리프레그층, 이형부재, 제 2b 프리프레그층을 개재하여, 서로 적층

하는 단계((c) 단계); 상기 제 3 박형 동박층과 상기 제 4 박형 동박층 위에 각각 제 3 회로 및 제 4 회로를 형성하는 단계((d) 단계); 상기 이형부재를 제거하여, 상기 2a 프리프레그층, 상기 제 3 캐리어 동박층, 상기 제 3 박형 동박층 및 상기 제 3 회로로 이루어진 A 부분과, 상기 2b 프리프레그층, 상기 제 4 캐리어 동박층, 상기 제 4 박형 동박층 및 상기 제 4 회로로 이루어진 B 부분을 얻는 단계((e) 단계); 제 3 회로를 제 1 회로와 마주보도록 한 상태로, 제 3 프로프레그층을 개재하여, 상기 (a) 단계와 (b) 단계를 거쳐서 형성된 인쇄회로기판과 상기 A 부분을 적층하는 단계((f) 단계); 제 4 회로를 제 2 회로와 마주보도록 한 상태로, 제 4 프리프레그층을 개재하여, 상기 (f) 단계를 거쳐서 형성된 인쇄회로기판과 상기 B 부분을 적층하는 단계((g) 단계); 상기 2a 프리프레그층, 제 3 캐리어 동박층, 제 2b 프리프레그층 및 상기 제 4 캐리어 동박층을 제거하고, 레이저 또는 기계적 관통홀 가공, 동도금 레지스트 형성 및 동도금을 실시하여, 제 3 회로와 제 1 회로를 서로 연결하고, 제 4 회로와 제 2 회로를 연결하는 단계((h) 단계); 상기 오버행(overhang) 동도금을 제거하는 단계((i) 단계); 상기 제 3 박형 동박층과 상기 4 박형 동박층 상에, 각각 스트립 또는 동 프레임을 형성하는 단계((j) 단계); 및 물리력을 가하여 제 1 캐리어 동박층과 제 1 박형 동박층 사이, 제 2 캐리어 동박층과 제 2 박형 동박층 사이를 분리하는 단계((k) 단계)를 포함하는, 양면 동시 박형 기판을 갖는 인쇄회로기판 제조 방법을 제공한다.

[0006] 다음으로, (k) 단계 이후, 분리된 각각의 인쇄회로기판에 대해서, 플래시 에칭을 실시하여, 상기 스트립 또는 동 프레임이 형성되지 않은 제 4 박형 동박층과 제 3 박형 동박층, 제 1 박형 동박층, 제 2 박형 동박층을 제거하는 단계((l) 단계)를 더 포함한다.

[0007] 또한, 상기 (l) 단계 이후, 각각의 인쇄회로기판에 대해서, PSR 및 후공정을 실시하는 단계((m) 단계)를 더 포함하는 것이 바람직하다.

[0008] 또한, 상기 A 부분과 상기 B 부분은, 동일한 상기 (c) 단계 및 상기 (d) 단계를 거쳐서 만들어지거나, 또는 각각 별개의 상기 (c) 단계 및 상기 (d) 단계를 거쳐서 만들어지는 것도 가능하다.

[0009] 또한, 상기 제 1 캐리어 동박층과 상기 제 1 박형 동박층 사이, 상기 제 2 캐리어 동박층과 상기 제 2 박형 동박층 사이, 상기 제 3 캐리어 동박층과 상기 제 3 박형 동박층 사이, 및 상기 제 4 캐리어 동박층과 상기 제 4 박형 동박층 사이의 가접은, 열로 가접되는 것이 바람직하다.

[0010] 또한, 상기 제 1 캐리어 동박층, 상기 제 2 캐리어 동박층, 상기 제 3 캐리어 동박층 및 상기 제 4 캐리어 동박층은, 18 마이크로미터의 두께를 가지며, 상기 제 1 박형 동박층, 상기 제 2 박형 동박층, 상기 제 3 박형 동박층 및 상기 제 4 박형 동박층은, 3 마이크로미터의 두께를 갖는 것이 바람직하다.

[0011] 또한, 상기 (f) 단계와 상기 (g) 단계를 순서를 바꾸어 실시하는 것도 가능하다.

### 효 과

[0012] 본 발명의 일 실시예에 따른 양면 동시 박형 기판을 갖는 인쇄회로기판 제조방법에 의하면,

[0013] 첫째, 기존의 단면 작업과 비교하여 생산성을 현격히 향상시킬 수 있다. 다시 말해, 양면을 동시에 작업하므로, 생산성을 2배 향상시킬 수 있는 효과를 갖는다.

[0014] 둘째, 신규 설비의 투자 없이 현 설비를 그대로 이용가능면서, 생산성이 2배가 되는 효과를 갖는다.

[0015] 셋째, 박판 작업성에 유리하여, 박형 기판을 갖는 인쇄회로기판의 제조가 가능하다. 다시 말해, 기존에는 박판 작업을 할 경우, 박형 동박층이 너무 얇아서 접히거나 구겨져서 작업성에 악영향을 미쳤으나, 본 발명은 이를 해결하고 있다.

[0016] 넷째, 기존의 공법에서는 박판으로 인한 연마의 문제점이 있었으나, 본 발명은 이를 해결하고 있다.

### 발명의 실시를 위한 구체적인 내용

[0017] 이하 첨부된 도면을 참조하면서 본 발명에 따른 바람직한 실시예를 상세히 설명하기로 한다. 이에 앞서, 본 명세서 및 청구범위에 사용된 용어나 단어는 통상적이거나 사전적인 의미로 한정해서 해석되어서는 아니 되며, 발명자는 그 자신의 발명을 가장 최선의 방법으로 설명하기 위해 용어의 개념을 적절하게 정의할 수 있다는 원칙에 입각하여, 본 발명의 기술적 사상에 부합하는 의미와 개념으로 해석되어야만 한다.

[0018] 따라서, 본 명세서에 기재된 실시예와 도면에 도시된 구성은 본 발명의 가장 바람직한 일 실시예에 불과할 뿐이고 본 발명의 기술적 사상을 모두 대변하는 것은 아니므로, 본 출원시점에 있어서 이들을 대체할 수 있는 다양

한 균등물과 변형예들이 있을 수 있음을 이해하여야 한다.

- [0019] 도 1은, 본 발명의 일 실시예에 따른 양면 동시 박형 기판을 갖는 인쇄회로기판 제조 방법의 공정을 간략히 나타낸 개략도이다. 즉, 도 1의 (a)는, 본 발명의 일 실시예에 따른 양면 동시 박형 기판을 갖는 인쇄회로기판 제조 방법의 공정 중 (a) 단계를 설명하는 도면이고, 도 1의 (b)는, 본 발명의 일 실시예에 따른 양면 동시 박형 기판을 갖는 인쇄회로기판 제조 방법의 공정 중 (b) 단계를 설명하는 도면이고, 도 1의 (c)는, 본 발명의 일 실시예에 따른 양면 동시 박형 기판을 갖는 인쇄회로기판 제조 방법의 공정 중 (c) 단계를 설명하는 도면이고, 도 1의 (d)는, 본 발명의 일 실시예에 따른 양면 동시 박형 기판을 갖는 인쇄회로기판 제조 방법의 공정 중 (d) 단계를 설명하는 도면이고, 도 1의 (e)는, 본 발명의 일 실시예에 따른 양면 동시 박형 기판을 갖는 인쇄회로기판 제조 방법의 공정 중 (e) 단계를 설명하는 도면이고, 도 1의 (f, g)는, 본 발명의 일 실시예에 따른 양면 동시 박형 기판을 갖는 인쇄회로기판 제조 방법의 공정 중 (f) 및 (g) 단계를 설명하는 도면이고, 도 1의 (h)는, 본 발명의 일 실시예에 따른 양면 동시 박형 기판을 갖는 인쇄회로기판 제조 방법의 공정 중 (h) 단계를 설명하는 도면이고, 도 1의 (i)는, 본 발명의 일 실시예에 따른 양면 동시 박형 기판을 갖는 인쇄회로기판 제조 방법의 공정 중 (i) 단계를 설명하는 도면이고, 도 1의 (j)는, 본 발명의 일 실시예에 따른 양면 동시 박형 기판을 갖는 인쇄회로기판 제조 방법의 공정 중 (j) 단계를 설명하는 도면이고, 도 1의 (k)는, 본 발명의 일 실시예에 따른 양면 동시 박형 기판을 갖는 인쇄회로기판 제조 방법의 공정 중 (k) 단계를 설명하는 도면이고, 도 1의 (l)은, 본 발명의 일 실시예에 따른 양면 동시 박형 기판을 갖는 인쇄회로기판 제조 방법의 공정 중 (l) 단계를 설명하는 도면이고, 도 1의 (m)은, 본 발명의 일 실시예에 따른 양면 동시 박형 기판을 갖는 인쇄회로기판 제조 방법의 공정 중 (m) 단계를 설명하는 도면이다.
- [0020] 먼저, 도 1의 (a)에 도시된 바와 같이, 서로 가접된 제 1 캐리어 동박층(10)과 제 1 박형 동박층(20)과, 서로 가접된 제 2 캐리어 동박층(30)과 제 2 박형 동박층(40)의 사이에 제 1 프리프레그층(50)을 개재하여, 서로 적층한다((a) 단계).
- [0021] 여기서, 제 1 캐리어 동박층(10)과 제 1 박형 동박층(20) 사이의 가접과, 제 2 캐리어 동박층(30)과 제 2 박형 동박층(40) 사이의 가접은 열로 가접되는 것이 바람직하다. 하지만, 이에 한정되는 것은 아니며, 후술하는 바와 같이 양면을 동시에, 즉 2장을 동시에 작업하는 것이 가능하면서도, 이후 (k) 단계에서 설명하는 것과 같이 물리력을 제공하였을 때, 다른 구성요소들의 손상없이 서로 가접된 부분이 분리될 수 있는 수단이라면 다양한 변경 및 변형이 가능할 것이다. 예를 들어, 조그만 물리력을 가해도 서로 분리될 수 있는 접착제를 개재하여 서로 가접해 둘 수도 있을 것이다.
- [0022] 또한, 여기서의 제 1 박형 동박층(ultra-thin copper)(20)과 제 2 박형 동박층(40)의 두께는 통상 3마이크로미터이며, 제 1 캐리어 동박층(10)과 제 2 캐리어 동박층(30)의 두께는 통상 18 마이크로미터인 것이 바람직하다.
- [0023] 이와 같이 캐리어 동박층이 있는 박형 동박층을 양쪽에 둔 채로 중간에 제 1 프리프레그층(PPG)을 넣고 적층을 실시하는 것이다.
- [0024] 다음으로, 도 1의 (b)에 도시된 바와 같이, 상기 제 1 박형 동박층(20)과 상기 제 2 박형 동박층(40) 위에 각각 제 1 회로 및 제 2 회로(60)를 형성한다((b) 단계). 여기서는 MSAP법을 이용하여 회로를 형성하는 것을 예로 들기로 한다.
- [0025] 다음으로, 도 1의 (c)에 도시된 바와 같이, 서로 가접된 제 3 캐리어 동박층(110)과 제 3 박형 동박층(120)과, 서로 가접된 제 4 캐리어 동박층(130)과 제 4 박형 동박층(140)의 사이에 제 2a 프리프레그층(151), 이형부재(153), 제 2b 프리프레그층(152)을 개재하여, 서로 적층한다((c) 단계).
- [0026] 여기서, 이형부재(153)는, 제 2a 프리프레그층(151)과 이형부재(153) 사이, 그리고 제 2b 프리프레그층(152)와 이형부재(153) 사이의 접합을, 도 1e에 도시된 것과 같이, 손쉽게 분리할 수 있는 구성부재라면 어떠한 것도 사용가능하다.
- [0027] 상기 (a) 단계와 마찬가지로, 즉, 상기 제 1 캐리어 동박층(10)과 상기 제 1 박형 동박층(20) 사이, 상기 제 2 캐리어 동박층(30)과 상기 제 2 박형 동박층(40) 사이의 가접과 마찬가지로, 상기 제 3 캐리어 동박층(110)과 상기 제 3 박형 동박층(120) 사이, 및 상기 제 4 캐리어 동박층(130)과 상기 제 4 박형 동박층(140) 사이의 가접도, 열로 가접되는 것이 바람직하다.
- [0028] 또한, 상기 제 3 캐리어 동박층(110) 및 상기 제 4 캐리어 동박층(130)도, 통상은 18 마이크로미터의 두께를 가지며, 상기 제 3 박형 동박층(120) 및 상기 제 4 박형 동박층(140)도, 통상 3 마이크로미터의 두께를 갖는 것이

바람직하다.

- [0029] 이 단계는, 제 1 프리프레그층(50) 대신에 제 2a 프리프레그층(151), 이형부재(153), 제 2b 프리프레그층(152)을 개재하는 것을 제외하고, 상기 (a) 단계와 동일한 단계를 한 번 더 별도로 하는 것이므로, 그 밖의 설명은 생략한다.
- [0030] 다음으로, 도 1의 (d)에 도시된 바와 같이, 상기 제 3 박형 동박층(120)과 상기 제 4 박형 동박층(140) 위에 각각 제 3 회로 및 제 4 회로(160)를 형성한다((d) 단계). 이 단계도 상기 (b) 단계와 동일한 단계를 한 번 더 별도로 하는 것이므로, 그 설명을 생략한다.
- [0031] 다음으로, 도 1의 (e)에 도시된 바와 같이, 상기 이형부재(153)을 제거하여, 상기 2a 프리프레그층, 상기 제 3 캐리어 동박층, 상기 제 3 박형 동박층 및 상기 제 3 회로로 이루어진 A 부분과, 상기 2b 프리프레그층, 상기 제 4 캐리어 동박층, 상기 제 4 박형 동박층 및 상기 제 4 회로로 이루어진 B 부분을 얻는다((e) 단계).
- [0032] 이와 같은 A 부분과 B 부분은, 박형 동박층만 있는 것이 아니라, 2a 프리프레그층과 제 3 캐리어 동박층, 2b 프리프레그층과 제 4 캐리어 동박층의 지지를 받으므로, 종래와 달리, 구겨지거나 접히는 등의 작업성에 악영향을 미치는 경우를 원천적으로 회피할 수 있게 된다.
- [0033] 또한, 상기 A 부분과 상기 B 부분은, 동일한 상기 (c) 단계 및 상기 (d) 단계를 거쳐서 만들어질 수도 있지만, 각각 별개의 상기 (c) 단계 및 상기 (d) 단계를 거쳐서 만들어지는 것도 가능하다.
- [0034] 여기서, (a) 및 (b) 단계, 그리고 (c), (d) 및 (e) 단계의 순서는 당업자의 선택에 따라서 바뀔 수 있으며, 동시에 진행하는 공정도 가능할 것이다.
- [0035] 다음으로, 도 1의 (f, g)에 도시된 바와 같이, 제 3 회로(160)를 제 1 회로(60)와 마주보도록 한 상태로, 제 3 프로프레그층(210)을 개재하여, 상기 (a) 단계와 (b) 단계를 거쳐서 형성된 인쇄회로기판과 상기 A 부분을 적층하고((f) 단계), 제 4 회로(160)를 제 2 회로(60)와 마주보도록 한 상태로, 제 4 프리프레그층(220)을 개재하여, 상기 (f) 단계를 거쳐서 형성된 인쇄회로기판과 상기 B 부분을 적층한다((g) 단계).
- [0036] 여기서, 설명을 위해서, 상기 (f) 단계와 (g) 단계를 순서를 두었지만, 서로 (f) 단계와 (g) 단계를 순서를 바꾸어 실시하여도 무방함은 물론이다.
- [0037] 다음으로, 도 1의 (h)에 도시된 바와 같이, 제 2a 프리프레그층(151)과 제 3 캐리어 동박층(110), 및 제 2b 프리프레그층(152)과 제 4 캐리어 동박층(130)을 제거하고, 레이저 또는 기계적 관통홀 가공, 동도금 레지스트 형성 및 동도금(200)을 실시하여, 제 3 회로(160)와 제 1 회로(60)를 서로 연결하고, 제 4 회로(160)와 제 2 회로(60)를 연결한다((h) 단계).
- [0038] 여기서, 제 2a 프리프레그층(151)과 제 3 캐리어 동박층(110), 및 제 2b 프리프레그층(152)과 제 4 캐리어 동박층(130)을 제거하는 것은, 제 3 캐리어 동박층(110)과 제 3 박형 동박층(120) 사이의 가접에 대해서 일정한 물리력을 제공하여 서로 분리하는 것과, 제 4 캐리어 동박층(130)과 제 4 박형 동박층(140) 사이의 가접에 대해서 일정한 물리력을 제공하여 서로 분리하는 것을 의미한다.
- [0039] 여기서, 관통홀을 가공하고 동도금 레지스트 형성하고 동도금(200)을 실시하는 것은 일반적으로 공지된 것이므로 그 상세한 설명은 생략하기로 하며, 관통홀의 가공도, 레이저 가공이나 기계적 가공 모두 사용가능하며, 본 발명에서 구성하는 제 3 회로와 제 1 회로를 서로 도통시키고 제 4 회로와 제 2 회로를 도통시킬 수 있는 구성이라면, 다양한 변경 및 변형이 가능하다.
- [0040] 다음으로, 도 1의 (i)에 도시된 바와 같이, 상기 오버행(overhang) 동도금을 제거한다((i) 단계). 예를 들어, 기계적인 연마를 통해서 오버행 동도금을 제거할 수 있다.
- [0041] 다음으로, 도 1의 (j)에 도시된 바와 같이, 상기 제 3 박형 동박층(120)과 상기 제 4 박형 동박층(140) 상에, 각각 스트립 또는 동 프레임(300)을 형성한다((j) 단계). 통상적으로 MSAP 공법을 이용하여 제 3 박형 동박층(120)과 제 4 박형 동박층(140) 상에, 각각 스트립(strip) 또는 유닛 외곽에 동 프레임(copper frame)을 형성함으로써, 원자재의 스티프니스(stiffness)를 향상하여 박형 기판을 갖는 인쇄회로기판의 제조가 가능하게 된다.
- [0042] 이후, 이와 같이 스티프니스를 향상시킨 다음, 도 1의 (k)에 도시된 바와 같이, 소정의 물리력을 가하여 제 1 캐리어 동박층(10)과 제 1 박형 동박층(20) 사이, 제 2 캐리어 동박층(30)과 제 2 박형 동박층(40) 사이를 분리한다((k) 단계).

- [0043] 앞에서 설명한 바와 같이, 제 1 캐리어 동박층과 제 1 박형 동박층 사이의 가접과, 제 2 캐리어 동박층과 제 2 박형 동박층 사이의 가접은 열로 가접되어, 소정의 물리력을 제공하였을 때, 다른 구성요소들의 손상없이 서로 가접된 부분이 쉽게 분리될 수 있다.
- [0044] 다음으로, 도 1의 (1)에 도시된 바와 같이, (k) 단계 이후, 분리된 각각의 인쇄회로기판에 대해서, 플래시 에칭 (flash etching)을 실시하여, 상기 스트립 또는 동 프레임이 형성되지 않은 제 4 박형 동박층(140)과 제 3 박형 동박층(130), 제 1 박형 동박층(20), 제 2 박형 동박층(40)을 제거한다((1) 단계).
- [0045] 또한, 도 1의 (m)에 도시된 바와 같이, 상기 (1) 단계 이후, 각각의 인쇄회로기판에 대해서, PSR(400) 및 후공정을 더 실시한다((m) 단계). 본 공정은 공지된 기술을 사용하므로, 그 설명을 생략하기로 한다. 또한, 여기서는 도 1의 (1)에서 아래쪽 부분에 대해서 PSR(400) 및 후공정을 더 실시하는 것을 설명하였으나, 반대로, 도 1의 (1)에서 위쪽 부분에 대해서 PSR(400) 및 후공정을 더 실시하여, 도 1의 (m)과 같은 결과물을 얻을 수 있음은 물론이다.
- [0046] 이상과 같이, 본 발명은 비록 한정된 실시예와 도면에 의해 설명되었으나, 본 발명은 이것에 의해 한정되지 않으며 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에 의해 본 발명의 기술 사상과 아래에 기재될 특허 청구범위의 균등 범위 내에서 다양한 수정, 변경 및 변형이 가능함은 물론이다.

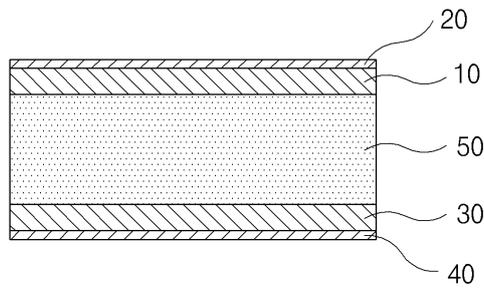
**도면의 간단한 설명**

- [0047] 도 1의 (a)는, 본 발명의 일 실시예에 따른 양면 동시 박형 기판을 갖는 인쇄회로기판 제조 방법의 공정 중 (a) 단계를 설명하는 도면이고,
- [0048] 도 1의 (b)는, 본 발명의 일 실시예에 따른 양면 동시 박형 기판을 갖는 인쇄회로기판 제조 방법의 공정 중 (b) 단계를 설명하는 도면이고,
- [0049] 도 1의 (c)는, 본 발명의 일 실시예에 따른 양면 동시 박형 기판을 갖는 인쇄회로기판 제조 방법의 공정 중 (c) 단계를 설명하는 도면이고,
- [0050] 도 1의 (d)는, 본 발명의 일 실시예에 따른 양면 동시 박형 기판을 갖는 인쇄회로기판 제조 방법의 공정 중 (d) 단계를 설명하는 도면이고,
- [0051] 도 1의 (e)는, 본 발명의 일 실시예에 따른 양면 동시 박형 기판을 갖는 인쇄회로기판 제조 방법의 공정 중 (e) 단계를 설명하는 도면이고,
- [0052] 도 1의 (f, g)는, 본 발명의 일 실시예에 따른 양면 동시 박형 기판을 갖는 인쇄회로기판 제조 방법의 공정 중 (f) 및 (g) 단계를 설명하는 도면이고,
- [0053] 도 1의 (h)는, 본 발명의 일 실시예에 따른 양면 동시 박형 기판을 갖는 인쇄회로기판 제조 방법의 공정 중 (h) 단계를 설명하는 도면이고,
- [0054] 도 1의 (i)는, 본 발명의 일 실시예에 따른 양면 동시 박형 기판을 갖는 인쇄회로기판 제조 방법의 공정 중 (i) 단계를 설명하는 도면이고,
- [0055] 도 1의 (j)는, 본 발명의 일 실시예에 따른 양면 동시 박형 기판을 갖는 인쇄회로기판 제조 방법의 공정 중 (j) 단계를 설명하는 도면이고,
- [0056] 도 1의 (k)는, 본 발명의 일 실시예에 따른 양면 동시 박형 기판을 갖는 인쇄회로기판 제조 방법의 공정 중 (k) 단계를 설명하는 도면이고,
- [0057] 도 1의 (l)은, 본 발명의 일 실시예에 따른 양면 동시 박형 기판을 갖는 인쇄회로기판 제조 방법의 공정 중 (l) 단계를 설명하는 도면이고,
- [0058] 도 1의 (m)은, 본 발명의 일 실시예에 따른 양면 동시 박형 기판을 갖는 인쇄회로기판 제조 방법의 공정 중 (m) 단계를 설명하는 도면이다.
- [0059] <도면의 주요 부분에 대한 부호의 설명>
- [0060] 10 제 1 캐리어 동박층
- [0061] 20 제 1 박형 동박층

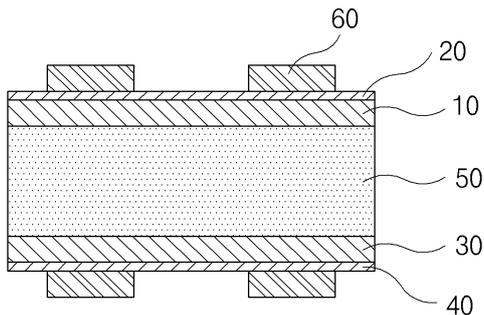
- [0062] 30 제 2 캐리어 동박층
- [0063] 40 제 2 박형 동박층
- [0064] 50 제 1 프리프레그층
- [0065] 60 제 1 회로 및 제 2 회로
- [0066] 110 제 3 캐리어 동박층
- [0067] 120 제 3 박형 동박층
- [0068] 130 제 4 캐리어 동박층
- [0069] 140 제 4 박형 동박층
- [0070] 151 제 2a 프리프레그층
- [0071] 152 제 2b 프리프레그층
- [0072] 153 이형부재
- [0073] 160 제 3 회로 및 제 4 회로
- [0074] 200 동도금
- [0075] 210 제 3 프리프레그층
- [0076] 220 제 4 프리프레그층
- [0077] 300 스트립 또는 동 프레임
- [0078] 400 PSR

**도면**

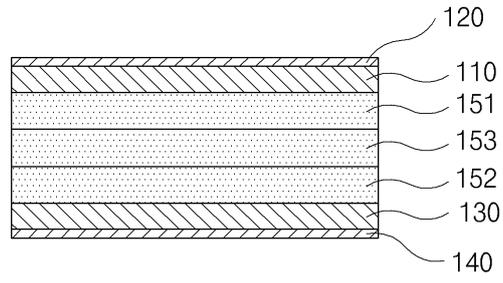
**도면1a**



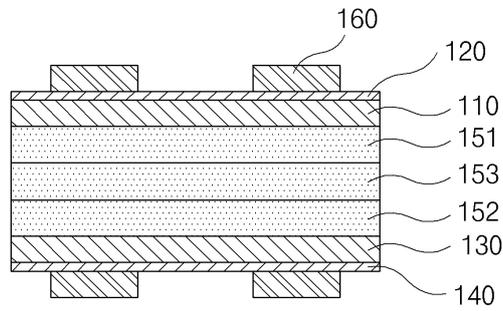
**도면1b**



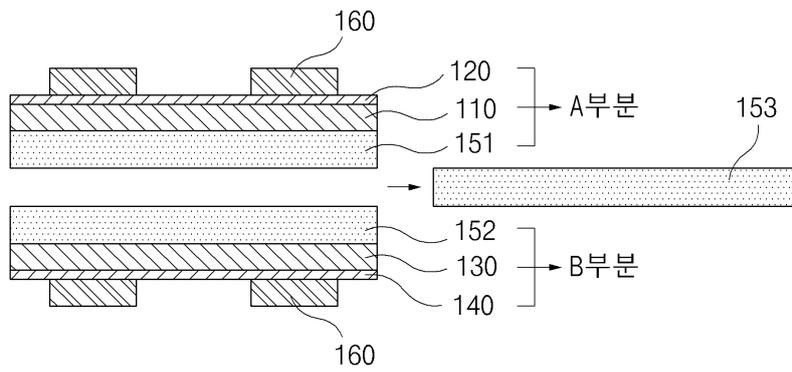
도면1c



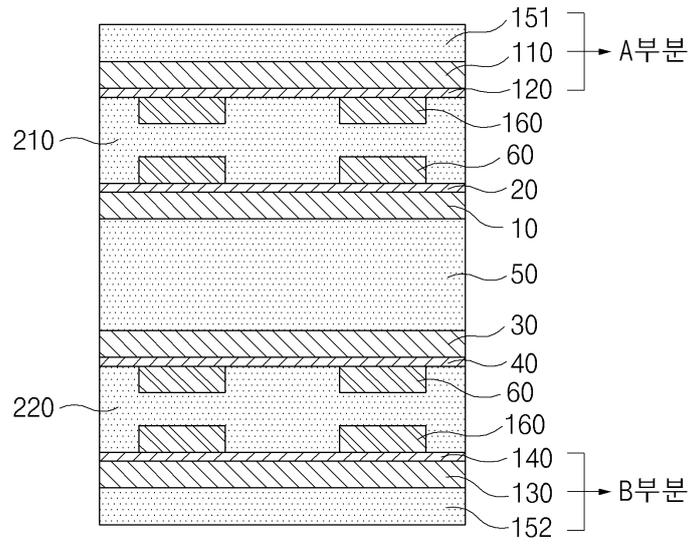
도면1d



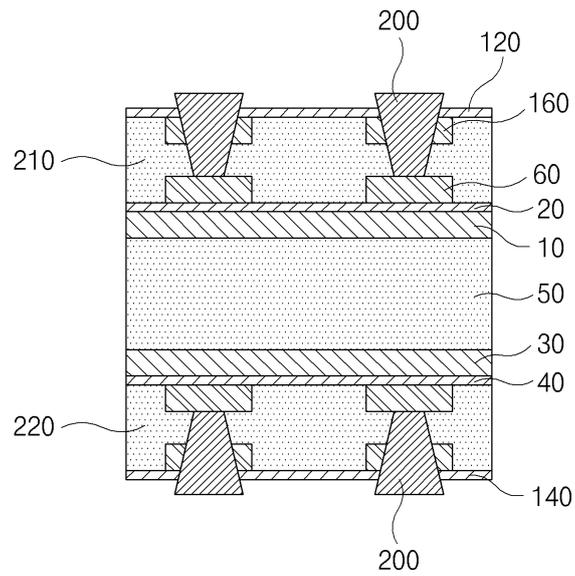
도면1e



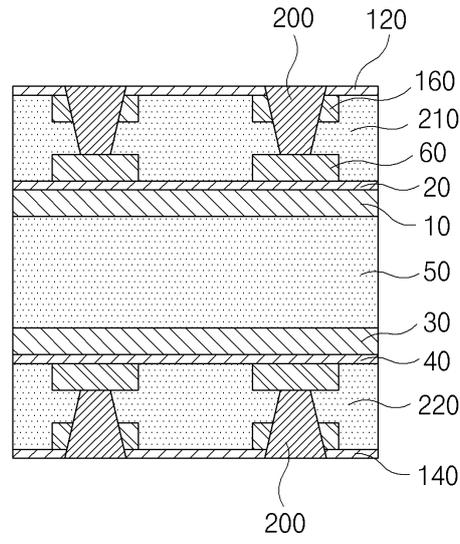
도면1fg



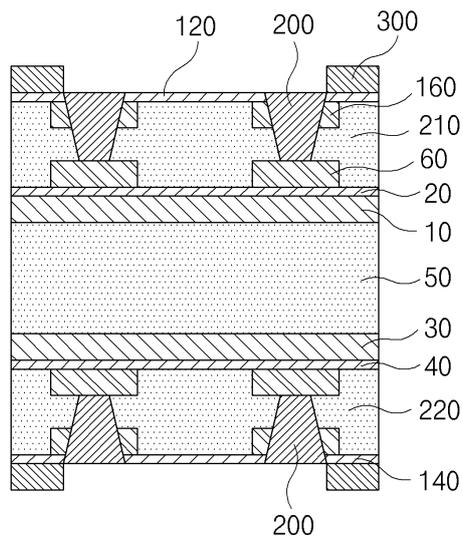
도면1h



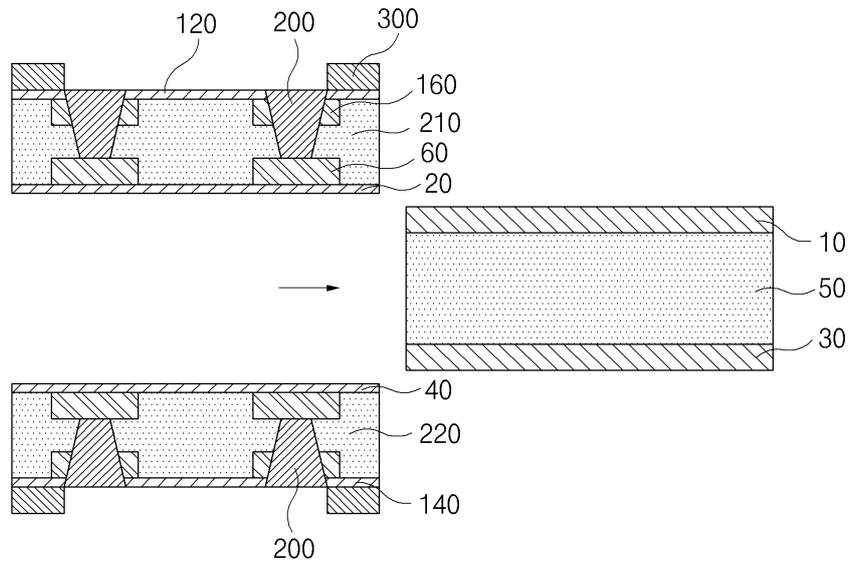
도면1i



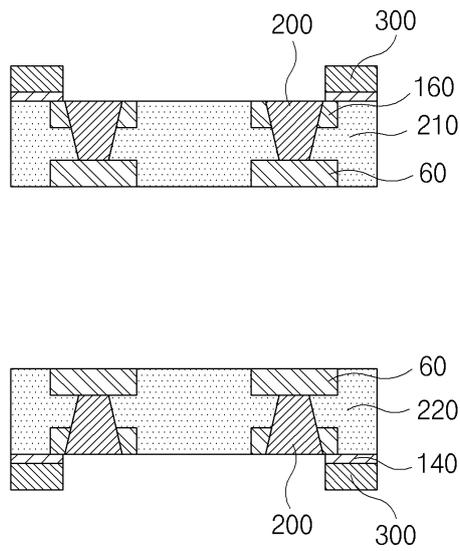
도면1j



도면1k



도면1l



도면1m

