



(19)대한민국특허청(KR)  
(12) 등록특허공보(B1)

(51) 。 Int. Cl. H01L 21/027 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2007년08월29일 10-0752674 2007년08월21일
--	-------------------------------------	--

(21) 출원번호 (22) 출원일자 심사청구일자	10-2006-0101029 2006년10월17일 2006년10월17일	(65) 공개번호 (43) 공개일자
----------------------------------	---	------------------------

(73) 특허권자                    삼성전자주식회사  
                                      경기도 수원시 영통구 매탄동 416

(72) 발명자                        고차원  
                                      경기 용인시 기흥구 상갈동 금화마을 주공그린빌 301-306

                                      조한구  
                                      경기 성남시 분당구 수내동 52파크타운 113-705

                                      남정립  
                                      경기 용인시 수지구 풍덕천2동 진산마을 삼성5차아파트 525-702

                                      여기성  
                                      서울 송파구 문정동 1번지 문정레미안 아파트 126-503

                                      박준수  
                                      경기 성남시 분당구 수내동 파크타운서안아파트 110-803

                                      이지영  
                                      경기 용인시 기흥구 지곡동 250-1번지

(74) 대리인                        리엔목특허법인

(56) 선행기술조사문헌 JP2002280388 A KR1020030002145 A	JP2006261307 A
--	----------------

심사관 : 설관식

전체 청구항 수 : 총 60 항

(54) 미세 피치의 하드마스크 패턴 형성 방법 및 이를 이용한반도체 소자의 미세 패턴 형성 방법

(57) 요약

미세 피치의 하드마스크 패턴 형성 방법 및 이를 이용한 반도체 소자의 미세 패턴 형성 방법에 관하여 개시한다. 하드마스크 패턴을 형성하기 위하여, 기판상에 제1 하드마스크층을 형성한다. 제1 하드마스크층 위에 복수의 제1 희생 패턴을 형성

한다. 제1 희생 패턴중 상호 인접한 2개의 제1 희생 패턴 사이에 리세스가 형성된 상면을 가지는 제2 하드마스크층을 형성한다. 리세스 내에 제2 희생 패턴을 형성한다. 제1 희생 패턴의 상면을 노출시키고 제1 희생 패턴 및 제2 희생 패턴을 제거한다. 제2 하드마스크층의 상부를 식각 마스크로 하여 제2 하드마스크층 및 제1 하드마스크층을 식각하여 하드마스크 패턴을 형성한다. 하드마스크 패턴을 식각 마스크로 이용하여 반도체 소자의 미세 패턴을 형성하기 위하여, 하드마스크 패턴을 이용하여 질화막 패턴을 형성한 후, 이를 식각 마스크로 이용하여 상기 기판을 식각하여 상기 기판에 트렌치를 형성한다. 또한, 하드마스크 패턴 위에 개구가 형성된 마스크 패턴을 형성한 후, 개구를 통해 노출되는 하드마스크 패턴을 식각 마스크로 하여 절연막을 식각하여 콘택홀을 형성한다.

**대표도**

도 1h

**특허청구의 범위**

**청구항 1.**

기판상에 제1 하드마스크층을 형성하는 단계와,

상기 제1 하드마스크층 위에 제1 피치로 반복 형성되는 복수의 제1 희생 패턴을 형성하는 단계와,

상기 복수의 제1 희생 패턴중 상호 인접한 2개의 제1 희생 패턴 사이에 리세스(recess)가 형성된 상면을 가지는 제2 하드마스크층을 상기 제1 희생 패턴 및 상기 제1 하드마스크층 위에 형성하는 단계와,

상기 리세스 내에 제2 희생 패턴을 형성하는 단계와,

상기 제1 희생 패턴의 상면이 노출되도록 상기 제2 하드마스크층의 일부를 제거하는 단계와,

상기 제1 희생 패턴 및 제2 희생 패턴을 제거하는 단계와,

상기 제2 하드마스크층의 상부를 식각 마스크로 하여 상기 제2 하드마스크층 및 제1 하드마스크층을 식각하여 상기 기판상에 상기 제1 하드마스크층 및 제2 하드마스크층의 잔류 부분으로 이루어지는 하드마스크 패턴을 형성하는 단계를 포함하는 것을 특징으로 하는 하드마스크 패턴 형성 방법.

**청구항 2.**

제1항에 있어서,

상기 제1 하드마스크층 및 제2 하드마스크층은 상기 제1 희생 패턴 및 상기 제2 희생 패턴과는 서로 다른 식각 특성을 가지는 물질로 이루어지는 것을 특징으로 하는 하드마스크 패턴 형성 방법.

**청구항 3.**

제2항에 있어서,

상기 제1 하드마스크층은 산화막, 질화막, 또는 이들의 조합으로 이루어지는 것을 특징으로 하는 하드마스크 패턴 형성 방법.

**청구항 4.**

제2항에 있어서,

상기 제2 하드마스크층은 산화막, 질화막, 또는 폴리실리콘막으로 이루어지는 것을 특징으로 하는 하드마스크 패턴 형성 방법.

#### 청구항 5.

제2항에 있어서,

상기 제1 희생 패턴 및 제2 희생 패턴은 각각 산화막, 질화막, 또는 폴리실리콘막으로 이루어지는 것을 특징으로 하는 하드마스크 패턴 형성 방법.

#### 청구항 6.

제2항에 있어서,

상기 제1 하드마스크층 및 제2 하드마스크층은 각각 산화막 또는 질화막으로 이루어지고,

상기 제1 희생 패턴 및 제2 희생 패턴은 각각 폴리실리콘막으로 이루어지는 것을 특징으로 하는 하드마스크 패턴 형성 방법.

#### 청구항 7.

제1항에 있어서,

상기 하드마스크 패턴은 상기 제1 피치의 1/2인 피치로 반복 형성되는 복수의 패턴으로 이루어지는 것을 특징으로 하는 하드마스크 패턴 형성 방법.

#### 청구항 8.

제1항에 있어서,

상기 제1 희생 패턴 및 제2 희생 패턴은 상호 동일한 수평면상에 형성되는 것을 특징으로 하는 하드마스크 패턴 형성 방법.

#### 청구항 9.

제1항에 있어서,

상기 복수의 제1 희생 패턴을 형성한 후 상기 제2 하드마스크층을 형성하기 전에 상기 제1 희생 패턴들 사이에서 노출되는 상기 제1 하드마스크층을 그 상면으로부터 제1 두께 만큼 제거하여 상기 제1 하드마스크층의 상면에 낮은 표면부를 형성하는 단계를 더 포함하고,

상기 제2 하드마스크층은 상기 제1 희생 패턴과 상기 낮은 표면부를 각각 상기 제1 두께로 균일하게 덮도록 형성되는 것을 특징으로 하는 하드마스크 패턴 형성 방법.

#### 청구항 10.

제1항에 있어서,

상기 제2 하드마스크층의 일부를 제거하기 위하여 습식 식각 방법을 이용하는 것을 특징으로 하는 하드마스크 패턴 형성 방법.

### 청구항 11.

제1항에 있어서,

상기 제2 하드마스크층의 일부를 제거하기 위하여 건식 식각 방법을 이용하는 것을 특징으로 하는 하드마스크 패턴 형성 방법.

### 청구항 12.

제1항에 있어서,

상기 제1 희생 패턴 및 제2 희생 패턴을 제거하기 위하여 습식 식각 방법을 이용하는 것을 특징으로 하는 하드마스크 패턴 형성 방법.

### 청구항 13.

제12항에 있어서,

상기 제1 희생 패턴 및 제2 희생 패턴은 폴리실리콘으로 이루어지고,

상기 제1 희생 패턴 및 제2 희생 패턴을 제거하기 위하여  $\text{NH}_4\text{OH}$ 를 포함하는 식각액을 사용하는 것을 특징으로 하는 하드마스크 패턴 형성 방법.

### 청구항 14.

제13항에 있어서,

상기 식각액은  $\text{NH}_4\text{OH}$ ,  $\text{H}_2\text{O}_2$  및  $\text{H}_2\text{O}$ 의 혼합물로 이루어지는 것을 특징으로 하는 하드마스크 패턴 형성 방법.

### 청구항 15.

제1항에 있어서,

상기 제1 희생 패턴 및 제2 희생 패턴은 폴리실리콘으로 이루어지고,

상기 제1 희생 패턴 및 제2 희생 패턴을 제거하기 위하여  $\text{CF}_4$ 를 포함하는 식각 가스를 사용하는 등방성 CDE (chemical dry etch) 공정을 이용하는 것을 특징으로 하는 하드마스크 패턴 형성 방법.

### 청구항 16.

제15항에 있어서,

상기 식각 가스는  $CF_4$  및  $O_2$ 의 혼합 가스로 이루어지는 것을 특징으로 하는 하드마스크 패턴 형성 방법.

### 청구항 17.

제15항에 있어서,

상기 식각 가스는  $CF_4$ ,  $O_2$ ,  $N_2$  및 HF의 혼합 가스로 이루어지는 것을 특징으로 하는 하드마스크 패턴 형성 방법.

### 청구항 18.

기판상의 피식각막 위에 제1 하드마스크층을 형성하는 단계와,

상기 제1 하드마스크층 위에 제1 피치로 반복 형성되는 복수의 제1 희생 패턴을 형성하는 단계와,

상기 복수의 제1 희생 패턴중 상호 인접한 2개의 제1 희생 패턴 사이에 리세스(recess)가 형성된 상면을 가지는 제2 하드마스크층을 상기 제1 희생 패턴 및 상기 제1 하드마스크층 위에 형성하는 단계와,

상기 리세스 내에 제2 희생 패턴을 형성하는 단계와,

상기 제1 희생 패턴의 상면이 노출되도록 상기 제2 하드마스크층의 일부를 제거하는 단계와,

상기 제1 희생 패턴 및 제2 희생 패턴을 제거하는 단계와,

상기 제2 하드마스크층의 상부를 식각 마스크로 이용하여 상기 제2 하드마스크층 및 제1 하드마스크층을 식각하여 상기 제1 하드마스크층 및 제2 하드마스크층의 잔류 부분으로 이루어지는 복수의 하드마스크 패턴을 형성하는 단계와,

상기 복수의 하드마스크 패턴을 식각 마스크로 이용하여 상기 피식각막을 식각하여 상기 제1 피치의 1/2인 피치로 반복 형성되는 복수의 미세 패턴을 형성하는 단계를 포함하는 것을 특징으로 하는 반도체 소자의 미세 패턴 형성 방법.

### 청구항 19.

제18항에 있어서,

상기 제1 하드마스크층 및 제2 하드마스크층은 상기 제1 희생 패턴 및 상기 제2 희생 패턴과는 서로 다른 식각 특성을 가지는 물질로 이루어지는 것을 특징으로 하는 반도체 소자의 미세 패턴 형성 방법.

### 청구항 20.

제19항에 있어서,

상기 제1 하드마스크층은 산화막, 질화막, 또는 이들의 조합으로 이루어지는 것을 특징으로 하는 반도체 소자의 미세 패턴 형성 방법.

### 청구항 21.

제19항에 있어서,

상기 제2 하드마스크층은 산화막, 질화막, 또는 폴리실리콘막으로 이루어지는 것을 특징으로 하는 반도체 소자의 미세 패턴 형성 방법.

## 청구항 22.

제19항에 있어서,

상기 제1 희생 패턴 및 제2 희생 패턴은 각각 산화막, 질화막, 또는 폴리실리콘막으로 이루어지는 것을 특징으로 하는 반도체 소자의 미세 패턴 형성 방법.

## 청구항 23.

제19항에 있어서,

상기 제1 하드마스크층 및 제2 하드마스크층은 각각 산화막 또는 질화막으로 이루어지고,

상기 제1 희생 패턴 및 제2 희생 패턴은 각각 폴리실리콘막으로 이루어지는 것을 특징으로 하는 반도체 소자의 미세 패턴 형성 방법.

## 청구항 24.

제18항에 있어서,

상기 제1 희생 패턴 및 제2 희생 패턴은 상호 동일한 수평면상에 형성되는 것을 특징으로 하는 반도체 소자의 미세 패턴 형성 방법.

## 청구항 25.

제18항에 있어서,

상기 복수의 제1 희생 패턴을 형성한 후 상기 제2 하드마스크층을 형성하기 전에 상기 제1 희생 패턴들 사이에서 노출되는 상기 제1 하드마스크층을 그 상면으로부터 제1 두께 만큼 제거하여 상기 제1 하드마스크층의 상면에 낮은 표면부를 형성하는 단계를 더 포함하고,

상기 제2 하드마스크층은 상기 제1 희생 패턴과 상기 낮은 표면부를 각각 상기 제1 두께로 균일하게 덮도록 형성되는 것을 특징으로 하는 반도체 소자의 미세 패턴 형성 방법.

## 청구항 26.

제18항에 있어서,

상기 제2 하드마스크층의 일부를 제거하기 위하여 습식 식각 방법을 이용하는 것을 특징으로 하는 반도체 소자의 미세 패턴 형성 방법.

### 청구항 27.

제18항에 있어서,

상기 제2 하드마스크층의 일부를 제거하기 위하여 건식 식각 방법을 이용하는 것을 특징으로 하는 반도체 소자의 미세 패터닝 형성 방법.

### 청구항 28.

제18항에 있어서,

상기 제1 희생 패터닝 및 제2 희생 패터닝을 제거하기 위하여 습식 식각 방법을 이용하는 것을 특징으로 하는 반도체 소자의 미세 패터닝 형성 방법.

### 청구항 29.

제28항에 있어서,

상기 제1 희생 패터닝 및 제2 희생 패터닝은 폴리실리콘으로 이루어지고,

상기 제1 희생 패터닝 및 제2 희생 패터닝을 제거하기 위하여  $\text{NH}_4\text{OH}$ 를 포함하는 식각액을 사용하는 것을 특징으로 하는 반도체 소자의 미세 패터닝 형성 방법.

### 청구항 30.

제29항에 있어서,

상기 식각액은  $\text{NH}_4\text{OH}$ ,  $\text{H}_2\text{O}_2$  및  $\text{H}_2\text{O}$ 의 혼합물로 이루어지는 것을 특징으로 하는 반도체 소자의 미세 패터닝 형성 방법.

### 청구항 31.

제18항에 있어서,

상기 제1 희생 패터닝 및 제2 희생 패터닝은 폴리실리콘으로 이루어지고,

상기 제1 희생 패터닝 및 제2 희생 패터닝을 제거하기 위하여  $\text{CF}_4$ 를 포함하는 식각 가스를 사용하는 등방성 CDE (chemical dry etch) 공정을 이용하는 것을 특징으로 하는 반도체 소자의 미세 패터닝 형성 방법.

### 청구항 32.

제31항에 있어서,

상기 식각 가스는  $\text{CF}_4$  및  $\text{O}_2$ 의 혼합 가스로 이루어지는 것을 특징으로 하는 반도체 소자의 미세 패터닝 형성 방법.

### 청구항 33.

제31항에 있어서,

상기 식각 가스는  $CF_4$ ,  $O_2$ ,  $N_2$  및 HF의 혼합 가스로 이루어지는 것을 특징으로 하는 반도체 소자의 미세 패턴 형성 방법.

### 청구항 34.

제18항에 있어서,

상기 제1 하드마스크층 및 상기 제2 하드마스크층은 산화막으로 이루어지고,

상기 제1 하드마스크층을 형성하기 전에, 상기 피식각막 위에 질화막을 형성하는 단계를 더 포함하는 것을 특징으로 하는 반도체 소자의 미세 패턴 형성 방법.

### 청구항 35.

제34항에 있어서,

상기 복수의 미세 패턴을 형성하는 단계는

상기 복수의 하드마스크 패턴을 식각 마스크로 이용하여 상기 질화막을 식각하여 상기 피식각막 위에 질화막 패턴을 형성하는 단계와,

상기 질화막 패턴을 식각 마스크로 이용하여 상기 피식각막을 식각하여 상기복수의 미세 패턴을 형성하는 단계를 포함하는 것을 특징으로 하는 반도체 소자의 미세 패턴 형성 방법.

### 청구항 36.

제35항에 있어서,

상기 피식각막을 식각한 후, 상기 질화막 패턴을 식각 마스크로 이용하여 상기 기판을 식각하여 상기 기판에 트렌치를 형성하는 단계와,

상기 트렌치 내부를 절연막으로 채워 소자분리 영역을 형성하는 단계를 더 포함하는 것을 특징으로 하는 반도체 소자의 미세 패턴 형성 방법.

### 청구항 37.

제18항에 있어서,

상기 복수의 미세 패턴은 소정 피치로 반복 배치되는 콘택홀 패턴인 것을 특징으로 하는 반도체 소자의 미세 패턴 형성 방법.

### 청구항 38.

제37항에 있어서,

상기 복수의 하드마스크 패턴을 형성한 후, 피식각막을 식각하기 전에, 상기 복수의 하드마스크 패턴중 일부와 상기 피식각막의 소정 영역을 노출시키는 개구가 형성되어 있는 마스크 패턴을 상기 복수의 하드마스크 패턴 및 상기 피식각막 위에 형성하는 단계와,

상기 마스크 패턴의 개구를 통해 노출되는 하드마스크 패턴과 상기 마스크 패턴을 식각 마스크로 이용하여 상기 개구를 통해 노출되는 피식각막을 식각하여 콘택홀을 형성하는 단계를 포함하는 것을 특징으로 하는 반도체 소자의 미세 패턴 형성 방법.

### 청구항 39.

제38항에 있어서,

상기 마스크 패턴의 개구는 상기 하드마스크 패턴의 연장 방향으로 제1 폭 만큼 상기 하드마스크 패턴을 노출시키도록 형성되고,

상기 개구의 제1 폭에 의해 상기 콘택홀의 장축 방향의 폭이 결정되는 것을 특징으로 하는 반도체 소자의 미세 패턴 형성 방법.

### 청구항 40.

제38항에 있어서,

상기 마스크 패턴은 포토레지스트 물질로 이루어지는 것을 특징으로 하는 반도체 소자의 미세 패턴 형성 방법.

### 청구항 41.

제38항에 있어서,

상기 마스크 패턴은 SOC막 (spin on carbon film), ARC막 (anti-reflective coating film), 및 포토레지스트층이 차례로 적층된 막으로 이루어지는 것을 특징으로 하는 반도체 소자의 미세 패턴 형성 방법.

### 청구항 42.

제41항에 있어서,

상기 ARC막은 Si, 유기물, 또는 이들의 조합으로 이루어지는 것을 특징으로 하는 반도체 소자의 미세 패턴 형성 방법.

### 청구항 43.

기관상의 절연막 위에 제1 막 및 제1 하드마스크층을 형성하는 단계와,

상기 제1 하드마스크층 위에 제1 피치로 반복 형성되는 복수의 제1 희생 패턴을 형성하는 단계와,

상기 복수의 제1 희생 패턴중 상호 인접한 2개의 제1 희생 패턴 사이에 리세스가 형성된 상면을 가지는 제2 하드마스크층을 상기 제1 희생 패턴 및 상기 제1 하드마스크층 위에 형성하는 단계와,

상기 리세스 내에 제2 희생 패턴을 형성하는 단계와,

상기 제1 희생 패턴이 상면이 노출되도록 상기 제2 하드마스크층의 일부를 제거하여 상기 제2 하드마스크층의 상부에 복수의 돌출부를 형성하는 단계와,

상기 제1 희생 패턴 및 제2 희생 패턴을 제거하여 상기 제2 하드마스크층의 돌출부 측벽을 노출시키는 단계와,

상기 제1 하드마스크층의 일부와 상기 제2 하드마스크층의 일부를 노출시키는 개구가 형성되어 있는 마스크 패턴을 상기 제1 하드마스크층 및 상기 제2 하드마스크층 위에 형성하는 단계와,

상기 마스크 패턴과 상기 제2 하드마스크층의 돌출부를 식각 마스크로 이용하여 상기 제2 하드마스크층 및 제1 하드마스크층을 식각하여 상기 제1 하드마스크층 및 제2 하드마스크층의 잔류 부분으로 이루어지는 복수의 하드마스크 패턴을 형성하는 단계와,

상기 마스크 패턴과 상기 복수의 하드마스크 패턴을 식각 마스크로 이용하여 상기 제1 막을 식각하여 복수의 제1 막 패턴을 형성하는 단계와,

상기 마스크 패턴과 상기 제1 막 패턴을 식각 마스크로 이용하여 상기 절연막을 식각하여 복수의 콘택홀을 형성하는 단계를 포함하는 것을 특징으로 하는 반도체 소자의 미세 패턴 형성 방법.

#### 청구항 44.

제43항에 있어서,

상기 제2 하드마스크층 상부의 돌출부는 소정 방향으로 연장되는 라인 패턴 형상을 가지고,

상기 마스크 패턴의 개구는 상기 돌출부의 연장 방향으로 제1 폭 만큼 상기 제2 하드마스크 패턴을 노출시키도록 형성되고,

상기 개구의 제1 폭에 의해 상기 콘택홀의 장축 방향의 폭이 결정되는 것을 특징으로 하는 반도체 소자의 미세 패턴 형성 방법.

#### 청구항 45.

제43항에 있어서,

상기 마스크 패턴은 포토레지스트 물질로 이루어지는 것을 특징으로 하는 반도체 소자의 미세 패턴 형성 방법.

#### 청구항 46.

제43항에 있어서,

상기 마스크 패턴은 SOC막 (spin on carbon film), ARC막 (anti-reflective coating film), 및 포토레지스트층이 차례로 적층된 막으로 이루어지는 것을 특징으로 하는 반도체 소자의 미세 패턴 형성 방법.

#### 청구항 47.

제46항에 있어서,

상기 ARC막은 Si, 유기물, 또는 이들의 조합으로 이루어지는 것을 특징으로 하는 반도체 소자의 미세 패턴 형성 방법.

#### 청구항 48.

제38항에 있어서,

상기 제1 막은 질화막이고,

상기 제1 하드마스크층 및 제2 하드마스크층은 각각 산화막인 것을 특징으로 하는 반도체 소자의 미세 패턴 형성 방법.

#### 청구항 49.

제43항에 있어서,

상기 제1 하드마스크층 및 제2 하드마스크층은 상기 제1 희생 패턴 및 상기 제2 희생 패턴과는 서로 다른 식각 특성을 가지는 물질로 이루어지는 것을 특징으로 하는 반도체 소자의 미세 패턴 형성 방법.

#### 청구항 50.

제43항에 있어서,

상기 제1 희생 패턴 및 제2 희생 패턴은 폴리실리콘막으로 이루어지는 것을 특징으로 하는 반도체 소자의 미세 패턴 형성 방법.

#### 청구항 51.

제43항에 있어서,

상기 제1 희생 패턴 및 제2 희생 패턴은 상호 동일한 수평면상에 형성되는 것을 특징으로 하는 반도체 소자의 미세 패턴 형성 방법.

#### 청구항 52.

제43항에 있어서,

상기 복수의 제1 희생 패턴을 형성한 후 상기 제2 하드마스크층을 형성하기 전에 상기 제1 희생 패턴들 사이에서 노출되는 상기 제1 하드마스크층을 그 상면으로부터 제1 두께 만큼 제거하여 상기 제1 하드마스크층의 상면에 낮은 표면부를 형성하는 단계를 더 포함하고,

상기 제2 하드마스크층은 상기 제1 희생 패턴과 상기 낮은 표면부를 각각 상기 제1 두께로 균일하게 덮도록 형성되는 것을 특징으로 하는 반도체 소자의 미세 패턴 형성 방법.

#### 청구항 53.

제43항에 있어서,

상기 제2 하드마스크층의 일부를 제거하기 위하여 습식 식각 방법을 이용하는 것을 특징으로 하는 반도체 소자의 미세 패턴 형성 방법.

**청구항 54.**

제43항에 있어서,

상기 제2 하드마스크층의 일부를 제거하기 위하여 건식 식각 방법을 이용하는 것을 특징으로 하는 반도체 소자의 미세 패턴 형성 방법.

**청구항 55.**

제43항에 있어서,

상기 제1 희생 패턴 및 제2 희생 패턴을 제거하기 위하여 습식 식각 방법을 이용하는 것을 특징으로 하는 반도체 소자의 미세 패턴 형성 방법.

**청구항 56.**

제55항에 있어서,

상기 제1 희생 패턴 및 제2 희생 패턴은 폴리실리콘으로 이루어지고,

상기 제1 희생 패턴 및 제2 희생 패턴을 제거하기 위하여  $\text{NH}_4\text{OH}$ 를 포함하는 식각액을 사용하는 것을 특징으로 하는 반도체 소자의 미세 패턴 형성 방법.

**청구항 57.**

제56항에 있어서,

상기 식각액은  $\text{NH}_4\text{OH}$ ,  $\text{H}_2\text{O}_2$  및  $\text{H}_2\text{O}$ 의 혼합물로 이루어지는 것을 특징으로 하는 반도체 소자의 미세 패턴 형성 방법.

**청구항 58.**

제43항에 있어서,

상기 제1 희생 패턴 및 제2 희생 패턴은 폴리실리콘으로 이루어지고,

상기 제1 희생 패턴 및 제2 희생 패턴을 제거하기 위하여  $\text{CF}_4$ 를 포함하는 식각 가스를 사용하는 등방성 CDE (chemical dry etch) 공정을 이용하는 것을 특징으로 하는 반도체 소자의 미세 패턴 형성 방법.

**청구항 59.**

제58항에 있어서,

상기 식각 가스는  $\text{CF}_4$  및  $\text{O}_2$ 의 혼합 가스로 이루어지는 것을 특징으로 하는 반도체 소자의 미세 패턴 형성 방법.

## 청구항 60.

제58항에 있어서,

상기 식각 가스는  $CF_4$ ,  $O_2$ ,  $N_2$  및 HF의 혼합 가스로 이루어지는 것을 특징으로 하는 반도체 소자의 미세 패턴 형성 방법.

명세서

### 발명의 상세한 설명

#### 발명의 목적

##### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 하드마스크 패턴 형성 방법 및 반도체 소자의 미세 패턴 형성 방법에 관한 것으로, 특히 더블 패터닝 (double patterning) 공정을 이용하여 기존의 노광 설비의 해상 한계를 초월하는 미세 피치의 하드마스크 패턴을 형성하는 방법 및 이를 이용한 반도체 소자의 미세 패턴 형성 방법에 관한 것이다.

고집적화된 반도체 소자를 제조하는 데 있어서 패턴 미세화가 필수적이다. 좁은 면적에 많은 소자를 집적시키기 위하여는 개별 소자의 크기를 가능한 한 작게 형성하여야 하며, 이를 위하여는 형성하고자 하는 패턴들 각각의 폭과 상기 패턴들 사이의 간격과의 합인 피치(pitch)를 작게 하여야 한다. 최근, 반도체 소자의 디자인 룰 (design rule)이 급격하게 감소됨에 따라 반도체 소자 구현에 필요한 패턴 형성을 형성하기 위한 포토리소그래피 공정에 있어서 해상 한계로 인하여 미세 피치를 가지는 패턴을 형성하는 데 한계가 있다. 특히, 기판상에 형성되는 단위 소자들을 전기적으로 연결시키는 콘택홀을 형성하기 위하여 절연막에 콘택홀을 형성할 때, 좁은 면적 내에 미세 피치로 밀집하여 형성되는 복수의 콘택홀을 형성하기 위하여 포토리소그래피 공정을 이용하는 경우에는 해상 한계로 인하여 미세 피치를 가지는 원하는 콘택홀 패턴을 형성하는 데 한계가 있다.

상기와 같은 포토리소그래피 공정에서의 해상 한계를 극복하기 위하여, 더블 패터닝 (double patterning) 기술이 제안되었다. 통상적인 더블 패터닝 기술에서는 먼저 포토리소그래피 공정을 이용하여 소정 피치로 반복 형성되는 중심 패턴을 형성한 후, 상기 중심 패턴의 양측벽에 각각 스페이서를 형성하고, 상기 스페이서들을 하드 마스크로 이용하여 피식각막을 패터닝한다. 그러나, 이와 같은 방법으로 형성된 스페이서를 하드 마스크로 이용하는 경우에는, 상기 중심 패턴의 좌, 우측에 각각 형성되는 한 쌍의 스페이서에서 좌, 우측 스페이서 각각의 두께가 균일하지 않게 된다. 통상적으로, 좌, 우측의 스페이서 두께를 균일하게 하기 위하여 원하는 두께 이상의 큰 두께를 가지는 스페이서를 형성하게 된다. 따라서, 이를 하드 마스크로 사용하고 난 후, 다시 제거하는 데 있어서 어려움이 따른다. 또한, 스페이서 형태로 형성된 하드 마스크는 하나의 패턴을 중심으로 하여 상기 패턴을 포위하는 형상을 가진다. 따라서, 상기 스페이서를 이용하여 라인 패턴을 구현하고자 하는 경우, 상기 스페이서를 개별 라인 패턴으로 분리하기 위한 별도의 트리밍(trimming) 공정이 요구된다.

또한, 지금까지는 콘택홀 형성을 위한 레이아웃(layout) 설계시, 콘택홀 치수 자체로 설계하지 않고, 상기 콘택홀을 한정하는 주위 패턴의 치수를 설계하고, 상기 주위 패턴의 설계 치수에 대한 치수 정밀도를 평가함으로써 간접적으로 상기 콘택홀의 치수 정밀도를 평가하였다. 그 결과, 실제 소자에 구현되는 콘택홀의 치수 정밀도가 상기 주위 패턴의 정밀도에 의존하게 되고, 상기 주위 패턴에서 치수 오차가 발생하면 경우에 따라 실제 구현되는 콘택홀 패턴에서는 상기 주위 패턴의 치수 오차의 2 배의 오차가 발생하는 결과를 야기하게 된다. 따라서, 원하는 치수 정밀도를 가지는 최종 콘택홀 패턴을 구현하기 위하여, 레이아웃 설계에 따른 주위 패턴 치수의 오차 한계 및 CD 균일도 (critical dimension uniformity)를 매우 엄격하게 제어하여야 할 필요가 있다. 그러나, 디자인룰 (design rule)이 30 nm 또는 그 이하인 미세 패턴을 구현하여야 하는 고집적 반도체 소자 제조시에는 CD 균일도를 원하는 수준으로 제어하는 데 한계가 있으며, 이를 만족시키지 못함으로써 야기되는 제품 불량률이 다량 발생되어 생산성이 저하되는 원인으로 작용하고 있다.

##### 발명이 이루고자 하는 기술적 과제

본 발명의 목적은 상기한 종래 기술에서의 문제점을 해결하고자 하는 것으로, 포토리소그래피 공정에서의 해상 한계를 초월하는 미세 피치의 패턴을 구현하는 데 있어서 식각 마스크로 사용될 수 있는 미세 피치의 하드마스크 패턴 형성 방법을 제공하는 것이다.

본 발명의 다른 목적은 포토리소그래피 공정에서의 해상 한계를 초월하는 미세 피치의 패턴을 형성하는 데 있어서 다양한 패턴을 우수한 CD 균일도로 형성할 수 있는 반도체 소자의 미세 패턴 형성 방법을 제공하는 것이다.

## 발명의 구성

상기 목적을 달성하기 위하여, 본 발명에 따른 하드마스크 패턴 형성 방법에서는 기판상에 제1 하드마스크층을 형성한다. 상기 제1 하드마스크층 위에 제1 피치로 반복 형성되는 복수의 제1 희생 패턴을 형성한다. 상기 복수의 제1 희생 패턴중 상호 인접한 2개의 제1 희생 패턴 사이에 리세스(recess)가 형성된 상면을 가지는 제2 하드마스크층을 상기 제1 희생 패턴 및 상기 제1 하드마스크층 위에 형성한다. 상기 리세스 내에 제2 희생 패턴을 형성한다. 상기 제1 희생 패턴의 상면이 노출되도록 상기 제2 하드마스크층의 일부를 제거한다. 상기 제1 희생 패턴 및 제2 희생 패턴을 제거한다. 상기 제2 하드마스크층의 상부를 식각 마스크로 하여 상기 제2 하드마스크층 및 제1 하드마스크층을 식각하여 상기 기판상에 상기 제1 하드마스크층 및 제2 하드마스크층의 잔류 부분으로 이루어지는 하드마스크 패턴을 형성한다.

상기 제1 하드마스크층 및 제2 하드마스크층은 상기 제1 희생 패턴 및 상기 제2 희생 패턴과는 서로 다른 식각 특성을 가지는 물질로 이루어진다.

상기 제1 희생 패턴 및 제2 희생 패턴은 상호 동일한 수평면상에 형성될 수 있다.

본 발명에 따른 하드마스크 패턴 형성 방법에서, 상기 복수의 제1 희생 패턴을 형성한 후 상기 제2 하드마스크층을 형성하기 전에 상기 제1 희생 패턴들 사이에서 노출되는 상기 제1 하드마스크층을 그 상면으로부터 제1 두께 만큼 제거하여 상기 제1 하드마스크층의 상면에 낮은 표면부를 형성하는 단계를 더 포함할 수 있다. 이 경우, 상기 제2 하드마스크층은 상기 제1 희생 패턴과 상기 낮은 표면부를 각각 상기 제1 두께로 균일하게 덮도록 형성될 수 있다.

상기 제2 하드마스크층의 일부를 제거하기 위하여 습식 또는 건식 식각 방법을 이용할 수 있다.

상기 다른 목적을 달성하기 위하여, 본 발명의 제1 양태에 따른 반도체 소자의 미세 패턴 형성 방법에서는, 기판상의 피식각막 위에 제1 하드마스크층을 형성한다. 상기 제1 하드마스크층 위에 제1 피치로 반복 형성되는 복수의 제1 희생 패턴을 형성한다. 상기 복수의 제1 희생 패턴중 상호 인접한 2개의 제1 희생 패턴 사이에 리세스가 형성된 상면을 가지는 제2 하드마스크층을 상기 제1 희생 패턴 및 상기 제1 하드마스크층 위에 형성한다. 상기 리세스 내에 제2 희생 패턴을 형성한다. 상기 제1 희생 패턴의 상면이 노출되도록 상기 제2 하드마스크층의 일부를 제거한다. 상기 제1 희생 패턴 및 제2 희생 패턴을 제거한다. 상기 제2 하드마스크층의 상부를 식각 마스크로 이용하여 상기 제2 하드마스크층 및 제1 하드마스크층을 식각하여 상기 제1 하드마스크층 및 제2 하드마스크층의 잔류 부분으로 이루어지는 복수의 하드마스크 패턴을 형성한다. 상기 복수의 하드마스크 패턴을 식각 마스크로 이용하여 상기 피식각막을 식각하여 상기 제1 피치의 1/2인 피치로 반복 형성되는 복수의 미세 패턴을 형성한다.

본 발명의 제1 양태에 따른 반도체 소자의 미세 패턴 형성 방법에서, 상기 제1 하드마스크층 및 상기 제2 하드마스크층은 산화막으로 이루어질 수 있다. 이 경우, 상기 제1 하드마스크층을 형성하기 전에, 상기 피식각막 위에 질화막을 형성하는 단계를 더 포함할 수 있다. 또한, 상기 복수의 미세 패턴을 형성하는 단계는 상기 복수의 하드마스크 패턴을 식각 마스크로 이용하여 상기 질화막을 식각하여 상기 피식각막 위에 질화막 패턴을 형성하는 단계와, 상기 질화막 패턴을 식각 마스크로 이용하여 상기 피식각막을 식각하여 상기 복수의 미세 패턴을 형성하는 단계를 포함할 수 있다.

또한, 본 발명의 제1 양태에 따른 반도체 소자의 미세 패턴 형성 방법에서, 상기 피식각막을 식각한 후, 상기 질화막 패턴을 식각 마스크로 이용하여 상기 기판을 식각하여 상기 기판에 트렌치를 형성하는 단계와, 상기 트렌치 내부를 절연막으로 채워 소자분리 영역을 형성하는 단계를 더 포함할 수 있다.

본 발명의 제1 양태에 따른 반도체 소자의 미세 패턴 형성 방법에서, 상기 복수의 미세 패턴은 소정 피치로 반복 배치되는 콘택홀 패턴을 구성할 수 있다. 상기 콘택홀 패턴을 형성하기 위하여, 상기 복수의 하드마스크 패턴을 형성한 후, 피식각막을 식각하기 전에, 상기 복수의 하드마스크 패턴중 일부와 상기 피식각막의 소정 영역을 노출시키는 개구가 형성되어 있는 마스크 패턴을 상기 복수의 하드마스크 패턴 및 상기 피식각막 위에 형성한다. 상기 마스크 패턴의 개구를 통해 노출되는

하드마스크 패턴과 상기 마스크 패턴을 식각 마스크로 이용하여 상기 개구를 통해 노출되는 피식각막을 식각하여 콘택홀을 형성한다. 상기 마스크 패턴의 개구는 상기 하드마스크 패턴의 연장 방향으로 제1 폭 만큼 상기 하드마스크 패턴을 노출시키도록 형성될 수 있다. 그리고, 상기 개구의 제1 폭에 의해 상기 콘택홀의 장축 방향의 폭이 결정될 수 있다.

또한, 상기 다른 목적을 달성하기 위하여, 본 발명의 제2 양태에 따른 반도체 소자의 미세 패턴 형성 방법에서는, 기판상의 절연막 위에 제1 막 및 제1 하드마스크층을 형성한다. 상기 제1 하드마스크층 위에 제1 피치로 반복 형성되는 복수의 제1 희생 패턴을 형성한다. 상기 복수의 제1 희생 패턴중 상호 인접한 2개의 제1 희생 패턴 사이에 리세스가 형성된 상면을 가지는 제2 하드마스크층을 상기 제1 희생 패턴 및 상기 제1 하드마스크층 위에 형성한다. 상기 리세스 내에 제2 희생 패턴을 형성한다. 상기 제1 희생 패턴이 상면이 노출되도록 상기 제2 하드마스크층의 일부를 제거하여 상기 제2 하드마스크층의 상부에 복수의 돌출부를 형성한다. 상기 제1 희생 패턴 및 제2 희생 패턴을 제거하여 상기 제2 하드마스크층의 돌출부 측벽을 노출시킨다. 상기 제1 하드마스크층의 일부와 상기 제2 하드마스크층의 일부를 노출시키는 개구가 형성되어 있는 마스크 패턴을 상기 제1 하드마스크층 및 상기 제2 하드마스크층 위에 형성한다. 상기 마스크 패턴과 상기 제2 하드마스크층의 돌출부를 식각 마스크로 이용하여 상기 제2 하드마스크층 및 제1 하드마스크층을 식각하여 상기 제1 하드마스크층 및 제2 하드마스크층의 잔류 부분으로 이루어지는 복수의 하드마스크 패턴을 형성한다. 상기 마스크 패턴과 상기 복수의 하드마스크 패턴을 식각 마스크로 이용하여 상기 제1 막을 식각하여 복수의 제1 막 패턴을 형성한다. 상기 마스크 패턴과 상기 제1 막 패턴을 식각 마스크로 이용하여 상기 절연막을 식각하여 복수의 콘택홀을 형성한다.

상기 제2 하드마스크층 상부의 돌출부는 소정 방향으로 연장되는 라인 패턴 형상을 가질 수 있다. 그리고, 상기 마스크 패턴의 개구는 상기 돌출부의 연장 방향으로 제1 폭 만큼 상기 제2 하드마스크 패턴을 노출시키도록 형성될 수 있다. 상기 개구의 제1 폭에 의해 상기 콘택홀의 장축 방향의 폭이 결정될 수 있다.

본 발명에 의하면, 미세 피치로 반복 형성되는 복수의 콘택홀을 형성하기 위한 하드마스크를 형성하는 데 있어서 포토리소그래피 공정에 의해 먼저 형성되는 제1 희생 패턴과, 상기 제1 희생 패턴에 의해 셀프얼라인되는 제2 희생 패턴의 형성되는 위치가 최종적으로 구현하고자 하는 콘택홀의 위치로 되므로, 콘택홀 형성을 위한 레이아웃 설계시, 형성하고자 하는 콘택홀 치수 자체로 레이아웃을 설계할 수 있다. 따라서, 콘택홀의 CD 균일도가 주위 패턴의 설계 치수에 대한 치수 정밀도에 의존하여 불량하게 되는 것을 방지할 수 있으며, 반도체 소자 제조에 필요한 레이아웃 설계가 용이하게 된다. 또한, 본 발명에 따른 하드마스크 패턴 형성 방법에서는 미세 피치로 반복 형성되는 하드마스크 패턴이 동시에 형성되므로, 상기 하드마스크 패턴중 상호 인접한 패턴이 시차를 두고 각각 다른 공정을 통해 형성되는 경우에 비해 하드마스크 패턴의 전체적인 CD 균일도를 향상시킬 수 있다.

다음에, 본 발명의 바람직한 실시예들에 대하여 첨부 도면을 참조하여 상세히 설명한다.

도 1a 내지 도 1h는 본 발명의 바람직한 실시예에 따라 미세 피치의 하드마스크 패턴을 형성하는 방법을 설명하기 위하여 공정 순서에 따라 도시한 단면도들이다.

도 1a를 참조하면, 기판(10)상에 제1 하드마스크층(20)을 형성한다. 그리고, 통상의 포토리소그래피 공정을 이용하여 상기 제1 하드마스크층(20) 위에 복수의 제1 희생 패턴(30)을 형성한다.

상기 제1 희생 패턴(30)은 최종적으로 형성하고자 하는 하드마스크 패턴의 피치(P) 보다 2배 큰 제1 피치(2P)를 가지도록 형성된다. 상기 제1 희생 패턴(30)의 제1 폭(W<sub>1</sub>)은 상기 제1 피치(2P)의 1/4인 값을 가지도록 설계될 수 있다. 상기 제1 희생 패턴(30)은 예를 들면 상기 기판(10)상에서 상기 제1 피치(2P)를 가지고 소정의 방향으로 반복 형성되는 복수의 라인 패턴으로 이루어질 수 있다.

상기 제1 하드마스크층(20)은 피식각막의 재료 및 형성하고자 하는 패턴의 용도에 따라 다양한 물질로 이루어질 수 있다. 예를 들면, 상기 기판(10)에 활성 영역을 정의하기 위한 트렌치를 형성하고자 하는 경우에는 상기 하드마스크층(20)은 산화막, 질화막, 또는 이들의 조합으로 이루어질 수 있다. 또는, 상기 기판(10)상의 피식각막(도시 생략)이 절연막 또는 도전막인 경우, 상기 피식각막 재료에 따라 식각 선택비를 제공할 수 있는 물질로 이루어질 수 있다.

상기 제1 하드마스크층(20) 및 상기 제1 희생 패턴(30)은 각각 식각 특성이 서로 다른 물질, 즉 소정의 식각 조건에 대하여 서로 다른 식각 선택비를 가지는 물질로 이루어진다. 예를 들면, 상기 제1 하드마스크층(20)은 열산화막, CVD (chemical vapor deposition) 산화막, USG막 (undoped silicate glass film) 및 HDP 산화막 (high density plasma oxide film)으로 이루어지는 군에서 선택되는 적어도 하나의 산화막으로 이루어질 수 있다. 또는, 상기 제1 하드마스크층(20)은 질화막, 예를 들면 SiON, SiN, SiBN 및 BN으로 이루어지는 군에서 선택되는 적어도 하나의 막으로 이루어질 수도 있다. 또는, 상기

하드마스크층(20)은 위에서 예시된 질화막들 중에서 선택되는 하나의 질화막과 위에서 예시된 산화막들중에서 선택되는 하나의 산화막의 적층 구조로 이루어질 수도 있다. 또는, 상기 제1 하드마스크층(20)은 폴리실리콘막으로 이루어질 수도 있다.

상기 제1 하드마스크층(20)이 산화막 또는 질화막으로 형성된 경우, 상기 제1 희생 패턴(30)은 폴리실리콘막으로 이루어질 수 있다. 또는, 상기 제1 하드마스크층(20)이 질화막으로 이루어진 경우, 상기 제1 희생 패턴(30)은 평탄도 특성이 우수한 산화막, 예를 들면 SOG막 (silicon on glass film) 또는 FOX막 (flowable oxide film)으로 이루어질 수 있다. 상기 제1 희생 패턴(30)의 구성 재료는 상기 제1 하드마스크층(20)의 재료 및 상기 기판(10)에 형성된 피식각막(도시 생략)의 재료를 고려하여 결정할 수 있다.

도 1b를 참조하면, 상기 복수의 제1 희생 패턴(30) 사이에서 노출되는 상기 제1 하드마스크층(20)을 그 상면으로부터 제1 두께(d) 만큼 제거하여 상기 제1 하드마스크층(20)의 낮은 표면부(20a)를 형성한다. 바람직하게는, 상기 제1 두께(d)는 상기 제1 희생 패턴(30)의 제1 폭( $W_1$ )과 동일한 치수를 가지도록 한다.

상기 제1 하드마스크층(20)의 상면에 상기 낮은 표면부(20a)를 형성하기 위하여 건식 식각 공정을 행할 수 있다, 예를 들면, 도 1a를 참조하여 설명한 상기 제1 희생 패턴(30) 형성 공정에서, 상기 제1 희생 패턴(30) 형성을 위한 건식 식각 공정 시 상기 제1 희생 패턴(30)이 형성된 후 연속적으로 과도 식각을 행하여 상기 낮은 표면부(20a)가 형성되도록 할 수 있다. 다른 방법으로서, 상기 낮은 표면부(20a)를 형성하기 위한 별도의 건식 식각 공정을 행할 수도 있다.

도 1c를 참조하면, 상기 제1 하드마스크층(20) 및 제1 희생 패턴(30) 위에 제2 하드마스크층(40)을 형성한다. 상기 제2 하드마스크층(40)은 상기 복수의 제1 희생 패턴(30)중 상호 인접한 2개의 제1 희생 패턴(30) 사이에서 제2 폭( $W_2$ )의 리세스(recess)(42)가 형성된 상면을 가진다. 상기 제2 폭( $W_2$ )이 상기 제1 피치(2P)의 1/4인 값을 가지도록 상기 제2 하드마스크층(40)의 두께를 결정할 수 있다. 바람직하게는, 상기 제2 하드마스크층(40)중 상기 제1 희생 패턴(30)의 양 측벽 위에 형성되는 부분의 두께, 즉 제3 폭( $W_3$ )이 상기 제1 피치(2P)의 1/4인 값을 가지도록 설계될 수 있다.

상기 제2 하드마스크층(40)은 상기 제1 희생 패턴(30)의 상면 및 양 측벽과, 상기 제1 하드마스크층(20)의 낮은 표면부(20a)를 각각 균일한 두께로 덮도록 형성될 수 있다. 바람직하게는, 상기 제2 하드마스크층(40)은 상기 제1 희생 패턴(30)의 상면 및 양 측벽과 상기 제1 하드마스크층(20)에 형성된 낮은 표면부(20a)를 각각 상기 제1 두께(d)와 동일한 두께로 균일하게 덮도록 형성된다. 또한 바람직하게는, 상기 제2 하드마스크층(40)에 의해 한정되는 상기 리세스(42)의 제2 폭( $W_2$ )이 상기 제1 희생 패턴(30)의 제1 폭( $W_1$ )과 동일한 치수를 가지도록 상기 제2 하드마스크층(40)의 두께를 결정한다.

상기 제2 하드마스크층(40)은 상기 제1 하드마스크층(20)과 유사한 식각 특성을 가지는 물질로 이루어질 수 있다. 예를 들면, 상기 제2 하드마스크층(40)은 상기 제1 하드마스크층(20) 구성 물질과 동일한 물질로 이루어질 수 있다. 또는, 상기 제2 하드마스크층(40)은 상기 제1 하드마스크층(20)과 식각 특성은 유사하나 상호 다른 물질로 이루어질 수도 있다. 예를 들면, 상기 제1 하드마스크층(20) 및 제2 하드마스크층(40)은 각각 산화막으로 이루어질 수 있다. 바람직하게는, 상기 제2 하드마스크층(40)은 ALD (atomic layer deposition) 방법에 의하여 형성된 산화막으로 이루어진다. 또는, 상기 제1 희생 패턴(30)이 폴리실리콘막 또는 산화막으로 형성된 경우, 상기 제2 하드마스크층(40)은 ALD 방법에 의하여 형성된 질화막으로 이루어질 수 있다. 또는, 상기 제1 희생 패턴(30)이 폴리실리콘막 또는 질화막으로 형성된 경우, 상기 제2 하드마스크층(40)은 ALD 방법에 의하여 형성된 산화막으로 형성될 수 있다. 또는, 상기 제1 희생 패턴(30)이 산화막 또는 질화막으로 형성된 경우, 상기 제2 하드마스크층(40)은 ALD 방법에 의하여 형성된 폴리실리콘막으로 형성될 수 있다.

도 1d를 참조하면, 상기 제2 하드마스크층(40)이 형성된 기판(10) 위에 제2 희생막(50)을 형성한다. 상기 제2 희생막(50)은 상기 제1 희생 패턴(30)과 식각 특성이 동일하거나 유사한 물질로 이루어질 수 있다. 예를 들면, 상기 제2 하드마스크층(40)이 산화막 또는 질화막으로 이루어진 경우, 상기 제2 희생막(50)은 폴리실리콘막으로 이루어질 수 있다.

상기 제2 희생막(50)을 형성함으로써 상기 리세스(42)는 상기 제2 희생막(50)으로 완전히 채워지게 된다. 상기 제2 하드마스크층(40)의 두께 즉 제3 폭( $W_3$ )이 상기 제1 피치(2P)의 1/4인 값을 가지는 경우, 상기 제2 희생층(50)중 상기 리세스(42) 내에 채워진 부분의 폭( $W_4$ )은 상기 제2 폭( $W_2$ )과 동일하게 상기 제1 피치(2P)의 1/4인 값을 가지게 된다.

도 1e를 참조하면, 상기 제2 하드마스크층(40)의 상면이 일부 노출될 때까지 상기 제2 희생막(50)의 일부를 제거하여 상기 리세스(42) 내에 제2 희생 패턴(50a)을 형성한다. 그 결과 얻어지는 복수의 제2 희생 패턴(50a)중 인접한 2 개의 제2 희생 패턴(50a) 사이에는 상기 제1 희생 패턴(30)을 덮고 있는 제2 하드마스크층(40)의 상면이 노출되어 있다.

상기 제2 회생막(50)의 일부를 제거하기 위하여 습식 식각 방법을 이용할 수 있다.

예를 들면, 상기 제2 회생 패턴(50a)은 상기 제1 회생 패턴(30)의 연장 방향과 동일한 방향으로 연장되는 복수의 라인 패턴을 형성할 수 있다. 상기 리세스(42) 내에 남아 있는 상기 제2 회생 패턴(50a)은 상기 제1 회생 패턴(30)과 대략 동일한 수평면상에 위치된다.

도 1f를 참조하면, 상기 제2 하드마스크층(40)의 일부, 즉 상기 제2 하드마스크층(40)중 상기 제1 회생 패턴(30)의 상면을 덮고 있는 부분을 제거하여 상기 제1 회생 패턴(30)의 상면을 노출시킨다. 그 결과, 상기 기판(10)상에서 상기 제1 회생 패턴(30)의 상면 및 제2 회생 패턴(50a)의 상면이 동시에 노출된다. 그리고, 상기 제2 하드마스크층(40)의 상부에는 상기 제1 피치(2P)의 1/2인 제2 피치(P)로 반복 형성되는 돌출부가 형성된다. 상기 돌출부는 상기 제1 회생 패턴(30)과 유사하게 상기 제2 피치(P)를 가지고 소정 방향으로 반복 형성되는 복수의 라인 패턴의 형상을 가질 수 있다.

상기 제2 하드마스크층(40)의 일부를 제거하여 상기 제1 회생 패턴(30)의 상면을 노출시키기 위하여 습식 식각 방법을 이용할 수 있다. 예를 들면, 상기 제2 하드마스크층(40)이 산화막으로 이루어지고 상기 제1 회생 패턴(30) 및 제2 회생 패턴(50a)이 폴리실리콘으로 이루어진 경우, 상기 제1 회생 패턴(30) 및 제2 회생 패턴(50a)에 대하여 비교적 높은 식각 선택 비로 상기 제2 하드마스크층(50)만을 선택적으로 제거하기 위하여 불소(F)를 함유하는 식각액을 사용할 수 있다. 예를 들면, 상기 식각액은 DHF (diluted HF),  $NH_4F$ , 또는 이들의 조합으로 이루어질 수 있다. 특히 바람직하게는, 상기 식각액은 순수와 HF가 50:1의 부피비로 혼합된 DHF로 이루어질 수 있다.

또한, 상기 제2 하드마스크층(40)의 일부를 제거하여 상기 제1 회생 패턴(30)의 상면을 노출시키기 위하여 건식 식각 방법을 이용할 수도 있다. 예를 들면, 상기 제2 하드마스크층(40)이 산화막으로 이루어지고 상기 제1 회생 패턴(30) 및 제2 회생 패턴(50a)이 폴리실리콘으로 이루어진 경우, 상기 제1 회생 패턴(30) 및 제2 회생 패턴(50a)에 대하여 비교적 높은 식각 선택비로 상기 제2 하드마스크층(50)만을 선택적으로 제거하기 위하여 불소를 함유하는 식각 가스를 이용하는 건식 식각 공정을 행할 수 있다. 예를 들면, 상기 식각 가스로서  $C_xF_y$  (x 및 y는 각각 1 내지 10의 정수)를 사용할 수 있다. 또는, 상기 식각 가스로서  $C_xF_y$  및  $O_2$ 의 혼합 가스, 또는  $C_xF_y$ ,  $O_2$  및 Ar의 혼합 가스를 사용할 수 있다. 상기  $C_xF_y$  가스로서 예를 들면  $C_3F_6$ ,  $C_4F_6$ ,  $C_4F_8$ , 또는  $C_5F_8$ 을 사용할 수 있다.

또한, 상기 제1 회생 패턴(30)의 상면을 노출시키기 위하여 상기 제2 하드마스크층(40)의 일부를 건식 식각 방법으로 제거할 때, 식각 챔버 내에서 상기 예시된 식각 가스의 플라즈마를 발생시켜 상기 플라즈마 분위기에서 식각을 행할 수 있다. 또는, 경우에 따라 상기 식각 챔버 내에서 플라즈마를 발생시키지 않음으로써 이온 에너지가 없는 상태로 상기 예시된 식각 가스 분위기에서 식각을 행할 수도 있다.

도 1g를 참조하면, 상기 제1 회생 패턴(30) 및 제2 회생 패턴(50a)을 완전히 제거한다. 이를 위하여, 습식 식각 또는 건식 식각 방법을 이용할 수 있다.

상기 제1 회생 패턴(30) 및 제2 회생 패턴(50a)이 각각 폴리실리콘으로 이루어진 경우, 이들을 습식 식각 방법으로 제거하기 위하여,  $NH_4OH$ 를 포함하는 식각액을 사용할 수 있다. 예를 들면,  $NH_4OH$ ,  $H_2O_2$  및  $H_2O$ 가 4:1:95의 부피비로 혼합된 식각액을 사용할 수 있다.

상기 제1 회생 패턴(30) 및 제2 회생 패턴(50a)을 건식 식각 방법으로 제거하는 경우,  $CF_4$ 를 포함하는 식각 가스를 사용하는 등방성 CDE (chemical dry etch) 공정을 이용할 수 있다. 예를 들면,  $CF_4$  및  $O_2$ 의 혼합 가스, 또는  $CF_4$ ,  $O_2$ ,  $N_2$  및 HF의 혼합 가스를 사용하는 CDE 공정을 이용할 수 있다.

상기 제1 회생 패턴(30) 및 제2 회생 패턴(50a)이 제거된 후, 상기 기판(10)상에는 상기 제1 하드마스크층(20) 및 제2 하드마스크층(40)이 남아 있게 된다. 그리고, 상기 제2 하드마스크층(40)의 상부에서는 상기 제2 피치(P)로 반복 형성되는 돌출부의 측벽이 노출된다.

도 1h를 참조하면, 상기 제2 하드마스크층(40) 및 제1 하드마스크층(20)을 차례로 이방성 건식 식각 방법에 의해 에치백한다. 즉, 상기 제2 하드마스크층(40)의 상부에 형성된 돌출부를 식각 마스크로 이용하여 상기 제2 하드마스크층(40) 및 제1 하드마스크층(20)을 차례로 이방성 건식 식각하여 상기 제1 하드마스크층(20) 및 제2 하드마스크층(40)의 잔류 부분으로 이루어지는 하드마스크 패턴(60)을 형성한다.

상기 하드마스크 패턴(60)은 상기 제1 피치(2P)의 1/4인 제3 폭( $W_3$ )을 가질 수 있다. 상기 하드마스크 패턴(60)은 상기 제1 피치(2P)의 1/2인 미세한 피치(P)로 반복 형성되는 구조를 가진다.

도 2a 내지 도 2f는 본 발명의 바람직한 실시예에 따른 미세 피치의 하드마스크 패턴 형성 방법을 이용하여 반도체 소자의 미세 패턴을 형성하는 방법의 일 예를 설명하기 위하여 공정 순서에 따라 도시한 단면도들이다. 본 예에서는 본 발명에 따른 방법의 의해 형성되는 하드마스크 패턴을 이용하여 반도체 기판에 소자분리 영역을 형성하는 과정을 설명한다.

도 2a 내지 도 2f에 있어서, 도 1a 내지 도 1h에서와 동일한 참조 부호는 동일 부재를 나타낸다.

도 2a를 참조하면, 반도체 기판(100)상에 패드 산화막(110)을 형성한다. 그리고, 상기 패드 산화막(110) 위에 질화막(122)을 형성한다.

그 후, 도 1a를 참조하여 설명한 제1 하드마스크층(20) 및 제1 희생 패턴(30) 형성 방법과 같은 방법으로 상기 질화막(122) 위에 제1 하드마스크층(20) 및 제1 희생 패턴(30)을 형성한다.

도 2b를 참조하면, 도 1b 내지 도 1g를 참조하여 설명한 바와 같은 방법으로 상기 질화막(122) 위에 제1 하드마스크층(20) 및 제2 하드마스크층(40)을 형성한다.

도 2c를 참조하면, 도 1h를 참조하여 설명한 바와 같은 방법으로 상기 제2 하드마스크층(40)의 상부에 형성된 돌출부를 식각 마스크로 이용하여 제2 하드마스크층(40) 및 제1 하드마스크층(20)을 차례로 이방성 건식 식각하여, 상기 질화막(122) 위에 상기 제1 하드마스크층(20) 및 제2 하드마스크층(40)의 잔류 부분으로 이루어지는 하드마스크 패턴(60)을 형성한다.

도 2d를 참조하면, 상기 하드마스크 패턴(60)을 식각 마스크로 사용하여 상기 질화막(122)을 이방성 건식 식각하여 질화막 패턴(122a)을 형성한다. 도 2c에는 상기 질화막 패턴(122a) 위에 상기 하드마스크 패턴(60)이 남아 있지 않은 것으로 도시되어 있다. 그러나, 경우에 따라 상기 질화막 패턴(122a)이 형성된 후 상기 질화막 패턴(122a)의 상면에 상기 하드마스크 패턴(60)이 일부 잔류되어 있을 수도 있다.

상기 질화막 패턴(122a)은 상기 제1 피치(2P)의 1/2인 미세한 피치(P)로 반복 형성되는 구조를 가진다.

도 2e를 참조하면, 상기 질화막 패턴(122a)을 식각 마스크로 하여 상기 패드 산화막(110) 및 상기 반도체 기판(100)을 이방성 건식 식각하여 상기 기판에 트렌치(160)를 형성한다.

도 2f를 참조하면, 상기 트렌치(160) 내부 및 상기 질화막 패턴(122a) 위에 절연 물질을 증착한 후, 상기 질화막 패턴(122a)이 노출될 때 까지 CMP (chemical mechanical polishing) 공정에 의해 평탄화하는 방법으로 상기 트렌치(160) 내에 절연막(170)을 채워 소자분리 영역을 형성한다.

도 2a 내지 도 2f를 참조하여 설명한 방법과 같이 본 발명에 따른 방법에 의해 형성된 하드마스크 패턴(60) 및 질화막 패턴(122a)을 각각 식각 마스크로 이용하여 반도체 기판(100)에 트렌치(160)를 형성하는 방법으로 소자분리 영역을 형성함으로써 통상의 포토리소그래피 공정에서 구현할 수 있는 피치의 1/2인 미세 피치로 반복적으로 형성되는 소자분리용 패턴을 형성하는 것이 가능하게 되어, 포토리소그래피 공정에서의 해상 한계를 초월하는 미세 피치로 반복 형성되는 미세한 소자분리 영역을 용이하게 구현할 수 있다.

다음에, 본 발명의 바람직한 실시예에 따른 하드마스크 패턴 형성 방법을 이용하여 반도체 소자의 미세 패턴을 형성하는 방법의 다른 예를 설명한다.

도 3은 본 발명에 따른 방법에 의하여 형성된 하드마스크 패턴을 이용하여 구현하고자 하는 복수의 콘택홀 패턴(250)의 레이아웃(layout)이다.

도 3에서, 형성하고자 하는 복수의 콘택홀 패턴(250)이 각각 제1 피치( $P_1$ )로 반복 배치되어 있다.

도 4a 및 도 4b 내지 도 7a 및 도 7b는 도 3의 레이아웃에 따른 콘택홀 패턴(250)을 형성하기 위한 제1 실시예를 설명하기 위하여 공정 순서에 따라 도시한 도면들이다. 여기서, 도 4a, 도 5a, 도 6a 및 도 7a는 본 발명에 따른 미세 패턴 형성 방법에 따른 각 공정 단계에서 구조물의 상면 구조를 보여주는 평면도이고, 도 4b, 도 5b, 도 6b 및 도 7b는 각각 도 4a, 도 5a, 도 6a 및 도 7a의 단면도이다.

도 4a 및 도 4b 내지 도 7a 및 도 7b에 있어서, 도 1a 내지 도 1h 및 도 2a 내지 도 2f에서와 동일한 참조 부호는 동일 부재를 나타낸다.

도 4a와 도 4a의 IVb - IVb'선 단면도인 도 4b를 참조하면, 반도체 기판(200)상에 층간절연막(210)을 형성한다. 그리고, 본 발명에 따른 하드마스크 패턴 형성 방법에 따라 상기 층간절연막(210) 위에 라인 앤드 스페이스 패턴 형상의 하드마스크 패턴(220)을 형성한다. 상기 하드마스크 패턴(220)은 도 1a 내지 도 1h를 참조하여 설명한 하드마스크 패턴(60) 형성 공정과 동일한 공정, 또는 도 2a 내지 도 2d를 참조하여 설명한 바와 같이 하드마스크 패턴(60)을 식각마스크로 이용하여 형성한 질화막 패턴(122a) 형성 공정과 동일한 공정에 의해 형성될 수 있다.

예를 들면, 상기 층간절연막(210)은 산화막으로 이루어질 수 있다. 이 경우, 상기 하드마스크 패턴(60)은 질화막으로 이루어지는 것이 바람직하다.

상기 하드마스크 패턴(220)은 도 3에 도시한 복수의 콘택홀 패턴(250)의 피치(Ph)와 동일한 피치(Ps)로 형성한다. 여기서, 상기 하드마스크 패턴(220) 사이의 스페이스(224)의 폭(Ws)은 도 1b를 참조하여 설명한 방법에 의해 형성되는 제1 희생 패턴(30)의 폭(W<sub>1</sub>)과, 도 1e를 참조하여 설명한 방법에 의해 형성되는 제2 희생 패턴(50a)의 폭(W<sub>4</sub>)에 의해 결정되는 것이다. 상기 제1 희생 패턴(30)의 폭(W<sub>1</sub>)은 상기 제1 희생 패턴(30) 형성을 위한 포토리소그래피 공정시 이용되는 레이아웃 설계에 따라 결정되는 것이며, 상기 제2 희생 패턴(50a)의 폭(W<sub>4</sub>)은 상기 제1 희생 패턴(30)의 폭(W<sub>1</sub>)의 치수 균일도에 의존하는 것이므로, 상기 하드마스크 패턴(220) 사이의 스페이스(224)의 폭(Ws)은 상기 제1 희생 패턴(30)의 폭(W<sub>1</sub>)의 치수 균일도와 대략 유사한 정도의 균일도를 가진다. 상기 제1 희생 패턴(30)의 폭(W<sub>1</sub>) 및 상기 제2 희생 패턴(50a)의 폭(W<sub>4</sub>)은 도 3에 도시한 최종적으로 구현하고자 하는 콘택홀 패턴(250)의 단축 방향 폭(Wx)의 치수로 설계되므로, 상기 콘택홀 패턴(250)의 단축 방향 폭(Wx) 및 피치(Ph)는 상기 하드마스크 패턴(220) 사이의 스페이스(224)의 폭(Ws) 및 피치(Ps)에 대응하는 값을 가지게 된다. 즉, 상기 제1 희생 패턴(30)의 폭(W<sub>1</sub>)에 의해 도 3에 도시한 형성하고자 하는 콘택홀 패턴(250)의 단축 방향의 폭(Wx)이 결정된다고 할 수 있다.

따라서, 상기 콘택홀 패턴(250)의 단축 방향 폭(Wx) 및 피치(Ph)는 의도하였던 설계값으로부터 오차가 거의 없으며, 이들 사이에 오차가 발생한다 하여도 그 오차 범위를 최소화시킬 수 있다.

도 5a와 도 5a의 Vb - Vb'선 단면도인 도 5b를 참조하면, 상기 하드마스크 패턴(220)이 형성된 결과물을 덮는 마스크 패턴(230)을 형성한다.

상기 마스크 패턴(230)에는 상기 층간절연막(210)중 도 3의 레이아웃에 따른 콘택홀 형성 예정 영역(A)을 노출시키는 개구(230a)가 형성되어 있다. 상기 개구(230a)를 통해 상기 층간절연막(210)중 콘택홀 형성 예정 영역(A) 및 그 위를 덮고 있는 하드마스크 패턴(220)의 일부가 노출된다. 상기 개구(230a)는 상기 하드마스크 패턴(220)의 연장 방향으로 상기 개구(230a)의 단축 방향의 폭(Wm) 만큼 상기 하드마스크 패턴(220)을 노출시킨다. 상기 개구(230a)의 단축 방향의 폭(W<sub>m</sub>)에 의해 도 3에 도시한 형성하고자 하는 콘택홀 패턴(250)의 장축 방향의 폭(W<sub>y</sub>)이 결정된다.

상기 마스크 패턴(230)은 통상의 포토레지스트 물질로 이루어질 수 있다. 또는, 상기 마스크 패턴(230)은 SOC막 (spin on carbon film), Si ARC막 (anti-reflective coating film), 및 포토레지스트층이 차례로 적층된 3층 구조의 적층막, 또는 SOC막, Si ARC막, 유기 ARC막, 및 포토레지스트층이 차례로 적층된 4층 구조의 적층막으로 이루어질 수 있다.

도 6a와 도 6a의 VIb - VIb'선 단면도인 도 6b를 참조하면, 상기 마스크 패턴(230)과, 상기 마스크 패턴(230)에 형성된 개구(230a)를 통해 노출되는 상기 하드마스크 패턴(220)을 각각 식각 마스크로 사용하여 상기 층간절연막(210)을 이방성 건식 식각하여 콘택홀(210h)이 형성된 층간절연막 패턴(210a)을 형성한다. 상기 층간절연막 패턴(210a)의 콘택홀(210h)을 통해 상기 반도체 기판(200)의 상면이 노출된다.

도 7a와 도 7a의 VIIb - VIIb'선 단면도인 도 7b를 참조하면, 상기 층간절연막 패턴(210a) 위에 남아 있는 하드마스크 패턴(220) 및 마스크 패턴(230)을 제거한다.

상기 층간절연막 패턴(210a)에 형성된 콘택홀(210h)은 상기 반도체 기판(200)의 활성 영역(도시 생략) 또는 도전층(도시 생략)을 노출시키는 DC 콘택홀 (direct contact hole), BC 콘택홀 (buried contact hole), 또는 비아(via) 콘택홀을 구성할 수 있다.

도 4a 및 도 4b 내지 도 7a 및 도 7b를 참조하여 설명한 방법과 같이 반도체 기판(200)상에 본 발명에 따른 방법에 의해 형성된 하드마스크 패턴(220)을 식각 마스크로 이용하여 층간절연막(210)에 콘택홀(210h)을 형성함으로써 통상의 포토리소그래피 공정에서 구현할 수 있는 피치의 1/2인 미세 피치로 반복적으로 형성되는 피쳐 사이즈 (feature size) 이하의 미세 콘택홀을 형성하는 것이 가능하다.

도 8a 내지 도 8f는 도 3의 레이아웃에 따른 콘택홀 패턴(250)을 형성하기 위한 제2 실시예를 설명하기 위하여 공정 순서에 따라 도시한 단면도들이다.

도 8a 내지 도 8f에 있어서, 도 1a 내지 도 1h, 도 2a 내지 도 2f, 그리고 도 4a 내지 도 7a에서와 동일한 참조 부호는 동일 부재를 나타낸다.

도 8a를 참조하면, 반도체 기판(200)상에 층간절연막(210)을 형성한다. 그리고, 상기 층간절연막(210) 위에 질화막(122)을 형성한다.

그 후, 도 1b 내지 도 1g를 참조하여 설명한 바와 같은 방법으로 상기 질화막(122) 위에 제1 하드마스크층(20) 및 제2 하드마스크층(40)을 형성한다. 상기 제2 하드마스크층(40)의 상부에는 제2 피치(P)로 반복 형성되는 돌출부가 형성되어 있으며, 상기 돌출부는 소정 방향으로 반복 형성되는 복수의 라인 패턴의 형상을 가진다.

도 8b를 참조하면, 도 5a 및 도 5b를 참조하여 설명한 바와 같은 방법으로 상기 제1 하드마스크층(20) 및 제2 하드마스크층(40) 위에 마스크 패턴(230)을 형성한다. 상기 마스크 패턴(230)에 관한 상세한 사항은 도 5a 및 도 5b를 참조하여 설명한 바와 같다. 단, 상기 마스크 패턴(230)의 개구(230a)를 통해 제1 하드마스크층(20) 및 제2 하드마스크층(40)이 노출된다. 상기 개구(230a)의 단축 방향의 폭( $W_m$ )(도 5a 참조)에 의해 도 3에 도시한 형성하고자 하는 콘택홀 패턴(250)의 장축 방향의 폭( $W_y$ )이 결정된다.

도 8c를 참조하면, 상기 마스크 패턴(230)과 상기 제2 하드마스크층(40)의 상부에 형성된 돌출부를 각각 식각 마스크로 이용하여 상기 제2 하드마스크층(40) 및 제1 하드마스크층(20)을 차례로 이방성 건식 식각하여, 상기 개구(230a)에 의해 오픈(open)되는 영역에서만 상기 질화막(122) 위에 상기 제1 하드마스크층(20) 및 제2 하드마스크층(40)의 잔류 부분으로 이루어지는 복수의 하드마스크 패턴(60)을 형성한다. 상기 하드마스크 패턴(60)을 통해 상기 질화막(122)의 상면이 노출된다.

도 8d를 참조하면, 상기 마스크 패턴(230) 및 상기 하드마스크 패턴(60)을 식각 마스크로 사용하여 상기 질화막(122)을 이방성 건식 식각하여 질화막 패턴(122a)을 형성한다. 도 8d에는 상기 질화막 패턴(122a) 위에 상기 하드마스크 패턴(60)이 남아 있지 않은 것으로 도시되어 있다. 그러나, 경우에 따라 상기 질화막 패턴(122a)이 형성된 후 상기 질화막 패턴(122a)의 상면에 상기 하드마스크 패턴(60)이 일부 잔류되어 있을 수도 있다.

상기 질화막 패턴(122a)은 상기 제1 피치(2P)의 1/2인 미세한 피치(P)로 반복 형성되는 구조를 가진다. 그리고, 상기 질화막 패턴(122a) 사이의 스페이스(122s)의 폭( $W_s$ )에 의해 도 3에 도시한 형성하고자 하는 콘택홀 패턴(250)의 단축 방향의 폭( $W_x$ )이 결정된다.

도 8e를 참조하면, 상기 마스크 패턴(230)과, 상기 마스크 패턴(230)에 형성된 개구(230a)를 통해 노출되는 상기 질화막 패턴(122a)을 각각 식각 마스크로 사용하여 상기 층간절연막(210)을 이방성 건식 식각하여 콘택홀(210h)이 형성된 층간절연막 패턴(210a)을 형성한다. 상기 층간절연막 패턴(210a)의 콘택홀(210h)을 통해 상기 반도체 기판(200)의 상면이 노출된다.

도 8f를 참조하면, 상기 층간절연막 패턴(210a) 위에 남아 있는 질화막 패턴(122a), 제1 하드마스크층(20), 제2 하드마스크층(40), 및 마스크 패턴(230)을 제거한다.

도 8a 내지 도 8f를 참조하여 설명한 바와 같이, 본 발명에 따른 방법에 의해 형성된 하드마스크 패턴(60)을 식각마스크로 이용하여 질화막 패턴(122a)을 형성하고, 상기 질화막 패턴(122a)을 식각마스크로 이용하여 층간절연막(210)을 식각하여 콘택홀(210a)을 형성하는 데 있어서, 상기 층간절연막(21)상의 제1 하드마스크층(20), 제2 하드마스크층(40) 위에 개구(230a)가 형성된 마스크 패턴(230)을 형성하여 콘택홀(210a) 형성 예정 영역을 오픈시킨 후, 상기 개구(230a)에 의해 오픈된 영역에서만 상기 하드마스크 패턴(60) 및 질화막 패턴(122a)을 형성한다. 따라서, 디자인 룰이 20 nm 이하인 초미세 콘택홀 패턴 형성시 보자 미세한 사이즈를 가지게 되는 하드마스크 패턴(60) 및 질화막 패턴(122a) 형성 후 거치게 되는 공정 수가 줄어들어 하드마스크 패턴(60) 및 질화막 패턴(122a)의 형상이 콘택홀(210a) 형성을 위한 건식 식각이 이루어지기도 전에 변형되는 것을 방지할 수 있으며, 최종적으로 얻고자 하는 콘택홀(210a) 패턴을 원하는 형상으로 얻는 데 보다 유리하다.

### 발명의 효과

본 발명에 따른 하드마스크 패턴 형성 방법에서는 더블 패터닝 공정을 이용하여 포토리소그래피 공정에서의 해상 한계를 초월하는 미세 피치로 반복 형성되는 미세 패턴을 우수한 CD 균일도로 형성할 수 있다. 특히, 미세 피치로 반복 형성되는 복수의 콘택홀을 형성하기 위한 하드마스크를 형성하는 데 있어서 포토리소그래피 공정에 의해 먼저 형성되는 제1 희생 패턴과, 상기 제1 희생 패턴에 의해 셀프얼라인되는 제2 희생 패턴의 형성되는 위치가 최종적으로 구현하고자 하는 콘택홀의 위치로 되므로, 콘택홀 형성을 위한 레이아웃 설계시, 형성하고자 하는 콘택홀 치수 자체로 레이아웃을 설계할 수 있다. 따라서, 콘택홀의 CD 균일도가 주위 패턴의 설계 치수에 대한 치수 정밀도에 의존하여 불량하게 되는 것을 방지할 수 있으며, 반도체 소자 제조에 필요한 레이아웃 설계가 용이하게 된다. 또한, 본 발명에 따른 하드마스크 패턴 형성 방법에서는 미세 피치로 반복 형성되는 하드마스크 패턴이 동시에 형성되므로, 상기 하드마스크 패턴중 상호 인접한 패턴이 시차를 두고 각각 다른 공정을 통해 형성되는 경우에 비해 하드마스크 패턴의 전체적인 CD 균일도를 향상시킬 수 있다.

따라서, 본 발명에 따른 미세 패턴 형성 방법에서는 포토리소그래피 공정에서 구현할 수 있는 피치의 1/2인 미세 피치로 반복 형성되는 미세 패턴을 형성하는 데 있어서 보다 용이한 방법으로 향상된 CD 균일도를 얻을 수 있다.

이상, 본 발명을 바람직한 실시예를 들어 상세하게 설명하였으나, 본 발명은 상기 실시예에 한정되지 않고, 본 발명의 기술적 사상 및 범위 내에서 당 분야에서 통상의 지식을 가진 자에 의하여 여러가지 변형 및 변경이 가능하다.

### 도면의 간단한 설명

도 1a 내지 도 1h는 본 발명의 바람직한 실시예에 따른 하드마스크 패턴 형성 방법을 설명하기 위하여 공정 순서에 따라 도시한 단면도들이다.

도 2a 내지 도 2f는 본 발명의 제1 실시예에 따른 반도체 소자의 미세 패턴형성 방법을 설명하기 위하여 공정 순서에 따라 도시한 단면도들이다.

도 3은 본 발명에 따른 반도체 소자의 미세 패턴 형성 방법에 따라 구현 가능한 콘택홀 패턴의 레이아웃이다.

도 4a 및 도 4b 내지 도 7a 내지 도 7b는 본 발명의 제2 실시예에 따른 반도체 소자의 미세 패턴형성 방법을 설명하기 위하여 공정 순서에 따라 도시한 단면도들이다.

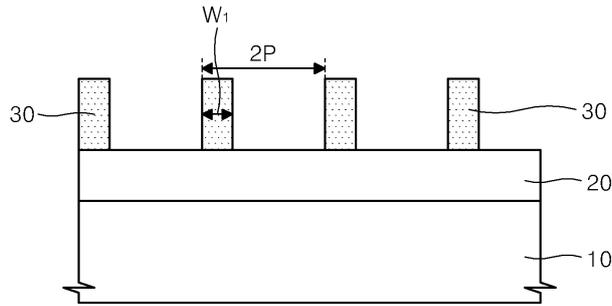
도 8a 내지 도 8f는 본 발명의 제2 실시예에 따른 반도체 소자의 미세 패턴형성 방법을 설명하기 위하여 공정 순서에 따라 도시한 단면도들이다.

<도면의 주요 부분에 대한 부호의 설명>

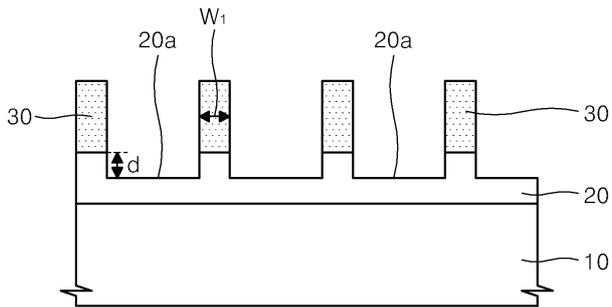
10: 기판, 20: 제1 하드마스크층, 20a: 낮은 표면부, 30: 제1 희생 패턴, 40: 제2 하드마스크층, 42: 리세스, 50: 제2 희생 막, 50a: 제2 희생 패턴, 60: 하드마스크 패턴, 100: 반도체 기판, 110: 패드 산화막, 122: 질화막, 122a: 질화막 패턴, 160: 트렌치, 170: 절연막, 200: 반도체 기판, 210: 층간절연막, 210a: 층간절연막 패턴, 210h: 콘택홀, 220: 하드마스크 패턴, 224: 스페이스, 230: 마스크 패턴, 230a: 개구, 250: 콘택홀 패턴.

도면

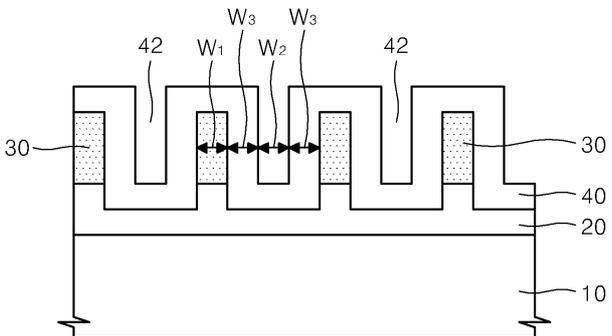
도면1a



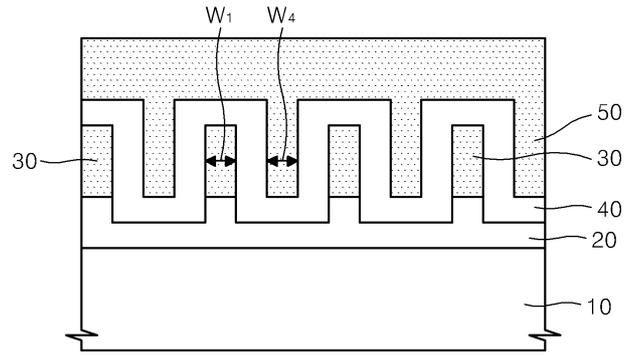
도면1b



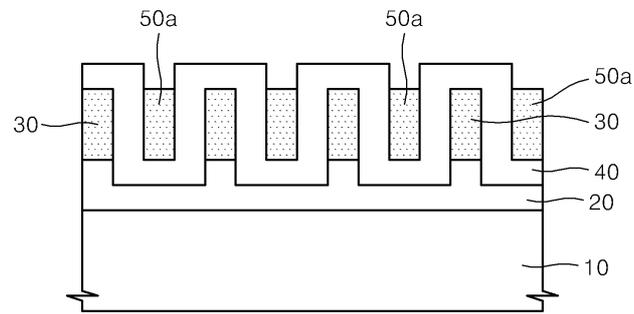
도면1c



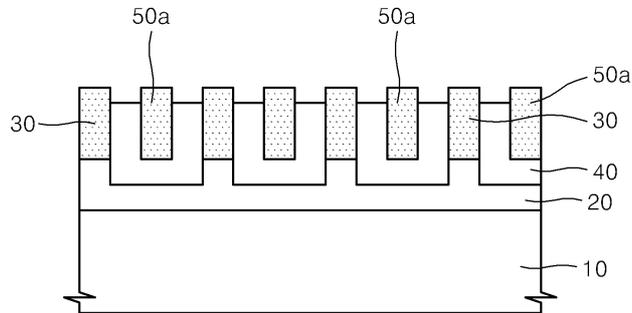
도면1d



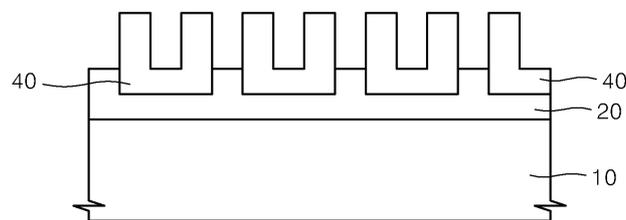
도면1e



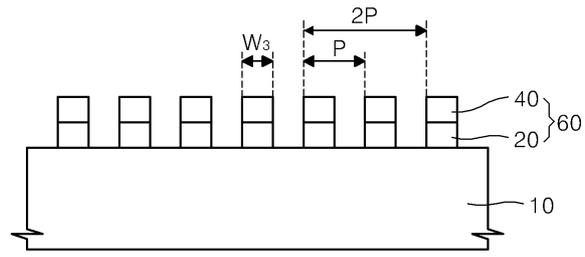
도면1f



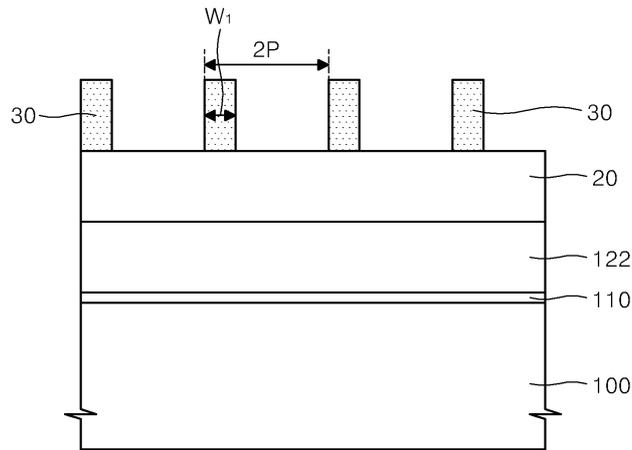
도면1g



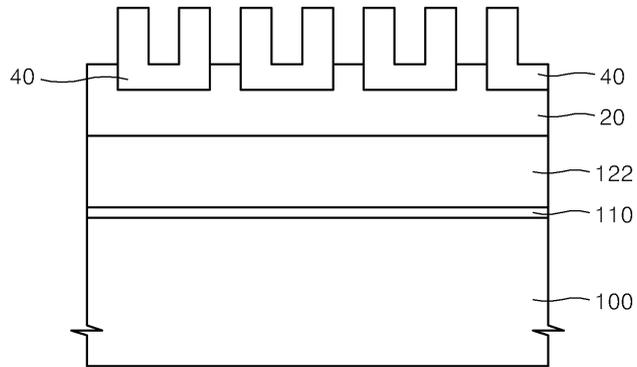
도면1h



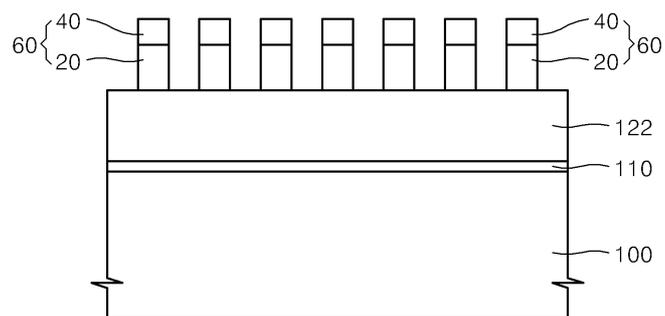
도면2a



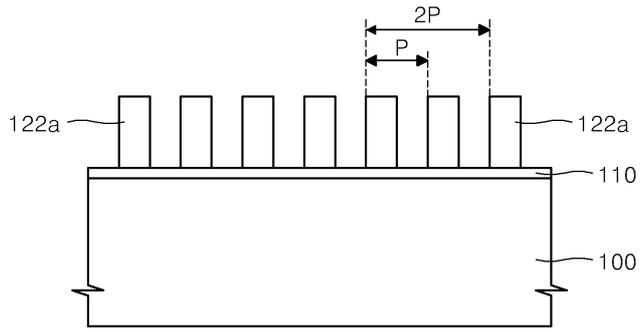
도면2b



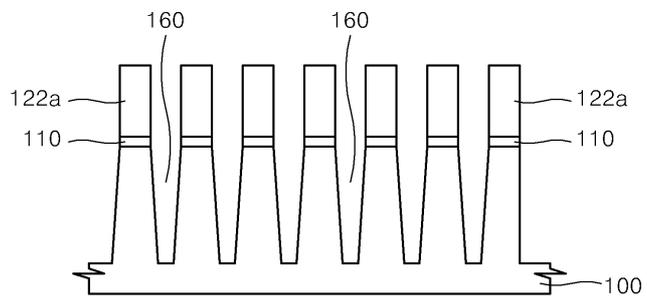
도면2c



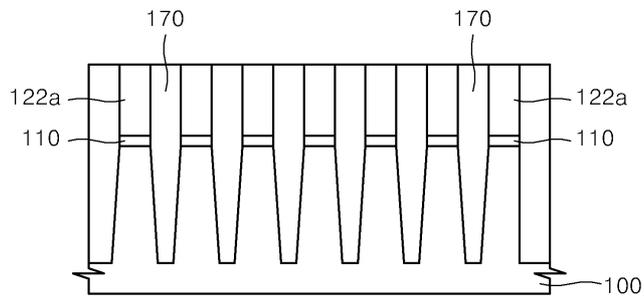
도면2d



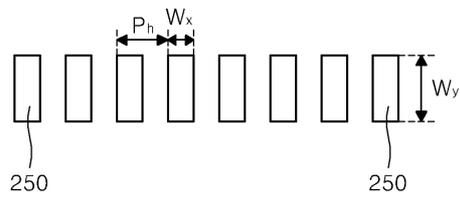
도면2e



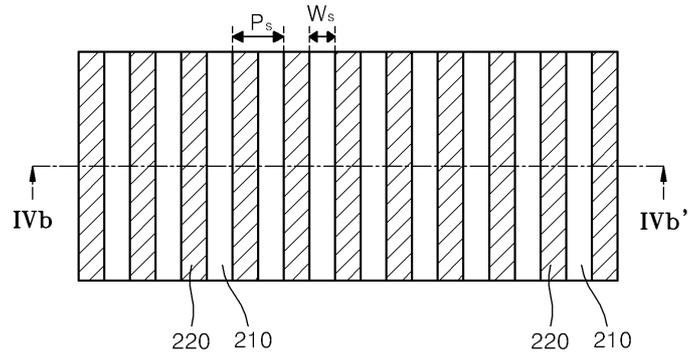
도면2f



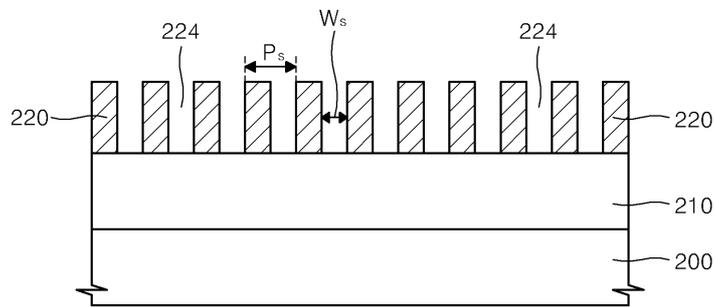
도면3



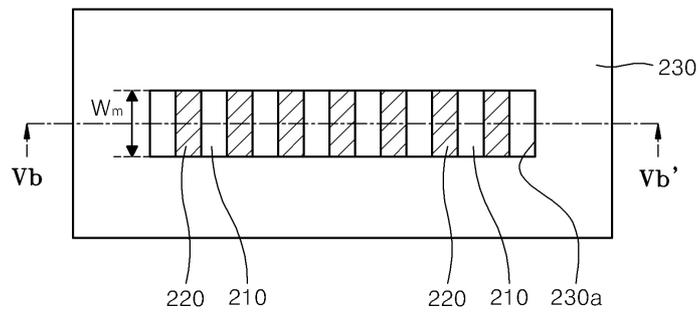
도면4a



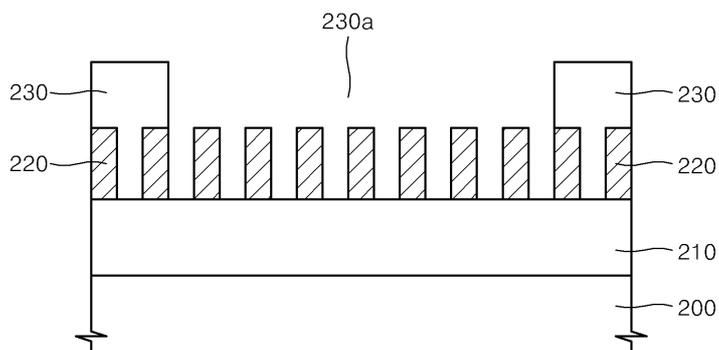
도면4b



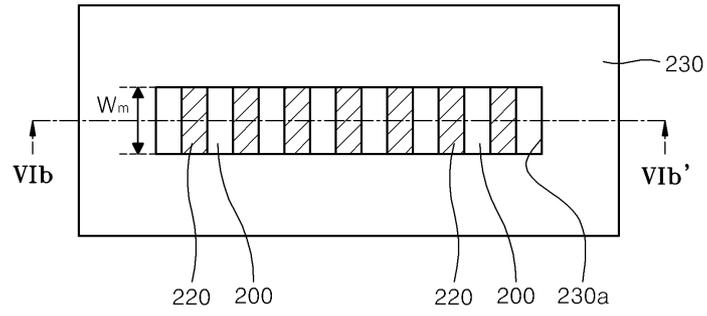
도면5a



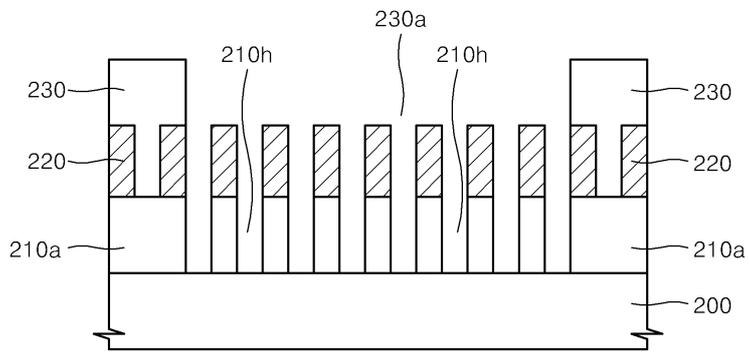
도면5b



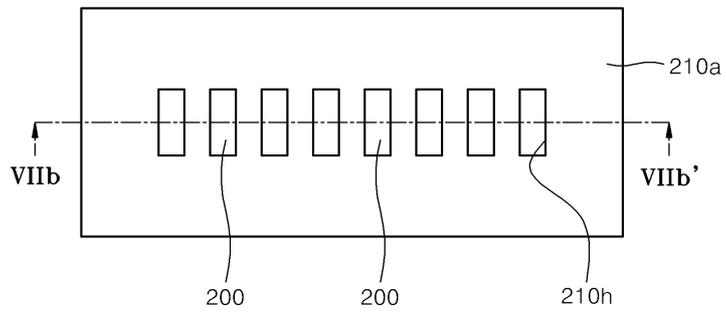
도면6a



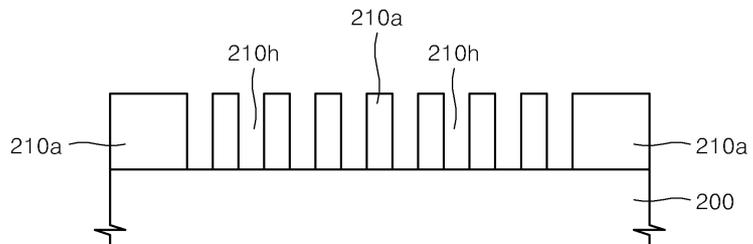
도면6b



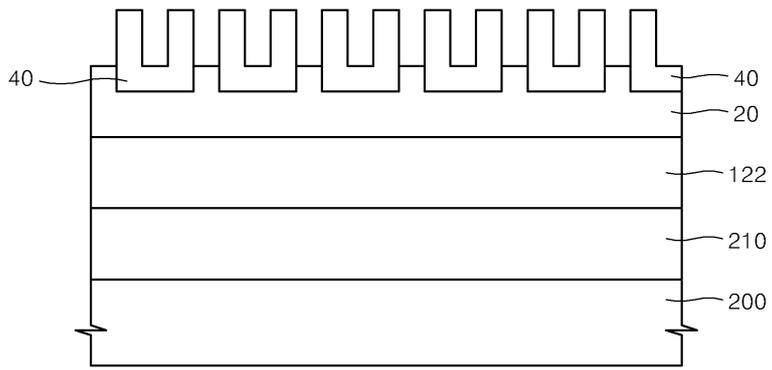
도면7a



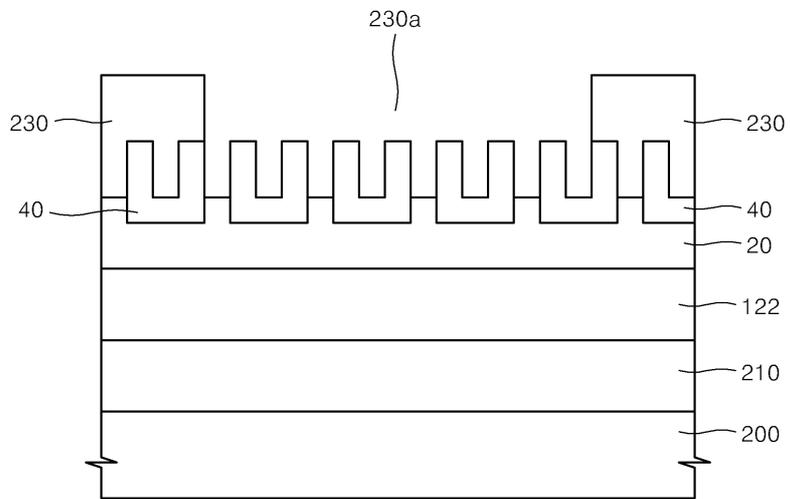
도면7b



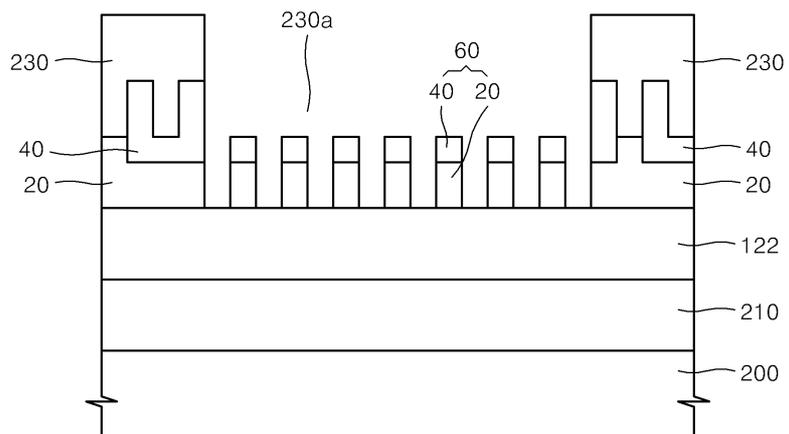
도면8a



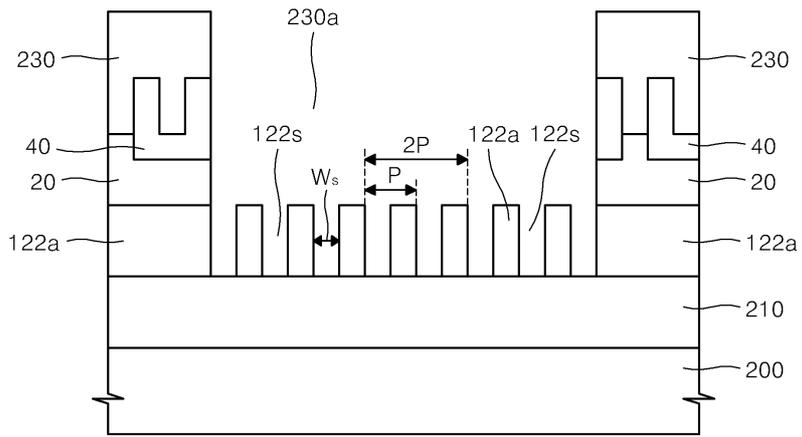
도면8b



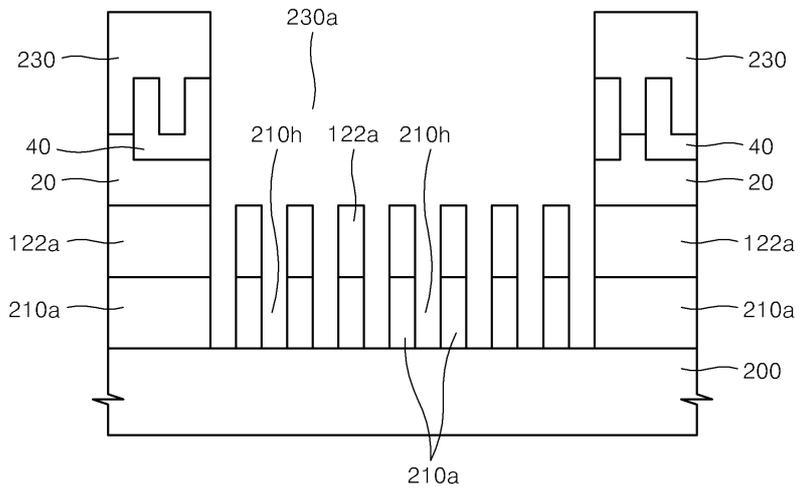
도면8c



도면8d



도면8e



도면8f

