



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2024년11월14일
(11) 등록번호 10-2730943
(24) 등록일자 2024년11월12일

(51) 국제특허분류(Int. Cl.)
H10K 50/00 (2023.01) H10K 50/80 (2023.01)
H10K 59/00 (2023.01)
(52) CPC특허분류
H10K 50/13 (2023.02)
H10K 50/805 (2023.02)
(21) 출원번호 10-2019-0180113
(22) 출원일자 2019년12월31일
심사청구일자 2022년10월13일
(65) 공개번호 10-2021-0086287
(43) 공개일자 2021년07월08일
(56) 선행기술조사문헌
KR1020070051636 A*
(뒷면에 계속)

(73) 특허권자
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
류지호
경기도 파주시 월롱면 엘지로 245
(74) 대리인
특허법인천문

전체 청구항 수 : 총 12 항

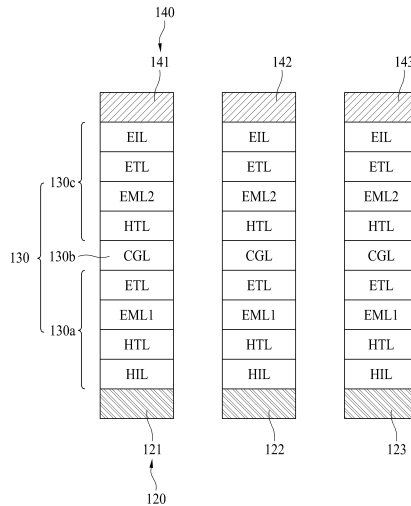
심사관 : 신재경

(54) 발명의 명칭 표시장치

(57) 요약

본 출원은 표시장치에 관한 것으로, 본 출원의 일 예에 따른 표시장치는 제1 서브 화소, 및 제1 서브 화소와 인접하여 배치된 제2 서브 화소가 정의된 기관, 기관 상에서 제1 서브 화소, 및 제2 서브 화소 각각에 구비된 제1 전극, 제1 전극 상에서 제1 서브 화소, 및 제2 서브 화소 각각에 구비된 발광층, 발광층 상에서 제1 서브 화소, 및 제2 서브 화소에 공통으로 구비된 제2 전극, 제1 서브 화소 및 제2 서브 화소 사이에 마련된 트랜치부, 및 트랜치부의 적어도 일부분을 채우는 절연부를 포함한다.

대표도 - 도4



(52) CPC특허분류
H10K 59/35 (2023.02)

(56) 선행기술조사문헌
KR1020190068814 A*
KR1020190140348 A*
KR1020190072824 A
KR1020190018922 A
*는 심사관에 의하여 인용된 문헌

명세서

청구범위

청구항 1

제1 서브 화소, 및 상기 제1 서브 화소와 인접하여 배치된 제2 서브 화소가 정의된 기관;
 상기 기관 상에서 상기 제1 서브 화소, 및 상기 제2 서브 화소 각각에 구비된 제1 전극;
 상기 제1 전극 상에서 상기 제1 서브 화소, 및 상기 제2 서브 화소 각각에 구비된 발광층;
 상기 발광층 상에서 상기 제1 서브 화소, 및 상기 제2 서브 화소에 공통으로 구비된 제2 전극;
 상기 제1 서브 화소 및 상기 제2 서브 화소 사이에 마련된 트렌치부;
 상기 트렌치부의 적어도 일부분을 채우는 절연부; 및
 상기 제1 서브 화소 및 상기 제2 서브 화소 사이에 구성되어 발광 영역과 비 발광 영역을 정의하는 बैं크를 포함하고,
 상기 절연부는 상기 발광 영역과 비중첩된, 표시장치.

청구항 2

제1 항에 있어서,
 상기 제1 서브 화소의 상기 발광층 및 상기 제2 서브 화소의 상기 발광층은 서로 비접촉하도록 구비되는, 표시장치.

청구항 3

제1 항에 있어서,
 상기 기관 상에 형성된 보호층을 더 포함하고,
 상기 트렌치부는 상기 보호층의 적어도 일부가 제거되어 형성된, 표시장치.

청구항 4

제3 항에 있어서,
 상기 트렌치부는 상기 기관의 적어도 일부가 추가로 제거되어 형성된, 표시장치.

청구항 5

제1 항에 있어서,
 상기 제1 서브 화소에 구비된 상기 발광층 및 상기 제2 서브 화소에 구비된 상기 발광층은,
 상기 트렌치부와 중첩하는 영역에서 서로 마주하도록 형성된 발광층 측벽을 포함하는, 표시장치.

청구항 6

제1 항에 있어서,
 상기 절연부는,
 상기 발광층의 측벽을 커버하도록 배치되는 제1 절연부를 포함하는, 표시장치.

청구항 7

제6 항에 있어서,

상기 절연부는,

상기 제1 절연부로부터 연장되어 형성되고, 상기 발광층의 상면의 적어도 일부분과 중첩하도록 형성되는 제2 절연부를 포함하는, 표시장치.

청구항 8

제7 항에 있어서,

상기 제2 절연부는 상기 제1 전극과 적어도 일부분 중첩하는, 표시장치.

청구항 9

제1항에 있어서,

상기 절연부는

상기 발광층의 측벽을 커버하도록 배치되는 제1 절연부 및

상기 제1 절연부로부터 연장되어 형성되고, 상기 발광층의 상면의 적어도 일부분과 중첩하도록 형성되는 제2 절연부를 포함하고,

상기 절연부는 상기 제1 서브 화소 및 상기 제2 서브 화소 사이에서 절단된 단면 기준으로 'T'와 같은 형상 또는 'K'가 시계방향으로 90도 회전된 형상을 갖는, 표시장치.

청구항 10

제9 항에 있어서,

상기 제2 절연부는 상기 트렌치부와 중첩하도록 형성되는, 표시장치.

청구항 11

제1 항에 있어서,

상기 기관 상부에 형성되고, 상기 제1 서브 화소 및 상기 제2 서브 화소의 제1 전극 각각에 전기적으로 연결되는 구동 박막 트랜지스터를 더 포함하는, 표시장치.

청구항 12

제 1 항 내지 제 11 항 중 어느 한 항에 있어서,

상기 기관과 이격되는 렌즈 어레이, 및 상기 기관과 상기 렌즈 어레이를 수납하는 수납 케이스를 추가로 포함하는 표시장치.

발명의 설명

기술 분야

[0001] 본 출원은 영상을 표시하는 표시장치에 관한 것이다.

배경 기술

[0002] 정보화 사회가 발전함에 따라 영상을 표시하기 위한 표시장치에 대한 요구가 다양한 형태로 증가하고 있다. 이에 따라, 최근에는 액정표시장치(LCD, Liquid Crystal Display), 플라즈마표시장치(PDP, Plasma Display Panel), 퀀텀닷발광 표시장치 (QLED: Quantum dot Light Emitting Display), 유기발광 표시장치(OLED, Organic Light Emitting Display)와 같은 여러 가지 표시장치가 활용되고 있다.

[0003] 표시장치들 중에서 유기발광 표시장치는 자체발광형으로서, 액정표시장치(LCD)에 비해 시야각, 대조비 등이 우수하며, 별도의 백라이트가 필요하지 않아 경량 박형이 가능하며, 소비전력이 유리한 장점이 있다. 또한, 유기발광 표시장치는 직류저전압 구동이 가능하고, 응답속도가 빠르며, 특히 제조비용이 저렴한 장점이 있다.

[0004] 최근에는 이와 같은 유기발광 표시장치를 포함한 헤드 장착형 디스플레이(head mounted display)가 개발되고 있

다. 헤드 장착형 디스플레이(Head Mounted Display, HMD)는 안경이나 헬멧 형태로 착용하여 사용자의 눈앞 가까운 거리에 초점이 형성되는 가상현실(Virtual Reality, VR) 또는 증강현실(Augmented Reality)의 안경형 모니터 장치이다. 하지만, 초고해상도의 헤드 장착형 디스플레이는 화소들 사이의 간격이 좁기 때문에 누설 전류에 의해 인접 화소가 더 큰 영향을 받을 수 있다.

발명의 내용

해결하려는 과제

- [0005] 본 출원은 인접 화소들 사이에서 누설 전류가 발생하는 것을 방지할 수 있는 표시장치를 제공하는 것을 기술적 과제로 한다.
- [0006] 또한, 본 출원은 제2 전극과 전하 생성층 사이에 쇼트(short)가 발생하는 것을 방지할 수 있는 표시장치를 제공하는 것을 다른 기술적 과제로 한다.
- [0007] 위에서 언급된 본 출원의 기술적 과제 외에도, 본 출원의 다른 특징 및 이점들이 이하에서 기술되거나, 그러한 기술 및 설명으로부터 본 출원이 속하는 기술 분야에서 통상의 지식을 가진 자에게 명확하게 이해될 수 있을 것이다.

과제의 해결 수단

- [0008] 본 출원의 일 예에 따른 표시장치는 제1 서브 화소, 및 제1 서브 화소와 인접하여 배치된 제2 서브 화소가 정의된 기관, 기관 상에서 제1 서브 화소, 및 제2 서브 화소 각각에 구비된 제1 전극, 제1 전극 상에서 제1 서브 화소, 및 제2 서브 화소 각각에 구비된 발광층, 발광층 상에서 제1 서브 화소, 및 제2 서브 화소에 공통으로 구비된 제2 전극, 제1 서브 화소 및 제2 서브 화소 사이에 마련된 트렌치부, 및 트렌치부의 적어도 일부분을 채우는 절연부를 포함한다.

발명의 효과

- [0009] 본 출원에 따르면, 본 출원은 서브 화소들 사이에 트렌치를 형성함으로써, 발광층이 서브 화소들 사이에서 단절될 수 있도록 한다. 본 출원은 인접한 서브 화소들 각각에 형성된 전하 생성층이 서로 이격되므로, 전하 생성층을 통해 인접한 서브 화소로 전류가 누설되는 것을 방지할 수 있다.
- [0010] 또한, 본 출원은 인접한 서브 화소의 발광층을 전기적으로 절연할 수 있는 절연부를 포함함으로써, 인접한 서브 화소들 간에 전류가 누설되는 것을 보다 안정적으로 방지할 수 있다.
- [0011] 위에서 언급된 본 출원의 효과 외에도, 본 출원의 다른 특징 및 이점들이 이하에서 기술되거나, 그러한 기술 및 설명으로부터 본 출원이 속하는 기술분야에서 통상의 지식을 가진 자에게 명확하게 이해될 수 있을 것이다.

도면의 간단한 설명

- [0012] 도 1은 본 출원의 일 예에 따른 표시장치의 사시도이다.
- 도 2는 본 출원의 일 예에 따른 표시장치의 평면도이다.
- 도 3은 도 2의 I-I'선을 따라 도시한 본 출원의 일 예에 따른 단면도이다.
- 도 4는 본 출원의 일 예에 따른 표시장치의 발광 소자의 일 예를 구체적으로 도시한 단면도이다.
- 도 5은 도 3의 A영역을 보여주는 확대도이다.
- 도 6a 내지 도 6f는 본 출원의 일 예에 따른 표시장치의 제조방법을 보여주는 단면도들이다.
- 도 7은 도 2의 I-I'의 다른 예를 보여주는 단면도이다.
- 도 8은 도 7의 B영역을 보여주는 확대도이다.
- 도 9a내지 도 9c는 본 출원의 또 다른 실시예에 따른 표시장치에 관한 것으로서, 이는 헤드 장착형 표시(HMD) 장치에 관한 것이다.

발명을 실시하기 위한 구체적인 내용

- [0013] 본 출원의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 일 예들을 참조하면 명확해질 것이다. 그러나 본 출원은 이하에서 개시되는 일 예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 출원의 일 예들은 본 출원의 개시가 완전하도록 하며, 본 출원의 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 출원의 발명은 청구항의 범주에 의해 정의될 뿐이다.
- [0014] 본 출원의 일 예를 설명하기 위한 도면에 개시된 형상, 크기, 비율, 각도, 개수 등은 예시적인 것이므로 본 출원이 도시된 사항에 한정되는 것은 아니다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다. 또한, 본 출원의 예를 설명함에 있어서, 관련된 공지 기술에 대한 구체적인 설명이 본 출원의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우 그 상세한 설명은 생략한다.
- [0015] 본 출원에서 언급된 "포함할 수 있다.", "가질 수 있다", "이루어진다" 등이 사용되는 경우 "~만"이 사용되지 않는 이상 다른 부분이 추가될 수 있다. 구성 요소를 단수로 표현한 경우에 특별히 명시적인 기재 사항이 없는 한 복수를 포함하는 경우를 포함할 수 있다.
- [0016] 구성 요소를 해석함에 있어서, 별도의 명시적 기재가 없더라도 오차 범위를 포함하는 것으로 해석한다.
- [0017] 위치 관계에 대한 설명일 경우, 예를 들어, "~상에", "~상부에", "~하부에", "~옆에" 등으로 두 부분의 위치 관계가 설명되는 경우, "바로" 또는 "직접"이 사용되지 않는 이상 두 부분 사이에 하나 이상의 다른 부분이 위치할 수도 있다.
- [0018] 시간 관계에 대한 설명일 경우, 예를 들어, "~후에", "~에 이어서", "~다음에", "~전에" 등으로 시간적 선후 관계가 설명되는 경우, "바로" 또는 "직접"이 사용되지 않는 이상 연속적이지 않은 경우도 포함할 수 있다.
- [0019] 제1, 제2 등이 다양한 구성요소들을 서술하기 위해서 사용되나, 이들 구성요소들은 이들 용어에 의해 제한되지 않는다. 이들 용어들은 단지 하나의 구성요소를 다른 구성요소와 구별하기 위하여 사용하는 것이다. 따라서, 이하에서 언급되는 제1 구성요소는 본 출원의 기술적 사상 내에서 제2 구성요소일 수도 있다.
- [0020] "적어도 하나"의 용어는 하나 이상의 관련 항목으로부터 제시 가능한 모든 조합을 포함하는 것으로 이해되어야 한다. 예를 들어, "제1 항목, 제2 항목 및 제 3 항목 중에서 적어도 하나"의 의미는 제1 항목, 제2 항목 또는 제 3 항목 각각 뿐만 아니라 제1 항목, 제2 항목 및 제 3 항목 중에서 2개 이상으로부터 제시될 수 있는 모든 항목의 조합을 의미할 수 있다.
- [0021] 본 출원의 여러 예들의 각각 특징들이 부분적으로 또는 전체적으로 서로 결합 또는 조합 가능하고, 기술적으로 다양한 연동 및 구동이 가능하며, 각 예들이 서로에 대하여 독립적으로 실시 가능할 수도 있고 연관 관계로 함께 실시할 수도 있다.
- [0022] 이하에서는 본 출원에 따른 표시장치의 예를 첨부된 도면을 참조하여 상세히 설명한다. 각 도면의 구성요소들에 참조부호를 부가함에 있어서, 동일한 구성요소들에 대해서는 비록 다른 도면상에 표시되더라도 가능한 한 동일한 부호를 가질 수 있다. 그리고, 첨부된 도면에 도시된 구성요소들의 스케일은 설명의 편의를 위해 실제와 다른 스케일을 가지므로, 도면에 도시된 스케일에 한정되지 않는다.
- [0023] 도 1은 본 출원의 일 실시예에 따른 표시장치를 보여주는 사시도이다.
- [0024] 도 1을 참조하면, 본 출원의 일 실시예에 따른 표시장치(100)는 표시패널(110), 소스 드라이버 집적회로(210), 연성필름(220), 회로보드(230), 및 타이밍 제어부(240)를 포함한다.
- [0025] 표시패널(110)은 제1 기관(111)과 제2 기관(112)을 포함한다. 제2 기관(112)은 봉지 기관일 수 있다. 제1 기관(111)은 플라스틱 필름(plastic film) 또는 유리 기관(glass substrate)일 수 있다. 제2 기관(112)은 플라스틱 필름, 유리 기관, 또는 봉지 필름일 수 있다.
- [0026] 제2 기관(112)과 마주보는 제1 기관(111)의 일면 상에는 게이트 라인들, 데이터 라인들, 및 화소들이 형성된다. 화소들은 게이트 라인들과 데이터 라인들의 교차 구조에 의해 정의되는 영역에 마련된다.
- [0027] 화소들 각각은 박막 트랜지스터와 제1 전극, 발광층, 및 제2 전극을 구비하는 발광소자를 포함할 수 있다. 화소들 각각은 박막 트랜지스터를 이용하여 게이트 라인으로부터 게이트 신호가 입력되는 경우 데이터 라인의 데이터 전압에 따라 발광소자에 소정의 전류를 공급한다. 이로 인해, 화소들 각각의 발광소자는 소정의 전류에 따라 소정의 밝기로 발광할 수 있다. 화소들 각각의 구조에 대한 설명은 도 3 및 도 4를 참고하여 후술하기로 한다.

- [0028] 표시패널(110)은 화소들이 형성되어 화상을 표시하는 표시 영역과 화상을 표시하지 않는 비표시 영역으로 구분될 수 있다. 표시영역에는 게이트 라인들, 데이터 라인들, 및 화소들이 형성될 수 있다. 비표시 영역에는 게이트 구동부 및 패드들이 형성될 수 있다.
- [0029] 게이트 구동부는 타이밍 제어부(240)로부터 입력되는 게이트 제어신호에 따라 게이트 라인들에 게이트 신호들을 공급한다. 게이트 구동부는 표시패널(110)의 표시 영역의 일측 또는 양측 바깥쪽의 비표시 영역에 GIP(gate driver in panel) 방식으로 형성될 수 있다. 또는, 게이트 구동부는 구동 칩으로 제작되어 연성필름에 실장되고 TAB(tape automated bonding) 방식으로 표시패널(110)의 표시 영역의 일측 또는 양측 바깥쪽의 비표시 영역에 부착될 수도 있다.
- [0030] 소스 드라이버 IC(210)는 타이밍 제어부(240)로부터 디지털 비디오 데이터와 소스 제어신호를 입력받는다. 소스 드라이버 IC(210)는 소스 제어신호에 따라 디지털 비디오 데이터를 아날로그 데이터전압들로 변환하여 데이터 라인들에 공급한다. 소스 드라이버 IC(210)가 구동 칩으로 제작되는 경우, COF(chip on film) 또는 COP(chip on plastic) 방식으로 연성필름(220)에 실장될 수 있다.
- [0031] 표시패널(110)의 비표시 영역에는 데이터 패드들과 같은 패드들이 형성될 수 있다. 연성필름(220)에는 패드들과 소스 드라이버 IC(210)를 연결하는 배선들, 패드들과 회로보드(230)의 배선들을 연결하는 배선들이 형성될 수 있다. 연성필름(220)은 이방성 도전 필름(ant isotropic conducting film)을 이용하여 패드들 상에 부착되며, 이로 인해 패드들과 연성필름(220)의 배선들이 연결될 수 있다.
- [0032] 회로보드(230)는 연성필름(220)들에 부착될 수 있다. 회로보드(230)는 구동 칩들로 구현된 다수의 회로들이 실장될 수 있다. 예를 들어, 회로보드(230)에는 타이밍 제어부(240)가 실장될 수 있다. 회로보드(230)는 인쇄회로보드(printed circuit board) 또는 연성 인쇄회로보드(flexible printed circuit board)일 수 있다.
- [0033] 타이밍 제어부(240)는 회로보드(230)의 케이블을 통해 외부의 시스템 보드로부터 디지털 비디오 데이터와 타이밍 신호를 입력받는다. 타이밍 제어부(240)는 타이밍 신호에 기초하여 게이트 드라이버 IC의 동작 타이밍을 제어하기 위한 게이트 제어신호와 소스 드라이버 IC(210)들을 제어하기 위한 소스 제어신호를 발생한다. 타이밍 제어부(240)는 게이트 제어신호를 게이트 드라이버 IC에 공급하고, 소스 제어신호를 소스 드라이버 IC(210)들에 공급한다.
- [0035] 도 2는 본 출원의 일 예에 따른 표시장치의 평면도이고, 도 3은 도 2의 I-I'선을 따라 도시한 본 출원의 일 예에 따른 단면도이고, 도 4는 본 출원의 일 예에 따른 표시장치의 발광 소자의 일 예를 구체적으로 도시한 단면도이고, 도 5은 도 3의 A영역을 보여주는 확대도이다.
- [0036] 도 2 내지 도 5를 참조하면, 제1 기관(111)은 표시 영역(DA)과 비표시 영역(NDA)으로 구분되며, 비표시 영역(NDA)에는 패드들이 형성되는 패드 영역(PA)이 형성될 수 있다.
- [0037] 표시 영역(DA)에는 데이터 라인들, 데이터 라인들과 교차되는 게이트 라인들이 형성된다. 또한, 표시 영역(DA)에는 데이터 라인들과 게이트 라인들의 교차 영역에 매트릭스 형태로 화상을 표시하는 화소(P)들이 형성될 수 있다.
- [0038] 화소(P)들 각각은 제1 서브 화소(P1), 제2 서브 화소(P2) 및 제3 서브 화소(P3)를 포함할 수 있다. 제1 서브 화소(P1)는 적색 광을 방출하고, 제2 서브 화소(P2)는 녹색 광을 방출하고, 제3 서브 화소(P3)는 청색 광을 방출하도록 구비될 수 있지만, 반드시 그에 한정되는 것은 아니다. 화소들 각각은 백색(W)의 광을 방출하는 제4 서브 화소가 더 구비될 수 있다. 또한, 각각의 서브 화소(P1, P2, P3)의 배열 순서는 다양하게 변경될 수 있다. 또한, 도 2에서 화소(P)는 서브 화소들(P1, P2, P3)이 일렬로 배열되어 직사각형 형태를 갖는 것으로 도시되었으나, 본 출원의 실시예는 이에 제한되는 것은 아니고, 정사각형, 원형, 타원형, 및 부정형의 형태를 갖는 화소(P)로 제공될 수 있다.
- [0039] 서브 화소(P1, P2, P3)들 각각은 게이트 라인의 게이트 신호가 입력되면 데이터 라인의 데이터 전압에 따라 발광소자에 소정의 전류를 공급한다. 이로 인해, 서브 화소(P1, P2, P3)들 각각의 발광소자는 소정의 전류에 따라 소정의 밝기로 발광할 수 있다.
- [0040] 제1 기관(111)의 일면 상에는 박막 트랜지스터(TFT), 보호층(115), बैं크(125), 제1 전극(120), 발광층(130), 제2 전극(140), 절연부(150), 봉지부(160), 컬러필터(170) 및 트랜치부(TP)가 형성되고, 트랜치부(TP)와 중첩하는 에어갭(AG)이 형성된다.
- [0041] 제1 기관(111)은 표시장치의 베이스 기관으로서, 유리 또는 플라스틱으로 이루어질 수 있지만, 반드시 그에 한

정되는 것은 아니고, 실리콘 웨이퍼와 같은 반도체 물질로 이루어질 수도 있다. 제1 기판(111)은 투명한 재료로 이루어질 수도 있고 불투명한 재료로 이루어질 수도 있다.

- [0042] 본 출원의 일 실시예에 따른 표시장치(100)는 발광된 광이 상부쪽으로 방출되는 상부 발광(top emission) 방식으로 이루어질 수 있으나, 반드시 이에 한정되지 않는다. 본 출원의 일 실시예에 따른 표시장치(100)가 발광된 광이 상부쪽으로 방출되는 상부 발광(top emission) 방식으로 이루어지는 경우, 제1 기판(111)은 투명한 재료뿐만 아니라 불투명한 재료가 이용될 수도 있다. 한편, 본 출원의 일 실시예에 따른 표시장치(100)는 발광된 광이 하부쪽으로 방출되는 하부 발광(bottom emission) 방식으로 이루어지는 경우, 제1 기판(111)은 투명한 재료가 이용될 수 있다.
- [0043] 제1 기판(111) 상에는 각종 신호 배선들, 박막 트랜지스터, 및 커패시터 등을 포함하는 회로 소자가 화소(P1, P2, P3) 별로 형성될 수 있다. 신호 배선들은 게이트 배선, 데이터 배선, 전원 배선, 및 기준 배선을 포함하여 이루어질 수 있고, 박막 트랜지스터는 스위칭 박막 트랜지스터, 구동 박막 트랜지스터(TFT) 및 센싱 박막 트랜지스터를 포함하여 이루어질 수 있다.
- [0044] 스위칭 박막 트랜지스터는 게이트 배선에 공급되는 게이트 신호에 따라 스위칭되어 데이터 배선으로부터 공급되는 데이터 전압을 구동 박막 트랜지스터에 공급하는 역할을 한다.
- [0045] 구동 박막 트랜지스터(TFT)는 스위칭 박막 트랜지스터로부터 공급되는 데이터 전압에 따라 스위칭되어 전원 배선에서 공급되는 전원으로부터 데이터 전류를 생성하여 발광소자의 제1 전극(120)에 공급하는 역할을 한다.
- [0046] 센싱 박막 트랜지스터는 화질 저하의 원인이 되는 구동 박막 트랜지스터의 문턱 전압 편차를 센싱하는 역할을 하는 것으로서, 게이트 배선 또는 별도의 센싱 배선에서 공급되는 센싱 제어 신호에 응답하여 구동 박막 트랜지스터의 전류를 기준 배선으로 공급한다.
- [0047] 커패시터는 구동 박막 트랜지스터(TFT)에 공급되는 데이터 전압을 한 프레임 동안 유지시키는 역할을 하는 것으로서, 구동 박막 트랜지스터(TFT)의 게이트 단자 및 소스 단자에 각각 연결된다.
- [0048] 보호층(115)은 구동 박막 트랜지스터(TFT)를 포함한 회로 소자 상에 형성된다. 보호층(115)은 무기막, 예를 들어 실리콘 산화막(SiO_x), 실리콘 질화막(SiN_x), 또는 이들의 다중막으로 형성될 수 있으나, 반드시 이에 한정되는 것은 아니다. 보호층(115)은 유기막, 예를 들어 아크릴 수지(acryl resin), 에폭시 수지(epoxy resin), 페놀 수지(phenolic resin), 폴리아미드 수지(polyamide resin), 폴리이미드 수지(polyimide resin) 등으로 형성될 수도 있다. 또는 보호층(115)은 적어도 하나의 무기막 및 적어도 하나의 유기막으로 구성된 다중막으로 형성될 수도 있다.
- [0049] 제1 전극(120)은 보호층(115) 상에서 서브 화소(P1, P2, P3) 별로 패턴 형성된다. 제1 서브 화소(P1)에 하나의 제1 전극(121)이 형성되고, 제2 서브 화소(P2)에 다른 하나의 제1 전극(122)이 형성되고, 제3 서브 화소(P3)에 또 다른 하나의 제1 전극(123)이 형성된다.
- [0050] 제1 전극(121, 122, 123)은 구동 박막 트랜지스터(TFT)와 연결된다. 구체적으로, 제1 전극(121, 122, 123)은 보호층(115)을 관통하는 콘택홀(CH)을 통해 구동 박막 트랜지스터(TFT)의 소스 단자 또는 드레인 단자에 접속되어, 구동 박막 트랜지스터(TFT)로부터 신호를 인가받을 수 있다.
- [0051] 제1 전극(121, 122, 123)은 투명한 금속물질, 반투과 금속물질 또는 반사율이 높은 금속물질로 이루어질 수 있다. 표시장치(100)가 상부 발광 방식으로 이루어지는 경우, 제1 전극(120)은 알루미늄과 티타늄의 적층 구조(Ti/Al/Ti), 알루미늄과 ITO의 적층 구조(ITO/Al/ITO), Ag 합금, 및 Ag 합금과 ITO의 적층 구조(ITO/Ag 합금/ITO)과 같은 반사율이 높은 금속물질로 형성될 수 있다. Ag 합금은 은(Ag), 팔라듐(Pd), 및 구리(Cu) 등의 합금일 수 있다. 표시장치(100)가 하부 발광 방식으로 이루어지는 경우, 제1 전극(121, 122, 123)은 광을 투과시킬 수 있는 ITO, IZO와 같은 투명한 금속물질(TCO, Transparent Conductive Material), 또는 마그네슘(Mg), 은(Ag), 또는 마그네슘(Mg)과 은(Ag)의 합금과 같은 반투과 금속물질(Semi-transmissive Conductive Material)로 형성될 수 있다. 여기서, 제1 전극(121, 122, 123)은 애노드 전극으로 불릴 수 있다.
- [0052] 트렌치부(TP)는 보호층(115)의 적어도 일부가 제거되어 형성될 수 있다. 트렌치부(TP)는 도 3에 도시된 바와 같이 서브 화소(P1, P2, P3)들 사이에 배치될 수 있다.
- [0053] 본 출원은 서브 화소(P1, P2, P3)들 사이에 트렌치부(TP)를 형성함으로써, 인접한 서브 화소(P1, P2, P3)들 간에 측면 누설 전류(lateral leakage current)가 발생하는 것을 방지할 수 있는 향상된 효과가 있다.

- [0054] 본 출원의 일 실시예에 따른 표시장치(100)는 2개 이상의 발광층들이 적층된 2 스택(stack) 이상의 탠덤 구조로 구성된 발광소자를 포함할 수 있다.
- [0055] 서로 다른 색 광을 방출하는 제1, 제2 및 제3 서브 화소(P1, P2, P3)들은 제1 방향(X축 방향)으로 인접하게 배치될 수 있다. 그리고 동일한 색 광을 방출하는 서브 화소들은 제2 방향(Y축 방향)으로 인접하게 배치될 수 있다. 제1 색 광을 방출하는 제1 서브 화소(P1)들은 제2 방향(Y축 방향)을 따라 복수개가 인접하게 배치될 수 있다. 제2 색 광을 방출하는 제2 서브 화소(P2)들은 제2 방향(Y축 방향)을 따라 복수개가 인접하게 배치될 수 있다. 이때, 제2 서브 화소(P2)들은 제1 방향(X축 방향)으로 제1 서브 화소(P1)들과 이격될 수 있다. 제3 색 광을 방출하는 제3 서브 화소(P3)들은 제2 방향(Y축 방향)을 따라 복수개가 인접하게 배치될 수 있다. 이때, 제3 서브 화소(P3)들은 제1 방향(X축 방향)으로 제2 서브 화소(P2)들과 이격될 수 있다.
- [0056] 이때, 트렌치부(TP)는 제1 서브 화소(P1)와 제2 서브 화소(P2) 사이에 구비되어, 제2 방향(Y축 방향)을 따라 라인 형태로 형성될 수 있다. 트렌치부(TP)는 제2 서브 화소(P2)와 제3 서브 화소(P3) 사이에 구비되어, 제2 방향(Y축 방향)을 따라 라인 형태로 형성될 수 있다. 또한, 제3 서브 화소(P3)와 인접하게 제1 서브 화소(P1)가 배치된 경우, 트렌치부(TP)는 제3 서브 화소(P3)와 제1 서브 화소(P1) 사이에 구비되어, 제2 방향(Y축 방향)을 따라 라인 형태로 형성될 수 있다.
- [0057] 이러한 트렌치부(TP)는 보호층(115)의 적어도 일부분이 움푹하게 파이도록 제거되어 형성될 수 있으나, 반드시 이에 한정되지 않는다. 예를 들어, 트렌치부(TP)는 보호층(115)을 관통하도록 형성될 수 있다. 이러한 경우, 트렌치부(TP)는 개구부 또는 홀로 불리울 수 있다. 또한, 트렌치부(TP)는 기판(111)의 적어도 일부분이 제거되는 형태로 구비될 수 있다. 이하에서 트렌치부(TP)는 보호층(115)이 파이거나 관통된 부분을 기준으로 설명하기로 한다.
- [0058] 트렌치부(TP)는, 도 3 및 도 5에 도시된 바와 같이, 트렌치부(TP) 밀변 및 트렌치부(TP) 측벽을 갖는 형태로 마련될 수 있으나, 트렌치부(TP)의 형상이 이에 제한되는 것은 아니다.
- [0059] 트렌치부(TP)의 깊이 및 폭은 제2 전극(140), 발광층(130)의 제1 스택(131a, 132a, 133a), 전하 생성층(131b, 132b, 133b) 및 제2 스택(131c, 132c, 133c) 각각의 두께 및 발광 영역(EA)의 폭을 고려하여 폭이 설계될 수 있다.
- [0060] 구체적으로, 트렌치부(TP)는 제1 전극(121, 122), 발광층(130)의 제1 스택(131a, 132a,) , 전하 생성층(131b, 132b) 및 제2 스택(131c, 132c)이 제1 서브 화소(P1)와 제2 서브 화소(P2) 사이에서 단절될 수 있는 폭(W) 및 깊이(H)를 갖도록 설계될 수 있다.
- [0061] 그러나, 표시장치의 설계 조건에 따라 트렌치부(TP)가 소정의 폭을 초과하도록 설정되면, 트렌치부(TP)가 형성된 후 형성되는 발광층(131, 132) 및 제2 전극(141, 142)은 트렌치부(TP)와 중첩하는 영역에서 발광층(130) 및 제2 전극(140)의 적어도 일부분이 트렌치부(TP)에 일부 수용되도록 형성될 수 있다.
- [0062] 구체적으로, 제2 전극(141, 142)은 트렌치부(TP)와 중첩하는 영역에서 움푹 패인 형태로 형성될 수 있고, 제2 전극(141, 142)이 제1 전극(121, 122) 및 전하 생성층(131b, 132b)에 대한 거리 또는 두께가 국부적으로 얇게 형성되어 측면 누설 전류의 경로로 작용할 수 있다. 즉, 제2 전극(141, 142)이 트렌치부(TP)와 중첩하는 영역에서 움푹 패인 형태로 형성되는 경우, 제2 전극(141, 142)에서 인접한 서브화소의 제1 전극(121, 122) 또는 전하 생성층(131b, 132b)의 경로로 측면 누설 전류가 발생할 수 있다.
- [0063] बैं크(125)는 보호층(115) 상에 형성된다. बैं크(125)는 제1 전극(121, 122, 123) 각각의 끝단을 덮고 제1 전극(121, 122, 123) 각각의 일부가 노출되도록 형성된다. 그에 따라, बैं크(125)는 제1 전극(121, 122, 123)의 끝단에 전류가 집중되어 발광효율이 저하되는 문제가 발생하는 것을 방지할 수 있다. 여기서, बैं크(125)는 제1 전극(121, 122, 123)의 끝단에 전류가 집중되어 발광효율이 저하되는 것을 방지할 수 있기 때문에, 펜스(fence) 등으로 불리울 수 있다.
- [0064] बैं크(125)는 도 3에 도시된 바와 같이 서브 화소(P1, P2, P3)들 각각에 형성된 제1 전극(121, 122, 123) 각각의 끝단을 덮고, 서브 화소(P1, P2, P3)들 사이에 형성된 트렌치부(TP)가 노출되도록 형성될 수도 있으나, 반드시 이에 한정되지는 않는다.
- [0065] बैं크(125)는 복수의 서브 화소(P1, P2, P3) 각각에 발광 영역(EA)을 정의할 수 있다. 즉, 각각의 서브 화소(P1, P2, P3)에서 बैं크(125)가 형성되지 않고, 제1 전극(120)이 노출된 영역이 발광 영역(EA)이 될 수 있다. 반면, 발광 영역(EA)을 제외한 영역은 비발광 영역이 된다.

- [0066] 뱅크(125)는 무기막, 예를 들어 실리콘 산화막(SiO_x), 실리콘 질화막(SiN_x), 또는 이들의 다중막으로 형성될 수 있으나, 반드시 이에 한정되지 않는다. 뱅크(125)는 아크릴 수지(acryl resin), 에폭시 수지(epoxy resin), 페놀 수지(phenolic resin), 폴리아미드 수지(polyamide resin), 폴리이미드 수지(polyimide resin) 등의 유기막으로 형성될 수도 있다.
- [0067] 발광층(130)은 제1 전극(121, 122, 123) 상에 형성된다. 발광층(130)은 도 4에 도시된 바와 같이 제1 색의 광을 발광하는 제1 스택(130a), 제2 색의 광을 발광하는 제2 스택(130c), 및 제1 스택(130a)과 제2 스택(130c) 사이에 구비된 전하 생성층(130b, Charge Generating Layer; CGL)을 포함한다.
- [0068] 제1 스택(130a)은 제1 전극(121, 122, 123) 상에 구비된다. 제1 스택(130a)은 서브 화소(P1, P2, P3)들 사이에서 단절된다.
- [0069] 구체적으로, 제1 스택(130a)은 제1 서브 화소(P1)와 제2 서브 화소(P2) 사이에서 단절된다. 예컨대, 제1 스택(130a)은 제1 서브 화소(P1)에 형성된 제1 스택(131a), 및 제2 서브 화소(P2)에 형성된 제1 스택(132a)을 포함할 수 있으나, 반드시 이에 한정되지는 않는다. 제1 서브 화소(P1)에 형성된 제1 스택(131a), 제2 서브 화소(P2)에 형성된 제1 스택(132a) 각각은 도 3 및 도 5에 도시된 바와 같이, 트렌치부(TP)의 측벽에 적어도 일부 형성될 수 있으나, 트렌치부(TP)의 단차로 인하여 서로 단절될 수 있다. 제1 서브 화소(P1)에 형성된 제1 스택(131a)과 제2 서브 화소(P2)에 형성된 제1 스택(132a)은 트렌치부(TP) 상부에서 서로 연결되지 않는다. .
- [0070] 또한, 제1 스택(130a)은 제2 서브 화소(P2)와 제3 서브 화소(P3)에서 단절된다. 예컨대, 제1 스택(130a)은 제2 서브 화소(P2)에 형성된 제1 스택(132a), 및 제3 서브 화소(P3)에 형성된 제1 스택(133a)을 포함할 수 있으나, 반드시 이에 한정되지는 않는다. 이때, 제2 서브 화소(P2)에 형성된 제1 스택(132a), 제3 서브 화소(P3)에 형성된 제1 스택(133a)은 도 3 및 도 5에 도시된 바와 같이, 트렌치부(TP)의 측벽에 적어도 일부 형성될 수 있으나, 트렌치부(TP)의 단차로 인하여 서로 단절될 수 있다. 그리고, 제2 서브 화소(P2)에 형성된 제1 스택(132a)과 제3 서브 화소(P3)에 형성된 제1 스택(133a)은 트렌치부(TP) 상부에서 서로 연결되지 않는다.
- [0071] 이러한 제1 스택(130a)은 정공주입층(Hole Injecting Layer; HIL), 정공수송층(Hole Transporting Layer; HTL), 제1 색의 광을 발광하는 제1 발광층(Emitting Layer; EML1), 및 전자 수송층(Electron Transporting Layer; ETL)이 차례로 적층된 구조로 이루어질 수 있지만, 반드시 그에 한정되는 것은 아니다. 제1 발광층(EML1)은 적색 광을 발광하는 적색 발광층, 녹색 광을 발광하는 녹색 발광층, 청색 광을 발광하는 청색 발광층 및 황색 광을 발광하는 황색 발광층 중 적어도 하나일 수 있으나, 반드시 이에 한정되는 것은 아니다.
- [0072] 전하 생성층(130b)은 제1 스택(130a) 상에 구비된다. 전하 생성층(130b)은 서브 화소(P1, P2, P3)들 사이에서 단절된다.
- [0073] 구체적으로, 전하 생성층(130b)은 제1 서브 화소(P1)와 제2 서브 화소(P2) 사이에서 단절된다. 예컨대, 전하 생성층(130b)은 제1 서브 화소(P1)에 형성된 전하 생성층(131b), 및 제2 서브 화소(P2)에 형성된 전하 생성층(132b)을 포함할 수 있으나, 반드시 이에 한정되지는 않는다. 이때, 제1 서브 화소(P1)에 형성된 전하 생성층(131b), 제2 서브 화소(P2)에 형성된 전하 생성층(132b)은 도 3 및 도 5에 도시된 바와 같이, 트렌치부(TP)의 측벽에 적어도 일부 형성될 수 있으나, 트렌치부(TP)의 단차로 인하여 서로 단절될 수 있다. 그리고, 제1 서브 화소(P1)에 형성된 전하 생성층(131b)과 제2 서브 화소(P2)에 형성된 전하 생성층(132b)은 트렌치부(TP) 상부에서 서로 연결되지 않는다.
- [0074] 또한, 전하 생성층(130b)은 제2 서브 화소(P2)와 제3 서브 화소(P3) 사이에서 단절된다. 구체적으로, 전하 생성층(130b)은 제2 서브 화소(P2)에 형성된 전하 생성층(132b), 제3 서브 화소(P3)에 형성된 전하 생성층(133b)을 포함할 수 있으나, 반드시 이에 한정되지는 않는다. 이때, 제2 서브 화소(P2)에 형성된 전하 생성층(132b), 제3 서브 화소(P3)에 형성된 전하 생성층(133b)은 도 3 및 도 5에 도시된 바와 같이, 트렌치부(TP)의 측벽에 적어도 일부 형성될 수 있으나, 트렌치부(TP)의 단차로 인하여 서로 단절될 수 있다. 그리고, 제2 서브 화소(P2)에 형성된 전하 생성층(132b)과 제3 서브 화소(P3)에 형성된 전하 생성층(133b)은 트렌치부(TP) 상부에서 서로 연결되지 않는다.
- [0075] 이러한 전하 생성층(130b)은 제1 스택(130a)에 전자(electron)를 제공하기 위한 N형 전하 생성층 및 제2 스택(130c)에 정공(hole)을 제공하기 위한 P형 전하 생성층이 적층된 구조로 이루어질 수 있다.
- [0076] 제2 스택(130c)은 전하 생성층(130b) 상에 구비된다. 제2 스택(130c)은 서브 화소(P1, P2, P3)들 사이에서 단절된다.

- [0077] 구체적으로, 제2 스택(130c)은 제1 서브 화소(P1)와 제2 서브 화소(P2) 사이에서 단절된다. 예컨대, 제2 스택(130c)은 제1 서브 화소(P1)에 형성된 제2 스택(131c), 제2 서브 화소(P2)에 형성된 제2 스택(132c)을 포함할 수 있으나, 반드시 이에 한정되지는 않는다. 이때, 제1 서브 화소(P1)에 형성된 제2 스택(131c), 제2 서브 화소(P2)에 형성된 제2 스택(132c)은 도 3 및 도 5에 도시된 바와 같이, 트렌치부(TP)의 측벽에 적어도 일부분 형성될 수 있으나, 트렌치부(TP)의 단차로 인하여 서로 단절될 수 있다. 그리고, 제1 서브 화소(P1)에 형성된 제2 스택(131c)과 제2 서브 화소(P2)에 형성된 제2 스택(132c)은 트렌치부(TP) 상부에서 서로 연결되지 않는다.
- [0078] 또한, 제2 스택(130c)은 제2 서브 화소(P2)와 제3 서브 화소(P3) 사이에서 단절된다. 예컨대, 제2 스택(130c)은 제2 서브 화소(P2)에 형성된 제2 스택(132c), 제3 서브 화소(P3)에 형성된 제2 스택(133c)을 포함할 수 있으나, 반드시 이에 한정되지는 않는다. 이때, 제2 서브 화소(P2)에 형성된 제2 스택(132c), 제3 서브 화소(P3)에 형성된 제2 스택(133c)은 도 3 및 도 5에 도시된 바와 같이, 트렌치부(TP)의 측벽에 적어도 일부분 형성될 수 있으나, 트렌치부(TP)의 단차로 인하여 서로 단절될 수 있다. 그리고, 제2 서브 화소(P2)에 형성된 제2 스택(132c)과 제3 서브 화소(P3)에 형성된 제2 스택(133c)은 트렌치부(TP) 상부에서 서로 연결되지 않는다.
- [0079] 이러한 제2 스택(130c)은 정공수송층(HTL), 제2 색의 광을 발광하는 제2 발광층(EML2), 전자 수송층(ETL), 전자 주입층(Electron Injecting Layer; EIL)이 차례로 적층된 구조로 이루어질 수 있지만, 반드시 그에 한정되는 것은 아니다. 제2 발광층(EML2)은 적색 광을 발광하는 적색 발광층, 녹색 광을 발광하는 녹색 발광층, 청색 광을 발광하는 청색 발광층 및 황색 광을 발광하는 황색 발광층 중 적어도 하나일 수 있으나, 반드시 이에 한정되는 것은 아니다.
- [0080] 다만, 제2 발광층(EML2)은 제1 발광층(EML1)과 상이한 색의 광을 발광할 수 있다. 예를 들어, 제1 발광층(EML1)은 청색 광을 발광하는 청색 발광층이고, 제2 발광층(EML2)은 황색 광을 발광하는 황색 발광층일 수 있다. 다른 예를 들어, 제1 발광층(EML1)은 청색 광을 발광하는 청색 발광층이고, 제2 발광층(EML2)은 적색 광을 발광하는 적색 발광층 및 녹색 광을 발광하는 녹색 발광층일 수 있다.
- [0081] 서브 화소(P1, P2, P3)들 각각의 전하 생성층(130c)은 트렌치부(TP) 내부에서 서로 단절되므로, 인접한 서브 화소(P1, P2, P3)들 사이에서 전하 생성층(130c)을 통해 전하가 이동하기 어렵고, 이와 같은 본 출원의 일 실시예에 따른 발광층(130)은 누설 전류로 인해 인접한 서브 화소(P1, P2, P3)가 영향을 받는 것을 최소화할 수 있다.
- [0082] 또한, 본 출원의 일 실시예에 따른 발광층(130)은 별도의 마스크를 사용하지 않고 복수의 서브 화소(P1, P2, P3)들에 일괄 증착될 수 있다.
- [0083] 전술한 발광층(131, 132, 133)은 트렌치부(TP)를 형성한 후 제1 스택(131a, 132a, 133a), 전하 생성층(131b, 132b, 133b) 및 제2 스택(131c, 132c, 133c)이 차례로 형성될 수 있다. 제1 스택(131a, 132a, 133a), 전하 생성층(131b, 132b, 133b) 및 제2 스택(131c, 132c, 133c)은 서브 화소(P1, P2, P3)들 사이에서 트렌치부(TP)의 단차로 인하여 단절될 수 있다.
- [0084] 또한, 발광층(130)은 도 5에 도시된 바와 같이, 트렌치부(TP)의 단차로 인하여 단절되면서, 인접한 서브 화소의 발광층(130)을 향해 서로 마주하도록 형성되는 발광층 측벽(131d, 132d)이 정의될 수 있고, 제1 서브 화소(P1)의 발광층의 측벽(131d) 및 제2 서브 화소(P2)의 발광층의 측벽(132d)는 서로 마주하도록 형성될 수 있다. 다. 또한, 발광층(130)은 발광층(130)의 상면 또는 제2 스택(131c, 132c)의 상면으로 정의될 수 있는 발광층 상면(131e, 132e)이 정의될 수 있다.
- [0085] 절연부(150)는 서브 화소(P1, P2, P3)들 사이의 트렌치부(TP)와 적어도 일부분 중첩하도록 형성될 수 있고, 발광층의 측벽을 커버하고, 발광층의 상면의 적어도 일부분을 커버하도록 구비될 수 있다.
- [0086] 구체적으로, 절연부(150)는, 도 3 및 도 5에 도시된 바와 같이, 제1 서브 화소(P1)의 발광층의 측벽(131d) 및 제2 서브 화소(P2)의 발광층의 측벽(132d)을 커버하도록 형성될 수 있다. 이와 같이, 제1 서브 화소(P1)의 발광층의 측벽(131d) 및 제2 서브 화소(P2)의 발광층의 측벽(132d)을 커버하는 절연부는 제1 절연부(151)일 수 있다. 또한, 절연부(150)는 제1 서브 화소(P1)의 발광층의 상면(131e) 및 제2 서브 화소(P2)의 발광층의 상면(132e)의 적어도 일부를 커버하도록 형성될 수 있다. 이와 같이, 제1 서브 화소(P1)의 발광층의 상면(131e) 및 제2 서브 화소(P2)의 발광층의 상면(132e)의 적어도 일부를 커버하는 절연부는 제2 절연부(153)일 수 있다.
- [0087] 본 출원에서, 절연부(150)는 제1 절연부(151)의 형성으로 충분한 측면 누설 전류의 저감이 가능한 경우, 제2 절연부(153)가 마련되지 않는 구조로 제공될 수 있다.
- [0088] 본 출원에 따른 표시장치(100)는 이웃한 서브 화소(P1, P2, P3)들의 발광층(130)이 전기적으로 절연되도록 하는

제1 절연부(151) 및 제2 절연부(153)를 포함하는 절연부(150)를 포함함으로써, 이웃한 서브화소(P1, P2, P3)들에서 발생할 수 있는 측면 누설 전류를 최소화하는 효과가 있다.

- [0089] 일 예에 따르면, 제1 절연부(151)는 트렌치부(TP)의 폭(W) 보다 작거나 동일하게 형성될 수 있다. 또한, 제2 절연부(153)는 트렌치부(TP)의 폭(W) 보다 작거나 동일하게 형성될 수 있으며, 도 3 및 도 5에 도시된 바와 같이 트렌치부(TP)의 폭(W)보다 크도록 설정될 수 있다.
- [0090] 절연부(150)는 서브 화소(P1, P2, P3)들 사이에 형성된 트렌치부(TP) 및 후속으로 형성된 발광층(130)에 의해 형성된 공간을 채우도록 형성된다. 이에 따라, 절연부(150)는 서브 화소(P1, P2, P3)들 각각에 구비된 발광층(130)들 사이에 배치되어, 발광층(130)들을 절연시킨다. 특히, 본 출원의 일 실시예에 따른 표시장치(100)는 절연부(150)이 서브 화소(P1, P2, P3)들 각각의 제1 스택(131a, 132a, 133a), 전하 생성층(131b, 132b, 133b), 제2 스택(131c, 132c, 133c) 사이에 구비되어, 제1 스택(131a, 132a, 133a), 전하 생성층(131b, 132b, 133b), 제2 스택(131c, 132c, 133c)을 절연시키는 것을 특징으로 한다. 이에 따라, 본 출원의 일 실시예에 따른 표시장치(100)는 제1 스택(131a, 132a, 133a), 전하 생성층(131b, 132b, 133b), 제2 스택(131c, 132c, 133c)을 통해 인접한 서브 화소(P1, P2, P3)들 간에 전류가 누설되는 것을 보다 안정적으로 방지할 수 있다. 또한, 절연부(150)는 발광층(130) 위에 형성될 수 있고, 제2 전극(140) 밑에 형성될 수 있다.
- [0091] 또한, 절연부(150)는 원자층 증착(atomic layer deposition, ALD) 방식으로 준비될 수 있다. 원자층 증착법에 의해 준비되는 절연부 물질(157)는 스텝 커버리지 특성이 우수하여, 복수의 서브화소(P1, P2, P3)의 사이에 형성된 트렌치부(TP) 및 발광층(130)의 간격이 좁더라도 트렌치부(TP)와 중첩하는 발광층의 측면에 비교적 일정한 두께로 형성될 수 있다. 절연부(150)는 무기막, 예를 들어 산화 알루미늄(AlO_x), 실리콘 산화막(SiO_x), 실리콘 질화막(SiN_x), 또는 이들의 다중막으로 형성될 수 있으나, 반드시 이에 한정되지는 않는다. 절연부(150)는 바람직하게 산화 알루미늄(AlO_x)으로 준비될 수 있다.
- [0092] 서브 화소(P1, P2, P3)들 각각에 형성된 제1 스택(131a, 132a, 133a)들은 서로 이격되면서 서브 화소(P1, P2, P3)들 사이에 공간을 형성할 수 있다. 서브 화소(P1, P2, P3)들 각각에 형성된 전하 생성층(131b, 132b, 133b)들은 서로 이격되면서 서브 화소(P1, P2, P3)들 사이에 공간을 형성할 수 있다. 또한, 서브 화소(P1, P2, P3)들 각각에 형성된 제2 스택(131c, 132c, 133c)들도 서로 이격되면서 서브 화소(P1, P2, P3)들 사이에 공간을 형성할 수 있다. 이러한, 제1 스택(131a, 132a, 133a), 전하 생성층(131b, 132b, 133b), 제2 스택(131c, 132c, 133c)에 의해 형성되는 공간은 후속의 절연부(150)에 의해 폐쇄되도록 하여 소정의 에어갭(AG)이 구비될 수 있다.
- [0093] 에어갭(AG)은 트렌치부(TP)와 중첩하도록 형성될 수 있고, 발광층(130) 및 절연부(150)에 의해 둘러싸여 형성될 수 있다.
- [0094] 에어갭(AG)은, 도 5에 도시된 바와 같이, 트렌치부(TP)의 후속으로 발광층(130)이 형성되고, 발광층(130)의 형성 조건에 따라 트렌치부(TP)의 깊이(D)보다 더 큰 높이를 가질 수 있다. 다만, 에어갭(AG)은 트렌치부(TP)의 형성 후에 절연부(150)의 증진 조건에 따라, 절연부(150)가 트렌치부(TP) 내부에 모두 증진되도록 형성되어 생략되는 구성으로 제공될 수 있다.
- [0095] 본 출원의 일 예에 따른 절연부(150)는 제1 절연부(151) 및 제2 절연부(153)를 포함하여 구성될 수 있고, 서브 픽셀들(P1, P2, P3) 사이에서 절단된 단면 기준으로 'T'와 같은 형상 또는 'K'가 시계방향으로 90도 회전된 형상일 수 있다.
- [0096] 제2 전극(140)은 발광층(130) 및 절연부(150) 상에 형성된다. 제2 전극(140)은 서브 화소(P1, P2, P3)들 사이에서 연결되어 공통으로 형성되는 공통층일 수 있다. 도 3에서는 제2 전극(140)이 서브 화소(P1, P2, P3)들에 공통적으로 형성된 공통층으로 도시되어 있으나, 반드시 이에 한정되지는 않는다.
- [0097] 이러한 제2 전극(140)은 투명한 금속물질, 반투과 금속물질 또는 반사율이 높은 금속물질로 이루어질 수 있다. 표시장치(100)가 상부 발광 방식으로 이루어지는 경우, 제2 전극(140)은 광을 투과시킬 수 있는 ITO, IZO와 같은 투명한 금속물질(TCO, Transparent Conductive Material), 또는 마그네슘(Mg), 은(Ag), 또는 마그네슘(Mg)과 은(Ag)의 합금과 같은 반투과 금속물질(Semi-transmissive Conductive Material)로 형성될 수 있다. 표시장치(100)가 하부 발광 방식으로 이루어지는 경우, 제2 전극(140)은 알루미늄과 티타늄의 적층 구조(Ti/Al/Ti), 알루미늄과 ITO의 적층 구조(ITO/Al/ITO), Ag 합금, 및 Ag 합금과 ITO의 적층 구조(ITO/Ag 합금/ITO)과 같은 반사율이 높은 금속물질로 형성될 수 있다. Ag 합금은 은(Ag), 팔라듐(Pd), 및 구리(Cu) 등의 합금일 수 있다. 이러한 제2 전극(140)은 캐소드 전극으로 불릴 수 있다. 또한, 제2 전극(140)은 스퍼터링법과 같은 물리적 기

상 증착법(physics vapor deposition)을 이용하여 형성될 수 있으나, 반드시 이에 한정되지는 않는다.

- [0098] 봉지부(160)는 제2 전극(140)을 덮도록 형성될 수 있다. 봉지부(160)는 발광층(130), 제2 전극(140) 및 절연부(150)에 산소 또는 수분이 침투되는 것을 방지하는 역할을 한다. 이를 위하여, 봉지부(160)는 적어도 하나의 무기막과 적어도 하나의 유기막을 포함할 수 있다. 구체적으로, 봉지부(160)는 제1 무기막 및 유기막을 포함할 수 있다. 일 실시예에 있어서, 봉지부(160)는 제2 무기막을 더 포함할 수 있다. 제1 무기막은 제2 전극(140)을 덮도록 형성된다. 유기막은 제1 무기막 상에 형성되며, 이물질(particles)이 제1 무기막을 뚫고 발광층(130), 제2 전극(140) 및 제2 전극(140)에 투입되는 것을 방지하기 위해 충분한 길이로 형성되는 것이 바람직하다. 제2 무기막은 유기막을 덮도록 형성된다.
- [0099] 제1 및 제2 무기막들 각각은 실리콘 질화물, 알루미늄 질화물, 지르코늄 질화물, 티타늄 질화물, hafnium 질화물, 탄탈륨 질화물, 실리콘 산화물, 알루미늄 산화물 또는 티타늄 산화물로 형성될 수 있다. 제1 및 제2 무기막들은 CVD(Chemical Vapor Deposition) 기법 또는 ALD(Atomic Layer Deposition) 기법으로 증착될 수 있으나, 이에 제한되는 것은 아니다.
- [0100] 유기막은 아크릴 수지(acryl resin), 에폭시 수지(epoxy resin), 페놀 수지(phenolic resin), 폴리아미드 수지(polyamide resin) 또는 폴리이미드 수지(polyimide resin)로 형성될 수 있다. 유기막은 유기물을 사용하는 기상 증착(vapour deposition), 프린팅(printing), 슬릿 코팅(slits coating) 기법으로 형성될 수 있으나, 이에 한정되지 않으며, 유기막은 잉크젯(ink-jet) 공정으로 형성될 수도 있다.
- [0101] 컬러필터(170)는 봉지부(160) 상에 형성된다. 컬러필터(170)는 서브 화소(P1, P2, P3)들 각각에 대응되도록 배치된 제1 컬러필터(CF1), 제2 컬러필터(CF2) 및 제3 컬러필터(CF3)를 포함한다. 제1 컬러필터(CF1)는 적색 광을 투과시키는 적색 컬러필터일 수 있고, 제2 컬러필터(CF2)는 녹색 광을 투과시키는 녹색 컬러필터일 수 있으며, 제3 컬러필터(CF3)는 청색 광을 투과시키는 청색 컬러필터일 수 있다.
- [0102] 도 6a 내지 도 6f는 본 출원의 일 예에 따른 표시장치의 제조방법을 보여주는 단면도들이다.
- [0103] 먼저, 기판(111) 상에 구동 박막 트랜지스터(TFT) 및 보호층(115)을 형성한다. 보호층(115)은 무기막, 예를 들어 실리콘 산화막(SiO_x), 실리콘 질화막(SiN_x), 또는 이들의 다중막으로 형성될 수 있으나, 반드시 이에 한정되지는 않는다. 보호층(115)은 유기막, 예를 들어 아크릴 수지(acryl resin), 에폭시 수지(epoxy resin), 페놀 수지(phenolic resin), 폴리아미드 수지(polyamide resin), 폴리이미드 수지(polyimide resin) 등으로 형성될 수도 있다. 또는 보호층(115)은 적어도 하나의 무기막 및 적어도 하나의 유기막으로 구성된 다중막으로 형성될 수도 있다.
- [0104] 다음으로, 제1 전극(120)을 보호층(115) 상에 형성하고, 서브 화소(P1, P2, P3) 별로 제1 전극(121, 122, 123)을 패턴 형성한다. 제1 전극(120)은 보호층(115)을 관통하는 컨택홀(CH)을 통해 구동 박막 트랜지스터(TFT)의 소스 단자 또는 드레인 단자에 접속된다.
- [0105] 제1 전극(121, 122, 123)은 투명한 금속물질, 반투과 금속물질 또는 반사율이 높은 금속물질로 이루어질 수 있다. 표시장치(100)가 상부 발광 방식으로 이루어지는 경우, 제1 전극(121, 122, 123)은 알루미늄과 티타늄의 적층 구조(Ti/Al/Ti), 알루미늄과 ITO의 적층 구조(ITO/Al/ITO), Ag 합금, 및 Ag 합금과 ITO의 적층 구조(ITO/Ag 합금/ITO)과 같은 반사율이 높은 금속물질로 형성될 수 있다. Ag 합금은 은(Ag), 팔라듐(Pd), 및 구리(Cu) 등의 합금일 수 있다. 표시장치(100)가 하부 발광 방식으로 이루어지는 경우, 제1 전극(121, 122, 123)은 광을 투과시킬 수 있는 ITO, IZO와 같은 투명한 금속물질(TCO, Transparent Conductive Material), 또는 마그네슘(Mg), 은(Ag), 또는 마그네슘(Mg)과 은(Ag)의 합금과 같은 반투과 금속물질(Semi-transmissive Conductive Material)로 형성될 수 있다. 이러한 제1 전극(121, 122, 123)은 애노드 전극으로 불릴 수 있다.
- [0106] 다음으로, 제1 전극(120) 상에 बैं크(125)를 이루는 बैं크 물질(127)을 증착하고, बैं크(125) 및 트렌치부(TP)를 패턴 형성한다.
- [0107] 트렌치부(TP)는 식각 공정을 실시하여 보호층(115)에 형성한다. 트렌치부(TP)는 서브 화소(P1, P2, P3)들 사이에서 보호층(115)의 일부가 움푹하게 파이도록 형성될 수 있으나, 반드시 이에 한정되지 않는다. 트렌치부(TP)는 보호층(115)을 관통하도록 형성될 수도 있으며, 기판(111)의 적어도 일부가 제거되어 형성될 수 있다.
- [0108] 트렌치부(TP)는 서로 다른 색 광을 방출하는 제1, 제2 및 제3 서브 화소(P1, P2, P3)들 사이에 형성된다.. 또한, 도 6b와 같이 제1 전극(120) 상에 증착된 बैं크 물질(127)의 일부를 제거함으로써, बैं크(125)를 형성한다. 결과적으로, बैं크(125)는 제1 전극(121, 122, 123) 각각의 끝단을 덮고, 서브 화소(P1, P2, P3)들 사이에 형성

된 트렌치부(TP)가 노출되도록 형성된다.

- [0109] बैंक(125)는 무기막, 예를 들어 실리콘 산화막(SiO_x), 실리콘 질화막(SiN_x), 또는 이들의 다중막으로 형성될 수 있으나, 반드시 이에 한정되지 않는다. बैंक(125)는 아크릴 수지(acryl resin), 에폭시 수지(epoxy resin), 페놀 수지(phenolic resin), 폴리아미드 수지(polyamide resin), 폴리아미드 수지(polyimide resin) 등의 유기막으로 형성될 수도 있다.
- [0110] 한편, 도 6b에서는 트렌치부(TP)가 제1 전극(120)이 형성된 후 형성되는 것으로 설명하고 있으나, 반드시 이에 한정되지는 않는다. 다른 실시예에 있어서, 트렌치부(TP)는 보호층(115)을 관통하여 구동 박막 트랜지스터(TFT)를 노출시키는 콘택홀(CH)과 함께 형성될 수도 있다. 또한, 도 6a 및 도 6b에서 트렌치부(TP)가 बैंक 물질(127)을 증착한 후 형성되는 것으로 설명하고 있으나, 반드시 이에 한정되지는 않는다. 다른 실시예에 있어서, 트렌치부(TP)는 बैंक 물질(127)을 증착하기 전에 형성될 수도 있다. 이러한 경우, 트렌치부(TP)가 형성된 후 बैंक 물질(127)을 트렌치부(TP), 제1 전극(120) 및 보호층(115) 상에 증착한다. 그런 다음, 제1 전극(120) 상에 증착된 बैंक 물질(127)의 일부를 제거함으로써 बैंक(125)를 형성할 수 있다.
- [0111] 다음으로, 발광층(130)이 형성된다.
- [0112] 보다 구체적으로, 도 6c와 같이 제1 전극(121, 122, 123) 상에 제1 스택(131a, 132a, 133a), 전하 생성층(131b, 132b, 133b) 및 제2 스택(131c, 132c, 133c)을 차례로 형성한다.
- [0113] 먼저, 제1 전극(121, 122, 123) 상에 제1 스택(131a, 132a, 133a)을 형성한다. 제1 스택(131a, 132a, 133a)은 증착 공정 또는 용액 공정으로 형성될 수 있다. 제1 스택(131a, 132a, 133a)이 증착 공정으로 형성되는 경우, 증발 증착법(Evaporation)을 이용하여 형성될 수 있다. 제1 스택(131a, 132a, 133a)은 서브 화소(P1, P2, P3)들 사이에서 단절된다.
- [0114] 제1 스택(131a, 132a, 133a)은 정공주입층(Hole Injecting Layer; HIL), 정공수송층(Hole Transporting Layer; HTL), 제1 색의 광을 발광하는 제1 발광층(Emitting Layer; EML1), 및 전자 수송층(Electron Transporting Layer; ETL)이 차례로 적층된 구조일 수 있다.
- [0115] 제1 발광층(EML1)은 적색 광을 발광하는 적색 발광층, 녹색 광을 발광하는 녹색 발광층, 청색 광을 발광하는 청색 발광층 및 황색 광을 발광하는 황색 발광층 중 적어도 하나일 수 있으나, 반드시 이에 한정되는 것은 아니다.
- [0116] 그리고 나서, 제1 스택(131a, 132a, 133a) 상에 전하 생성층(131b, 132b, 133b)을 형성한다. 전하 생성층(131b, 132b, 133b)은 서브 화소(P1, P2, P3)들 사이에서 단절된다.
- [0117] 그리고 나서, 전하 생성층(131b, 132b, 133b) 상에 제2 스택(131c, 132c, 133c)을 형성한다. 제2 스택(131c, 132c, 133c)은 증착 공정 또는 용액 공정으로 형성될 수 있다. 제2 스택(133)이 증착 공정으로 형성되는 경우, 증발 증착법(Evaporation)을 이용하여 형성될 수 있다. 제2 스택(131c, 132c, 133c)은 서브 화소(P1, P2, P3)들 사이에서 단절된다.
- [0118] 제2 스택(131c, 132c, 133c)은 정공수송층(HTL), 제2 색의 광을 발광하는 제2 발광층(EML2), 전자 수송층(ETL), 전자 주입층(Electron Injecting Layer; EIL)이 차례로 적층된 구조로 이루어질 수 있지만, 반드시 그에 한정되는 것은 아니다. 제2 발광층(EML2)은 적색 광을 발광하는 적색 발광층, 녹색 광을 발광하는 녹색 발광층, 청색 광을 발광하는 청색 발광층 및 황색 광을 발광하는 황색 발광층 중 적어도 하나일 수 있으나, 반드시 이에 한정되는 것은 아니다.
- [0119] 다만, 제2 발광층(EML2)은 제1 발광층(EML1)과 상이한 색의 광을 발광할 수 있다. 예를 들어, 제1 발광층(EML1)은 청색 광을 발광하는 청색 발광층이고, 제2 발광층(EML2)은 황색 광을 발광하는 황색 발광층일 수 있다. 다른 예를 들어, 제1 발광층(EML1)은 청색 광을 발광하는 청색 발광층이고, 제2 발광층(EML2)은 적색 광을 발광하는 적색 발광층 및 녹색 광을 발광하는 녹색 발광층일 수 있다.
- [0120] 다음, 절연부(150)를 형성한다.
- [0121] 절연부(150)는 절연부 물질(157)을 증착한 후 패터닝하여 형성될 수 있다. 절연부(150)는 서브 화소(P1, P2, P3)들 사이에 형성된 트렌치부(TP) 및 후속으로 형성된 발광층(130)에 의해 형성된 공간을 채우도록 형성된다. 이에 따라, 절연부(150)는 서브 화소(P1, P2, P3)들 각각에 구비된 발광층(130)들 사이에 배치되어, 발광층(130)들을 절연시킨다.

- [0122] 구체적으로, 절연부(150)는 제1 서브화소(P1)의 발광층의 측벽(131d) 및 제2 서브화소(P2)의 발광층의 측벽(132d)을 커버하도록 형성될 수 있다. 이와 같이, 제1 서브화소(P1)의 발광층의 측벽(131d) 및 제2 서브화소(P2)의 발광층의 측벽(132d)을 커버하는 절연부는 제1 절연부(151)일 수 있다. 또한, 절연부(150)는 제1 서브화소(P1)의 발광층의 상면(131e) 및 제2 서브화소(P2)의 발광층의 상면(132e)의 적어도 일부를 커버하도록 형성될 수 있다. 이와 같이, 제1 서브화소(P1)의 발광층의 상면(131e) 및 제2 서브화소(P2)의 발광층의 상면(132e)의 적어도 일부를 커버하는 절연부는 제2 절연부(153)일 수 있다. 제1 절연부(151) 및 제2 절연부(153)는 연결되어 형성될 수 있다.
- [0123] 또한, 절연부 물질(157)은 원자층 증착(atomic layer deposition, ALD) 방식으로 준비될 수 있다. 원자층 증착법에 의해 준비되는 절연부 물질(157)은 스텝 커버리지 특성이 우수하여, 복수의 서브화소(P1, P2, P3)의 사이에 형성된 트렌치부(TP) 및 발광층(130)의 간격이 좁더라도 트렌치부(TP)와 중첩하는 발광층의 측면에 비교적 일정한 두께로 형성될 수 있다. 절연부 물질(157)은 무기막, 예를 들어 실리콘 산화막(SiO_x), 실리콘 질화막(SiN_x), 또는 이들의 다중막으로 형성될 수 있으나, 반드시 이에 한정되지는 않는다.
- [0124] 다음, 제2 전극(140)을 형성한다.
- [0125] 보다 구체적으로, 도 6f와 같이 발광층(131, 132, 133) 및 절연부(150) 상에 제2 전극(141, 142, 143)을 형성한다.
- [0126] 제2 전극(141, 142, 143)은 투명한 금속물질, 반투과 금속물질 또는 반사율이 높은 금속물질로 이루어질 수 있다. 표시장치(100)가 상부 발광 방식으로 이루어지는 경우, 제2 전극(141, 142, 143)은 광을 투과시킬 수 있는 ITO, IZO와 같은 투명한 금속물질(TCO, Transparent Conductive Material), 또는 마그네슘(Mg), 은(Ag), 또는 마그네슘(Mg)과 은(Ag)의 합금과 같은 반투과 금속물질(Semi-transmissive Conductive Material)로 형성될 수 있다. 표시장치(100)가 하부 발광 방식으로 이루어지는 경우, 제2 전극(141, 142, 143)은 알루미늄과 티타늄의 적층 구조(Ti/Al/Ti), 알루미늄과 ITO의 적층 구조(ITO/Al/ITO), Ag 합금, 및 Ag 합금과 ITO의 적층 구조(ITO/Ag 합금/ITO)과 같은 반사율이 높은 금속물질로 형성될 수 있다. Ag 합금은 은(Ag), 팔라듐(Pd), 및 구리(Cu) 등의 합금일 수 있다. 이러한 제2 전극(141, 142, 143)은 캐소드 전극일 수 있다.
- [0127] 다음, 봉지부(160)을 형성한다.
- [0128] 보다 구체적으로, 제2 전극(140) 상에 봉지부(160)을 형성한다. 봉지부(160)는 제1 무기막 및 유기막을 포함할 수 있다. 일 실시예에 있어서, 봉지부(160)는 제2 무기막을 더 포함할 수 있다.
- [0129] 제2 전극(140) 상에 제1 무기막을 형성한다. 그리고 나서, 제1 무기막 상에 유기막을 형성한다. 유기막은 이물질(particles)이 제1 무기막을 뚫고 발광층(130), 제2 전극(140) 및 제2 전극(140)에 투입되는 것을 방지하기 위해 충분한 두께로 형성되는 것이 바람직하다. 그리고 나서, 유기막 상에 제2 무기막을 형성한다.
- [0130] 제1 및 제2 무기막들 각각은 실리콘 질화물, 알루미늄 질화물, 지르코늄 질화물, 티타늄 질화물, hafnium 질화물, 탄탈륨 질화물, 실리콘 산화물, 알루미늄 산화물 또는 티타늄 산화물로 형성될 수 있다. 제1 및 제2 무기막들은 CVD(Chemical Vapor Deposition) 기법 또는 ALD(Atomic Layer Deposition) 기법으로 증착될 수 있으나, 이에 제한되는 것은 아니다.
- [0131] 유기막은 아크릴 수지(acryl resin), 에폭시 수지(epoxy resin), 페놀 수지(phenolic resin), 폴리아미드 수지(polyamide resin) 또는 폴리이미드 수지(polyimide resin)로 형성될 수 있다. 유기막은 유기물을 사용하는 기상 증착(vapour deposition), 프린팅(printing), 슬릿 코팅(slit coating) 기법으로 형성될 수 있으나, 이에 제한되지 않으며, 유기막은 잉크젯(ink-jet) 공정으로 형성될 수도 있다.
- [0132] 다음, 컬러필터(170)를 형성한다.
- [0133] 보다 구체적으로, 봉지부(160) 상에 컬러필터(170)를 형성한다. 컬러필터(170)는 제1 서브 화소(P1)에 대응되도록 배치된 제1 컬러필터(CF1), 제2 서브 화소(P2)에 대응되도록 배치된 제2 컬러필터(CF2) 및 제3 서브 화소(P3)에 대응되도록 배치된 제3 컬러필터(CF3)를 포함할 수 있다. 제1 컬러필터(CF1)는 적색 광을 투과시키는 적색 컬러필터일 수 있고, 제2 컬러필터(CF2)는 녹색 광을 투과시키는 녹색 컬러필터일 수 있으며, 제3 컬러필터(CF3)는 청색 광을 투과시키는 청색 컬러필터일 수 있다.
- [0134] 도 7은 도 2의 I-I'의 다른 예를 보여주는 단면도이고, 도 8은 도 7의 B영역을 보여주는 확대도이다. 도 7 및 도 8에서, 절연부(150)가 제1 절연부(151) 및 제2 절연부(153)를 포함하도록 구성된 것이 아니고, 제1 절연부(151)만 포함하도록 설정된 것을 제외하고는 도 1 내지 도 6의 표시장치와 동일하므로 중복되는 설명은 생략하

기로 한다.

- [0135] 도 7 및 도 8을 참조하면, 인접한 서브화소들(P1, P2, P3)의 발광층(131, 132, 133)을 절연할 수 있는 절연부(150)는 제1 절연부(151)만으로 구성될 수 있다. 본 출원에 따른 표시장치(100)는 이웃한 서브화소(P1, P2, P3)들의 발광층(130)이 전기적으로 절연되도록 하는 제1 절연부(151)를 포함하는 절연부(150)를 포함함으로써, 이웃한 서브화소(P1, P2, P3)들에서 발생할 수 있는 측면 누설 전류를 최소화하는 효과가 있다.
- [0136] 도 9a내지 도 9c는 본 출원의 또 다른 실시예에 따른 표시장치에 관한 것으로서, 이는 헤드 장착형 표시(HMD) 장치에 관한 것이다. 도 9a는 개략적인 사시도이고, 도 9b는 VR(Virtual Reality) 구조의 개략적인 평면도이고, 도 9c는 AR(Augmented Reality) 구조의 개략적인 단면도이다.
- [0137] 도 9a에서 알 수 있듯이, 본 출원에 따른 헤드 장착형 표시장치는 수납 케이스(10), 및 헤드 장착 밴드(30)를 포함하여 이루어진다.
- [0138] 수납 케이스(10)는 그 내부에 표시장치, 렌즈 어레이, 및 접안 렌즈 등의 구성을 수납하고 있다.
- [0139] 헤드 장착 밴드(30)는 수납 케이스(10)에 고정된다. 헤드 장착밴드(30)는 사용자의 머리 상면과 양 측면들을 둘러쌀 수 있도록 형성된 것을 예시하였으나, 이에 한정되지 않는다. 헤드 장착 밴드(30)는 사용자의 머리에 헤드 장착형 디스플레이를 고정하기 위한 것으로, 안경테 형태 또는 헬멧 형태의 구조물로 대체될 수 있다.
- [0140] 도 9b에서 알 수 있듯이, 본 출원에 따른 VR(Virtual Reality) 구조의 헤드 장착형 표시장치는 좌안용 표시장치(12)와 우안용 표시장치(11), 렌즈 어레이(13), 및 좌안 접안 렌즈(20a)와 우안 접안 렌즈(20b)를 포함하여 이루어진다.
- [0141] 좌안용 표시장치(12)와 우안용 표시장치(11), 렌즈 어레이(13), 및 좌안 접안 렌즈(20a)와 우안 접안 렌즈(20b)는 전술한 수납 케이스(10)에 수납된다.
- [0142] 좌안용 표시장치(12)와 우안용 표시장치(11)는 동일한 영상을 표시할 수 있으며, 이 경우 사용자는 2D 영상을 시청할 수 있다. 또는, 좌안용 표시장치(12)는 좌안 영상을 표시하고 우안용 표시장치(11)는 우안 영상을 표시할 수 있으며, 이 경우 사용자는 입체 영상을 시청할 수 있다. 좌안용 표시장치(12)와 우안용 표시장치(11) 각각은 전술한 도 1 내지 도 8에 따른 표시장치로 이루어질 수 있다. 이때, 도 1 내지 도 8에서 화상이 표시되는 면에 해당하는 상측 부분, 예로서 컬러필터(160)가 렌즈 어레이(13)와 마주하게 된다.
- [0143] 렌즈 어레이(13)는 좌안 접안 렌즈(20a)와 좌안용 표시장치(12) 각각과 이격되면서 좌안 접안 렌즈(20a)와 좌안용 표시장치(12) 사이에 구비될 수 있다. 즉, 렌즈 어레이(13)는 좌안 접안 렌즈(20a)의 전방 및 좌안용 표시장치(12)의 후방에 위치할 수 있다. 또한, 렌즈 어레이(13)는 우안 접안 렌즈(20b)와 우안용 표시장치(11) 각각과 이격되면서 우안 접안 렌즈(20b)와 우안용 표시장치(11) 사이에 구비될 수 있다. 즉, 렌즈 어레이(13)는 우안 접안 렌즈(20b)의 전방 및 우안용 표시장치(11)의 후방에 위치할 수 있다.
- [0144] 렌즈 어레이(13)는 마이크로 렌즈 어레이(Micro Lens Array)일 수 있다. 렌즈 어레이(13)는 핀홀 어레이(Pin Hole Array)로 대체될 수 있다. 렌즈 어레이(13)로 인해 좌안용 표시장치(12) 또는 우안용 표시장치(11)에 표시되는 영상은 사용자에게 확대되어 보일 수 있다.
- [0145] 좌안 접안 렌즈(20a)에는 사용자의 좌안(LE)이 위치하고, 우안 접안 렌즈(20b)에는 사용자의 우안(RE)이 위치할 수 있다.
- [0146] 도 9c에서 알 수 있듯이, 본 출원에 따른 AR(Augmented Reality) 구조의 헤드 장착형 표시장치는 좌안용 표시장치(12), 렌즈 어레이(13), 좌안 접안 렌즈(20a), 투과 반사부(14), 및 투과창(15)을 포함하여 이루어진다. 도 91c에는 편의상 좌안쪽 구성만을 도시하였으며, 우안쪽 구성도 좌안쪽 구성과 동일하다.
- [0147] 좌안용 표시장치(12), 렌즈 어레이(13), 좌안 접안 렌즈(20a), 투과 반사부(14), 및 투과창(15)은 전술한 수납 케이스(10)에 수납된다.
- [0148] 좌안용 표시장치(12)는 투과창(15)을 가리지 않으면서 투과 반사부(14)의 일측, 예로서 상측에 배치될 수 있다. 이에 따라서, 좌안용 표시장치(12)가 투과창(15)을 통해 보이는 외부 배경을 가리지 않으면서 투과 반사부(14)에 영상을 제공할 수 있다.
- [0149] 좌안용 표시장치(12)는 전술한 도 1 내지 도 8에 따른 표시장치로 이루어질 수 있다. 이때, 도 1 내지 도 8에서 화상이 표시되는 면에 해당하는 상측 부분, 예로서 컬러필터(160)이 투과 반사부(14)와 마주하게 된다.

- [0150] 렌즈 어레이(13)는 좌안 접안 렌즈(20a)와 투과반사부(14) 사이에 구비될 수 있다.
- [0151] 좌안 접안 렌즈(20a)에는 사용자의 좌안이 위치한다.
- [0152] 투과 반사부(14)는 렌즈 어레이(13)와 투과창(15) 사이에 배치된다. 투과 반사부(14)는 광의 일부를 투과시키고, 광의 다른 일부를 반사시키는 반사면(14a)을 포함할 수 있다. 반사면(14a)은 좌안용 표시장치(12)에 표시된 영상이 렌즈 어레이(13)로 진행하도록 형성된다. 따라서, 사용자는 투과층(15)을 통해서 외부의 배경과 좌안용 표시장치(12)에 의해 표시되는 영상을 모두 볼 수 있다. 즉, 사용자는 현실의 배경과 가상의 영상을 겹쳐 하나의 영상으로 볼수 있으므로, 증강현실(Augmented Reality, AR)이 구현될 수 있다.
- [0153] 투과층(15)은 투과 반사부(14)의 전방에 배치되어 있다.
- [0154] 본 출원의 일 예에 따른 표시장치는 아래와 같이 설명될 수 있다.
- [0155] 본 출원의 일 예에 따른 표시장치는 제1 서브 화소, 및 제1 서브 화소와 인접하여 배치된 제2 서브 화소가 정의된 기관, 기관 상에서 제1 서브 화소, 및 제2 서브 화소 각각에 구비된 제1 전극, 제1 전극 상에서 제1 서브 화소, 및 제2 서브 화소 각각에 구비된 발광층, 발광층 상에서 제1 서브 화소, 및 제2 서브 화소에 공통으로 구비된 제2 전극, 제1 서브 화소 및 제2 서브 화소 사이에 마련된 트렌치부, 및 트렌치부의 적어도 일부분을 채우는 절연부를 포함한다.
- [0156] 본 출원의 몇몇 예에 따르면, 발광층은, 제1 전극 상에 형성된 제1 스택, 제1 스택 상부에 구비된 제2 스택, 및 제1 스택 및 제2 스택 사이에 구비된 전하 생성층을 포함할 수 있다.
- [0157] 본 출원의 몇몇 예에 따르면, 기관 상에 형성된 보호층을 더 포함하고, 트렌치부는 보호층의 적어도 일부가 제거되어 형성될 수 있다.
- [0158] 본 출원의 몇몇 예에 따르면, 트렌치부는 기관의 적어도 일부가 추가로 제거되어 형성될 수 있다.
- [0159] 본 출원의 몇몇 예에 따르면, 발광층은, 제1 발광층을 포함하는 제1 스택, 제2 발광층을 포함하는 제2 스택, 및 제1 스택 및 제2 스택 사이에 배치된 전하 생성층을 포함할 수 있다.
- [0160] 본 출원의 몇몇 예에 따르면, 제1 서브 화소에 구비된 발광층 및 제2 서브 화소 구비된 발광층은, 서로 마주하는 측에 형성된 발광층 측벽을 포함할 수 있다.
- [0161] 본 출원의 몇몇 예에 따르면, 절연부는, 발광층의 측벽을 커버하도록 배치되는 제1 절연부를 포함할 수 있다.
- [0162] 본 출원의 몇몇 예에 따르면, 절연부는, 제1 절연부로부터 연장되어 형성되고, 발광층의 상면의 적어도 일부분과 중첩하도록 형성되는 제2 절연부를 포함할 수 있다.
- [0163] 본 출원의 몇몇 예에 따르면, 제2 절연부는 트렌치부와 중첩하도록 형성될 수 있다.
- [0164] 본 출원의 몇몇 예에 따르면, 트렌치부 및 절연부에 의해 둘러싸이는 에어갭을 더 포함할 수 있다.
- [0165] 본 출원의 몇몇 예에 따르면, 보호층 상에 형성되고, 제1 전극과 적어도 일부분 중첩하도록 형성되는 बैं크를 더 포함할 수 있다.
- [0166] 본 출원의 몇몇 예에 따르면, 기관 상부에 형성되고, 제1 서브 화소 및 제2 서브 화소의 제1 전극 각각에 전기적으로 연결되는 구동 박막 트랜지스터를 더 포함할 수 있다.
- [0167] 상술한 본 출원의 예에 설명된 특징, 구조, 효과 등은 본 출원의 적어도 하나의 예에 포함되며, 반드시 하나의 예에만 한정되는 것은 아니다. 나아가, 본 출원의 적어도 하나의 예에서 예시된 특징, 구조, 효과 등은 본 출원이 속하는 분야의 통상의 지식을 가지는 자에 의하여 다른 예들에 대해서도 조합 또는 변형되어 실시 가능하다. 따라서 이러한 조합과 변형에 관계된 내용들은 본 출원의 범위에 포함되는 것으로 해석되어야 할 것이다.
- [0168] 이상에서 설명한 본 출원은 전술한 실시 예 및 첨부된 도면에 한정되는 것이 아니고, 본 출원의 기술적 사항을 벗어나지 않는 범위 내에서 여러 가지 치환, 변형 및 변경이 가능하다는 것이 본 출원이 속하는 기술 분야에서 통상의 지식을 가진 자에게 있어 명백할 것이다. 그러므로, 본 출원의 범위는 후술하는 특허청구범위에 의하여 나타내어지며, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 출원의 범위에 포함되는 것으로 해석되어야 한다.

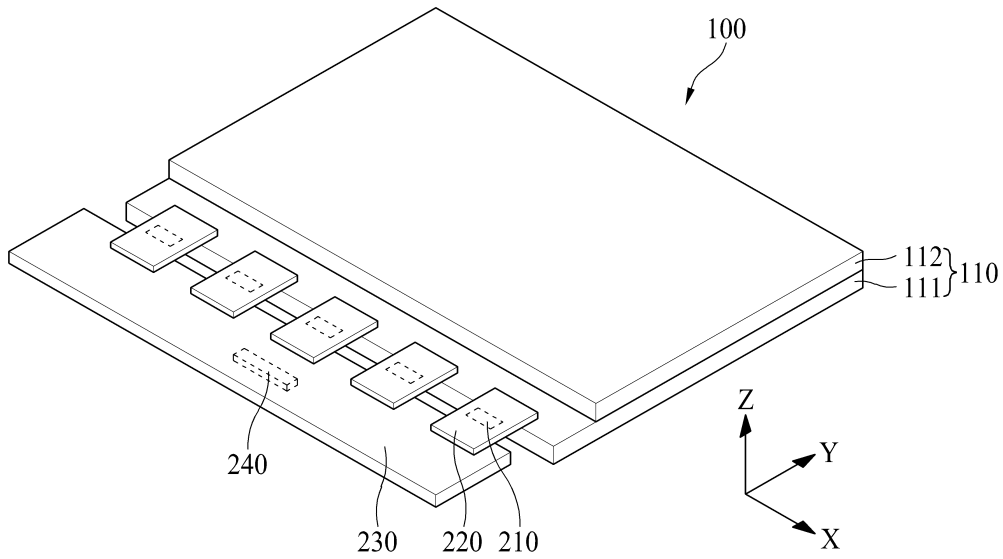
부호의 설명

[0169]

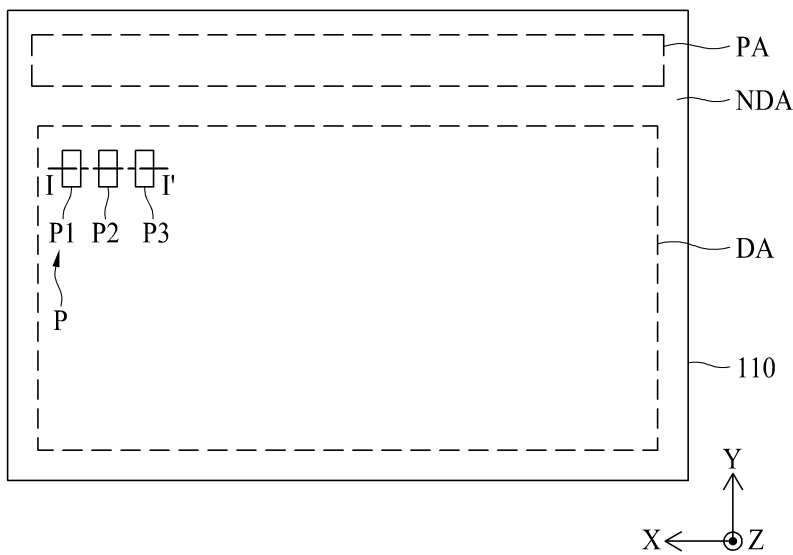
- | | |
|-------------|------------------|
| 100: 표시장치 | TFT: 구동 박막 트랜지스터 |
| 111: 기판 | 120: 제1 전극 |
| 115: 보호층 | 131: 제1 스택 |
| 130: 발광층 | 133: 제2 스택 |
| 132: 전하 생성층 | 140: 제2 전극 |
| 140: 제2 전극 | 125: बैं크 |
| 150: 절연부 | 160: 봉지부 |
| 170: 컬러필터 | |

도면

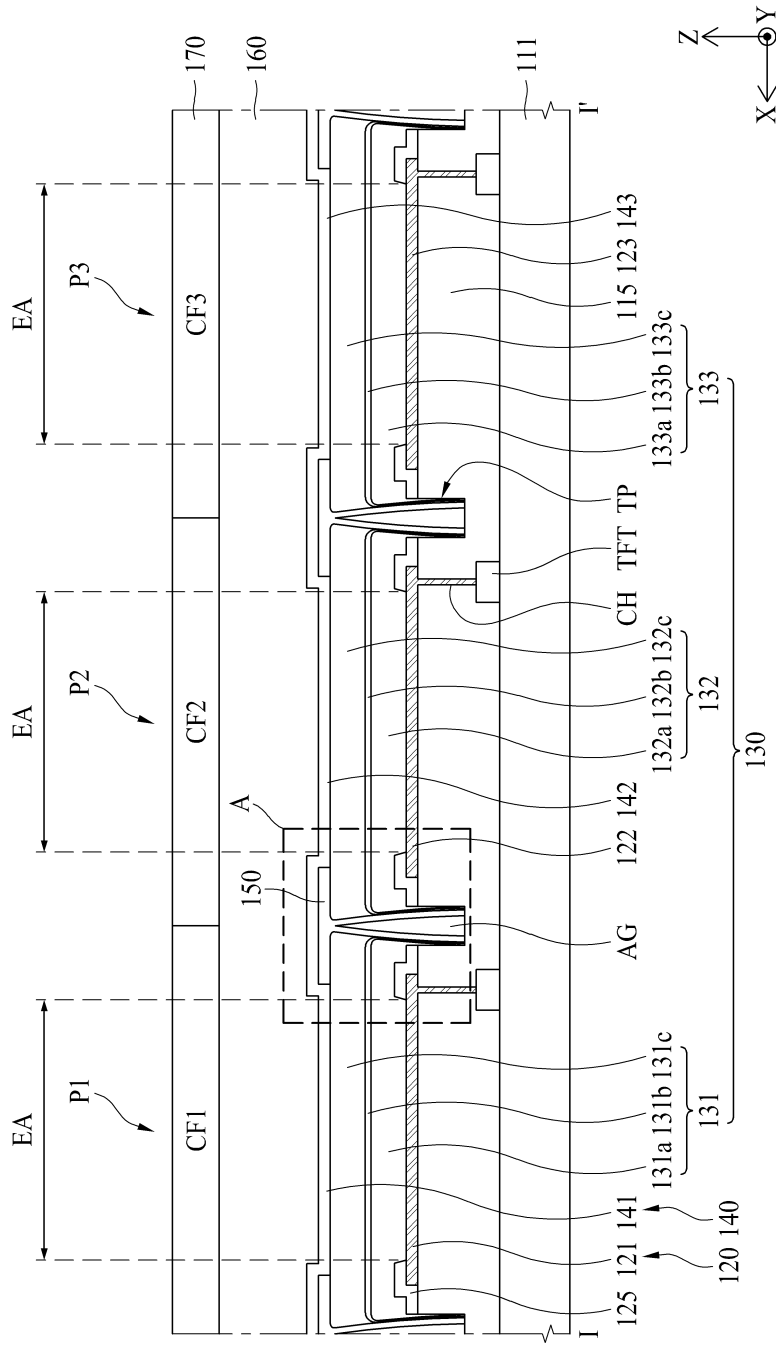
도면1



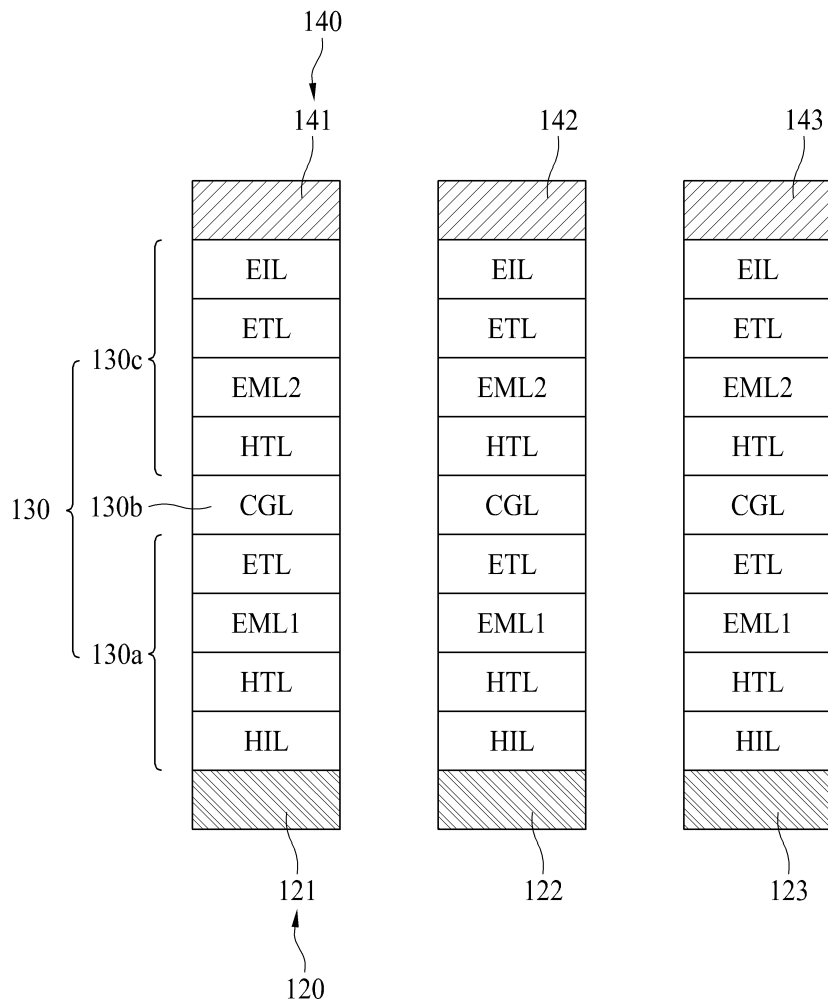
도면2



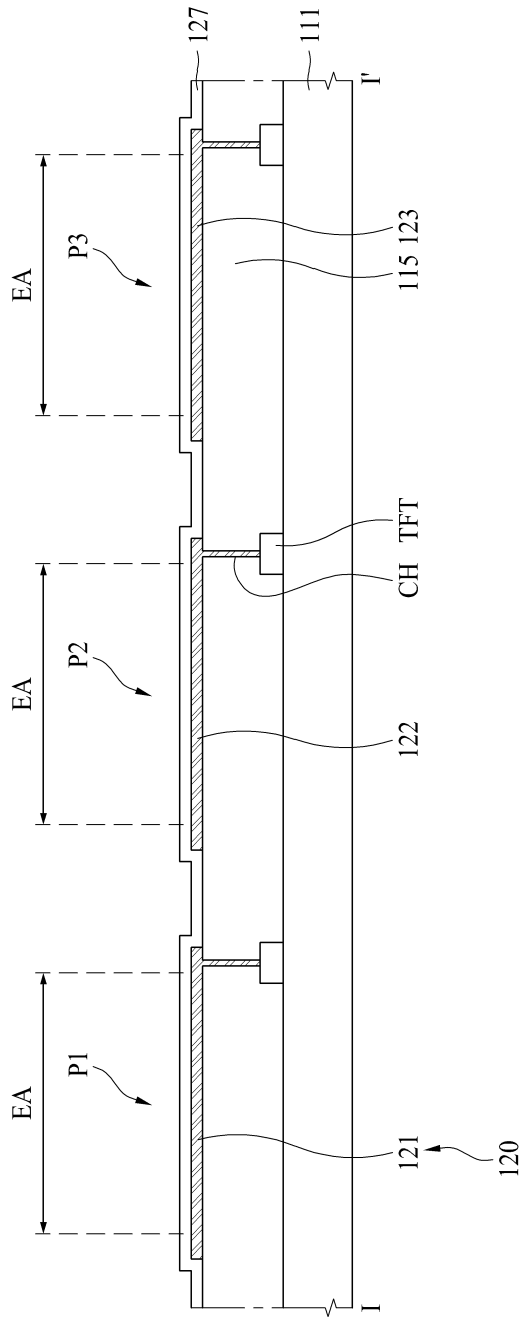
도면3



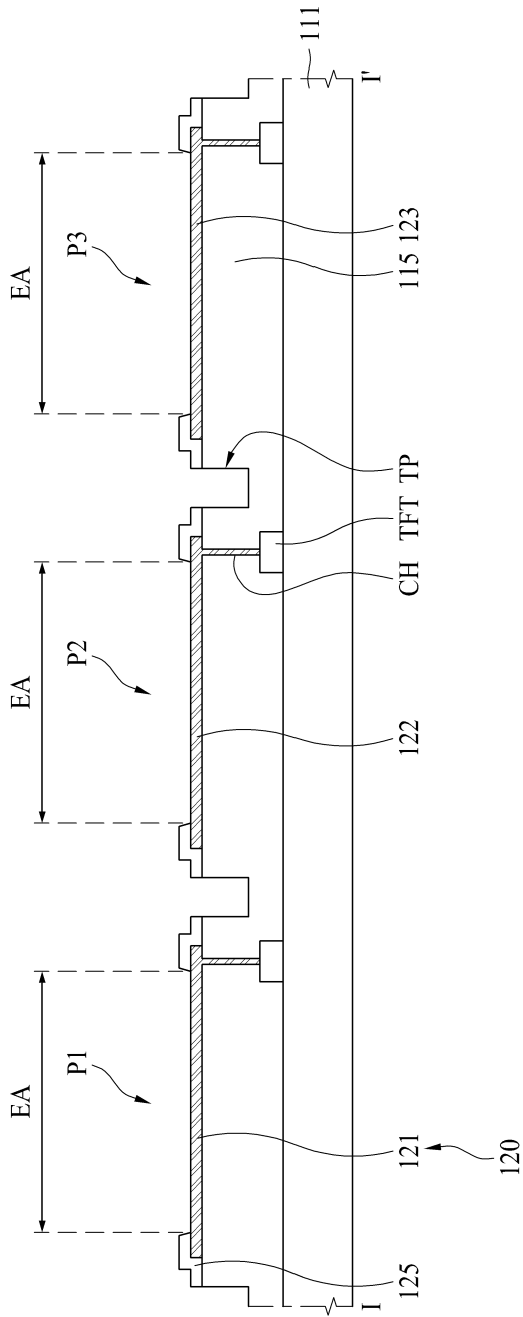
도면4



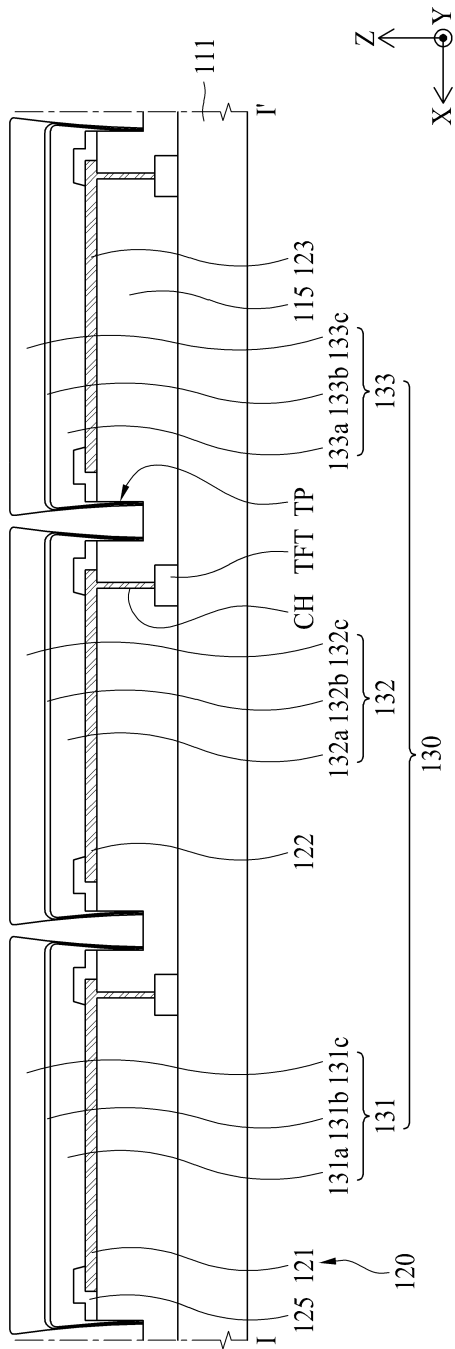
도면6a



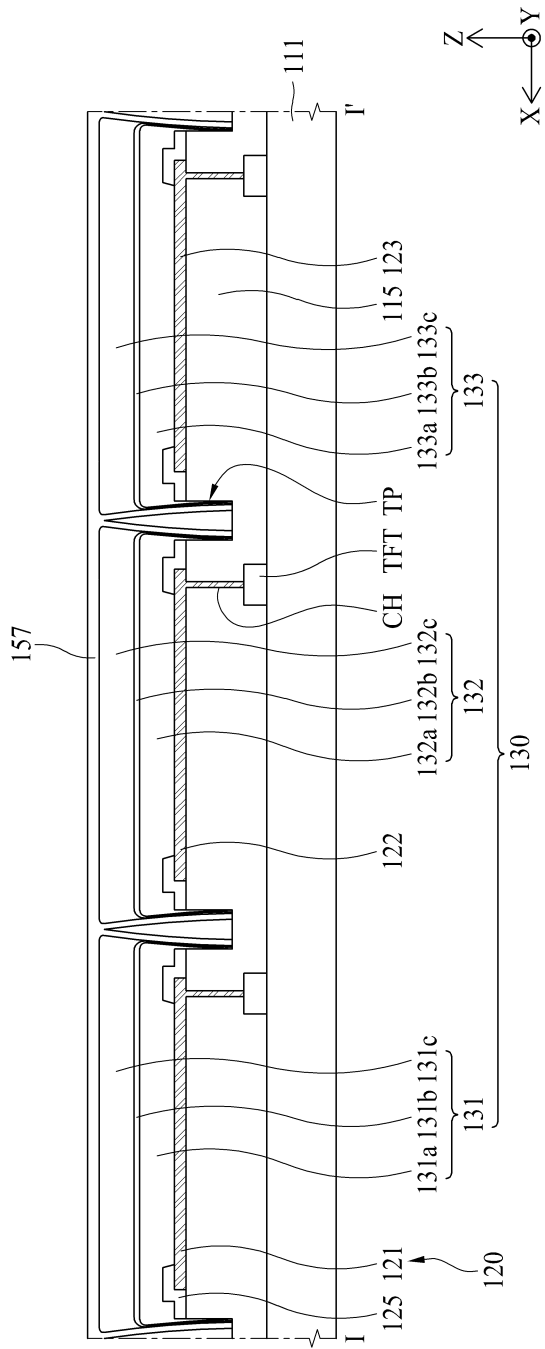
도면6b



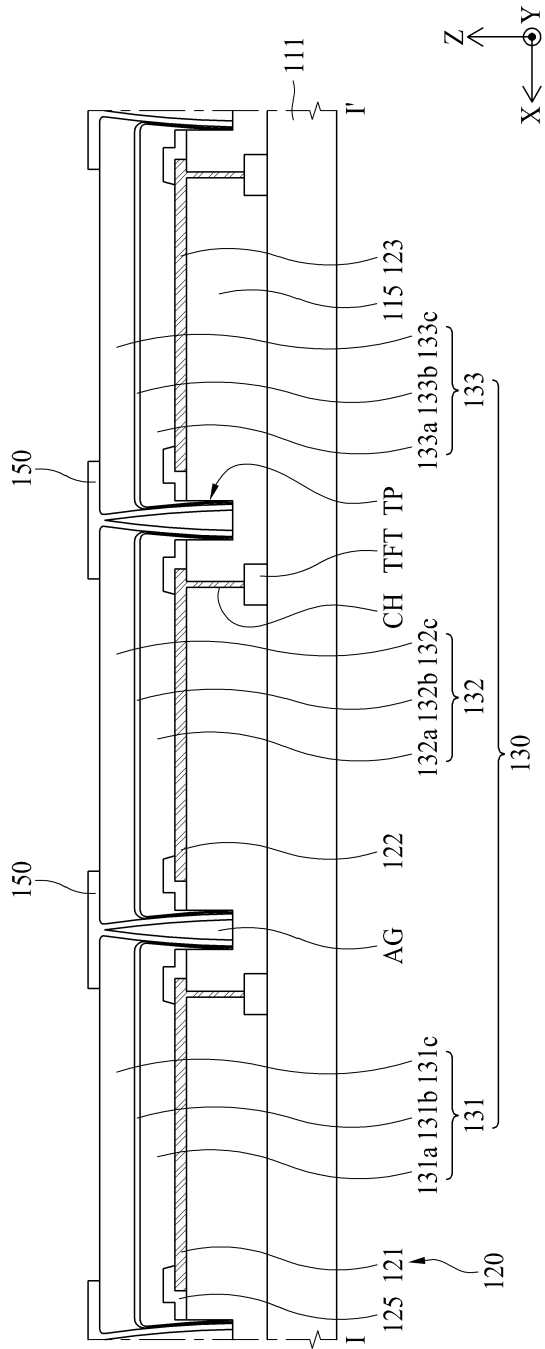
도면6c



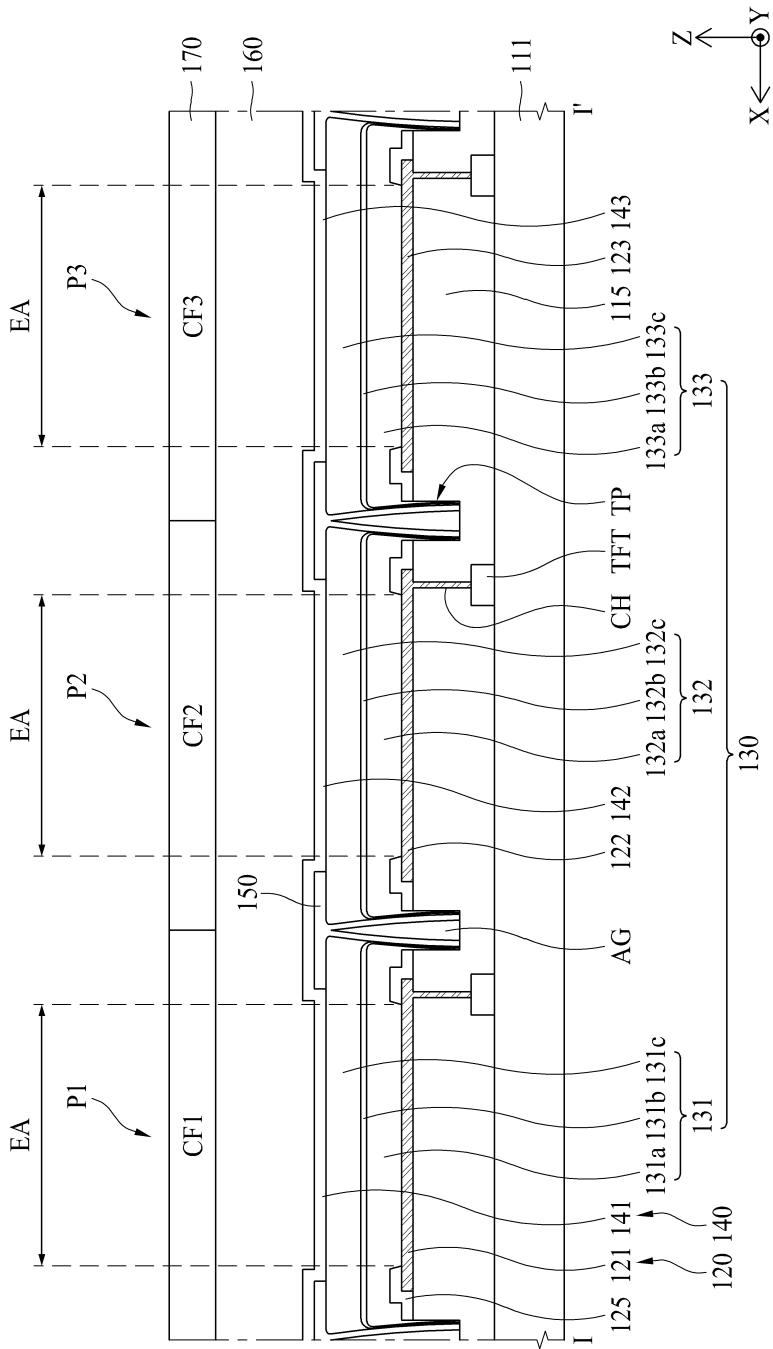
도면6d



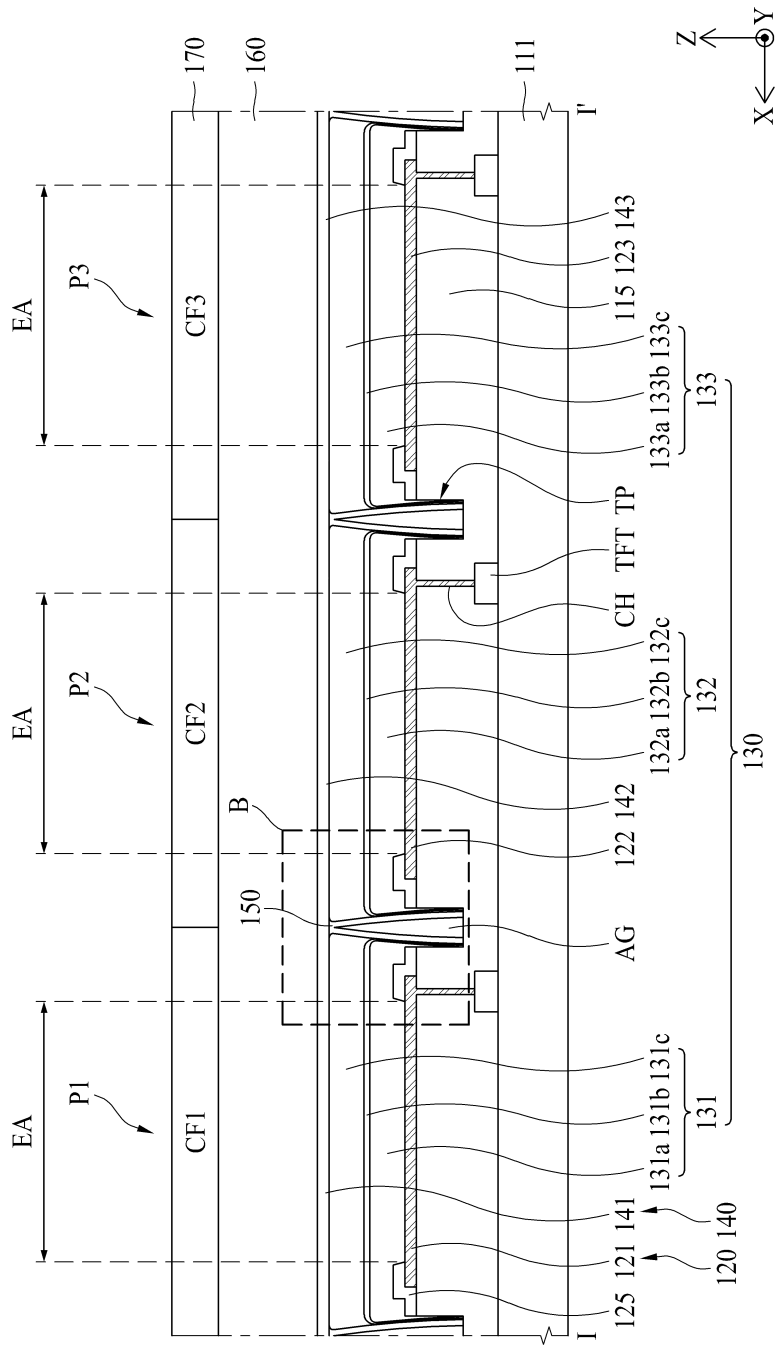
도면6e



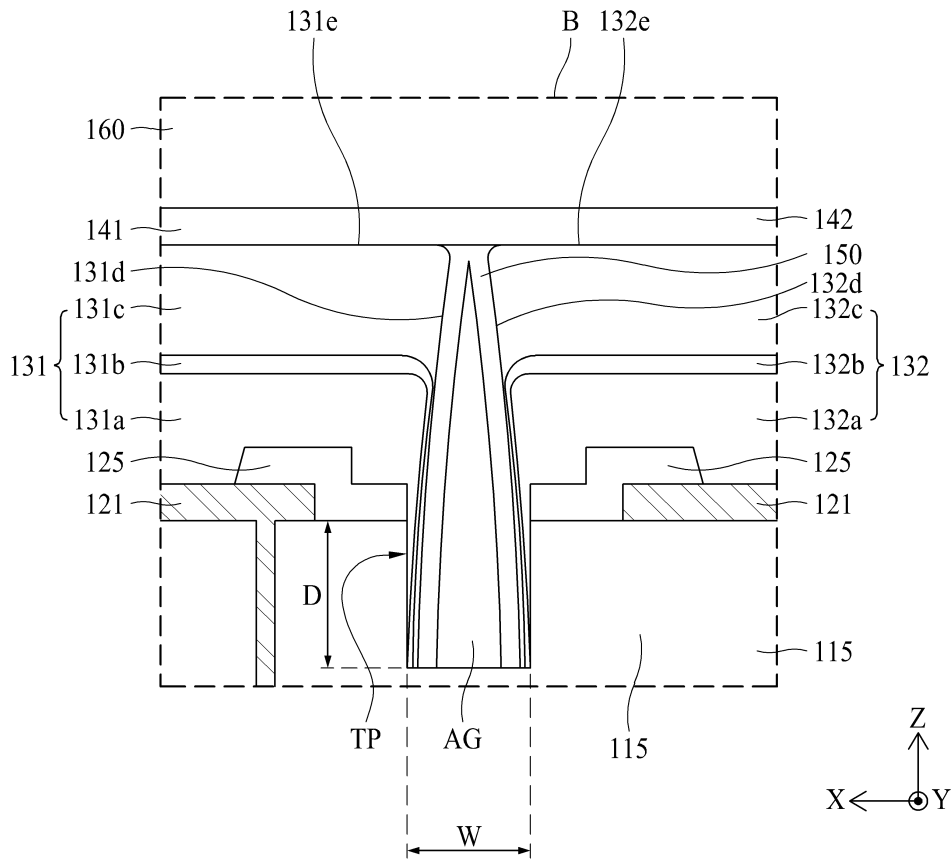
도면6f



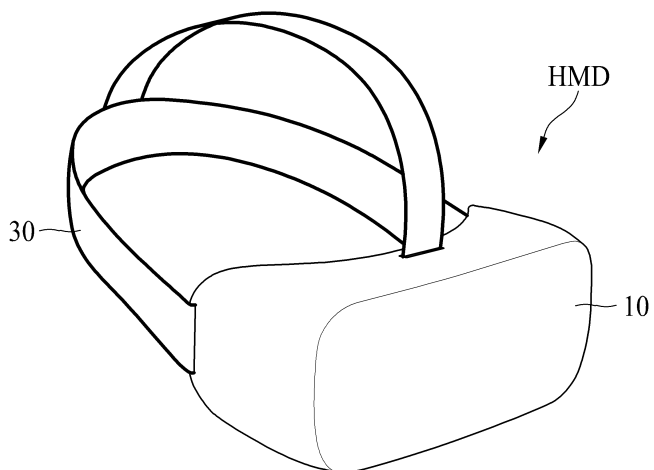
도면7



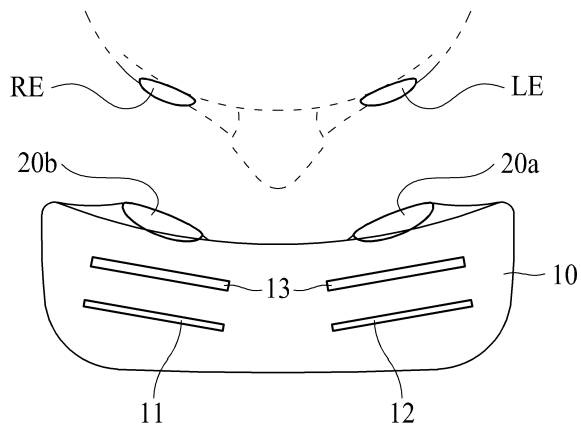
도면8



도면9a



도면9b



도면9d

