

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5437121号
(P5437121)

(45) 発行日 平成26年3月12日(2014.3.12)

(24) 登録日 平成25年12月20日(2013.12.20)

(51) Int.Cl. F I
H O 1 L 33/32 (2010.01) H O 1 L 33/00 1 8 6

請求項の数 4 (全 18 頁)

(21) 出願番号	特願2010-56481 (P2010-56481)	(73) 特許権者	000002303 スタンレー電気株式会社 東京都目黒区中目黒2丁目9番13号
(22) 出願日	平成22年3月12日(2010.3.12)	(74) 代理人	100091340 弁理士 高橋 敬四郎
(65) 公開番号	特開2011-192753 (P2011-192753A)	(74) 代理人	100105887 弁理士 来山 幹雄
(43) 公開日	平成23年9月29日(2011.9.29)	(72) 発明者	千野根 崇子 東京都目黒区中目黒2-9-13 スタン レー電気株式会社内
審査請求日	平成25年2月12日(2013.2.12)	(72) 発明者	梁 吉鏞 東京都目黒区中目黒2-9-13 スタン レー電気株式会社内

最終頁に続く

(54) 【発明の名称】 半導体素子の製造方法

(57) 【特許請求の範囲】

【請求項1】

凹部の面積比が、内奥部よりも周辺部において高くなるように表面に凹凸が形成された成長用基板の上に、前記成長用基板の凸部で支持され、かつ前記凹部には空洞が残るように化合物半導体からなる半導体層を形成する工程と、

前記半導体層の上に、支持基板を接着する工程と、
前記成長用基板を前記半導体層から分離する工程と
を有する半導体素子の製造方法。

【請求項2】

前記半導体層を形成する工程が、
前記凸部の上面に離散的に分布し、化合物半導体からなる複数の支柱を形成する工程と、
前記支柱によって前記成長用基板の上に支えられ、化合物半導体からなる前記半導体層を形成する工程と
を含む請求項1に記載の半導体素子の製造方法。

【請求項3】

前記成長用基板の中心を含み、外周までは広がらない第1の領域内において、前記凹部の面積比が10%~25%の範囲内であり、前記成長用基板の外周に接し、前記第1の領域よりも外側に画定された環状の第2の領域内において、前記凹部の面積比が40%~45%の範囲内である請求項2に記載の半導体素子の製造方法。

【請求項 4】

前記第 1 の領域の外周線と、前記第 2 の領域の内周線との間に、環状の第 3 の領域が画定されており、前記第 3 の領域内において、前記凹部の面積比が 25% ~ 35% の範囲内である請求項 3 に記載の半導体素子の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、成長用基板の上に半導体層を形成した後、半導体層から成長用基板を分離する半導体素子の製造方法に関する。

10

【背景技術】

【0002】

発光ダイオード等の光半導体素子の従来の製造方法の一例について説明する。まず、成長用基板の上に、n 型半導体層、発光層、及び p 型半導体層を成長させる。成長用基板が絶縁性である場合には、p 型半導体層及び発光層の一部を除去して n 型半導体層を露出させる。n 型半導体層の露出した領域、及び露出している p 型半導体層に電極を形成する。

【0003】

成長用基板は、その上に成長させる半導体層の結晶品質に大きな影響を与える。また、成長用基板の導電性、熱伝導性、光吸収係数等の物性が、光半導体素子の電気特性、熱特性、及び光学特性に影響する。結晶性のよい半導体層を形成するために適した成長用基板が、導電性、熱伝導性、光吸収係数等の物性の点で好ましいものであるとは限らない。

20

【0004】

半導体層を成長させた後、成長用基板を半導体層から分離した光半導体素子が提案されている。最終的に成長用基板が分離されるため、成長用基板として、半導体層の結晶成長に最適のものを選択することができる。成長用基板と半導体層との間に配置される層に空洞を生じさせることにより、成長用基板を半導体層から分離することができる（特許文献 1、2）。また、成長用基板と半導体層との間に剥離層を配置し、この剥離層をエッチングすることにより、成長用基板を半導体層から分離することができる（特許文献 3）。

【先行技術文献】

【特許文献】

30

【0005】

【特許文献 1】特開 2000 - 228539 号公報

【特許文献 2】特開 2002 - 241192 号公報

【特許文献 3】特開 2004 - 172351 号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

成長用基板の上に形成する半導体層が薄くても、再現性よく半導体層から成長用基板を分離する方法が望まれる。従来の方法では、半導体層から成長用基板を再現性よく分離することが困難であった。

40

【課題を解決するための手段】

【0007】

本発明の一観点によると、

凹部の面積比が、内奥部よりも周辺部において高くなるように表面に凹凸が形成された成長用基板の上に、前記成長用基板の凸部で支持され、かつ前記凹部には空洞が残るように化合物半導体からなる半導体層を形成する工程と、

前記半導体層の上に、支持基板を接着する工程と、

前記成長用基板を前記半導体層から分離する工程とを有する半導体素子の製造方法が提供される。

【発明の効果】

50

【0009】

支持基板を接着した後、再現性よく、成長用基板を半導体層から分離することができる。

【図面の簡単な説明】

【0010】

【図1-1】(1A)は、実施例1で用いる成長用基板の断面図であり、(1B)はその平面図である。

【図1-2】(1C)~(1F)は、実施例1による方法で製造される半導体素子の製造途中段階における断面図である。

【図1-3】(1G)、(1H)は、実施例1による方法で製造される半導体素子の製造途中段階における断面図である。

【図1-4】(1I)、(1J)は、実施例1による方法で製造される半導体素子の製造途中段階における断面図である。

【図1-5】(1K)、(1L)は、実施例1による方法で製造される半導体素子の製造途中段階における断面図である。

【図2】実施例1で用いる成長用基板の平面図である。

【図3】成長用基板とその上の半導体層との間の接続領域の面積比と、支持基板が割れることなく分離する確率との関係を示すグラフである。

【図4】成長用基板の凹部の側面の傾斜角を説明する線図である。

【図5】実施例1の変形例による方法で用いる成長用基板の平面図である。

【図6】(6A)は、実施例2で用いる成長用基板の一部分の斜視図であり、(6B)はその断面図であり、(6C)及び(6D)は、実施例2による方法の製造途中段階における半導体素子の断面図である。

【図7】実施例2で用いる成長用基板の平面図である。

【図8】実施例3による方法の製造途中段階における半導体装置の断面図である。

【発明を実施するための形態】

【0011】

図面を参照しながら、実施例について説明する。

【実施例1】

【0012】

図1A~図1Lを参照して、実施例1による半導体素子の製造方法について説明する。

【0013】

図1Aに示すように、成長用基板10の表面に複数の凹部11を形成する。実施例では、成長用基板10として、C面サファイア基板を用いる。凹部11の形成には、通常のフォトリソグラフィ技術を用いる。成長用基板10のエッチングには、例えば BCl_3 、 Cl_2 、及びArの混合ガスの誘導結合プラズマを用いた反応性イオンエッチングが用いられる。凹部11の側面(段差面)は、成長用基板10の元の表面に対して、ほぼ垂直である。凹部11が形成されていない領域(凸部の上面)は平坦である。

【0014】

図1Bに、凹部11が形成された成長用基板10の一部の平面図を示す。図1Bの一点鎖線1A-1Aにおける断面図が図1Aに相当する。凹部11は、正三角形を敷き詰めた三角格子の格子点に配置される。凹部11の各々の平面形状は円形である。凹部11の平面形状の直径を W_b とし、最近接の凹部11の間隔を W_d とする。また、図1Aに示したように、凹部11の深さを D とする。一例として、凹部11の深さ D は $1\mu m$ であり、直径 W_b は $6\mu m$ である。間隔 W_d は、面内の位置によって異なっている。間隔 W_d を変化させることにより、成長用基板10の元の表面積に対して凹部11の占める面積の比率(凹部11の面積比)を変化させることができる。

【0015】

図1Cに示すように、成長用基板10を有機金属化学気相成長(MOCVD)装置に搬入し、成長用基板10の凸部の上面及び凹部11の底面に、GaNからなる下地層12を

10

20

30

40

50

形成する。成長条件は、例えば下記の通りである。

- ・トリメチルガリウム (TMG) 供給量 $11 \mu\text{mol}/\text{min}$
- ・キャリアガス 窒素ガス (13.5SLM) と水素ガス (4.5SLM)
- ・アンモニアガス (NH_3) 供給量 3.3SLM
- ・成長温度 525

上述の条件で、 V/III 比は 14000 である。ここで、 V/III 比は、供給される原料中の III 族元素のモル数に対する V 族元素のモル数の比と定義される。下地層12の厚さは、凹部11の深さ D よりも薄くする。凹部11の深さ D が $1 \mu\text{m}$ のとき、例えば下地層12の厚さを 200nm とする。このように高い V/III 比を採用すると、 Ga のマイグレーションが促進され、面内で偏りなく GaN 膜が成長する。これにより、表面の凹凸の高さ及びピッチが面内に亘ってほぼ揃った下地層12が得られる。凹部11の側面には、下地層12が形成されない。

10

【0016】

仮に、 3000 未満の低い V/III 比を採用すると、 Ga のマイグレーションが促進されず、原料ガスの気流の影響を受けて、 GaN が成長し易い領域と、成長し難い領域との差が顕著に現れる。このため、下地層12は離散的に分布する島状構造になってしまう。良好な下地層12を得るために、成長時の V/III 比を $3000 \sim 25000$ の範囲内にすることが好ましい。TMGの供給量は、 $8 \mu\text{mol}/\text{min} \sim 23 \mu\text{mol}/\text{min}$ の範囲内とすることが好ましく、 $9 \mu\text{mol}/\text{min} \sim 15 \mu\text{mol}/\text{min}$ の範囲内とすることがより好ましい。 NH_3 の供給量は、 $0.5 \text{SLM} \sim 5.5 \text{SLM}$ の範囲内とすることが好ましい。

20

【0017】

成長温度は、 $425 \sim 625$ の範囲内とすることが好ましい。成長速度は、 $5 \text{nm}/\text{min} \sim 40 \text{nm}/\text{min}$ の範囲内とすることが好ましい。

【0018】

図1Dから図1Fまでの工程について説明する。下地層12 (図1C) を形成した後、TMGの供給を停止させ、基板温度を 1000 まで上昇させる。成長条件の異なる第1工程と第2工程とを交互に繰り返すことにより、 GaN からなる半導体層13 (図1F) を形成する。繰り返し回数は、例えば4回とする。

【0019】

第1工程の成長条件は、例えば下記の通りである。

- ・TMG供給量 $23 \mu\text{mol}/\text{min}$
- ・キャリアガス 窒素ガス (6SLM) と水素ガス (7.5SLM)
- ・ NH_3 供給量 2.2SLM
- ・成長時間 膜厚 20nm になる時間

第2工程の成長条件は、例えば下記の通りである。

- ・TMG供給量 $45 \mu\text{mol}/\text{min}$
- ・キャリアガス 窒素ガス (6SLM) と水素ガス (7.5SLM)
- ・ NH_3 供給量 4.4SLM
- ・成長時間 膜厚 80nm になる時間

40

第1工程では、縦方向の成長が支配的となり、第2工程では、横方向 (面内方向) の成長が支配的となる。第1工程と第2工程とを交互に繰り返す過程で、供給される Ga 原子及び N 原子が基板表面に吸着されて膜が成長する反応と、成長した GaN が分解し脱離する反応とが生じる。

【0020】

ここで、第1工程で「縦方向成長が支配的」とは、横方向成長速度を V_s 、縦方向成長速度を V_n としたとき、第1工程の V_n/V_s が、第2工程の V_n/V_s よりも大きいことを意味する。また、第2工程で「横方向成長が支配的」とは、第2工程の V_s/V_n が、第1工程の V_s/V_n よりも大きいことを意味する。

【0021】

50

第1工程で、下地層12(図1C)のうち成長核となる部分から結晶が成長すると同時に、結晶性の低い部分においては、熱によってGaNが分解する。分解によって生成された窒素がガスとなって成長用基板10から脱離する。これにより、凹部11の間の領域(凸部の上面)に離散的に分布する支柱13a(図1D)が形成される。なお、GaNが分解することにより生成された金属Gaは成長用基板10の上に残る。凹部11の底面には、成長用ガスが供給されにくいため、GaNの分解が支配的になり、支柱13aは形成されない。

【0022】

結晶成長の核となる部分以外の下地層12の結晶性を低くするために、下地層12の成長温度は、上述のように、半導体層13の成長温度よりも低い425 ~ 625 の範囲内とすることが好ましい。

10

【0023】

第2工程では、横方向の成長が支配的になり、支柱13aの先端から横方向に張り出した底部13b(図1E)が形成される。例えば、原料ガスの供給量を増やすことにより、横方向成長を支配的にすることができる。底部13bの端面には、GaNの(11-22)面が現れる。ここで、「-2」は、2のオーバーバーを意味する。底部13bが形成されると、次の第1工程で、その下の空洞にTMG及びNH₃が供給され難くなり、GaNの分解及び窒素の脱離が促進される。これにより支柱13aが細くなる。凹部11内にもNH₃が供給され難いため、凹部11の底面においては、GaNの分解と窒素の脱離とが促進される。

20

【0024】

底部13bの張り出し量が長くなると、相互に隣り合う支柱13aから成長した底部13b同士が接触する。凹部11の上方においても、底部13b同士が接触することにより、面内方向に連続し、平滑な表面を有する半導体層13(図1F)が形成される。半導体層13は、複数の支柱13aによって成長用基板10の上方に支持される。支柱13aの間には、空洞13cが残る。空洞13cは、面内方向に連通している。凹部11内には支柱13aが配置されない。横方向に成長した部分(空洞13cの上の部分)には、成長用基板10と支柱13aとの界面から成長する欠陥が導入され難いため、結晶性の高い半導体層13が得られる。

【0025】

成長用基板10の凸部の上面から半導体層13の上面までの高さは、約400nmである。

30

【0026】

GaN膜の成長と、分解及び脱離とを並行して生じさせるために、第1工程及び第2工程の成長温度は、800 ~ 1200 の範囲内とすることが好ましい。第1工程において、TMGの供給量を10 μ mol/min ~ 30 μ mol/minの範囲内とし、NH₃の供給量を1SLM ~ 3SLMの範囲内とすることが好ましい。第2工程においては、TMG供給量を30 μ mol/min ~ 70 μ mol/minの範囲内とし、NH₃の供給量を3SLM ~ 7SLMの範囲内とすることが好ましい。

【0027】

半導体層13に、n型ドーパントとしてSiをドープしてもよい。Siの濃度が高くなると横方向成長し難くなるため、Si濃度は、5 \times 10¹⁷cm⁻³以下とすることが好ましい。

40

【0028】

図1Gに示すように、半導体層13の上に、n型GaNからなるn型半導体層20を形成する。n型半導体層20の厚さは、例えば3 μ m ~ 10 μ mの範囲内である。n型不純物としてSiが用いられ、その濃度は例えば約5 \times 10¹⁸cm⁻³である。Si原料として、例えばSiH₄が用いられる。

【0029】

成長条件は、例えば下記の通りである。

50

- ・成長温度 1000
- ・TMG供給量 45 $\mu\text{mol}/\text{min}$
- ・ NH_3 供給量 4.4 SLM

なお、成長温度を980 ~ 1020 の範囲内としてもよい。TMG供給量を10 $\mu\text{mol}/\text{min}$ ~ 70 $\mu\text{mol}/\text{min}$ の範囲内とし、 NH_3 供給量を3.3 SLM ~ 5.5 SLMの範囲内としてもよい。V/III比は、2000 ~ 22500の範囲内とすることが好ましく、3000 ~ 8000の範囲内とすることが、平坦性及び結晶性の点でより好ましい。成長速度は、0.5 $\mu\text{m}/\text{h}$ ~ 5 $\mu\text{m}/\text{h}$ の範囲内とすることが好ましい。図1Gでは、半導体層13とn型半導体層20との境界を明示しているが、実際には、両者ともGaNで形成され、同一チャンバ内で連続して成長されるため、両者の境界が明瞭に識別できるわけではない。

10

【0030】

n型半導体層20の上に歪緩和層21を形成する。歪緩和層21は、例えば交互に積層された厚さ2nmのGaN層と厚さ2nmの $\text{In}_{0.2}\text{Ga}_{0.8}\text{N}$ 層とを含み、合計の厚さは例えば120nmである。なお、各層の厚さ及び積層数を変えることにより、合計の膜厚を50nm ~ 300nmの範囲内にしてもよい。歪緩和層21の成長条件は、例えば下記の通りである。

- ・成長温度 730 ~ 790
- ・TMG供給量 3.6 $\mu\text{mol}/\text{min}$
- ・トリメチルインジウム(TMI)供給量 3.6 $\mu\text{mol}/\text{min}$
- ・ NH_3 供給量 3.3 SLM ~ 5.5 SLM

20

GaN層の成長時には、TMIの供給が停止される。TMGの供給量及びTMIの供給量を1 $\mu\text{mol}/\text{min}$ ~ 10 $\mu\text{mol}/\text{min}$ の範囲内としてもよい。ただし、TMGの供給量とTMIの供給量との比は、In組成比が0.2になるように調整される。

【0031】

歪緩和層21にSiをドーブしてもよい。Si濃度は、例えば $5 \times 10^{17} \text{cm}^{-3}$ 以下とする。また、 $\text{In}_x\text{Ga}_{1-x}\text{N}$ 層($0 < x < 0.2$)と、 $\text{In}_{0.2}\text{Ga}_{0.8}\text{N}$ 層とが交互に積層された構造としてもよい。

【0032】

歪緩和層21の上に発光層22を形成する。発光層22は、交互に積層されたGaNからなる厚さ14nmの障壁層と、 $\text{In}_{0.35}\text{Ga}_{0.65}\text{N}$ からなる厚さ2.2nmの井戸層とを含む。障壁層及び井戸層の層数は、それぞれ5である。発光層22の成長条件は、例えば下記の通りである。

30

- ・成長温度 700 ~ 760
- ・TMG供給量 3.6 $\mu\text{mol}/\text{min}$
- ・TMI供給量 10 $\mu\text{mol}/\text{min}$
- ・ NH_3 供給量 3.3 SLM ~ 5.5 SLM

GaN層の成長時には、TMIの供給が停止される。TMGの供給量を1 $\mu\text{mol}/\text{min}$ ~ 10 $\mu\text{mol}/\text{min}$ の範囲内としてもよい。このとき、TMIの供給量は、In組成比が0.35になるように調整される。発光層22にSiをドーブしてもよい。Si濃度は、例えば $5 \times 10^{17} \text{cm}^{-3}$ 以下とする。

40

【0033】

発光層22の上に、Mgがドーブされたp型 $\text{Al}_{0.2}\text{Ga}_{0.8}\text{N}$ からなる第1p型半導体層23を形成する。第1p型半導体層23の厚さは、例えば20nm ~ 60nmの範囲内である。第1p型半導体層23の成長条件は、例えば下記の通りである。

- ・成長温度 770 ~ 970
- ・TMG供給量 8.1 $\mu\text{mol}/\text{min}$
- ・トリメチルアルミニウム(TMA)供給量 7.6 $\mu\text{mol}/\text{min}$
- ・ NH_3 供給量 3.3 SLM ~ 5.5 SLM

ドーパントであるMgの原料として、例えばビスシクロペンタジエニルマグネシウム(

50

C P 2 M g) を用いることができる。T M G の供給量を $4 \mu\text{mol} / \text{min} \sim 20 \mu\text{mol} / \text{min}$ の範囲内としてもよい。このとき、T M A の供給量は、A l 組成比が 0.2 になるように調整される。M g 濃度は、例えば $1 \times 10^{20} \text{cm}^{-3}$ である。

【0034】

第 1 p 型半導体層 2 3 の上に、M g がドーブされた p 型 G a N からなる第 2 p 型半導体層 2 4 を形成する。第 2 p 型半導体層 2 4 の厚さは、例えば $100 \text{nm} \sim 300 \text{nm}$ の範囲内である。第 2 p 型半導体層 2 4 の成長条件は、例えば下記の通りである。

- ・成長温度 $770 \sim 970$
- ・T M G 供給量 $18 \mu\text{mol} / \text{min}$
- ・N H ₃ 供給量 $3.3 \text{SLM} \sim 5.5 \text{SLM}$

T M G の供給量を $8 \mu\text{mol} / \text{min} \sim 36 \mu\text{mol} / \text{min}$ の範囲内としてもよい。M g 濃度は、例えば $1 \times 10^{20} \text{cm}^{-3}$ である。

【0035】

第 2 p 型半導体層 2 4 の上に、p 側電極 2 5 を形成する。p 側電極 2 5 は、例えば、基板側に配置された厚さ 1nm の白金 (P t) 膜と、その上に配置された厚さ 300nm の銀 (A g) 膜とを含む。P t 膜及び A g 膜の形成には、例えば電子ビーム蒸着が用いられる。P t 膜は、オーミック接触を確保するためのものである。p 側電極 2 5 と第 2 p 型半導体層 2 4 との接触抵抗率は、 $1 \times 10^{-3} \cdot \text{cm}^2$ である。A g 膜は、発光層 2 2 からの放射光に対して高い反射率を確保するためのものである。p 側電極 2 5 の反射率は約 80% である。P t 膜の厚さを $0.3 \text{nm} \sim 100 \text{nm}$ の範囲内としてもよい。A g 膜の厚さを $50 \text{nm} \sim 300 \text{nm}$ の範囲内としてもよい。

【0036】

p 側電極 2 5 として、P t 膜と R h 膜との 2 層構造を採用してもよいし、N i 膜と A g 膜との 2 層構造を採用してもよい。

【0037】

p 側電極 2 5 の上に、共晶用金属膜 2 6 を形成する。共晶用金属膜 2 6 は、例えば厚さ 100nm の T i 膜、その上の厚さ 200nm の P t 膜、及びその上の厚さ 200nm の A u 膜で構成される。これらの膜の形成には、例えば電子ビーム蒸着が用いられる。T i 膜は、その上の P t 膜の密着性を高める。P t 膜は、A u S n 合金との接合時における S n の拡散を防止する。A u 膜は、A u S n 共晶を形成するためのものである。

【0038】

T i 膜の厚さを $50 \text{nm} \sim 100 \text{nm}$ の範囲内としてもよい。P t 膜の厚さを 200nm 以上にしてもよい。A u 膜は、接合される A u S n 膜の厚さ及び組成を考慮し、A u S n 共晶点に整合する厚さにすればよい。

【0039】

共晶用金属膜 2 6 を、厚さ 100nm の T i 膜、厚さ 100nm の P t 膜、厚さ 200nm の A u 膜、厚さ 100nm の P t 膜、及び厚さ 200nm の A u 膜がこの順番に積層された 5 層構造としてもよい。5 層構造を採用することにより、S n の拡散防止機能を高めることができる。

【0040】

図 1 H に示すように、支持基板 3 0 の片側の表面に共晶用金属膜 3 1 を形成する。支持基板 3 0 には、例えばシリコン基板が用いられる。共晶用金属膜 3 1 は、P t 膜、T i 膜、N i 膜、A u 膜、及び A u S n 膜がこの順番に積層された積層構造を有する。P t 膜は、支持基板 3 0 の S i とシリサイド反応することにより、支持基板 3 0 に対してオーミック接触する。T i 膜は、シリサイド化した P t 膜と、N i 膜との密着性を高める。N i 膜は、A u S n の濡れ性を高める。A u 膜は、N i 膜の酸化を防止する。A u S n 膜は、共晶を形成するためのものである。

【0041】

支持基板 3 0 と成長用基板 1 0 とを、共晶用金属膜 2 6 と 3 1 とが対向する向きに配置する。

10

20

30

40

50

【0042】

図1 Iに示すように、共晶用金属膜26と31とを接触させ、真空中で熱圧着を行う。熱圧着時の圧力は、3MPaとし、温度は330とする。なお、熱圧着を窒素ガス等の不活性ガス雰囲気中で行ってもよい。また、AuSn共晶の形成に適した温度であれば、330以外の温度で熱圧着を行ってもよい。

【0043】

図1 Jに示すように、基板温度を室温に戻す過程で、成長用基板10と支持基板30との熱膨張係数の相違に起因して、成長用基板10が半導体層13から自然に分離する。自然分離した半導体層13の表面には、複数の支柱13aが残っている。なお、自然分離し難い場合には、ピンセット等で成長用基板10の端部に機械的な衝撃を与えてもよい。また、超音波により衝撃を与えてもよい。成長用基板10と半導体層13との間の空洞に溶剤を浸透させ、加熱してもよい。この場合には、溶剤の蒸気圧によって成長用基板10が半導体層13から分離する。

10

【0044】

その他に、補助的にレーザを照射したり、酸やアルカリに浸漬させたりして、分離してもよい。また、電界エッチング手法を用いてもよい。

【0045】

図1 Kに示すように、半導体層13の表面を塩酸で処理する。塩酸処理により、n型半導体層20が露出し、露出した表面が平坦になる。なお、塩酸に代えて、窒化物半導体をエッチングできる他の薬液、例えばリン酸、硫酸、水酸化カリウム(KOH)、水酸化ナトリウム(NaOH)等を用いてもよい。また、薬液処理に代えて、Arプラズマや塩素系プラズマを用いたドライエッチングを適用してもよい。

20

【0046】

図1 Lに示すように、n型半導体層20の表面の一部の領域に、n側電極35を形成する。n側電極35は、例えばTi膜と、その上に配置されたAl膜との2層で構成される。n側電極35として、Al膜とRh膜との2層構造、Al膜とIr膜との2層構造、Al膜とPt膜との2層構造、またはAl膜とPd膜との2層構造を採用してもよい。これらの積層構造とすることにより、n側電極35とn型半導体層20との接触抵抗率を $1 \times 10^{-4} \text{ cm}^2$ 以下にすることができる。n側電極35の上に、ボンディングし易くするために、Ti膜とAu膜とを順番に積層してもよい。

30

【0047】

その後、支持基板30からn型半導体層20までの積層構造を、個別のチップに分割する。以下、分割方法について説明する。

【0048】

n型半導体層20の表面から、p側電極25まで達する溝を、反応性イオンエッチング(RIE)により形成する。溝を形成した後、支持基板30をダイシングし、各チップに分割する。なお、レーザスクライブ等の技術を用いてもよい。

【0049】

図2に、凹部11が形成された成長用基板10の全体平面図を示す。成長用基板10の中心を含み、外周までは広がらない領域を第1の領域50ということとする。成長用基板10の外周に接し、第1の領域50よりも外側の環状の領域を第2の領域51ということとする。第1の領域50の外周線と、第2の領域51の内周線との間の環状の領域を、第3の領域52ということとする。

40

【0050】

一例として、第1の領域50の外周線、及び第2の領域51の内周線、及び成長用基板10の外周線は、円周形状である。成長用基板10の半径をR1、第2の領域51の内周線の半径をR2、第1の領域50の外周線の半径をR3とする。一例として、半径R2は半径R1の80%であり、半径R3は半径R1の40%である。

【0051】

第1の領域50、第2の領域51、及び第3の領域52内において、凹部11の面積比

50

を、それぞれ A_1 、 A_2 、 A_3 とすると、不等式 $A_1 < A_3 < A_2$ が成り立つ。例えば、面積比 A_1 は、第 1 の領域 50 の総面積 ($2 \times R_3$) に対する第 1 の領域 50 内の凹部 11 の平面形状の面積の比で定義される。

【0052】

成長用基板 10 の元の表面の面積 ($2 \times R_1$) に対する支柱 13a の剥離面の面積の合計の比を「接続領域の面積比」ということとする。ここで、「剥離面の面積」は、図 1 J に示した支柱 13 の頂部の面積を指す。支柱 13a は凹部 11 内には形成されないため、接続領域の面積比は、第 1 の領域 50 において最も高く、第 2 の領域 51 において最も低い。接続領域の面積比が低いと、成長用基板 10 が半導体層 13 から分離しやすい。実施例 1 では、最も外側の第 2 の領域 51 において、成長用基板 10 が半導体層 13 から最も分離しやすく、内奥部の第 1 の領域 50 において、最も分離し難い。

10

【0053】

このため、図 1 J に示した分離工程で、成長用基板 10 の外側から分離が始まり、内側に向かって分離が進む。これにより、再現性よく、成長用基板 10 を半導体層 13 から分離させることができる。

【0054】

成長用基板 10 の表面の全域において接続領域の面積比が低いと、図 1 I に示した支持基板 30 を、成長用基板 10 に形成した半導体層に接着する前に、成長用基板 10 が半導体層 13 から自然に分離してしまう。実施例 1 では、第 1 の領域 50 内の接続領域の面積比を相対的に高くしているため、支持基板 30 を接着する前の意図しない段階で、成長用基板 10 が分離してしまうことを抑制できる。

20

【0055】

図 3 に、接続領域の面積比と、支持基板 30 が割れることなく成長用基板 10 を分離することができる確率との関係を示す。横軸は接続領域の面積比を単位 % で表し、縦軸は、支持基板 30 が割れることなく成長用基板 10 を分離することができる確率を単位 % で表す。図 3 は、成長用基板 10 の全域において、接続領域の面積比がほぼ均一な試料を作製して評価を行った結果である。

【0056】

接続領域の面積比が 10 % 以下であれば、支持基板 30 が割れることなく成長用基板 10 を分離させることができた。ただし、支持基板 30 を接合する前の意図しない段階で成長用基板 10 が分離してしまう場合もあった。接続領域の面積比が 10 % ~ 20 % の範囲内である場合には、支持基板 30 が割れることなく成長用基板 10 を分離することができる確率は、ほぼ 70 % ~ 100 % の範囲内である。接続領域の面積比が 20 % ~ 35 % の範囲内である場合には、支持基板 30 が割れることなく成長用基板 10 を分離することができる確率は、ほぼ 60 % ~ 85 % の範囲内である。

30

【0057】

第 2 の領域 51 (図 2) において、成長用基板 10 の分離を生じさせるために、第 2 の領域 51 の接続領域の面積比を 10 % 以下にすることが好ましい。なお、プロセス条件から、接続領域の面積比は、通常 1 % 以上になる。凹部 11 の面積比を調整することにより、接続領域の面積比を調整することができる。図 1 D に示した支柱 13a の分布は、図 1 C に示した下地層 12 の結晶性に依存する。このため、支柱 13a の分布密度 (すなわち接続領域の面積比) を高精度に制御することは困難であり、分布密度にばらつきが生じやすい。支柱 13a の分布密度がばらついたとしても、凹部 11 の面積比を 35 % ~ 45 % の範囲内にすると、接続領域の面積比をほぼ 10 % 以下にすることができる。接続領域の面積比を、より再現性よく 10 % 以下にするためには、凹部 11 の面積比を 40 % ~ 45 % の範囲内にすることが好ましい。

40

【0058】

第 1 の領域 50 及び第 3 の領域 52 の接続領域の面積比が 10 % ~ 35 % であっても、最も外側の第 2 の領域 51 において分離が生じると、第 1 の領域 50 及び第 3 の領域 52 内の応力が緩和される。このため、成長用基板 10 の全域において接続領域の面積比が 1

50

0%～35%の範囲内である場合に比べて、支持基板30の割れを抑制することができる。また、第1の領域50及び第3の領域52の接続領域の面積比を10%～35%の範囲内にすることにより、成長用基板10が意図しない段階で自然に分離してしまうことを防止できる。接続領域の面積比を10%～35%の範囲内にするために、凹部11の面積比を10%～35%の範囲内にすることが好ましい。

【0059】

特に、第1の領域50内においては、成長用基板10の意図しない段階での分離を防止するために、接続領域の面積比を20%～35%の範囲内にすることが好ましい。接続領域の面積比を20%～35%の範囲内にするためには、凹部11の面積比を10%～25%の範囲内にすることが好ましい。

10

【0060】

第2の領域51の幅が狭すぎると、第2の領域51を設けた十分な効果が得られない。成長用基板10の分離を生じ易くするという十分な効果を得るために、第2の領域51の幅(R1-R2)を、成長用基板10の半径R1の10%以上にすることが好ましい。

【0061】

第1の領域50が狭すぎると、成長用基板10の自然の分離を抑制する十分な効果が得られない。第1の領域50を設けた十分な効果を得るために、第1の領域50の半径R3を、成長用基板10の半径R1の30%以上にすることが好ましい。

【0062】

実施例1では、成長用基板10の表面を3つの領域に区分したが、第3の領域52を配置しなくてもよい。すなわち、第1の領域50の半径R3と、第2の領域51の内周線の半径R2とを等しくしてもよい。

20

【0063】

第2の領域51において凹部11の面積を40%～45%の範囲内とし、第1の領域50及び第3の領域52において凹部11の面積比を10%～35%の範囲内にすると、第2の領域51の内周線の位置において、凹部11の面積比が少なくとも5%の幅で不連続に変化する。このように、凹部11の面積比を不連続に変化させると、第2の領域51で自然に生じた分離の進行を、第2の領域51の内周線で停止させる効果が高まる。

【0064】

次に、凹部11の好ましい断面形状について説明する。上記実施例1では、凹部11の側面が、成長用基板10の元の表面(凸部の上面によって画定される仮想平面)に対してほぼ垂直、すなわち傾斜角がほぼ90°であった。このとき、凹部11の断面形状はほぼ長方形である。凹部11の側面の傾斜角が小さくなると、側面にも下地層12(図1C)が成長してしまう。側面に下地層12が形成されると、側面にも支柱13a(図1D)が形成され、凹部11を形成した十分な効果が得られない。凹部11を形成する十分な効果を得るために、図4に示すように、凹部11の側面(段差面)の傾斜角bを、70°～90°の範囲内にすることが好ましく、80°～90°の範囲内することがより好ましい。凹部11の側面が傾斜している場合、「凹部の面積比」として、「凹部の開口部の面積」を採用すればよい。

30

【0065】

次に、凹部11の好ましい深さについて説明する。凹部11が浅すぎると、凹部11の底面に形成された下地層12(図1C)から支柱13a(図1D)が伸び、半導体層13(図1F)に連続してしまう。凹部11の底面に支柱13aが分布しないようにするために、凹部11の深さを1μm以上にすることが好ましい。逆に、凹部11の加工のし易さの点から、凹部11の深さは3μm以下にすることが好ましい。

40

【0066】

次に、凹部11の平面形状について説明する。上記実施例1では、凹部11の平面形状を円形にしたが、その他の形状にしてもよい。図1Eに示した底部13bの端面には、GaNの(11-22)面が現れるため、底部13bの平面形状は正六角形になる。すなわち、横方向への成長は、6方向へ均等に進む。凹部11の縁の各位置から内側に向かって

50

成長した結晶が凹部 1 1 のほぼ中心で融合するまでの時間差を短くするために、凹部 1 1 の平面形状を六角形以上の正多角形、または円形にすることが好ましい。

【 0 0 6 7 】

図 5 に、凹部 1 1 の平面形状を正六角形にした場合の成長用基板 1 0 の一部の平面図を示す。相互に隣り合う凹部 1 1 の対向する縁同士が平行になるように凹部 1 1 が配置されている。このとき、凹部 1 1 の寸法 W_b は、正六角形の内接円の直径で定義される。凹部 1 1 の間隔 W_d は、相互に隣り合う凹部 1 1 の対向する縁の間隔で定義される。

【 0 0 6 8 】

次に、正六角形以上の正多角形または円形の凹部 1 1 の寸法 W_b 及び間隔 W_d の好適値について説明する。凹部 1 1 の寸法 W_b が大きすぎると、横方向に成長した底部 1 3 b が凹部 1 1 上で接触するまでの時間（半導体層 1 3（図 1 F）が連続するまでの時間）が長くなる。底部 1 3 b が接触するまでの時間にも、支柱 1 3 a の直上には、縦方向の結晶成長が生じている。このため、底部 1 3 b が接触するまでの時間が長くなると、半導体層 1 3 の表面の平坦性が悪くなってしまふ。凹部 1 1 の寸法 W_b が $10\ \mu\text{m}$ 程度であれば、縦方向の成長が $3\ \mu\text{m}$ 程度になるまでに、連続した半導体層 1 3 が形成される。この場合、発光素子として十分な平坦性が得られる。従って、凹部 1 1 の寸法 W_b を $10\ \mu\text{m}$ 以下にすることが好ましい。

【 0 0 6 9 】

凹部 1 1 の寸法 W_b が小さすぎると、凹部 1 1 を形成する効果が得られなくなってしまう。凹部 1 1 の寸法 W_b は $1\ \mu\text{m}$ 以上にすることが好ましく、 $3\ \mu\text{m}$ 以上にすることがより好ましい。

【 0 0 7 0 】

凹部 1 1 の間隔 W_d が狭すぎると、凸部の上面に十分な太さの支柱 1 3 a（図 1 D）が形成され難くなり、成長用基板 1 0 と半導体層 1 3 との接続強度が弱くなってしまふ。十分な太さの支柱 1 3 a を形成するために、凹部 1 1 の間隔 W_d を $3\ \mu\text{m}$ 以上にすることが好ましい。凹部 1 1 の間隔 W_d が広すぎると、凸部の上面に形成される支柱 1 3 a の分布のばらつきが大きくなってしまひ、凹部 1 1 を形成する十分な効果が得られない。従って、凹部 1 1 の間隔 W_d を $20\ \mu\text{m}$ 以下にすることが好ましく、 $10\ \mu\text{m}$ 以下にすることがより好ましい。

【 0 0 7 1 】

実施例 1 では、凹部 1 1 の寸法 W_b を一定にし、間隔 W_d を変化させることにより、第 1 の領域 5 0、第 2 の領域 5 1、及び第 3 の領域 5 2 における凹部 1 1 の面積比を変化させた。間隔 W_d を変化させる代わりに、凹部 W_b の寸法を変化させて、凹部 1 1 の面積比を変化させることも可能である。また、凹部 1 1 の寸法 W_b と間隔 W_d との両方を変化させてもよい。

【 0 0 7 2 】

次に、図 1 C に示した下地層 1 2 の厚さの好適な範囲について説明する。下地層 1 2 が薄すぎると、図 1 D から図 1 F の工程で、全域で GaN の分解と脱離が生じてしまひ、離散的に分布する支柱 1 3 a が形成され難くなる。また、下地層 1 2 を厚くしすぎると、GaN の分解及び脱離が生じる領域の面内分布のばらつきが大きくなる。このため、支柱 1 3 a の分布のばらつきが大きくなってしまふ。このため、下地層 1 2 の厚さは、 $150\ \text{nm} \sim 200\ \text{nm}$ の範囲内とすることが好ましい。

【 0 0 7 3 】

図 1 D から図 1 F に示した半導体層 1 3 を形成するための第 1 工程と第 2 工程との好適な条件について説明する。

【 0 0 7 4 】

支柱 1 3 a の十分な高さを確保するために、第 1 工程と第 2 工程との繰り返し回数は、4 回以上とすることが好ましい。また、第 1 工程と第 2 工程とを切り替える度に、第 1 工程の成長時間を徐々に短くし、第 2 工程の成長時間を徐々に長くすることが好ましい。このように時間制御すると、半導体層 1 3 形成の初期段階で、GaN の分解と脱離を生じや

10

20

30

40

50

すくさせ、支柱13aをより高くすることができる。また、半導体層13形成過程の後半では、横方向成長を支配的にすることで、空洞13c(図1F)が形成され易くなる。

【0075】

上記実施例では、図1Iに示した工程で、Siからなる支持基板30を、成長用基板10の上に成長させた半導体層に接合した。その他に、図1Gに示したp側電極25の表面に銅等の金属めっきを施すことにより、十分な機械的支持力を持つ厚さの金属膜を形成してもよい。この構造では、めっきにより形成された金属膜が、支持基板としての役割を持つ。

【0076】

上記実施例では、半導体層13及びn型半導体層20をGaNで形成したが、その他、V族元素として窒素を含むIII-V族化合物半導体で形成してもよい。

10

【実施例2】

【0077】

次に、図6A~図6D、及び図7を参照して、実施例2による半導体素子の製造方法について説明する。

【0078】

図6Aに示すように、表面に複数の凸部61が離散的に分布する成長用基板60を準備する。成長用基板60には、例えばサファイアが用いられる。図6Bに、成長用基板60の断面図を示す。

【0079】

20

図6Cに示すように、成長用基板60の上に、GaNからなるバッファ層62をMOCVDにより形成する。バッファ層62は、成長用基板60の表面、凸部61の上面及び側面を覆う。

【0080】

図6Dに示すように、バッファ層62の上に、GaNからなる半導体層63をMOCVDにより形成する。半導体層63は、凸部62の上面から横方向に成長することにより、凸部61の間に空洞が形成される条件で成長させる。半導体層63の上に図1Gに示したn型半導体層20及びその上方の各層を形成する。支持基板30を接合する工程以降は、実施例1による方法の工程と共通である。

【0081】

30

図7に、成長用基板60の平面図を示す。図2に示した実施例1の場合と同様に、成長用基板60の表面に、第1の領域50、第2の領域51、及び第3の領域52が画定されている。実施例2では、凸部61の上面が占める面積の割合(凸部61の面積比)が、実施例1で説明した「接続領域の面積比」に相当する。第1の領域50、第2の領域51、第3の領域52の接続領域の面積比の好適値は、実施例1の場合と同様である。このため、実施例2においては、第1の領域50内の凸部61の分布密度が最も高く、第2の領域51内の凸部61の分布密度が最も低い。

【0082】

実施例2においても、実施例1と同様に、成長用基板60を再現性よく半導体層62から分離させることができる。

40

【実施例3】

【0083】

図8A及び図8Bを参照して、実施例3による半導体素子の製造方法について説明する。

【0084】

図8Aに示すように、サファイアの成長用基板70の表面に、実施例1と同様に、第1の領域50、第2の領域51、及び第3の領域52が画定されている。成長用基板70の上に、GaNからなる下地層71を形成する。下地層71の形成には、図1Cに示した実施例1の下地層12の形成と同様の方法を適用することができる。

【0085】

50

第1の領域50の下地層71が最も薄くなり、第2の領域51の下地層71が最も厚くなるように、下地層71の表層部をエッチングする。例えば、下地層71の表面の一部をエッチングマスクで覆ってエッチングすることにより、場所によって厚さの異なる下地層71を得ることができる。なお、エッチング速度に面内依存性を持つエッチング装置を用いてエッチングを行ってもよい。また、成長速度に面内依存性を持つ成膜装置を用いることにより、場所によって厚さの異なる下地層71を形成してもよい。

【0086】

図8Bに示すように、成長用基板70の上に、支柱72a及び半導体層72を形成する。支柱72a及び半導体層72の形成は、図1D～図1Fに示した実施例1の方法と同一の方法を適用することができる。下地層71が最も薄かった第1の領域50内において、支柱72aの分布密度が最も高くなり、下地層71が最も厚かった第2の領域51内において、支柱72aの分布密度が最も低くなる。これにより、第1の領域50の接続領域の面積比が最も高くなり、第2の領域51の接続領域の面積比が最も低くなる。

10

【0087】

このように、成長用基板70の表面に凹凸を形成することなく、接続領域の面積比を場所によって変化させることができる。半導体層72を形成した後は、図1G～図1Lに示した実施例1の工程と共通である。

【0088】

実施例3においても、実施例1と同様に、成長用基板70を半導体層72から再現性よく分離することができる。

20

【0089】

以上実施例に沿って本発明を説明したが、本発明はこれらに制限されるものではない。例えば、種々の変更、改良、組み合わせ等が可能なことは当業者に自明であろう。

【符号の説明】

【0090】

10 成長用基板

11 凹部

12 下地層

13 半導体層

13a 支柱

13b 庇部

20 n型半導体層

21 歪緩和層

22 発光層

23 第1p型半導体層

24 第2p型半導体層

25 p側電極

26 接合用金属膜

30 支持基板

31 接合用金属膜

35 n側電極

50 第1の領域

51 第2の領域

52 第3の領域

60 成長用基板

61 凸部

62 下地層

63 半導体層

70 成長用基板

71 下地層

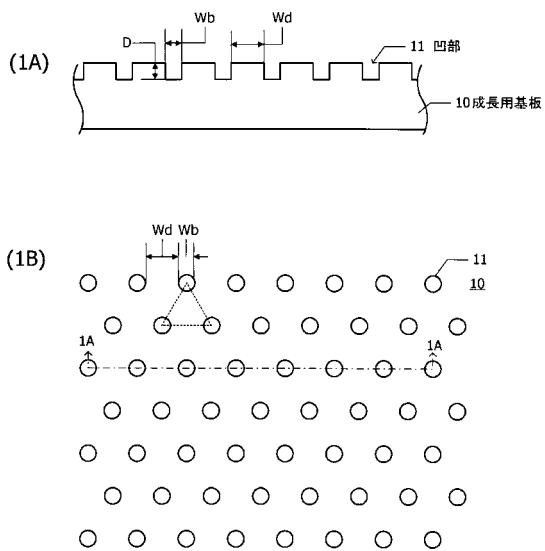
30

40

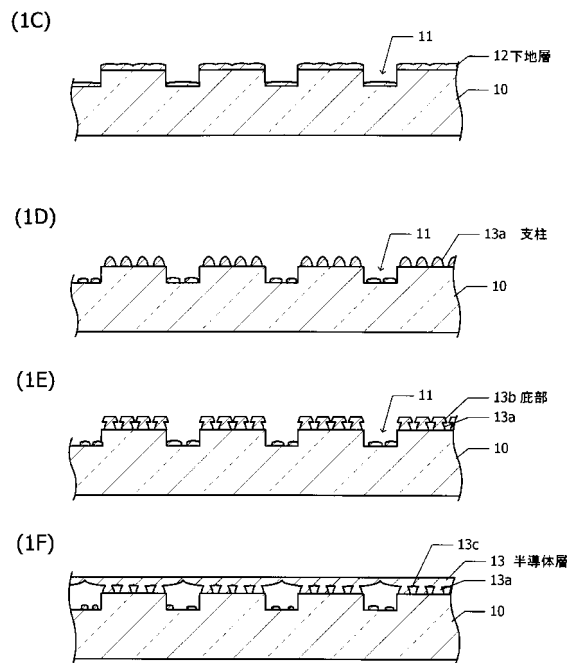
50

7 2 半导体層
7 2 a 支柱

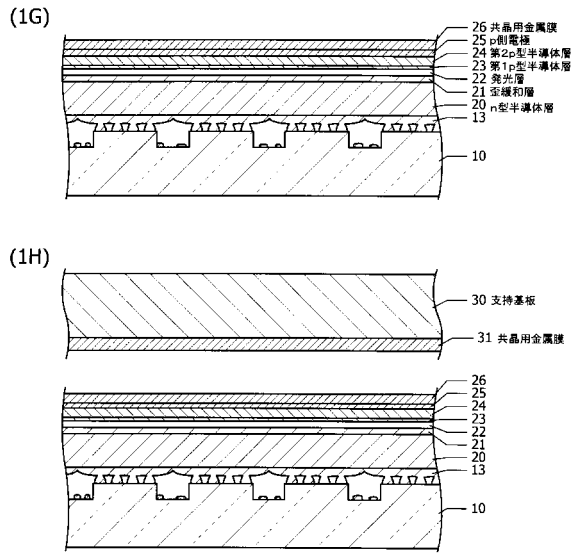
【 図 1 - 1 】



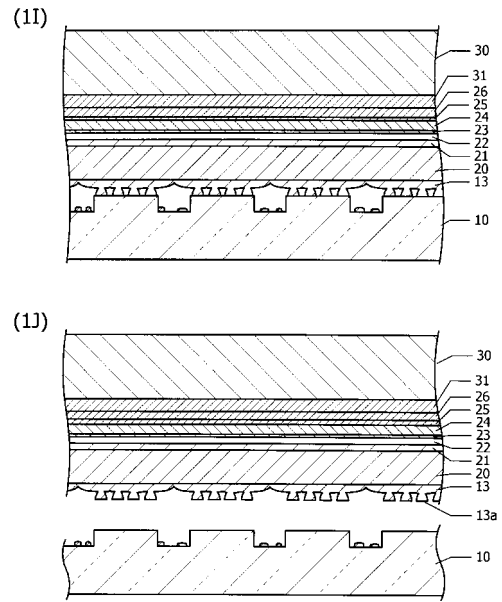
【 図 1 - 2 】



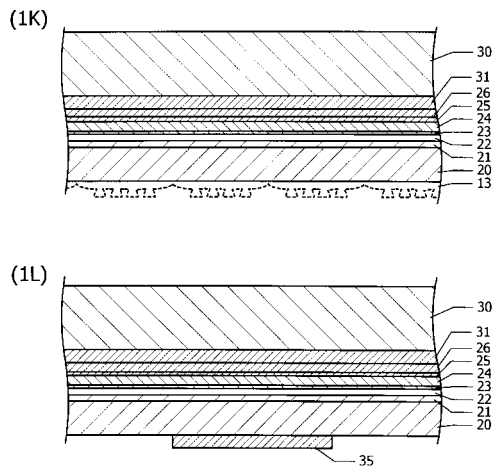
【 图 1 - 3 】



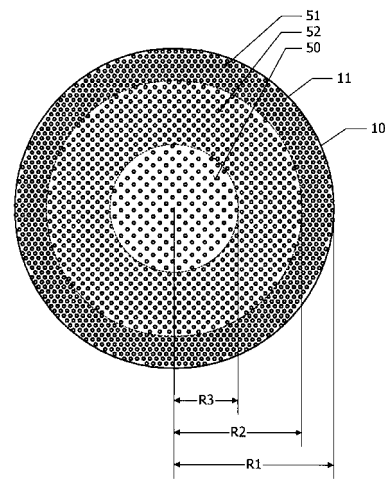
【 图 1 - 4 】



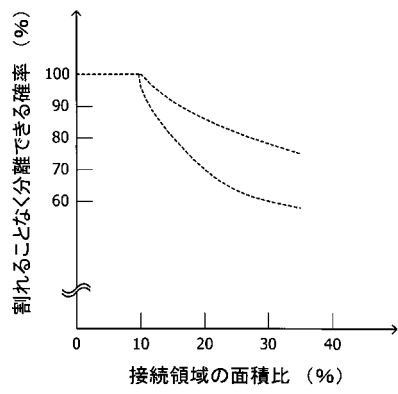
【 图 1 - 5 】



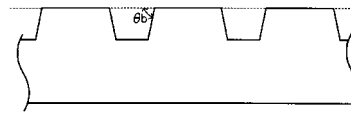
【 图 2 】



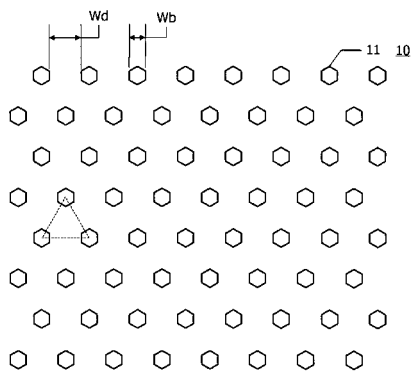
【図3】



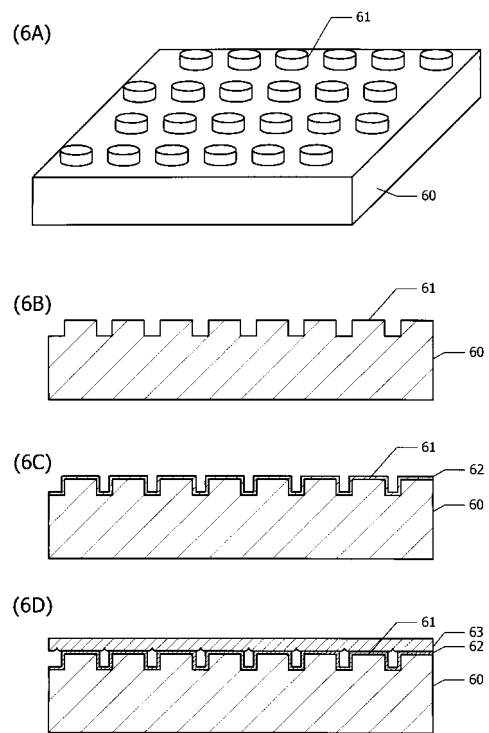
【図4】



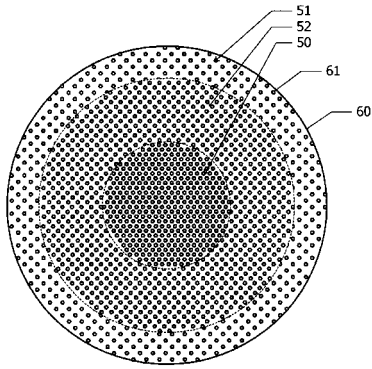
【図5】



【図6】

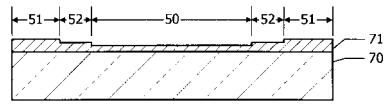


【 図 7 】

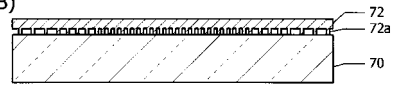


【 図 8 】

(8A)



(8B)



フロントページの続き

- (72)発明者 柴田 康之
東京都目黒区中目黒 2 - 9 - 13 スタンレー電気株式会社内
- (72)発明者 東野 二郎
東京都目黒区中目黒 2 - 9 - 13 スタンレー電気株式会社内

審査官 金高 敏康

- (56)参考文献 特開 2007 - 214500 (JP, A)
特開 2007 - 317752 (JP, A)
特開 2004 - 091278 (JP, A)
特開 2001 - 217506 (JP, A)

- (58)調査した分野(Int.Cl., DB名)
H01L 33/00 - 33/64
JSTPlus (JDreamIII)
JST7580 (JDreamIII)