



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2013-0133001
 (43) 공개일자 2013년12월05일

- | | |
|--|--|
| (51) 국제특허분류(Int. Cl.)
<i>H01L 25/16</i> (2006.01) <i>H01L 27/108</i> (2006.01)
<i>H01L 23/12</i> (2006.01)
(21) 출원번호 10-2013-7025329
(22) 출원일자(국제) 2012년02월08일
심사청구일자 2013년09월25일
(85) 번역문제출일자 2013년09월25일
(86) 국제출원번호 PCT/US2012/024340
(87) 국제공개번호 WO 2012/134637
국제공개일자 2012년10월04일
(30) 우선권주장
13/077,661 2011년03월31일 미국(US) | (71) 출원인
인텔 코오퍼레이션
미합중국 캘리포니아 95052 산타클라라 미션 칼리지 블러바드 2200
(72) 발명자
슈메이커, 케네스 디.
미국 94024 캘리포니아주 노스 알토스 힐스 스톤브룩 드라이브 10925
(74) 대리인
백만기, 양영준 |
|--|--|

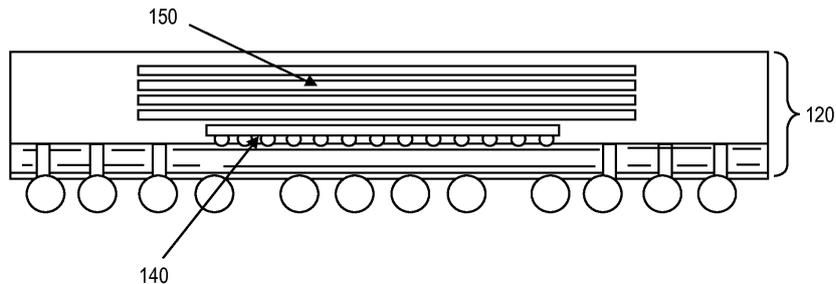
전체 청구항 수 : 총 15 항

(54) 발명의 명칭 **유도 열 기술기**

(57) 요약

제1 다이 상의 제1 열 센서와 제2 열 센서 간의 온도차를 결정한다. 제1 다이로부터 제2 다이 상의 회로로 온도차를 전송한다. 제2 다이 상의 열 센서로부터의 온도를 결정한다. 제2 다이 상에서 온도차 및 열 센서로부터의 온도를 이용하여, 제2 다이 상의 하나 이상의 회로의 동작 특성들을 수정한다.

대표도 - 도1



특허청구의 범위

청구항 1

열 센서를 갖는 제1 다이;

제1 열 센서 및 제2 열 센서를 갖는 제2 다이 - 상기 제2 다이는 상기 제1 다이와 물리적으로 근접하고, 상기 제1 다이의 열 센서는 제2 다이의 상기 제1 열 센서와 정렬됨 -;

상기 제2 다이 상의 상기 제1 열 센서 및 상기 제2 다이 상의 상기 제2 열 센서와 결합되는 제어 로직 - 상기 제어 로직은 상기 제2 다이 상의 상기 제1 열 센서와 상기 제2 다이 상의 상기 제2 열 센서 간의 온도차를 결정함 -;

상기 제어 로직 및 상기 제1 다이 상의 열 센서와 결합되는 관리 로직 - 상기 관리 로직은 상기 온도차 및 상기 제1 다이 상의 열 센서로부터의 온도 측정치를 수신하고, 상기 제2 다이로부터 전달된 상기 온도차 및 상기 제1 다이 상의 열 센서로부터의 상기 온도 측정치에 기초하여 상기 제1 다이의 동작 특성들을 관리함 -

를 포함하는 장치.

청구항 2

제1항에 있어서,

상기 제1 다이는 동적 랜덤 액세스 메모리(DRAM) 어레이를 포함하는 장치.

청구항 3

제2항에 있어서,

상기 관리 로직은 상기 제2 다이 상의 온도 기울기 및 상기 제1 다이 상의 열 센서로부터의 상기 온도 측정치에 기초하여 상기 DRAM 어레이의 리프레시 레이트들을 수정하는 장치.

청구항 4

제2항에 있어서,

상기 제2 다이는 프로세서 코어를 포함하는 장치.

청구항 5

제2항에 있어서,

상기 제2 다이는 SoC(system on a chip)를 포함하는 장치.

청구항 6

안테나와 결합되는 무선 송수신기 회로;

열 센서를 갖는 제1 다이;

제1 열 센서 및 제2 열 센서를 갖는 제2 다이 - 상기 제2 다이는 상기 제1 다이와 물리적으로 근접하고, 상기 제1 다이의 열 센서는 상기 제2 다이의 상기 제1 열 센서와 정렬되고, 상기 제2 다이는 상기 무선 송수신기 회로와 더 결합됨 -;

상기 제2 다이 상의 상기 제1 열 센서 및 상기 제2 다이 상의 상기 제2 열 센서와 결합되는 제어 로직 - 상기 제어 로직은 상기 제2 다이 상의 상기 제1 열 센서와 상기 제2 다이 상의 상기 제2 열 센서 간의 온도차를 결정함 -;

상기 제어 로직 및 상기 제1 다이 상의 열 센서와 결합되는 관리 로직 - 상기 관리 로직은 상기 제2 다이로부터의 상기 온도차 및 상기 제1 다이 상의 열 센서로부터의 온도 측정치를 수신하고, 상기 제2 다이 상의 상기 온도차 및 상기 제1 다이 상의 열 센서로부터의 상기 온도 측정치에 기초하여 상기 제1 다이의 동작 특성들을 관

리함 -
를 포함하는 시스템.

청구항 7

제6항에 있어서,
상기 제1 다이는 동적 랜덤 액세스 메모리(DRAM) 어레이를 포함하는 시스템.

청구항 8

제7항에 있어서,
상기 관리 로직은 상기 온도차 및 상기 제1 다이 상의 열 센서로부터의 상기 온도 측정치에 기초하여 상기 DRAM 어레이의 리프레시 레이트들을 수정하는 시스템.

청구항 9

제7항에 있어서,
상기 제2 다이는 프로세서 코어를 포함하는 시스템.

청구항 10

제7항에 있어서,
상기 제2 다이는 SoC(system on a chip)를 포함하는 시스템.

청구항 11

제1 다이 상의 제1 열 센서와 제2 열 센서 간의 온도차를 결정하는 단계;
상기 제1 다이로부터의 상기 온도차를 제2 다이 상의 회로로 전송하는 단계;
상기 제2 다이 상의 열 센서로부터의 온도를 결정하는 단계;
상기 온도차 및 상기 제2 다이 상의 열 센서로부터의 온도를 이용하여, 상기 제2 다이 상의 하나 이상의 회로의 동작 특성들을 수정하는 단계
를 포함하는 방법.

청구항 12

제11항에 있어서,
상기 제2 다이는 동적 랜덤 액세스 메모리(DRAM) 어레이를 포함하는 방법.

청구항 13

제12항에 있어서,
상기 회로는 상기 제2 다이 상의 열 센서로부터의 온도 측정치에 기초하여 상기 DRAM 어레이의 리프레시 레이트들을 수정하는 방법.

청구항 14

제12항에 있어서,
상기 제1 다이는 프로세서 코어를 포함하는 방법.

청구항 15

제12항에 있어서,
상기 제2 다이는 SoC(system on a chip)를 포함하는 방법.

명세서

기술 분야

[0001] 본 발명의 실시예들은 반도체 장치에 관한 것이다. 구체적으로, 본 발명의 실시예들은 반도체 장치에서 유도 열 기울기를 허용하기 위한 기술에 관한 것이다.

배경 기술

[0002] 반도체 장치들은 동작시에 열 에너지를 발생시킨다. 열 에너지는 균일하지 않을 수 있으므로, 열 기울기가 나타날 수 있다. 시스템들이 더 작아짐에 따라 반도체 장치들이 더 치밀하게 팩킹되고, 이는 장치들 간의 기계적 결합을 유발할 수 있다. 이러한 단단한 기계적 결합은 반도체 장치들 서로 간에 예상치 못한 유도 열 기울기를 유발할 수 있다.

[0003] 이러한 예상치 못한 열 기울기는 동작 에러를 유발할 수 있다. 예를 들어, 동적 랜덤 액세스 메모리(DRAM)에서, 예상치 못한 열 기울기는 부적절한 리프레시 주파수 및 심지어 데이터 손실을 유발할 수 있다.

도면의 간단한 설명

[0004] 본 발명의 실시예들은 첨부 도면들에 한정되어 있지 않다. 예로서 도시되며, 도면들에서 동일한 참조 번호들은 유사한 요소들을 지시한다.

도 1은 프로세서/로직 다이와 함께 적층된 하나 이상의 메모리 다이를 갖는 패키지의 일 실시예의 블록도이다.

도 2는 단일 센서를 갖는 제1 다이 및 다수의 센서를 갖는 제2 다이의 일 실시예의 블록도이다.

도 3은 온도차 정보를 이용하여 메모리 어레이를 동작시키기 위한 기술의 일 실시예의 흐름도이다.

도 4는 전자 시스템의 일 실시예의 블록도이다.

발명을 실시하기 위한 구체적인 내용

[0005] 아래의 설명에서는 다수의 특정 상세가 설명된다. 그러나, 본 발명의 실시예들은 이러한 특정 상세 없이도 실시될 수 있다. 다른 사례들에서, 본 설명의 이해를 어렵게 하지 않기 위해 공지 회로들, 구조들 및 기술들은 상세히 설명되지 않았다.

[0006] 프로세서(또는 SoC(System on a Chip))와 DRAM 다이가 적층될 때, DRAM과 로직 칩 사이에는 열 기울기가 거의 존재하지 않을 수 있다. 통상적으로 로직 칩들은, 로직 칩의 다양한 요소들의 온도를 모니터링하는 데 사용되고, 국지화된 핫스팟들이 예상되는 곳에 통상적으로 배치되는 여러 개의 열 센서를 포함한다. 로직 칩들은 로직 칩 내의 더 활성적인 영역 및 덜 활성적인 영역에 대응하는 다이를 가로지르는 높은 열 기울기들을 나타낼 수 있다.

[0007] DRAM 칩들은 온도에 기초하는 가변 유지 시간을 가질 수 있다. 저전력 DRAM 칩들은 "온도 보상 자기 리프레시"라고 하는 특징에서 이러한 특성을 이용할 수 있다. 이것은 자기 리프레시 동안 리프레시 주파수를 줄일 수 있으며, 따라서 더 낮은 온도에서 대기 전력 소비를 줄일 수 있다. 통상적으로 DRAM 칩은 단일 열 센서를 갖는데, 이는 DRAM 칩들이 통상적으로 비교적 균일한 전력 분포를 갖기 때문이다. 그러나, 불균일한 전력 분포를 갖는 로직 칩과 치밀하게 결합될 때, DRAM 열 센서는 DRAM 칩의 최고 핫스팟 근처에 배치되지 못할 수 있다. 이것은 DRAM이 부적절하게 낮은 레이트로 리프레시되게 할 수 있으며, 이것은 데이터 손실을 유발할 수 있다.

[0008] 본 명세서에서 설명되는 기술들은 하나 이상의 전략에 의해 이러한 문제를 해결한다. 일 실시예에서, 스택 상의 모든 장치들에 대해 열 센서의 위치가 표준화될 수 있다. 위치는 예를 들어 DRAM에서 메모리 어레이에 대해 사용될 수 없는 영역 내의 표준화된 수직 상호접속 어레이로부터의 소정의 오프셋으로서 지정될 수 있다. 일 실시예에서는, SoC(또는 다른 계산 요소)가 최고 핫스팟과 표준 위치 사이의 온도차를 계산할 수 있다. 일 실시예에서, SoC(또는 다른 계산 요소)는 모드 레지스터를 이용하여, 표준 위치와 핫스팟 간의 온도차에 관하여 DRAM과 통신할 수 있다. 이어서, DRAM은 이 차이를 이용하여 리프레시 레이트들을 적절히 설정할 수 있다.

[0009] 대안 실시예들에서, 기술들은 표준 열 센서 위치 없이 기능하도록 적응될 수 있다. 이러한 실시예들에서, SoC(또는 다른 계산 요소)는 그의 다이를 가로지르는 최대 온도 기울기를 계산하고, 그 정보를 이용하여 DRAM 오프

셋 온도를 프로그래밍할 수 있다. 이것은 DRAM으로 하여금 그의 내용을 절대적으로 필요한 것보다 더 자주 리프레시하게 할 수 있으며, 이는 전력 소비를 증가시킬 수 있지만, 데이터 손실을 방지할 것이다.

- [0010] 도 1은 프로세서/로직 다이와 함께 적층된 하나 이상의 메모리 다이를 갖는 패키지의 일 실시예의 블록도이다. 도 1의 예에는 메모리 어레이들(예로서, DRAM)을 포함하는 여러 개의 다이가 도시되지만, 임의의 수의 메모리 다이가 지원될 수 있다.
- [0011] 집적 회로 패키지(120)는 이 분야에 공지된 임의의 타입의 인터페이스를 갖는 이 분야에 공지된 임의 타입의 패키지(예로서, 볼 그리드 어레이 등)일 수 있다. 패키지(120) 내에서, 로직 다이(140)가 인터페이스에 전기적으로 결합될 수 있다. 하나 이상의 메모리 모듈(150)이 로직 다이(140)와 전기적으로 결합될 수 있다. 로직 다이(140)는 예를 들어 프로세서 다이, SoC 다이, 또는 불균일한 열 패턴들을 가질 수 있는 임의의 다른 다이일 수 있다.
- [0012] 하나 이상의 메모리 모듈(150)은 또한 로직 다이(140)에 물리적으로 접속될 수 있으며, 이는 다이들 중 하나 이상에 대한 열적 영향력을 가질 수 있다. 로직 다이(140)는 불균일한 열 기울기를 가질 수 있으므로, 로직 다이(140)와 메모리 모듈들(150) 중 하나 이상의 메모리 모듈 간의 물리적 접속, 메모리 모듈들(150) 중 하나 이상의 메모리 모듈의 열 기울기는 예상된 바와 같지 않을 수 있다. 통상적으로, 메모리 모듈들, 예를 들어 DRAM들은 다이 전반에서 비교적 일정한 온도를 갖는데, 이는 메모리 모듈 상의 회로 이용이 비교적 분산되기 때문이다.
- [0013] 이 때문에, 메모리 모듈 다이 상의 열 센서의 배치는 비교적 중요하지 않을 수 있다. 즉, 메모리 모듈이 어떠한 외부 열 영향도 없이 동작하고 있을 때, 단일 열 센서로 충분할 수 있으며, 열 센서의 위치는 비교적 유연할 수 있다.
- [0014] 메모리 모듈들과 달리, 로직 다이들은 꾸준히 그리고 자주 사용되는 회로들을 가지며, 이는 그러한 영역들에서 더 높은 동작 온도를 유발한다. 따라서, 로직 다이들은 통상적으로 더 높은 예상 온도의 장소들에 배치된 열 센서들을 가지며, 따라서 이러한 핫스팟들이 모니터링될 수 있다. 로직 다이가 다른 다이, 예를 들어 메모리 다이(150)와 물리적으로 접촉할 때, 로직 다이 상의 핫스팟들은 메모리 다이 상에 대응하는 핫스팟들을 생성할 수 있다. 따라서, 메모리 다이 열 센서로부터의 열 정보는 부정확할 수 있다.
- [0015] 일 실시예에서, 메모리 다이(150)는 공지 위치에 열 센서를 갖는다. 즉, 각각의 메모리 다이는 동일한 열 센서 위치를 가질 수 있다. 로직 다이(140)는 메모리 다이(150)의 열 센서에 바로 인접하거나 실질적으로 인접하는 위치에 대응하는 열 센서를 가질 수 있다. 로직 다이(140)는 또한 예를 들어 하나 이상의 핫스팟에 대응하는 다른 위치들에 열 센서들을 가질 수 있다.
- [0016] 일 실시예에서, 로직 다이는 핫스팟에 있는 열 센서와 메모리 모듈 내의 열 센서에 대응하는 열 센서 간의 온도차를 결정할 수 있다. 메모리 모듈은 로직 다이 상의 열 센서들 간의 온도차를 이용하여, 메모리 모듈 상의 열 센서에 의해 지시되는 온도에 대한 조정을 결정할 수 있다. 메모리 모듈의 거동은 측정된 온도가 아니라 조정된 온도에 기초하여 수정될 수 있다.
- [0017] 도 2는 단일 센서를 갖는 제1 다이 및 다수의 센서를 갖는 제2 다이의 일 실시예의 블록도이다. 도 2의 예는 하나의 다이로부터의 열이 다른 다이로 전달될 수 있도록 적층될 수 있는 2개의 다이를 도시한다. 도 2의 예는 2개의 다이만을 도시하지만, 도시된 개념들은 임의의 수의 적층된 다이에 적용될 수 있다.
- [0018] 다이(220)는 임의 타입의 회로, 예를 들어 DRAM 어레이들, 또는 다른 메모리 구조들(235)을 포함할 수 있다. 다이(220)는 관리 로직(230)과 결합된 열 센서(240)를 포함한다. 일 실시예에서, 다이(220)가 DRAM을 포함할 때, 관리 로직(230)은 열 센서(240)로부터 온도 정보를 관독하도록 동작할 수 있으며, 그 온도 정보를 이용하여 메모리 어레이(235)의 거동 또는 동작을 수정할 수 있다. 일 실시예에서, 관리 로직(230)은 열 센서(240)로부터의 정보에 기초하여 메모리 어레이(235)의 리프레시 레이트를 조정할 수 있다.
- [0019] 다이(250)는 로직 회로, 예를 들어 프로세서 코어, 그래픽 프로세서, SoC, 또는 다른 로직(275)을 포함할 수 있다. 다이(250)는 다양한 타입의 회로들, 예를 들어 프로세서 코어, 캐시 메모리, 송수신기 등을 가질 수 있다. 다이(250)는 불규칙한 열 기울기들을 갖는 회로들을 가질 수 있으므로, 다이(250)는 다수의 열 센서(예로서, 260, 265)를 가질 수 있으며, 이들 중 하나는 열 센서(240)와 정렬된다.
- [0020] 일 실시예에서, 열 센서(240)는 다이(250)의 설계자들 및/또는 제조자들에게 공지된 다이(220) 상의 사전 결정된 위치에 배치될 수 있다. 열 센서(260)는 다이(220)가 다이(250) 상에 적층될 때 열 센서들(240, 260)이 열

센서(260)로부터의 온도 정보가 열 센서(240)로부터의 온도 정보와 함께 이용될 수 있을 만큼 충분히 공간적으로 정렬되거나 가깝도록 배치된다.

- [0021] 제어 회로(270)가 열 센서들(260, 265)과 결합되어, 온도 정보를 수집한다. 일 실시예에서, 제어 회로(270)는 열 센서(265)와 열 센서(260) 간의 온도차를 결정한다. 제어 회로(270)는 이 차이(또는 차이 범위를 지시하는 정보)를 관리 로직(230)으로 전송할 수 있다. 일 실시예에서는, 관리 로직(230) 내의 레지스터 내의 비트가 온도차를 지시하도록 설정된다(예를 들어, 0은 0-10도 차이를 지시하고, 1은 10도 이상의 차이를 지시한다. 다른 실시예에서는 더 많은 비트를 사용하여 더 정밀한 범위를 제공할 수 있거나, 실제 온도차가 전송될 수 있다.
- [0022] 관리 로직(230)은 제어 회로(270)로부터의 온도차 정보와 열 센서(240)로부터의 온도 정보를 함께 이용하여, 메모리 어레이(235)의 동작을 관리한다. 일 실시예에서, 관리 로직(230)은 메모리 어레이(235)에 대한 리프래시 레이트를 제어한다. 관리 로직(230)은 온도차 정보와 열 센서(240)로부터의 온도 정보를 결합하여, 메모리 어레이(235)의 관리에 사용되는 동작 온도 값을 결정할 수 있다. 예를 들어, 온도차가 더 높은 온도를 지시하는 경우, 관리 로직(230)은 메모리 어레이(235)에 대한 리프래시 레이트를 증가시킬 수 있다.
- [0023] 도 3은 온도차 정보를 이용하여 메모리 어레이를 동작시키기 위한 기술의 일 실시예의 흐름도이다. 도 3과 관련하여 설명되는 동작들은 하나 이상의 다이에 걸쳐 분산된 제어 및/또는 관리 회로에 의해 수행될 수 있다.
- [0024] 도 3의 동작은 열 전달이 발생할 수 있도록 서로 물리적으로 접촉하는 다수의 다이의 구성에 적용될 수 있다. 일 실시예에서, 하부 다이 상의 적어도 하나의 열 센서가 상부 다이 상의 적어도 하나의 센서와 정렬된다. 일 실시예에서, 하부 다이는 로직 회로, 예를 들어 프로세서 코어 또는 SoC를 포함한다. 상부 다이는 메모리 구조, 예컨대 DRAM을 포함할 수 있다. 대안 실시예에서, 로직 회로는 상부 다이 상에 위치하고, 메모리 모듈은 하부 다이 상에 위치한다.
- [0025] 2개 이상의 열 센서로부터의 온도 정보가 로직 다이 상에서 수집된다(310). 로직 다이는 임의의 수의 열 센서를 가질 수 있으며, 로직 다이 상의 하나 이상의 회로가 다수의 열 센서로부터 수집된 온도 정보를 이용하여 로직 다이의 동작을 관리할 수 있다.
- [0026] 로직 다이 상의 적어도 한 쌍의 열 센서에 대해 온도차 정보가 결정된다(320). 일 실시예에서, 온도차가 결정된 열 센서들 중 적어도 하나가 메모리 모듈 다이 상의 대응하는 열 센서와 정렬된다.
- [0027] 로직 다이와 메모리 다이 사이에서 온도차 정보가 전송된다(330). 일 실시예에서, 온도차는 온도차 범위들을 지시하는 하나 이상의 비트에 의해 통신될 수 있거나, 실제 온도차를 지시하는 숫자가 전송될 수 있다. 예를 들어, 단일 비트 실시예에서, 0은 제1 범위의 온도차(예로서, 0-5도, 0-10도, 0-12도)를 지시하고, 1은 제2 범위의 온도차(예로서, >5도, >10도, >12도)를 지시할 수 있다.
- [0028] 2비트 실시예에서는 4개의 범위가 지원될 수 있다. 예를 들어, 00은 제1 범위(예로서, 0-5도, 0-7도, 0-10도)를 지시할 수 있고, 01은 제2 범위(예로서, 6-10도, 8-15도, 11-20도)를 지시할 수 있고, 10은 제3 범위(예로서, 11-15도, 16-20도, 21-25도)를 지시할 수 있으며, 11은 제4 범위(예로서, >15도, >20도, >25도)를 지시할 수 있다. 다수의 수의 비트를 이용하는 다른 실시예들이 유사하게 지원될 수 있다.
- [0029] 메모리 모듈에 대해 온도 정보가 수집된다(340). 일 실시예에서, 메모리 모듈은 로직 다이의 열 센서들 중 하나와 정렬되는 하나의 열 센서만을 갖는다. 대안 실시예들에서, 메모리 모듈은 다수의 열 센서를 가질 수 있다. 메모리 모듈은 온도 정보를 이용하여 메모리 모듈의 동작을 관리하는 관리(또는 다른 제어) 회로를 가질 수 있다. 일 실시예에서, 메모리 어레이에 대한 리프래시 레이트는 메모리 모듈의 동작 온도에 적어도 부분적으로 기초하여 결정된다.
- [0030] 관리 회로는 메모리 모듈 열 센서로부터의 온도 정보 및 온도차 정보를 이용하여, 필요한 경우에 메모리 모듈의 동작 파라미터들을 조정한다(350). 일 실시예에서, 메모리 모듈의 리프래시 레이트는 온도차 정보에 의해 조정된 바와 같은 측정 온도에 기초하여 결정될 수 있다. 다른 동작 파라미터들도 조정될 수 있다.
- [0031] 대안 실시예들에서, 온도차 정보를 이용하여 다른 조정들이 행해질 수 있다. 예를 들어, 2개의 로직 다이가 적층되고, 각각의 열 센서가 정렬되지 않은 경우에는 온도차 정보가 다이들 사이에 공유될 수 있으며, 이는 각각의 제어 회로들로 하여금 동작 파라미터들의 기초가 되는 더 정확한 정보를 갖게 할 것이다.
- [0032] 도 4는 전자 시스템의 일 실시예의 블록도이다. 도 4에 도시된 전자 시스템은 예를 들어 데스크탑 컴퓨터 시스템들, 랩톱 컴퓨터 시스템들, 셀룰러 전화들, 셀룰러-인에이블드 개인 휴대 단말기(PDA)를 포함하는 PDA들, 셋톱 박스들을 포함하는 (유선 또는 무선) 전자 시스템들의 범위를 나타내는 것을 의도한다. 대안적인 전자 시스

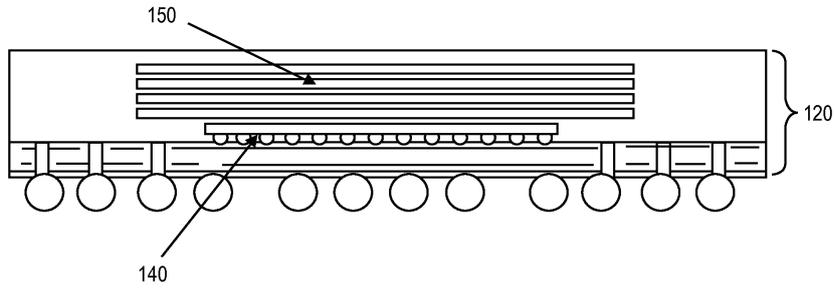
템들은 더 많고, 더 적고 그리고/또는 상이한 컴포넌트들을 포함할 수 있다.

- [0033] 도 4에 도시된 컴포넌트들 중 하나 이상은 전술한 바와 같이 물리적으로 접촉하는 다이들 상에 위치할 수 있다. 예를 들어, 프로세서들(410) 및 메모리(420)의 일부인 하나 이상의 DRAM 모듈 중 하나 이상이 전술한 바와 같이 배열될 수 있다. 다른 컴포넌트들이 유사하게 배열될 수 있다.
- [0034] 전자 시스템(400)은 정보를 통신하기 위한 버스(405) 또는 다른 통신 장치, 및 버스(405)에 결합되어 정보를 처리할 수 있는 프로세서(410)를 포함한다. 전자 시스템(400)이 단일 프로세서를 갖는 것으로 도시되지만, 전자 시스템(400)은 다수의 프로세서 및/또는 코-프로세서를 포함할 수 있다. 전자 시스템(400)은 버스(405)에 결합되는 (메인 메모리로서 지칭되는) 랜덤 액세스 메모리(RAM) 또는 다른 동적 저장 장치(420)를 더 포함할 수 있으며, 프로세서(410)에 의해 실행될 수 있는 명령어들과 정보를 저장할 수 있다. 메인 메모리(420)는 프로세서(410)에 의한 명령어들의 실행 동안 임시 변수들 또는 다른 중간 정보를 저장하는 데에도 사용될 수 있다.
- [0035] 전자 시스템(400)은 버스(405)에 결합되어 정적 정보 및 프로세서(410)에 대한 명령어들을 저장할 수 있는 판독 전용 메모리(ROM) 및/또는 다른 정적 저장 장치(430)도 포함할 수 있다. 데이터 저장 장치(440)가 버스(405)에 결합되어, 정보 및 명령어들을 저장할 수 있다. 자기 디스크 또는 광 디스크 및 대응하는 드라이브와 같은 데이터 저장 장치(440)가 전자 시스템(400)에 결합될 수 있다.
- [0036] 전자 시스템(400)은 또한 사용자에게 정보를 표시하기 위한 음극선관(CRT) 또는 액정 디스플레이(LCD)와 같은 디스플레이 장치(450)에 버스(405)를 통해 결합될 수 있다. 영숫자 및 다른 키들을 포함하는 영숫자 입력 장치(460)가 버스(405)에 결합되어, 정보 및 명령 선택들을 프로세서(410)로 전송할 수 있다. 다른 타입의 사용자 입력 장치는 방향 정보 및 명령 선택들을 프로세서(410)로 전송하고 디스플레이(450) 상의 커서 이동을 제어하기 위한 마우스, 트랙볼 또는 커버 방향 키들과 같은 커서 제어(470)이다.
- [0037] 전자 시스템(400)은 근거리 네트워크와 같은 네트워크에 대한 액세스를 제공하기 위한 네트워크 인터페이스(들)(480)를 더 포함할 수 있다. 네트워크 인터페이스(들)(480)는 예를 들어 하나 이상의 안테나(들)를 나타낼 수 있는 안테나(485)를 갖는 무선 네트워크 인터페이스를 포함할 수 있다. 네트워크 인터페이스(들)(480)는 예를 들어 이더넷 케이블, 동축 케이블, 광섬유 케이블, 직렬 케이블 또는 병렬 케이블일 수 있는 네트워크 케이블(487)을 통해 원격 장치들과 통신하기 위한 예를 들어 유선 네트워크 인터페이스도 포함할 수 있다.
- [0038] 일 실시예에서, 네트워크 인터페이스(들)(480)는 예를 들어 IEEE 802.11b 및/또는 IEEE 802.11g 표준들에 따라 근거리 네트워크에 대한 액세스를 제공할 수 있고/있거나, 무선 네트워크 인터페이스는 예를 들어 블루투스 표준들에 따라 개인 영역 네트워크에 대한 액세스를 제공할 수 있다. 다른 무선 네트워크 인터페이스들 및/또는 프로토콜들도 지원될 수 있다.
- [0039] IEEE 802.11b는 1999년 9월 16일자로 승인된 "Local and Metropolitan Area Networks, Part 11: Wireless LAN Medium Access Control (MAC) and Physical Layer (PHY) Specifications: Higher-Speed Physical Layer Extension in the 2.4 GHz Band"라는 제목의 IEEE Std. 802.11b-1999는 물론, 관련 문서들에 대응한다. IEEE 802.11g는 2003년 6월 27일자로 승인된 "Local and Metropolitan Area Networks, Part 11: Wireless LAN Medium Access Control (MAC) and Physical Layer (PHY) Specifications, Amendment 4: Further Higher Rate Extension in the 2.4 GHz Band"라는 제목의 IEEE Std. 802.11g-2003은 물론, 관련 문서들에 대응한다. 블루투스 프로토콜들은 Bluetooth Special Interest Group, Inc. Associated에 의해 2001년 2월 22일자로 발표된 "Specification of the Bluetooth System: Core, Version 1.1"에 설명되어 있는 것은 물론, 블루투스 표준의 이전 또는 후속 버전들도 지원될 수 있다.
- [0040] 무선 LAN 표준들을 통한 통신에 더하여 또는 그 대신에, 네트워크 인터페이스(들)(480)는 예를 들어 시분할 다중 액세스(TDMA) 프로토콜들, GSM(Global System for Mobile Communications) 프로토콜들, 코드 분할 다중 액세스(CDMA) 프로토콜들 및/또는 임의의 다른 타입의 무선 통신 프로토콜을 이용하여 무선 통신을 제공할 수 있다.
- [0041] 본 명세서에서 "하나의 실시예" 또는 "일 실시예"에 대한 참조는 그 실시예와 관련하여 설명되는 특정 특징, 구조 또는 특성이 본 발명의 적어도 하나의 실시예에 포함된다는 것을 의미한다. 명세서의 다양한 곳에서의 "일 실시예에서"라는 문구의 출현들은 모두가 반드시 동일 실시예를 지칭하지는 않는다.
- [0042] 본 발명은 여러 실시예와 관련하여 설명되었지만, 이 분야의 기술자들은 본 발명이 설명된 실시예들로 한정되는 것이 아니라 첨부된 청구항들의 사상 및 범위 내에서 수정 및 변경되어 실시될 수 있다는 것을 인식할 것이다.

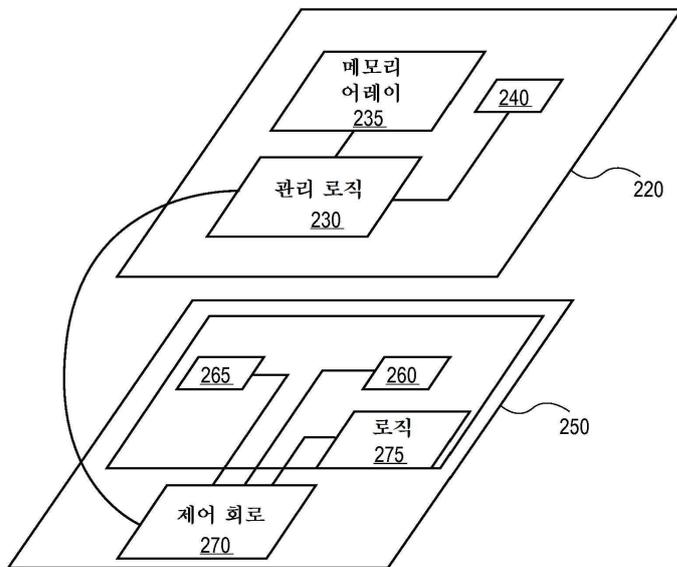
따라서, 본 설명은 한정이 아니라 예시적인 것으로 간주되어야 한다.

도면

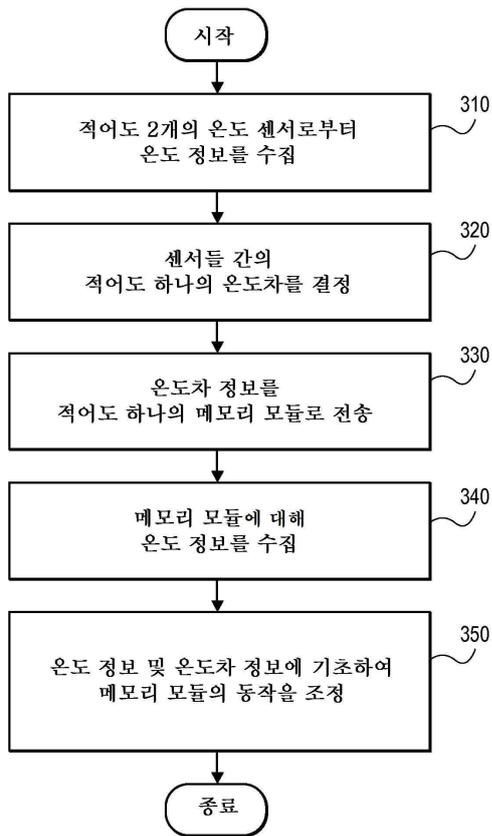
도면1



도면2



도면3



도면4

