



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2022년07월21일
(11) 등록번호 10-2424066
(24) 등록일자 2022년07월19일

(51) 국제특허분류(Int. Cl.)
H01L 33/00 (2010.01) H01L 23/00 (2006.01)
H01L 33/36 (2010.01) H01L 33/44 (2010.01)
(52) CPC특허분류
H01L 33/0095 (2020.05)
H01L 24/799 (2013.01)
(21) 출원번호 10-2020-0189204
(22) 출원일자 2020년12월31일
심사청구일자 2020년12월31일
(65) 공개번호 10-2022-0096608
(43) 공개일자 2022년07월07일
(56) 선행기술조사문헌
KR1020200015871 A*
KR1020130007557 A*
JP2011109063 A
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
국민대학교산학협력단
서울특별시 성북구 정릉로 77 (정릉동, 국민대학교)
(72) 발명자
도영탁
서울특별시 송파구 올림픽로 135, 204동 301호 (잠실동, 리센즈)
(74) 대리인
특허법인이룸리온

전체 청구항 수 : 총 13 항

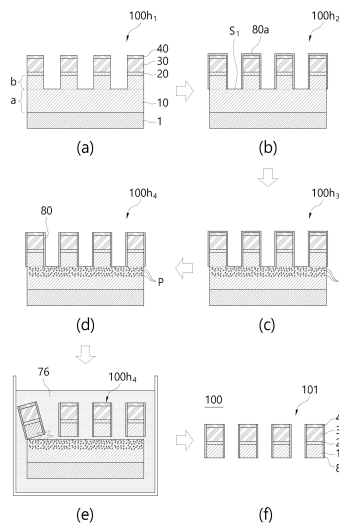
심사관 : 배성주

(54) 발명의 명칭 웨이퍼로부터 다수 개의 LED 구조물을 분리하는 방법

(57) 요약

본 발명은 웨이퍼로부터 다수 개의 LED 구조물을 분리하는 방법에 관한 것으로서, 이에 의하면 웨이퍼 내 희생층의 유무에 구애받지 않고, 반도체층들의 두께를 웨이퍼 제조 당시부터 특정하게 사전 설계할 필요 없이 상용화된 웨이퍼를 통해서 목적하는 크기, 두께 및 형상을 가지는 LED 구조물을 손쉽게, 손상없이 웨이퍼로부터 분리해낼 수 있다.

대표도 - 도1



(52) CPC특허분류

H01L 33/0008 (2013.01)

H01L 33/0075 (2013.01)

H01L 33/36 (2013.01)

H01L 33/44 (2013.01)

이 발명을 지원한 국가연구개발사업

과제고유번호	1711094456
과제번호	2019M3C7A1032579
부처명	과학기술정보통신부
과제관리(전문)기관명	한국연구재단
연구사업명	뇌과학원천기술개발(R&D)
연구과제명	근거리 통신 기반의 스마트 체내 이식형 플랫폼 개발
기여율	1/2
과제수행기관명	국민대학교 산학협력단
연구기간	2019.06.01 ~ 2020.02.29

이 발명을 지원한 국가연구개발사업

과제고유번호	1711105790
과제번호	2016R1A5A1012966
부처명	과학기술정보통신부
과제관리(전문)기관명	한국연구재단
연구사업명	이공학분야(S/ERC)
연구과제명	하이브리드 디바이스를 이용한 일주기 ICT 연구센터
기여율	1/2
과제수행기관명	국민대학교 산학협력단
연구기간	2020.01.01 ~ 2020.12.31

명세서

청구범위

청구항 1

도핑된 n형 III-질화물 반도체층의 제1부분 상에 상기 제1부분과 이어지는 도핑된 n형 III-질화물 반도체층의 제2부분을 포함하는 다수 개의 LED 구조물이 형성된 LED 웨이퍼로부터 상기 다수 개의 LED 구조물을 분리하는 방법으로서,

(1) 다수 개의 LED 구조물 각각의 노출면을 둘러싸되, 인접하는 LED 구조물 사이의 제1부분 상부면은 외부에 노출되도록 보호피막을 형성시키는 단계;

(2) LED 웨이퍼를 전해액에 함침 후 전원의 어느 한 단자와 전기적 연결시키고 전원의 나머지 단자를 상기 전해액에 함침된 전극에 전기적 연결시킨 뒤, 전원을 인가하여 상기 제1부분에 다수 개의 기공을 형성시키는 단계; 및

(3) 상기 LED 웨이퍼에 초음파를 인가하여 다수 개의 기공이 형성된 제1부분으로부터 다수 개의 LED 구조물을 분리시키는 단계;를 포함하며,

상기 보호피막은 (2) 단계 수행으로 인한 LED 구조물의 손상을 방지하기 위하여 형성되는 것으로써 5 ~ 100nm의 두께를 가지는 웨이퍼로부터 다수 개의 LED 구조물을 분리하는 방법.

청구항 2

제1항에 있어서,

상기 다수 개의 LED 구조물 각각은 도핑된 n형 III-질화물 반도체층의 제2부분 상에 적층된 광활성층 및 p형 III-질화물 반도체층을 더 포함하는 웨이퍼로부터 다수 개의 LED 구조물을 분리하는 방법.

청구항 3

제1항에 있어서

다수 개의 LED 구조물이 형성된 LED 웨이퍼는,

a) 기판, 도핑된 n형 III-질화물 반도체층, 광활성층 및 p형 III-질화물 반도체층을 포함하며, 기판 상에 층들이 적층된 LED 웨이퍼를 준비하는 단계; 및

b) 낱 개의 LED 구조물에서 층들이 적층되는 방향에 수직한 평면이 목적하는 모양과 크기를 갖도록 LED 웨이퍼 상부를 패터닝 한 후 도핑된 n형 III-질화물 반도체층 적어도 일부 두께까지 수직방향으로 식각하여 다수 개의 LED 구조물을 형성시키는 단계;를 포함하여 형성되는 웨이퍼로부터 다수 개의 LED 구조물을 분리하는 방법.

청구항 4

삭제

청구항 5

제1항에 있어서,

상기 (1) 단계의 보호피막은 임시 보호피막이며, (2) 단계와 (3) 단계 사이에 상기 임시 보호피막을 제거 후 LED 구조물의 측면을 둘러싸는 표면 보호피막을 형성시키는 단계를 더 포함하는 웨이퍼로부터 다수 개의 LED 구조물을 분리하는 방법.

청구항 6

제1항에 있어서,

상기 제1부분과 이어지는 상기 LED 구조물 밑면의 면적이 $25\mu\text{m}^2$ 이하인 것을 특징으로 하는 웨이퍼로부터 다수

개의 LED 구조물을 분리하는 방법.

청구항 7

삭제

청구항 8

제1항에 있어서,

상기 보호피막은 질화규소(Si₃N₄), 이산화규소(SiO₂), 산화알루미늄(Al₂O₃), 산화하프늄(HfO₂), 산화지르코늄(ZrO₂), 산화이트륨(Y₂O₃), 산화란타넘(La₂O₃), 산화스칸듐(Sc₂O₃) 및 이산화티타늄(TiO₂), 질화알루미늄(AlN) 및 질화갈륨(GaN)로 이루어진 군에서 선택된 1종 이상을 포함하는 것을 특징으로 하는 웨이퍼로부터 다수 개의 LED 구조물을 분리하는 방법.

청구항 9

제1항에 있어서,

상기 (2) 단계는 3V 이상의 전압을 1 분 ~ 24 시간 동안 인가하여 수행되는 것을 특징으로 하는 웨이퍼로부터 다수 개의 LED 구조물을 분리하는 방법.

청구항 10

제1항에 있어서,

상기 전해액은 옥살산, 인산, 아황산, 황산, 탄산, 아세트산, 아염소산, 염소산, 브롬산, 아질산 및 질산으로 이루어진 군에서 선택된 1종 이상의 산소산을 포함하는 웨이퍼로부터 다수 개의 LED 구조물을 분리하는 방법.

청구항 11

삭제

청구항 12

제1항에 있어서,

상기 (3) 단계는 LED 웨이퍼를 기포형성 용액에 침지시킨 후 상기 기포형성 용액에 초음파를 인가하여 생성된 기포가 기공에서 터질 때 발생하는 에너지를 통해 기공을 붕괴시켜서 다수 개의 LED 구조물을 분리시키는 것을 특징으로 하는 웨이퍼로부터 다수 개의 LED 구조물을 분리하는 방법.

청구항 13

제12항에 있어서,

기포가 붕괴 시 높은 압력과 온도를 생성하는 국부적인 핫스팟이 되도록 기포를 성장 및 붕괴 시키기 위하여 상기 기포형성 용액에 인가되는 초음파 주파수는 20 KHz ~ 2 MHz 인 것을 특징으로 기포를 형성해서 웨이퍼로부터 다수 개의 LED 구조물을 분리하는 방법.

청구항 14

제1항에 있어서, 상기 (1) 단계는

다수 개의 LED 구조물 각각의 측면을 둘러싸는 보호피막이 형성되도록 LED 웨이퍼 상에 보호피막을 형성시키는 단계; 및

인접하는 LED 구조물 사이의 제1부분 상부면이 노출되도록 인접하는 LED 구조물 사이의 제1부분 상부면에 형성된 보호피막을 제거하는 단계;를 포함하는 웨이퍼로부터 다수 개의 LED 구조물을 분리하는 방법.

청구항 15

제1항에 있어서,

상기 (2) 단계와 (3) 단계 사이에,

각각의 LED 구조물 상부에 형성된 보호피막을 제거하는 단계; 및

LED 구조물 상부에 제1전극을 형성시키는 단계;를 더 포함하는 웨이퍼로부터 다수 개의 LED 구조물을 분리하는 방법.

청구항 16

제1항 내지 제3항, 제5항, 제6항, 제8항 내지 제10항 및 제12항 내지 제15항 중 어느 한 항에 따라서 제조된 다수의 LED 구조물을 포함하는 LED 구조물 집합체.

발명의 설명

기술 분야

[0001] 본 발명은 웨이퍼로부터 다수 개의 LED 구조물을 분리하는 방법에 관한 것이다.

배경 기술

[0002] 마이크로 LED와 나노 LED는 우수한 색감과 높은 효율을 구현할 수 있고, 친환경적인 물질이므로 디스플레이의 핵심 소재로 사용되고 있다. 이러한 시장상황에 맞춰서 최근에는 새로운 나노 LED 구조나 새로운 제조공정을 통해 LED를 개발하기 위한 연구가 진행되고 있다.

[0003] 종래 독립된 날 개의 LED 소자는 Bottom-up 방법과 Top-down 방법으로 제조가 가능한 것으로 알려져 있었지만, 일각에서는 화학적 성장 방법을 기반으로 한 Bottom-up 방법으로 제조하는 것을 더 선호했다.

[0004] 그러나 Bottom-up 방법으로 수 억 개, 이에 나아가 크기가 나노 급으로 초소형인 독립된 LED 소자를 제조하는 것은 용이하지 않고, 제조하더라도 각각이 균일한 크기와 특성을 갖도록 제조하기 어려운 문제가 있다.

[0005] 이에 반해 Top-down 방식의 경우 대면적 웨이퍼로부터 목적하는 크기, 개수로 웨이퍼를 식각한 뒤 웨이퍼로부터 식각되고 남은 LED 구조물들을 웨이퍼로부터 분리 시 균일한 특성을 가지는 독립된 LED 소자를 수천, 수 억 개로 제조할 수 있는 이점이 있다.

[0006] 종래 Top-down 방식의 경우 수직방향으로 식각된 후 남은 LED 구조물을 분리시키기 위한 방법으로 기판을 리프트 오프시키는 방법이 이용되었는데, 이 방법의 경우 웨이퍼를 기판에 도달할 때까지 수직방향으로 식각해야 하므로 LED 구조체의 높이가 웨이퍼에서 기판을 제외한 나머지 반도체층들의 전체 높이와 동일해질 수밖에 없으며, 이로 인해서 LED 소자 높이를 원하는 대로 조절할 수 없고, LED 소자 각각의 높이는 제조된 웨이퍼에서 이미 결정되는 문제가 있다.

[0007] 이러한 문제를 해결하기 위해서 수직방향으로 식각된 LED 구조물에 초음파를 가해서 LED 구조물을 반도체층으로부터 분리시키는 방법이 소개되었으나, 이 방법은 종횡비와 밀면의 직경 제한, 구체적으로 밀면의 직경이 500nm 보다 작고, 높이는 밀면 직경의 5배 이상이어야 사용이 가능한 한계가 있어서 목적하는 LED 소자의 크기나 종횡비가 이를 벗어나는 경우에는 해당 방법을 사용해 LED 구조물을 분리해낼 수 없는 문제가 있다. 또한, 이 방법은 가해지는 초음파가 목적하는 LED 구조물이 하단과 이에 이어지는 반도체층 간 계면에만 영향을 미치는 것이 아니어서 목적하는 위치를 벗어나는 LED 구조물의 중단 부분이 잘려나가 웨이퍼로부터 분리되는 경우가 빈번했고, 이로 인해서 웨이퍼로부터 분리된 LED 구조물의 형상, 크기 품질이 균일하기 어려운 문제가 있다.

[0008] 또한, 다른 방법으로 LED 웨이퍼에 희생층을 도입시켜서 희생층의 제거를 통해서 LED 구조물을 분리시키는 방법이 소개되었으나, 이 방법의 경우 웨이퍼 자체에 희생층이 구비되어야 함에 따라서 사용 가능한 웨이퍼 종류의 제한, 희생층 추가에 따른 원가 상승, 희생층 제거 시 사용되는 에칭용액에 의한 LED 구조물의 화학적 손상이 야기되는 문제가 있다.

[0009] 이에 따라서 사용되는 웨이퍼의 종류, 구현하고자 하는 LED 구조물의 크기, 형상에 제한 없이 손쉽게, 손상없이 LED 구조물을 웨이퍼로부터 분리해낼 수 있는 방법에 대한 개발이 시급한 실정이다.

선행기술문헌

특허문헌

[0010] (특허문헌 0001) 등록특허공보 제0974288호

발명의 내용

해결하려는 과제

- [0011] 본 발명은 상술한 문제점을 해결하기 위하여 고안된 것으로서, 희생층의 유무, 웨이퍼 내 반도체층들의 두께를 특정하게 웨이퍼 제조당시부터 사전 설계할 필요 없이, 상용화된 웨이퍼를 통해서 목적하는 크기, 형상을 가지는 LED 구조물을 손쉽게, 손상 없이 웨이퍼로부터 분리해낼 수 있는 방법을 제공하는데 목적이 있다.
- [0012] 또한, 본 발명은 웨이퍼로부터 LED 구조물을 분리할 때 목적하는 지점이 아닌 다른 지점에서 분리가 발생하는 절단불량이 방지되는, 웨이퍼로부터 LED 구조물을 분리시키는 방법을 제공하는데 다른 목적이 있다.

과제의 해결 수단

- [0013] 상술한 과제를 해결하기 위하여 본 발명은 도핑된 n형 III-질화물 반도체층의 제1부분 상에 상기 제1부분과 이어지는 도핑된 n형 III-질화물 반도체층의 제2부분을 포함하는 다수 개의 LED 구조물이 형성된 LED 웨이퍼에서 상기 다수 개의 LED 구조물을 분리하는 방법으로서, (1) 다수 개의 LED 구조물 각각의 노출면을 둘러싸되, 인접하는 LED 구조물 사이의 제1부분 상부면은 외부에 노출되도록 보호피막을 형성시키는 단계, (2) LED 웨이퍼를 전해액에 침입 후 전원의 어느 한 단자와 전기적 연결시키 전원의 나머지 단자를 상기 전해액에 침입된 전극에 전기적 연결시킨 뒤, 전원을 인가하여 상기 제1부분에 다수 개의 기공을 형성시키는 단계, 및 (3) 상기 LED 웨이퍼에 초음파를 인가하여 다수 개의 기공이 형성된 제1부분으로부터 다수 개의 LED 구조물을 분리시키는 단계를 포함하는 LED 구조물을 분리하는 방법을 제공한다.
- [0014] 본 발명의 일 실시예에 의하면, 상기 다수 개의 LED 구조물 각각은 도핑된 n형 III-질화물 반도체층의 제2부분 상에 적층된 광활성층 및 p형 III-질화물 반도체층을 더 포함할 수 있다.
- [0015] 또한, 다수 개의 LED 구조물이 형성된 LED 웨이퍼는, a) 기판, 도핑된 n형 III-질화물 반도체층, 광활성층 및 p형 III-질화물 반도체층을 포함하며, 기판 상에 층들이 적층된 LED 웨이퍼를 준비하는 단계 및 b) 날 개의 LED 구조물에서 층들이 적층되는 방향에 수직한 평면이 목적하는 모양과 크기를 갖도록 LED 웨이퍼 상부를 패터닝한 후 도핑된 n형 III-질화물 반도체층 적어도 일부 두께까지 수직방향으로 식각하여 다수 개의 LED 구조물을 형성시키는 단계를 포함할 수 있다.
- [0016] 또한, 상기 보호피막은 (2) 단계 수행으로 인한 LED 구조물의 손상을 방지하기 위한 기능을 가질 수 있다.
- [0017] 또한, 상기 (1) 단계의 보호피막은 (2) 단계 수행으로 인한 LED 구조물의 손상을 방지하기 위한 임시 보호피막이며, (2) 단계와 (3) 단계 사이에 상기 임시 보호피막을 제거 후 LED 구조물의 측면을 둘러싸는 표면 보호피막을 형성시키는 단계를 더 포함할 수 있다.
- [0018] 또한, 상기 제1부분과 이어지는 상기 LED 구조물 밑면의 면적이 $0.25 \sim 16\mu\text{m}^2$ 일 수 있다.
- [0019] 또한, 상기 보호피막은 두께가 5 ~ 100nm일 수 있다.
- [0020] 또한, 상기 보호피막은 질화규소(Si_3N_4), 이산화규소(SiO_2), 산화알루미늄(Al_2O_3), 산화haf늄(HfO_2), 산화지르코늄(ZrO_2), 산화이트륨(Y_2O_3), 산화란타넘(La_2O_3), 산화스칸듐(Sc_2O_3) 및 이산화티타늄(TiO_2), 질화알루미늄(AlN) 및 질화갈륨(GaN)으로 이루어진 군에서 선택된 1종 이상을 포함할 수 있다.
- [0021] 또한, 상기 (2) 단계는 3V 이상의 전압을 1 분 ~ 24 시간 동안 인가하여 수행될 수 있다.
- [0022] 또한, 상기 전해액은 옥살산, 인산, 아황산, 황산, 탄산, 아세트산, 아염소산, 염소산, 브롬산, 아질산 및 질산으로 이루어진 군에서 선택된 1종 이상의 산소산을 포함할 수 있다.
- [0023] 또한, 상기 (3) 단계는 LED 웨이퍼를 기포형성 용액에 침지시킨 후 상기 기포형성 용액에 초음파를 인가하여 생성된 기포가 기공에서 터지는 힘을 통해 기공을 붕괴시켜서 다수 개의 LED 구조물이 분리될 수 있다.
- [0024] 또한, 기포가 붕괴 시 높은 압력과 온도를 생성하는 국부적인 핫스팟이 되도록 기포를 성장 및 붕괴 시키기 위하여 상기 기포형성 용액에 인가되는 초음파 주파수는 20 KHz ~ 2 MHz일 수 있다.

- [0025] 또한, 상기 기포형성을 위한 용액은 증기압이 낮으면서 환경에 덜 해로운 용액을 사용할 수 있다.
- [0026] 또한, 상기 (1) 단계는 다수 개의 LED 구조물 각각의 측면을 둘러싸는 보호피막이 형성되도록 LED 웨이퍼 상에 보호피막을 형성시키는 단계, 및 인접하는 LED 구조물 사이의 제1부분 상부면이 노출되도록 인접하는 LED 구조물 사이의 제1부분 상부면에 형성된 보호피막을 제거하는 단계를 포함할 수 있다.
- [0027] 또한, 상기 (2) 단계와 (3) 단계 사이에, 각각의 LED 구조물 상부에 형성된 보호피막을 제거하는 단계, 및 LED 구조물 상부에 제1전극을 형성시키는 단계를 더 포함할 수 있다.
- [0029] 또한, 본 발명은 본 발명에 따라서 제조되는 LED 구조물 집합체를 제공한다.
- [0031] 이하, 본 발명에서 사용한 용어에 대해 정의한다.
- [0032] 본 발명에 따른 구현예의 설명에 있어서, 각 층, 영역, 패턴 또는 기판, 각 층, 영역, 패턴들의 "위(on)", "상부", "상", "아래(under)", "하부", "하"에 형성되는 것으로 기재되는 경우에 있어, "위(on)", "상부", "상", "아래(under)", "하부", "하"는 "directly"와 "indirectly"의 의미를 모두 포함한다.

발명의 효과

- [0033] 본 발명에 따른 다수 개의 LED 구조물을 웨이퍼로부터 분리하는 방법은 회생층의 유무, 웨이퍼 내 반도체층들의 두께를 웨이퍼 제조 당시부터 특정하게 사전 설계할 필요 없이 상용화된 웨이퍼를 통해서 목적하는 크기, 두께 및 형상을 가지는 LED 구조물을 손쉽게, 손상없이 웨이퍼로부터 분리해낼 수 있다. 또한, 웨이퍼로부터 LED 구조물을 분리할 때 목적하는 지점이 아닌 다른 지점에서 분리가 발생하는 절단불량이 방지됨에 따라서 수득되는 다수 개의 LED 구조물 간 크기가 균일하고 이로 인해서 각각이 더욱 균일한 특성을 발현하는 LED 구조물 집합체를 구현할 수 있고, 디스플레이, 각종 광원의 소재로서 널리 응용될 수 있다.

도면의 간단한 설명

- [0034] 도 1은 본 발명의 일 실시예에 의한 다수 개의 나노 구조물을 웨이퍼로부터 분리하는 공정의 모식도이다.
- 도 2는 본 발명의 일 실시예에서 수행되는 도핑된 n형 III-질화물 반도체층에 다수 개의 기공을 형성시키는 방법을 도시한 모식도이다.
- 도 3은 본 발명의 일 실시예에 의한 LED 구조물 분리방법에 공정의 모식도로서, LED 웨이퍼로부터 날 개로 분리된 다수 개의 LED 구조물을 제조하는 전체 공정 모식도이다.
- 도 4는 본 발명의 일 실시예에 포함되는 레진층의 제조공정 모식도이다.
- 도 5 내지 7은 본 발명의 일 실시예에 의해 분리되는 다양한 형상의 LED 구조물의 사시도이다.
- 도 8 내지 11은 실시예1에 따른 LED 구조물 분리공정 중 특정 단계에서의 SEM 사진이다.
- 도 12 내지 14는 실시예2에 따른 LED 구조물 분리공정 중 특정 단계에서의 SEM 사진이다.

발명을 실시하기 위한 구체적인 내용

- [0035] 이하, 본 발명의 실시예에 대하여 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.
- [0037] 본 발명의 일 실시예에 의한 다수 개의 LED 구조물을 웨이퍼로부터 분리하는 방법은 도핑된 n형 III-질화물 반도체층의 제1부분 상에 상기 제1부분과 이어지는 도핑된 n형 III-질화물 반도체층의 제2부분을 포함하는 다수 개의 LED 구조물이 형성된 LED 웨이퍼로부터 상기 다수 개의 LED 구조물을 분리하는 방법으로서, (1) 다수 개의 LED 구조물 각각의 노출면을 둘러싸되, 인접하는 LED 구조물 사이의 제1부분 상부면은 외부에 노출되도록 보호피막을 형성시키는 단계, (2) LED 웨이퍼를 전해액에 함침 후 전원의 어느 한 단자와 전기적 연결시키 전원의 나머지 단자를 상기 전해액에 함침된 전극에 전기적 연결시킨 뒤, 전원을 인가하여 상기 제1부분에 다수 개의 기공을 형성시키는 단계 및 (3) 상기 LED 웨이퍼에 초음파를 인가하여 다수 개의 기공이 형성된 제1부분으로부터 다수 개의 LED 구조물을 분리시키는 단계를 포함한다.
- [0039] 도 1을 참조하여 설명하면, 본 발명에 따른 (1) 단계 수행 대상이 되는 LED 웨이퍼(100h₁)는 도핑된 n형 III-질

화물 반도체층(10)의 제2부분(b)을 하단부에 포함하는 다수 개의 LED 구조물이 도핑된 n형 III-질화물 반도체층(10)의 제1부분(a) 상에 형성되되, 제1부분과 제2부분(b)이 이어진 상태로써, 통상적인 LED 웨이퍼를 수직방향으로 식각한 후 다수 개의 LED 구조물을 낱 개의 독립된 소자로 분리하기 전 상태의 LED 웨이퍼일 수 있다. 또한, 바람직하게는 제1부분과 이어지는 상기 LED 구조물 밑면의 면적이 $25\mu\text{m}^2$ 이하 일 수 있으며, 만일 밑면의 면적이 $25\mu\text{m}^2$ 을 초과하는 경우 후술하는 (2) 단계를 통해 LED를 분리해 내기 어려울 수 있다.

[0040] 상기 다수 개의 LED 구조물은 하단부에 도핑된 n형 III-질화물 반도체층(10)을 포함하며, 그 상부에 통상적인 LED 소자에 구비되는 다양한 반도체층과 전극층이 구비될 수 있고, 일 예로 다수 개의 LED 구조물 각각은 도핑된 n형 III-질화물 반도체층(10)의 제2부분(b) 상에 적층된 광활성층(20), p형 III-질화물 반도체층(30) 및 제1전극층(40)을 더 포함할 수 있다. 또한, 상기 도핑된 n형 III-질화물 반도체층(10)은 통상적인 웨이퍼에 구비되는 기판(1)을 더 포함할 수 있다.

[0042] 상기 도핑된 n형 III-질화물 반도체층(10)은 III-질화물 재료들로 또한 지칭되는, III-V족 반도체들, 특히 갈륨, 알루미늄, 인듐 및 질소의 2원, 3원 및 4원 합금들을 포함한다. 일 예로 상기 n형 III-질화물 반도체층(10) $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq x+y \leq 1$)의 조성식을 갖는 반도체 재료 예컨대, InAlGaN, GaN, AlGaN, InGaN, AlN, InN등에서 어느 하나 이상이 선택될 수 있다. 또한, n형 III-질화물 반도체층은 필수적으로 제1도전성 도펀트(예: Si, Ge, Sn 등)가 도핑된 반도체층이며, 제1도전성 도펀트로 인해서 후술하는 (2) 단계를 통해서 n형 III-질화물 반도체층(10)에 기공의 형성이 가능할 수 있다. 한편, 웨이퍼 내 도핑된 n형 III-질화물 반도체층(10)의 두께는 $0.5 \sim 4\mu\text{m}$ 일 수 있으며, 각각의 LED 구조물 내 도핑된 n형 III-질화물 반도체층(10)의 제2부분(b)의 두께는 $0.5 \sim 4\mu\text{m}$ 일 수 있다.

[0043] 또한, 상기 광활성층(20)은 통상적인 LED 내 구비되는 광활성층일 수 있으며, 단일 또는 다중 양자 우물 구조로 형성될 수 있다. 상기 광활성층(20)은 조명, 디스플레이 등에 사용되는 통상의 LED 소자에 포함되는 광활성층인 경우 제한 없이 사용될 수 있다. 상기 광활성층(20)의 위 및/또는 아래에는 도전성 도펀트가 도핑된 클래드층(미도시)이 형성될 수도 있으며, 상기 도전성 도펀트가 도핑된 클래드층은 AlGaN층 또는 InAlGaN층으로 구현될 수 있다. 그 외에 AlGaN, AlInGaN 등의 물질도 광활성층(20)으로 이용될 수 있다. 이러한 광활성층(20)은 소자에 전계를 인가하였을 때, 광활성층 위, 아래에 각각 위치하는 반도체층으로부터 광활성층으로 이동하는 전자와 정공이 광활성층에서 전자-정공 쌍의 결합이 발생하고 이로 인해 발광하게 된다. 본 발명의 바람직한 일실예에 따르면 상기 광활성층(20)의 두께는 $30 \sim 300 \text{ nm}$ 일 수 있으나 이에 제한되지 않는다.

[0044] 또한, 상기 광활성층(20) 상에 적층된 p형 III-질화물 반도체층(30)은 통상적인 LED에 구비되는 p형 III-질화물 반도체층의 경우 제한 없이 사용할 수 있으며, 일예로 $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq x+y \leq 1$)의 조성식을 갖는 반도체 물질 예컨대, InAlGaN, GaN, AlGaN, InGaN, AlN, InN등에서 어느 하나 이상이 선택될 수 있다. 또한, 제2도전성 도펀트(예: Mg)가 도핑될 수 있다. 본 발명의 바람직한 일구현예에 따르면, 상기 제2도전성 반도체층(30)의 두께는 $0.01 \sim 0.30\mu\text{m}$ 일 수 있으나 이에 제한되지 않는다.

[0045] 또한, 상기 p형 III-질화물 반도체층(30) 상에 형성되는 제1전극층(40)은 통상의 LED 소자에 채용되는 전극층의 경우 제한 없이 사용될 수 있다. 상기 제1전극층(40)은 Cr, Ti, Al, Au, Ni, ITO 및 이들의 산화물 또는 합금 등을 단독 또는 혼합한 재질이거나 또는 이들 재질 각각이 층을 형성하고 형성된 층이 적층된 것이 사용될 수 있다. 바람직하게는 발광손실을 최소화하기 위해 투명한 재질일 수 있으며, 이에 일예로 ITO 또는 도 3에 도시된 것과 같이 ITO층인 제1전극층(40)과 Au층인 금속전극층(41)이 적층된 제1전극복합층(42)일 수 있다. 또한, 제1전극층(40) 또는 제1전극복합층(42)의 두께는 각각 독립적으로 $50 \sim 500\text{nm}$ 일 수 있으나 이에 제한되지 않는다.

[0047] 또한, 상술한 n형 III-질화물 반도체층(10), 광활성층(20), p형 반도체층(30)은 LED구조물의 최소 구성 요소로 포함될 수 있고, 각 층의 위/아래에 다른 형광체층, 양자점층, 활성층, 반도체층, 정공 블록층 및/또는 전극층을 더 포함할 수도 있다.

[0049] 본 발명의 일 실시예에 의하면, 다수 개의 LED 구조물이 형성된 LED 웨이퍼(100h₁)는 도 3의 (a) 내지 (h)에 도시된 것과 같이 a) 기판(1), 도핑된 n형 III-질화물 반도체층(10), 광활성층(20) 및 p형 III-질화물 반도체층(30)을 포함하며, 기판(1) 상에 층들(10,20,30)이 적층된 LED 웨이퍼(100a)를 준비하는 단계(도 3의 (a), 및 b) 낱 개의 LED 구조물에서 층들이 적층되는 방향에 수직한 평면이 목적하는 모양과 크기를 갖도록 LED 웨이퍼 상부를 패터닝한 후(도 3의 (b), (c)), 도핑된 n형 III-질화물 반도체층 적어도 일부 두께까지 수직방향으로 식

각하여 다수 개의 LED 구조물을 형성시키는 단계(도 3의 (d) ~ (g))를 포함하여 형성될 수 있다.

- [0050] a) 단계에서 준비된 LED 웨이퍼(100a)는 상용화된 것으로서 입수 가능한 것은 제한 없이 사용될 수 있다. 또한, 목적하는 두께가 되도록 n형 III-질화물 반도체층을 식각 후 LED 웨이퍼 상에서 식각되고 남은 LED 구조물을 후술하는 본 발명에 따른 분리방법을 통해 분리시킬 수 있으므로 LED 웨이퍼 내 n형 III-질화물 반도체층(10)의 두께 역시 제한이 없으며, 별도의 희생층 존재 유무는 웨이퍼의 선택 시 고려되지 않을 수 있다. 또한, 상기 LED 웨이퍼(100a) 내 각 층은 c-plane 결정구조를 가질 수 있다. 또한, 상기 LED 웨이퍼(100a)는 세정공정을 거친 것일 수 있고, 세정공정은 통상적인 웨이퍼의 세정용액과 세정공정을 적절히 채용할 수 있으므로 본 발명은 이에 대해 특별히 한정하지 않는다. 상기 세정용액은 일례로 이소프로필알코올, 아세톤 및 염산일 수 있으나 이에 제한되는 것은 아니다.
- [0051] 다음으로 b) 단계 수행 전에 p형 III-질화물 반도체층(30) 상에 제1전극층(40)을 형성시키는 단계를 수행할 수 있다. 상기 제1전극층(40)은 반도체층 상에 전극을 형성하는 통상적인 방법을 통해 형성될 수 있으며, 일 예로 스퍼터링을 통한 증착으로 형성될 수 있다. 상기 제1전극층(40)의 재질은 상술한 것과 같이 일례로 IT0일 수 있으며, 약 150nm의 두께로 형성될 수 있다. 상기 제1전극층(40)은 증착공정 후 급속 열처리(rapid thermal annealing) 공정을 더 거칠 수 있으며, 일례로 600℃, 10분간 처리될 수 있으나 전극층의 두께, 재질 등을 고려하여 적절히 조정할 수 있으므로 본 발명은 이에 대해 특별히 한정하지 않는다.
- [0053] 다음으로 b) 단계로써, 낱 개의 LED 구조물에서 층들이 적층되는 방향에 수직한 평면이 목적하는 모양과 크기를 갖도록 LED 웨이퍼 상부를 패터닝할 수 있다(도 3의 (b) ~ (f)). 구체적으로 제1전극층(40) 상부면에 마스크 패턴층을 형성시킬 수 있으며, 상기 마스크 패턴층은 LED 웨이퍼 식각 시 사용되는 공지된 방법 및 재질로 형성될 수 있고, 패턴층의 패턴은 통상적인 포토리소그래피 공법이나 나노임프린팅 공법 등을 적절히 응용해 형성시킬 수 있다.
- [0054] 일 예로, 마스크 패턴층은 도 3의 (f)에 도시된 것과 같이 제1전극층(40) 상에 소정의 패턴을 형성한 제1마스크층(2), 제2마스크층(3) 및 레진패턴층(4')의 적층체일 수 있다. 마스크 패턴층을 형성시키는 방법을 간략히 설명하면, 일 예로 제1전극층(40) 상에 제1마스크층(2) 및 제2마스크층(3)을 증착을 통해 형성시키고, 레진패턴층(4')의 유래가 되는 레진층(4)을 제2마스크층(3) 상에 형성시킨 뒤(도 3의 (b), (c)), 레진층(4)의 잔류레진 부분(4a)을 RIE(reactive ion etching: 반응성 이온 에칭) 등과 같은 통상적인 방법으로 제거시킨 뒤(도 3의 (d)), 레진패턴층(4')의 패턴을 따라서 제2마스크층(3)과 제1마스크층(2) 각각을 순차적으로 식각(도 3의 (e), (f))시키는 것을 통해 형성될 수 있다. 이때, 제2마스크층(3)은 알루미늄, 니켈 등의 금속층일 수 있으며, 제1마스크층(2)은 일례로 이산화규소로 형성될 수 있고, 이들의 식각은 각각 ICP(inductively coupled plasma: 유도 결합 플라즈마) 및 RIE로 수행될 수 있다. 한편, 제1마스크층(2)의 식각 시 레진패턴층(4') 역시 제거될 수 있다(100f 참조).
- [0055] 한편, 레진패턴층(4')의 유래가 되는 레진층(4)은 도 4에 도시된 것과 같은 나노임프린팅 공법을 통해 형성된 것일 수 있고, 목적하는 소정의 패턴 주형(6a)에 상응하는 몰드(6b)를 제조한 뒤(도 4의 (a)), 몰드(6b)에 레진을 처리해 레진층(4)을 형성시킨 후(도 4의 (b)), 이를 제1전극층(40) 상에 제1마스크층(2)과 제2마스크층(3)이 형성된 웨이퍼 적층체(100b) 상에 레진층(4)이 위치하도록 레진층(4)을 전사한 뒤 몰드(6b)를 제거하는 것을 통해서 레진층(4)이 형성된 웨이퍼 적층체(100c)를 구현할 수 있다.
- [0056] 한편, 나노 임프린팅 공법을 통해 패턴을 형성하는 방법을 설명하였으나 이에 제한되는 것은 아니며, 패턴은 공지된 감광성 물질을 이용한 포토리소그래피를 통해서 형성되거나 또는 공지된 레이저 간섭 리소그래피, 전자빔 리소그래피 등을 통해서 형성될 수도 있다.
- [0058] 이후 도 3의 (g)에 도시된 것과 같이 제1전극층(40) 상에 형성된 마스크 패턴층(2,3)의 패턴을 따라서 LED 웨이퍼(100f)의 면에 수직한 방향으로 n형 III-질화물 반도체층(10) 일부 두께까지 식각하여 LED 구조물이 형성된 LED 웨이퍼(100g)를 제조할 수 있고, 이때 식각은 ICP와 같은 통상적인 건식식각법과 KOH/TAMH 습식에칭을 통해서 수행할 수 있다. 이러한 식각과정에서 마스크패턴층을 구성하는 Al인 제2마스크층(3)은 제거될 수 있으며, 이후 LED 웨이퍼(100g) 내 각각의 LED 구조물 제1전극층(40) 상에 존재하는 마스크 패턴층을 구성하는 이산화규소인 제1마스크층(2)을 제거하는 것을 통해 본 발명에 따른 (1) 단계 수행 대상이 되는 다수 개의 LED 구조물이 형성된 LED 웨이퍼(100h)를 제조할 수 있다.
- [0060] 준비된 다수 개의 LED 구조물이 형성된 LED 웨이퍼(100h)는 본 발명에 따른 (1) 단계로써, 상기 다수 개의 LED 구조물 각각의 노출면을 소정의 두께로 둘러싸되, 인접하는 LED 구조물 사이의 제1부분(a) 상부면(S₁)은 외부에

노출되도록 보호피막(80a)을 형성시키는 단계를 수행한다(도 1의 (b)). 상기 보호피막(80a)은 후술하는 (2) 단계의 수행으로 인한 LED 구조물의 손상을 방지하기 위한 것이며, 이와 더불어 LED 웨이퍼에서 분리되는 LED 구조물의 측면에 계속 잔존 시 날 개로 분리된 LED 구조물의 측면 표면을 외부의 자극으로부터 보호하는 기능까지 수행할 수 있다.

[0061] 상기 (1) 단계는 구체적으로 다수 개의 LED 구조물이 형성된 LED 웨이퍼(100h) 상에 보호피막 재료를 증착시켜서 다수 개의 LED 구조물 각각의 노출면을 소정의 두께로 보호피막(80a)이 둘러싸도록 형성시키는 단계(1-1 단계) 및 인접하는 LED 구조물 사이의 제1부분(a) 상부면(S₁)에 증착된 보호피막을 제거하여 LED 구조물 사이의 제1부분(a) 상부면(S₁)을 외부로 노출시키는 단계(1-2 단계)를 통해 수행될 수 있다.

[0062] 상기 1-1 단계는 보호피막 재료를 다수 개의 LED 구조물이 형성된 LED 웨이퍼(100h) 상에 증착시키는 단계이다. 이때 보호피막 재료는 후술하는 (2) 단계의 전해액에 화학적 침해 받지 않는 공지된 재료일 수 있고, 일 예로 질화규소(Si₃N₄), 이산화규소(SiO₂), 산화알루미늄(Al₂O₃), 산화haf늄(HfO₂), 산화지르코늄(ZrO₂), 산화이트륨(Y₂O₃), 산화란타넘(La₂O₃), 산화스칸듐(Sc₂O₃) 및 이산화티타늄(TiO₂), 질화알루미늄(AlN) 및 질화갈륨(GaN)로 이루어진 군에서 선택된 1종 이상을 포함할 수 있다. 또한, 보호피막 재료의 증착을 통해 형성된 보호피막(80a) 두께는 5 ~ 100nm일 수 있고, 만일 보호피막(80a)의 두께가 5nm 미만일 경우 후술하는 (2) 단계의 전해액에 의한 LED 구조물의 침해를 방지하기 어려울 수 있고, 100nm를 초과 시, 제조비용 증가, LED 구조물 사이가 연결되는 문제가 있을 수 있다.

[0063] 다음으로 1-2 단계는 인접하는 LED 구조물 사이의 제1부분(a) 상부면(S₁)에 증착된 보호피막을 제거하여 LED 구조물 사이의 제1부분(a) 상부면(S₁)을 외부로 노출시키는 단계이다. 1-1 단계의 수행으로 인해서 인접하는 LED 구조물 사이의 제1부분(a) 상부면(S₁)에도 보호피막 재료가 증착되는데, 이로 인해 전해액이 n형 III-질화물 반도체층(10)과 접촉하지 못하여 제1부분(a)에 목적하는 기공을 형성시키지 못할 수 있다. 이에 상기 제1부분(a)의 상부면(S₁)에 피복된 보호피막 재료를 제거시켜 외부에 노출시키는 단계를 수행하며, 이때 보호피막 재료의 제거는 보호피막 재료를 고려해 공지된 건식 또는 습식 식각 방법을 통해 수행될 수 있다.

[0065] 한편, 본 발명의 일 실시예에 의하면 (1) 단계에서 형성된 보호피막은 (2) 단계 수행으로 인한 LED 구조물의 손상을 방지하기 위한 임시 보호피막이며, (2) 단계와 (3) 단계 사이에 상기 임시 보호피막을 제거 후 LED 구조물의 측면을 둘러싸는 표면 보호피막을 형성시키는 단계를 더 포함할 수 있다. 즉, 상술한 보호피막(80a)은 (2) 단계 이후에도 잔존하여 (2) 단계에서의 LED 구조물의 손상 방지를 비롯해 (2) 단계 이후의 LED 구조물 표면 손상을 방지하는 기능을 수행하는 반면에, 일부 실시예에서는 (1) 단계에 보호피막이 (2) 단계에서의 LED 구조물 손상 방지를 위한 임시 보호피막으로써만 구비되고, (3) 단계 수행 전 제거된 뒤 LED 구조물 표면 손상을 방지하는 기능을 수행을 위한 표면 보호피막이 LED 구조물의 측면을 피복하도록 형성될 수 있다. 이와 같은 일부 실시예는 보호피막을 두 번 형성시키는 번거로움이 있으나 제조되는 LED 구조물의 평면 형상, 크기, LED 구조물 간 간격을 고려해 선택될 수 있다. 또한, 후술하는 (2) 단계 수행 시 보호피막의 침해가 부분적으로 발생할 수 있는데, 침해가 발생한 보호피막을 최종 수득되는 날 개의 LED 구조물에 남겨서 표면 보호피막으로 사용 시 표면 보호 기능을 적절히 수행하기 어려운 경우가 있을 수 있어서, (2) 단계를 수행한 보호피막을 제거 후 다시 보호피막을 구비시키는 것이 경우에 따라 유리할 수 있다.

[0066] 이와 같은 일부 실시예의 제조공정을 도 3 참조하여 설명하면, 도 3의 (i) ~ (j)를 통해 임시 보호피막(5)을 다수 개의 LED 구조물이 형성된 LED 웨이퍼 상(100h)에 증착시킨 뒤, 임시 보호피막(5)이 증착된 LED 웨이퍼(100i)의 인접하는 LED 구조물 사이 도핑된 n형 III-질화물 반도체층(10)의 제1부분(a) 상부면(S₁) 상에 증착된 임시 보호피막 재료를 식각시켜서 다수 개의 LED 구조물의 측면과 상부를 보호하는 임시 보호피막(5')을 형성시킬 수 있다. 이후 후술하는 (2) 단계(도 3의 (k))를 수행 후 임시 보호피막(5')을 식각을 통해 제거하고(도 3의 (l)), LED 구조물의 표면을 보호하기 위한 표면 보호피막으로써 보호피막 재료를 LED 웨이퍼(100l) 상에 증착시킨 뒤, LED 구조물 각각의 상부에 형성된 보호피막 재료를 제거해 LED 구조물 측면을 둘러싸는 보호피막(80)을 형성시킬 수 있다(도 3의 (m)). 이때, LED 구조물 상부에 형성된 보호피막 재료뿐만 아니라 LED 웨이퍼(100l)의 인접하는 LED 구조물 사이인 도핑된 n형 III-질화물 반도체층(10)의 제1부분(a) 상부면(S₁) 상에 증착된 보호피막 재료를 함께 제거시킬 수 있는데, 이를 통해 후술하는 (3) 단계에서 기포발생 용매가 제1부분(a) 상부면(S₁)에 접촉 가능하고, 제1부분(a)에 형성된 기공(P)으로 초음파를 통해 발생된 기포가 침투할 수 있어서 기포를

통한 LED 구조물의 분리가 가능할 수 있다.

- [0067] 한편, 임시 보호피막 재료 및 표면 보호피막 재료는 상술한 보호피막의 재료 설명과 동일하며, 구현되는 피막 두께 역시 상술한 보호피막의 두께 범위로 구현될 수 있다.
- [0069] 다음으로 본 발명의 (2) 단계로써, LED 웨이퍼를 전해액에 함침 후 전원의 어느 한 단자와 전기적 연결시키 전원의 나머지 단자를 상기 전해액에 함침된 전극에 전기적 연결시킨 뒤, 전원을 인가하여 상기 제1부분에 다수 개의 기공을 형성시키는 단계를 수행한다.
- [0070] 구체적으로 도 1 및 도 2에 도시된 것과 같이 보호피막(80a)이 형성된 LED 웨이퍼(100h₂)를 전원의 어느 한 단자, 일례로 애노드에 전기적 연결시키고, 전원의 나머지 단자, 일례로 캐소드에 전해액(74)에 함침된 전극(75)을 전기적 연결시킨 뒤 전원을 인가해 도핑된 n형 III-질화물 반도체층의 제1부분(a)에 다수의 기공(P)이 형성된 LED 웨이퍼(100h₃)를 제조할 수 있다. 이때, 기공(P)은 전해액에 직접 닿게되는 도핑된 n형 III-질화물 반도체층의 제1부분(a)의 상부면(S₁)부터 형성되기 시작해 두께 방향 및 다수 개의 LED 구조물 각각의 하부에 대응되는 제1부분(a) 쪽의 측면 방향으로 형성될 수 있다.
- [0071] 상기 (2) 단계에서 사용되는 전해액은 산소산이 바람직하며, 구체적으로 옥살산, 인산, 아황산, 황산, 탄산, 아세트산, 아염소산, 염소산, 브롬산, 아질산 및 질산으로 이루어진 군에서 선택된 1 종 이상을 포함할 수 있고, 보다 바람직하게는 옥살산을 사용할 수 있으며, 이를 통해서 LED 구조물의 손상없이 기공을 형성시키기에 적합한 이점이 있다. 또한, 상기 전극은 백금(Pt), 탄소(C), 니켈(Ni) 및 금(Au) 등을 사용할 수 있고, 일례로 백금 전극일 수 있다. 또한, (2) 단계는 3V 이상의 전압이 전원으로 1분 ~ 24시간 동안 인가될 수 있는데, 이를 통해 다수 개의 LED 구조물 각각의 하부에 대응되는 제1부분(a) 쪽까지 기공(P) 형성이 원활할 수 있고, 이를 통해 (3) 단계를 통해 LED 구조물을 보다 용이하게 웨이퍼로부터 분리시킬 수 있다. 보다 바람직하게는 전압은 10V 이상일 수 있고, 더 바람직하게는 30 V 이하로 인가될 수 있다. 만일 3V 미만으로 전압이 인가 시 전원의 인가 시간을 증가시키더라도 LED 구조물 각각의 하부에 대응되는 제1부분(a) 쪽에 기공 형성이 원활하지 못해 후술하는 (3) 단계를 통해 분리가 어렵거나, 분리되더라도 다수 개의 LED 구조물 각각의 분리된 일 단면의 형상이 상이할 수 있고 이로 인해 다수 개의 LED 구조물들이 균일한 특성을 발현하기 어려울 수 있다. 또한, 전압이 15V를 초과해 인가될 경우 도핑된 n형 III-질화물 반도체층의 제1부분(a)에 이어지는 LED 구조물의 하단부인 제2부분(b)까지 기공이 형성될 수 있고, 이로 인해서 발광 특성의 저하를 유발할 수 있다. 또한, 후술하는 (3) 단계에서 LED 구조물의 분리가 도핑된 n형 III-질화물 반도체층의 제1부분(a)과 제2부분(b) 사이의 경계지점에서 이루어지는 것이 바람직하나 제2부분(b) 쪽에 형성된 기공으로 인해서 상기 경계지점을 벗어나 제2부분(b) 쪽 어느 지점에서 분리가 일어날 수 있어서 초도 설계된 n형 반도체층 두께보다 얇은 두께의 n형 반도체층을 갖는 LED 구조물이 수득될 우려가 있다. 또한, 전원의 인가 시간 역시 전압의 세기에 따른 효과와 유사하게 인가 시간이 길어질 경우 기공이 목적하는 부분 이외의 제2부분(b)까지 형성될 우려가 있고, 반대로 인가 시간이 짧아질 경우 기공형성이 원활하지 못해 LED 구조물의 분리가 어려울 수 있다.
- [0073] (2) 단계 이후 후술하는 (3) 단계 전에 LED 구조물이 웨이퍼로부터 분리된 뒤 제1전극층(40)쪽으로 전기적 연결이 가능하도록 보호피막(80a) 중 LED 구조물 각각의 상부면에 형성된 보호피막이 제거된 LED 웨이퍼(100h₄)를 제조하는 단계를 더 수행할 수 있다. 또한, LED 구조물의 상부면에 형성된 보호피막만이 제거되므로 LED 구조물 측면에 형성된 보호피막(80)은 잔존하게 되어 LED 구조물의 측면을 외부로부터 보호하는 기능을 수행할 수 있다.
- [0074] 또한, (2) 단계 이후 후술하는 (3) 단계 전에 LED 구조물 제1전극층(40) 상에 기타 층을 형성시키는 단계를 더 수행할 수 있으며, 상기 기타 층은 일례로 금속전극층(41)일 수 있다(도 3의 (n) 참조).
- [0076] 다음으로 본 발명에 따른 (3) 단계로써 LED 웨이퍼(100h₄)에 초음파를 인가하여 다수 개의 기공(P)이 형성된 제1부분(a)으로부터 다수 개의 LED 구조물을 분리시키는 단계를 수행한다.
- [0077] 이때 초음파는 기공이 형성된 LED 웨이퍼(100h₄)에 직접적으로 가해지거나 또는 기공이 형성된 LED 웨이퍼(100h₄)를 용매에 침지시켜서 초음파가 간접적으로 가해질 수 있다. 다만, 초음파 자체로 인한 물리적 외력을 이용해 기공을 붕괴시키는 방식은 기공의 붕괴가 원활하지 못하고, 붕괴가 원활하도록 과도하게 기공을 형성 시 LED 구조물의 제2부분(b)까지 기공이 형성될 우려가 있어서 LED 구조물의 품질을 저하시키는 부작용을 초래할 수 있다.

[0078] 이에 본 발명이 일 실시예에 의하면, 상기 (3) 단계는 초음파 화학(sonochemistry)적인 방법을 이용해 수행될 수 있으며, 구체적으로 LED 웨이퍼(100h₄)를 기포형성 용액(또는 용매)(76)에 침지시킨 후 상기 기포형성 용액(또는 용매)(76)에 초음파를 인가하여 초음파 화학적인 메커니즘에 의해서 생성 및 성장된 기포가 기공에서 터질 때 발생하는 에너지를 통해 기공을 붕괴시켜서 다수 개의 LED 구조물을 분리시킬 수 있다. 이에 대해 구체적으로 설명하면 초음파는 음파의 진행방향으로 상대적으로 높은 압력부분과 상대적으로 낮은 압력부분을 교호적으로 발생시키는데, 발생된 기포는 높은 압력부분과 낮은 압력 부분을 통과하면서 압축과 팽창을 반복하여 더욱 높은 온도와 압력을 갖는 기포로 성장하다가 붕괴하며, 붕괴 시 일례로 4000K 수준의 높은 온도와 1000 대기압 수준의 높은 압력을 발생시키는 국부적 핫스팟이 되는데, 이와 같은 발생된 에너지를 이용해 LED 웨이퍼에 발생된 기공이 붕괴되어 LED 구조물이 웨이퍼로부터 분리될 수 있다. 결국 초음파는 기포형성 용액(또는 용매)에 기포를 생성, 성장시키고, 발생된 기포를 제1부분(a)의 기공(P)으로 이동 및 침투시키는 기능을 수행할 뿐이며, 이후 기공(P)에 침투한 높은 온도와 압력을 갖는 불안정한 상태의 기포가 터질 때 발생하는 외력으로 기공(P)이 붕괴되는는 기공붕괴 메커니즘을 통해서 LED 웨이퍼로부터 다수 개의 LED 구조물을 용이하게 분리시킬 수 있다.

[0079] 상기 기포형성 용액(또는 용매)(76)은 초음파가 인가되었을 때 기포를 발생시키고, 높은 압력과 온도를 갖도록 성장될 수 있는 용액(또는 용매)의 경우 제한 없이 사용될 수 있고, 바람직하게는 기포형성 용액(또는 용매)은 증기압력이 100mmHg(20℃) 이하, 다른 일례로 80mmHg(20℃) 이하, 60mmHg(20℃) 이하, 50mmHg(20℃) 이하, 40mmHg(20℃) 이하, 30mmHg(20℃) 이하, 20mmHg(20℃) 이하, 또는 10mmHg(20℃) 이하인 것을 사용할 수 있다. 만일 증기압력이 100mmHg(20℃)를 초과하는 용매를 사용 시 짧은 시간 내 분리가 제대로 일어나지 않을 수 있어서 제조시간이 연장되고, 생산비용이 증가되는 우려가 있다. 이와 같은 물성을 만족하는 기포형성 용액(76)은 일례로 감마-부틸락톤, 프로필렌 글리콜 메틸 에테르 아세테이트, 메틸피롤리돈, 및 2-메톡시에탄올로 이루어진 군에서 선택된 1종 이상일 수 있다. 한편, 기포형성 용액(또는 용매)의 상온, 일례로 20℃에서의 증기압력이 100mmHg인 용액(또는 용매)을 사용할 수도 있으나, 이와 다르게 (3) 단계를 수행하는 조건을 조정해 상기 조건에서 기포형성 용액(또는 용매)의 증기압력이 100mmHg 이하가 되도록 조절(일 예로 낮은 온도조건 등)해 (3) 단계를 수행할 수도 있음을 밝혀둔다. 이 경우 사용 가능한 용매의 종류 제한이 더 넓어질 수 있고, 일례로 물, 아세톤, 알코올류와 같은 용매도 사용이 가능할 수 있다.

[0080]

[0081] 또한, (3) 단계에서 가해주는 초음파의 파장은 초음파화학을 일으킬 수 있는 영역, 구체적으로 기포가 붕괴 시 높은 압력과 온도를 생성하는 국부적인 핫스팟이 되도록 기포를 성장 및 붕괴시킬 수 있는 주파수로 가해질 수 있으며, 일례로 20 kHz ~ 2MHz일 수 있고, 가해주는 초음파의 인가 시간은 1분 ~ 24시간 일 수 있으며, 이를 통해 LED 웨이퍼로부터 LED 구조물을 분리하기에 용이할 수 있다. 만일 가해주는 초음파의 파장이 범위 안에 들어 가더라도 세기가 적거나 인가 시간이 짧을 경우 LED 웨이퍼로부터 분리되지 않는 LED 구조물이 존재하거나 분리되지 않는 LED 구조물의 개수가 증가할 우려가 있다. 또한, 만일 가해주는 초음파의 세기가 크거나 인가 시간이 길 경우 LED 구조물이 손상될 우려가 있다.

[0083] 또한, 본 발명은 상술한 방법을 통해서 LED 웨이퍼로부터 분리된 낱 개의 LED 구조물(101,102)을 다수 개로 포함하는 LED 구조물 집합체(100,100')를 획득할 수 있다. 구현된 LED 구조물(103,104,105)은 도 5 내지 도 7에 예 도시된 것과 같이 도핑된 n형 III-질화물 반도체층(103a,104a,105a), 광활성층(103b,104b,105b) 및 p형 III-질화물 반도체층(103c,104c,105c)과, LED 구조물의 측면을 둘러싸는 보호피막(미도시)을 포함할 수 있다. 또한, LED 구조물(103,104,105)의 형상은 원통형(도 5), 정육면체(도 6), 또는 일방향으로 연장된 직육면체(도 7)일 수 있다. 또한, 원통형의 LED 구조물은 직경보다 높이가 더 큰 케이블 형태부터 높이보다 직경이 더 큰 디스크 형태도 구현이 가능하다.

[0084] 또한, 구현된 낱 개의 LED 구조물의 크기는 일례로 원통형의 LED 구조물(103)일 경우 직경이 0.5 ~ 5 μ m, 높이가 0.5 ~ 5 μ m일 수 있으며, 정육면체 LED 구조물(104)일 경우 한 변의 길이가 0.5 ~ 5 μ m일 수 있고, 직육면체 LED 구조물의 경우 윗면이나 밑면의 장변 길이가 0.5 ~ 10 μ m, 단변 길이가 0.5 ~ 5 μ m, 높이가 0.5 ~ 4 μ m 일 수 있다.

[0086] 하기의 실시예를 통하여 본 발명을 더욱 구체적으로 설명하기로 하지만, 하기 실시예가 본 발명의 범위를 제한하는 것은 아니며, 이는 본 발명의 이해를 돕기 위한 것으로 해석되어야 할 것이다.

[0088] <실시예 1>

[0089] 기관 상에 미도핑된 n형 III-질화물 반도체층, Si로 도핑된 n형 III-질화물 반도체층(두께 4 μ m), 광활성층(두

께 0.45 μ m) 및 p형 III-질화물 반도체층(두께 0.05 μ m)이 순차적으로 적층된 통상의 LED 웨이퍼(Epistar)를 준비하였다. 준비된 LED 웨이퍼 상에 제1전극층으로 ITO(두께 0.15 μ m), 제1마스크층으로 SiO₂(두께 1.2 μ m), 제2마스크층으로 Al(두께 0.2 μ m)을 순차적으로 증착한 뒤, 패틴이 전사된 SOG 레진층을 나노임프린트 장비를 사용해 제2마스크층 상에 전사시켰다. 이후 RIE 사용하여 SOG 레진층을 경화시키고, 레진층의 잔류레진 부분을 RIE를 통해 식각해 레진패턴층을 형성시켰다. 이후 패틴을 따라서 ICP를 이용해 제2마스크층을 식각하고, RIE를 이용해 제1마스크층을 식각했다. 이후 ICP를 이용해 제1전극층, p형 III-질화물 반도체층, 광활성층을 식각한 뒤, 이어서 도핑된 n형 III-질화물 반도체층을 두께 0.78 μ m까지 식각한 뒤 식각된 도핑된 n형 III-질화물 반도체층 측면이 층 면에 수직이 되도록 구현하기 위해서 KOH 습식 에칭을 통해 다수 개의 LED 구조물(직경 850nm, 높이 850nm)이 형성된 LED 웨이퍼를 제조했다. 이후 다수 개의 LED 구조물이 형성된 LED 웨이퍼 상에 SiN_x 인 보호피막 재료를 증착하였고(도 8 SEM 사진 참조, LED 구조물 측면 기준 증착두께 52.5nm, 72.5nm), 이후 다수 개의 LED 구조물 사이에 형성된 보호피막 재료를 Reative ion etcher를 통해 제거시켜 도핑된 n형 III-질화물 반도체층 제1부분(a)의 상부면(S₁)을 노출시켰다.

[0090] 이후 보호피막이 형성된 LED 웨이퍼를 0.3M 옥살산 수용액인 전해액에 함침 후 전원의 애노드 단자에 연결시키고, 전해액에 함침된 백금전극에 캐소드 단자를 연결시킨 뒤 10V 전압을 5분간 인가시켜서 도 9의 SEM 사진과 같이 도핑된 n형 III-질화물 반도체층 제1부분(a)의 표면으로부터 깊이 600nm 지점까지 다수의 기공을 형성시켰다. 이후 다수 개의 LED 구조물 상부에 형성된 보호피막을 RIE를 통해 제거시켜서 LED 구조물 상부면을 노출시켰다. 이후 LED 웨이퍼를 감마-부틸락톤인 기포형성 용액에 침지시킨 뒤 초음파를 40kHz 세기로 10분간 조사시켜서 생성된 기포를 이용해 도핑된 n형 III-질화물 반도체층에 형성된 기공을 붕괴시켜서 도 10의 SEM 사진과 같이 다수 개의 LED 구조물을 제조했다. 또한, 도 11과 같이 웨이퍼 상에는 분리되지 않은 LED 구조물이 존재하지 않는 것을 확인할 수 있다.

[0092] <실시예 2>

[0093] 실시예1과 동일하게 실시하여 수행하되, LED 웨이퍼 상에 형성되는 패틴의 모양을 LED 구조물의 상/하부 모양이 직사각형이 되도록 패틴이 변경된 SOG 레진층을 사용하였고, 제2마스크층의 재질을 두께 80.6nm 니켈층으로 변경했다. 이후 실시예1과 동일하게 패틴을 따라서 ICP를 이용해 제2마스크층을 식각하고, RIE를 이용해 제1마스크층을 식각했다. 이후 ICP를 이용해 제1전극층, p형 III-질화물 반도체층, 광활성층을 식각한 뒤, 이어서 도핑된 n형 III-질화물 반도체층을 두께 0.8 μ m까지 식각한 뒤 KOH 습식 에칭을 통해 마스크 패턴층을 제거한 도 12의 SEM 사진과 같은 다수 개의 직육면체 형태인 LED 구조물(장변 4 μ m, 단변 838nm, 높이 744nm)이 형성된 LED 웨이퍼를 제조했다. 이후 보호피막으로써 Al₂O₃를 LED 구조물 측면 기준 두께 약 60nm로 LED 웨이퍼에 재증착했고, 다수 개의 LED 구조물 상부에 형성된 표면 보호피막과 도핑된 n형 III-질화물 반도체층 제1부분(a)의 표면(S₁) 상부에 형성된 표면 보호피막을 RIE를 통해 제거시켜 도핑된 n형 III-질화물 반도체층 제1부분(a)의 상부면(S₁)을 노출시켰다. 이후 LED 웨이퍼를 0.3M 옥살산 수용액인 전해액에 함침 후 전원의 애노드 단자에 연결시키고, 전해액에 함침된 백금전극에 캐소드 단자를 연결시킨 뒤 15V 전압을 5분간 인가 시켜서 도 13의 SEM 사진과 같이 도핑된 n형 III-질화물 반도체층 제1부분(a)의 표면으로부터 깊이 방향으로 다수의 기공을 형성시켰다. 이후 다수 개의 LED 구조물 상부에 형성된 보호피막을 ICP를 통해 제거시켜서 LED 구조물 상부면을 노출시켰다. 이후 LED 웨이퍼를 기포형성 용액으로 100% 감마-부틸락톤에 침지시킨 뒤 초음파를 160W, 60Hz 세기로 10분간 조사 시켜서 생성된 기포를 이용해 도핑된 n형 III-질화물 반도체층에 형성된 기공을 붕괴시켜서 도 14의 SEM 사진과 같이 직육면체 형상의 다수 개의 LED 구조물을 제조했다.

[0095] <실시예3>

[0096] 실시예1과 동일하게 실시하되, 기포형성 용매를 아세톤으로 변경하여 LED 구조물을 웨이퍼로부터 분리시켰다.

[0098] <실시예4>

[0099] 실시예1과 동일하게 실시하되, 기포형성 용매의 물로 변경해 LED 구조물을 웨이퍼로부터 분리시켰다.

[0101] <실험예1>

[0102] 실시예1, 실시예3 및 실시예4에 따른 분리방법으로 LED 웨이퍼로부터 분리되는 LED 구조물의 수율을 측정했다. 수율은 분리전 LED 웨이퍼에 존재하는 LED 구조물 개수 대비해 분리 후 LED 웨이퍼 상부에 남아있는 LED 구조물의 개수를 SEM 사진을 통해서 카운팅 해서 분리수율을 백분율로 계산하였고, 이를 하기 표 1에 나타내었다.

표 1

	실시예1	실시예3	실시예4
기포형성 용매	감마-부틸락톤	아세톤	물
기포형성 용매 증기압력	1.5 mmHg (20 ℃)	184 mmHg (20 ℃)	17.5 mmHg
LED 구조물 분리수율(%)	100 %	15 %	50%

[0103]

[0104]

[0105]

[0107]

표 1을 통해 확인할 수 있듯이,

아세톤과 물의 경우 10분간 초음파용 인가 하였을때 LED 구조물을 전부 분리시킬 수 없는데 반하여 실시예1의 경우 분리수율이 매우 우수한 것을 알 수 있다. 이는 초음파 화학적 원리에 의해서 기포형성이 우수한 용매가 더 쉽게 분리할 수 있음을 보여주고 있다.

이상에서 본 발명의 일 실시예에 대하여 설명하였으나, 본 발명의 사상은 본 명세서에 제시되는 실시 예에 제한 되지 아니하며, 본 발명의 사상을 이해하는 당업자는 동일한 사상의 범위 내에서, 구성요소의 부가, 변경, 삭제, 추가 등에 의해서 다른 실시 예를 용이하게 제안할 수 있을 것이나, 이 또한 본 발명의 사상범위 내에 든 다고 할 것이다.

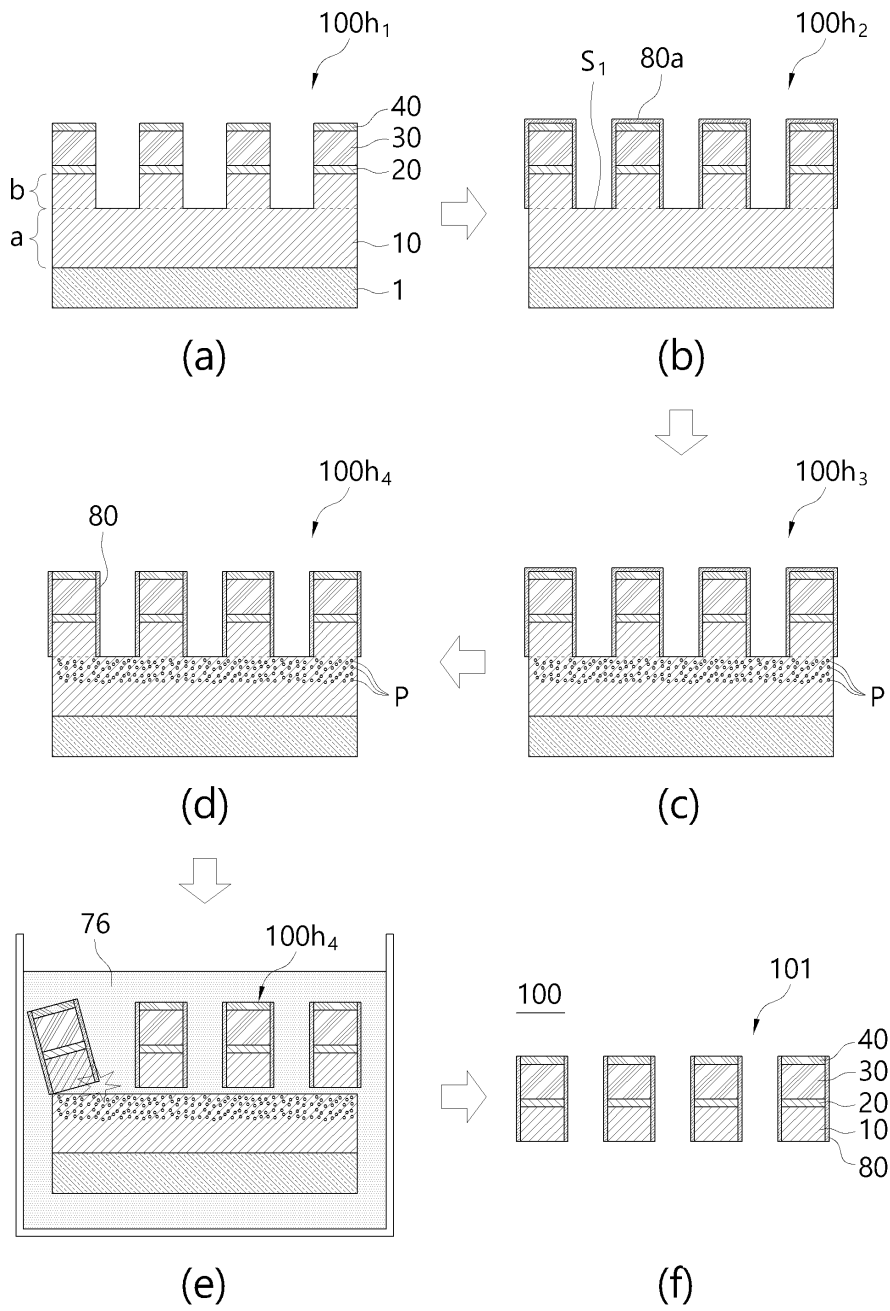
부호의 설명

[0108]

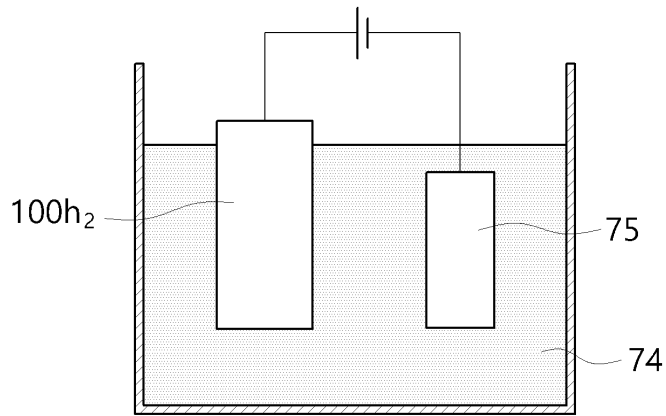
- 100a, 100b, 100c, 100d, 100e, 100f, 100h, 100i, 100j, 100k, 100l, 100m, 100n, 100h₁, 100h₂, 100h₃, 100h₄: 다수 개의 LED 구조물이 형성된 LED 웨이퍼
- 100, 100': LED 구조물 집합체
- 101, 102, 103, 104, 105: LED 구조물
- 10: 도핑된 n형 III-질화물 반도체층
- 20: 광활성층
- 30: p형 III-질화물 반도체층
- 40: 제1전극층
- 41: 금속전극층
- 42: 제1복합전극층

도면

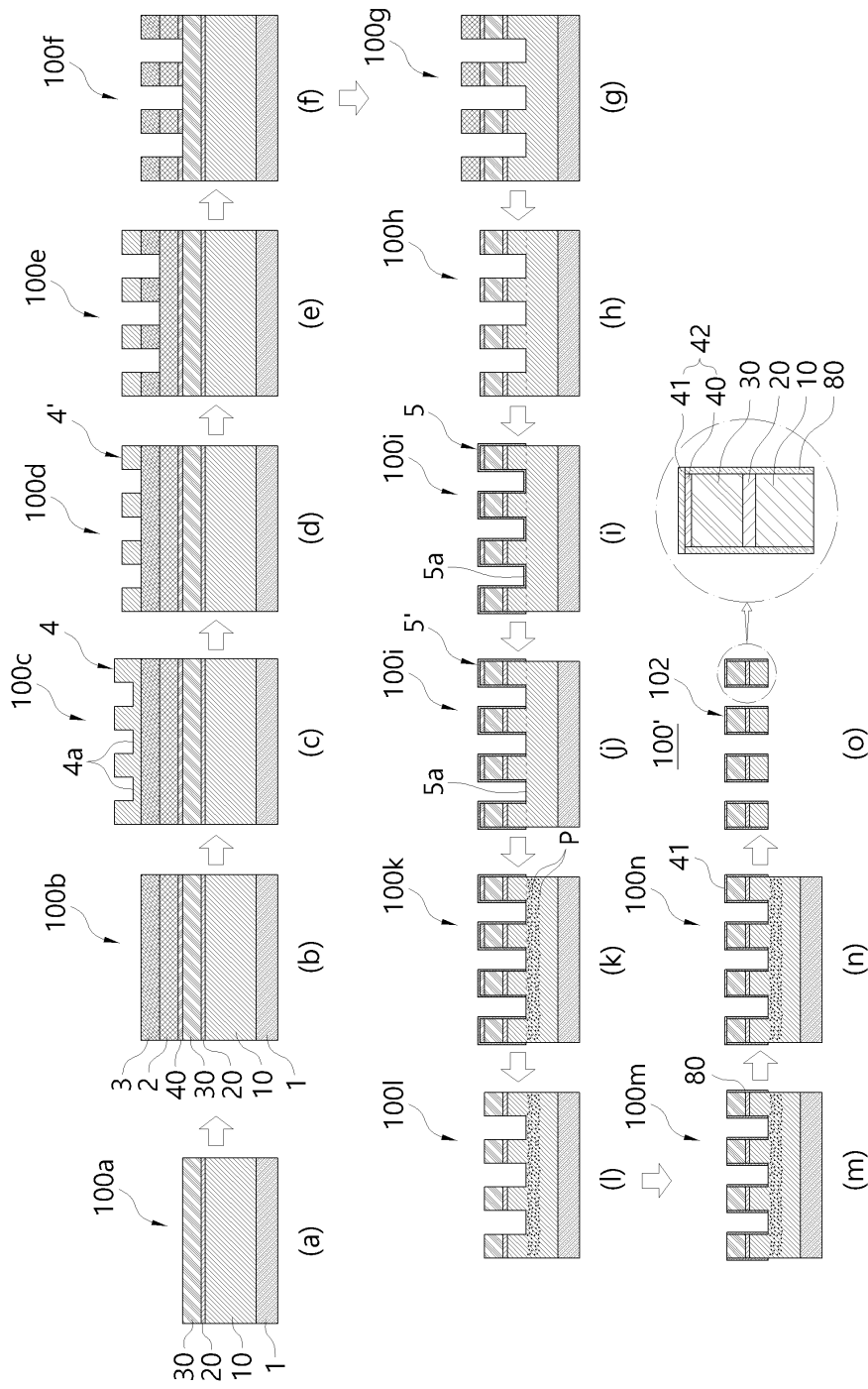
도면1



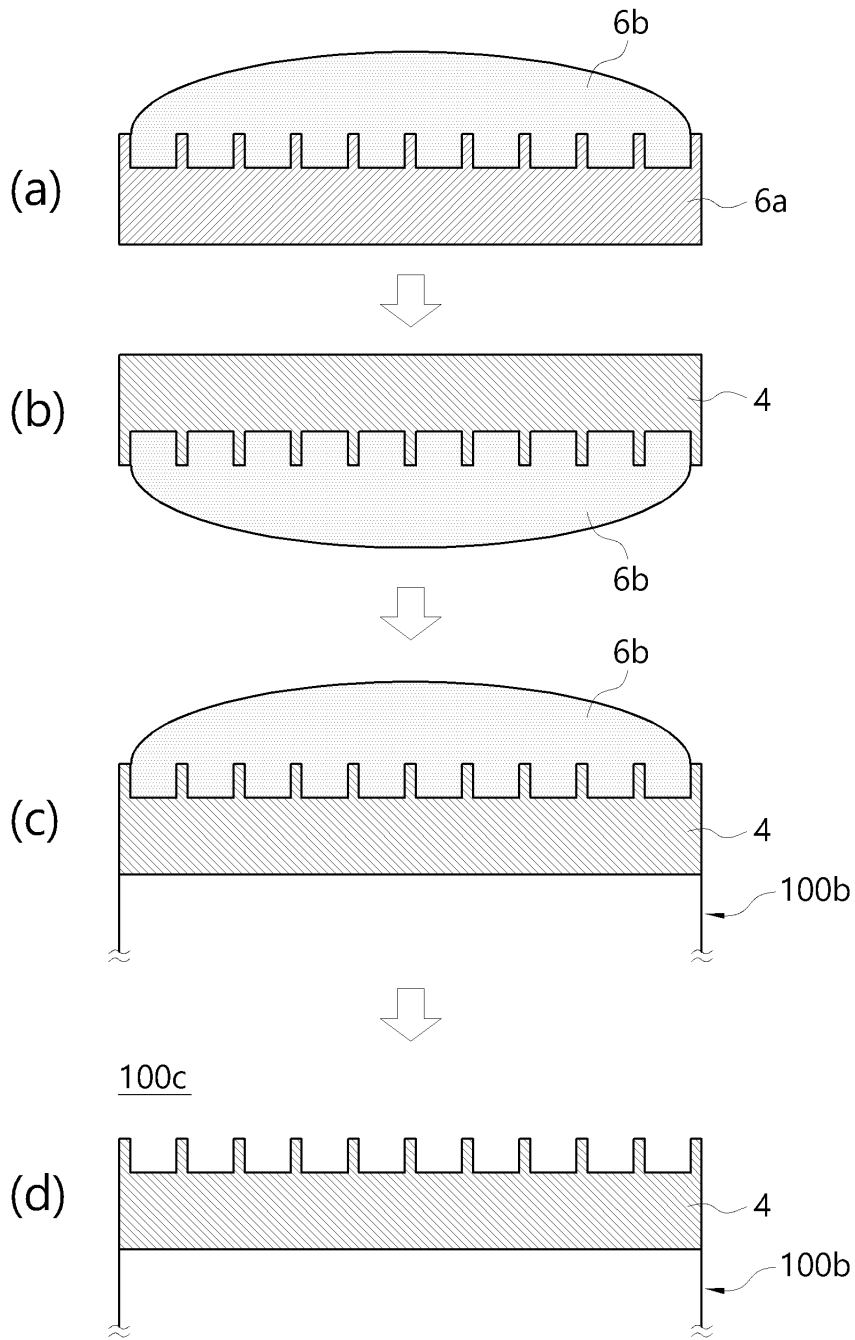
도면2



도면3

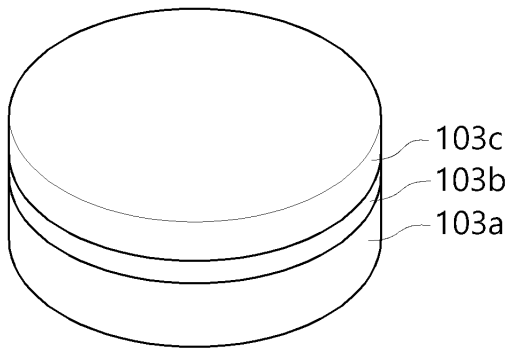


도면4



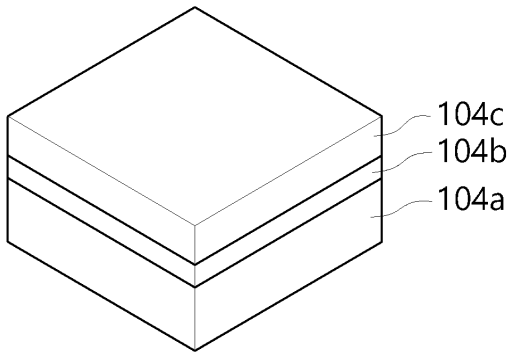
도면5

103



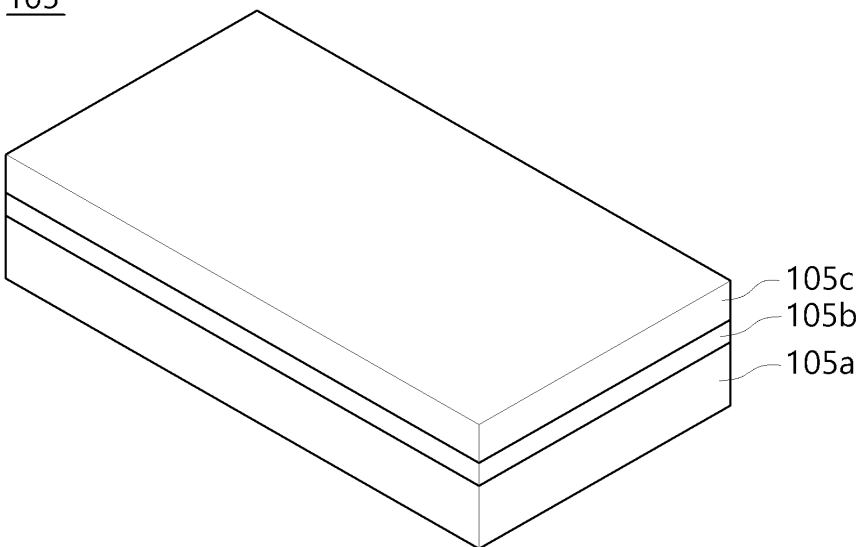
도면6

104

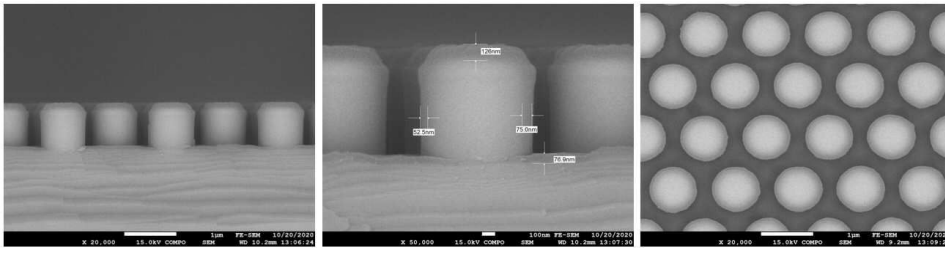


도면7

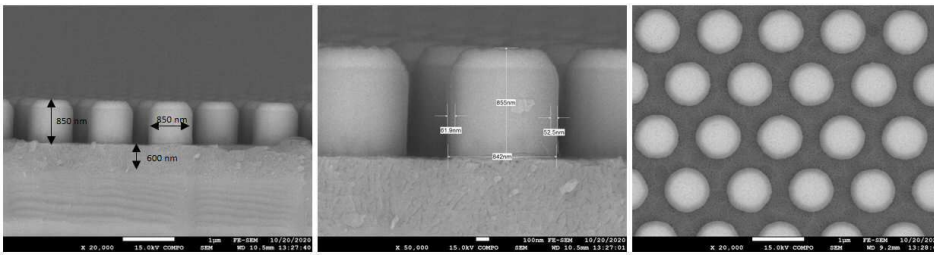
105



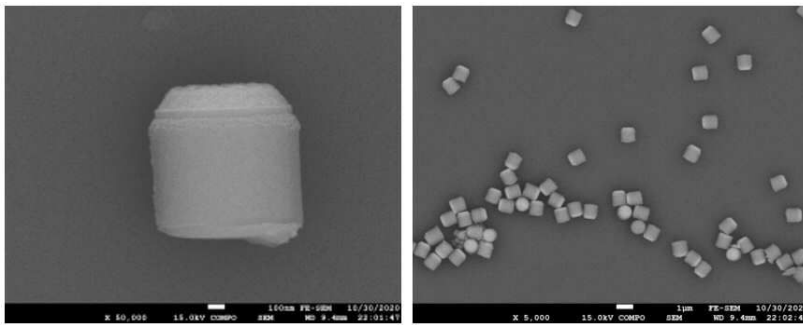
도면8



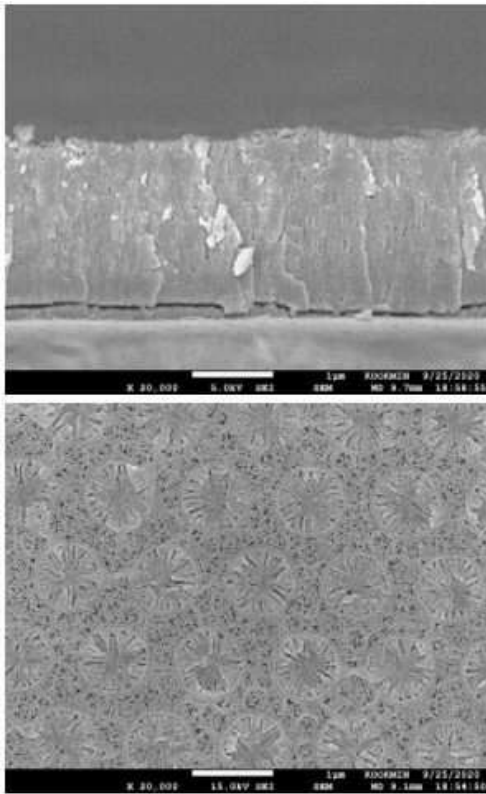
도면9



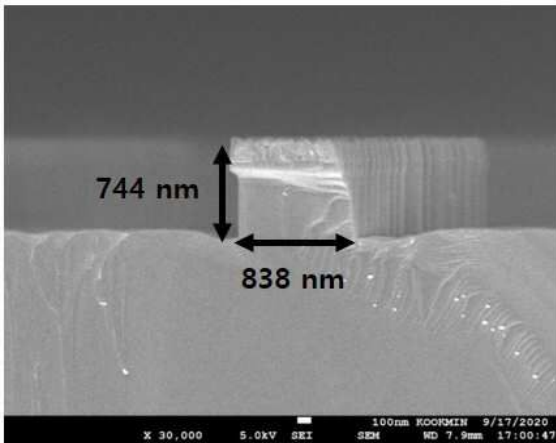
도면10



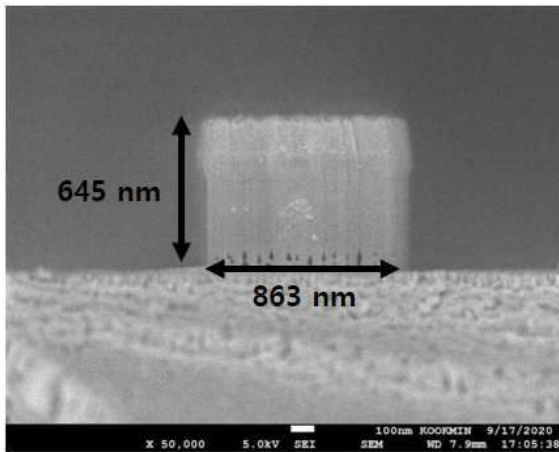
도면11



도면12



도면13



도면14

