

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第3901698号

(P3901698)

(45) 発行日 平成19年4月4日(2007.4.4)

(24) 登録日 平成19年1月12日(2007.1.12)

(51) Int. Cl.		F I		
	HO 1 L 21/822 (2006.01)		HO 1 L 27/04	T
	HO 1 L 27/04 (2006.01)		HO 1 L 27/04	E

請求項の数 8 (全 14 頁)

(21) 出願番号	特願2004-90952 (P2004-90952)	(73) 特許権者	000116024 ローム株式会社
(22) 出願日	平成16年3月26日 (2004.3.26)		京都府京都市右京区西院溝崎町2 1 番地
(65) 公開番号	特開2005-277246 (P2005-277246A)	(74) 代理人	100083231 弁理士 紋田 誠
(43) 公開日	平成17年10月6日 (2005.10.6)	(74) 代理人	100112287 弁理士 逸見 輝雄
審査請求日	平成16年11月16日 (2004.11.16)	(72) 発明者	北川 篤 京都市右京区西院溝崎町2 1 番地 ローム株式会社内
		審査官	棚田 一也

最終頁に続く

(54) 【発明の名称】 電流検出機能付き半導体集積回路、及びそれを用いた電源装置

(57) 【特許請求の範囲】

【請求項 1】

検出電流が流される電流検出用抵抗と、該電流検出用抵抗に発生する電圧降下を検出するための比較回路とが形成され、前記電流検出用抵抗の両端間の電圧降下に応じた電圧を前記比較回路で閾値と比較して前記検出電流が所定値を超えたことを検出する電流検出機能付の半導体集積回路において、

前記電流検出用抵抗の一端に接続され、外部から前記電流検出用抵抗に前記検出電流を流すための電流端子と、

一端が前記電流端子に接続され、他端が前記比較回路の入力端に接続され、且つ前記電流検出用抵抗よりも高い抵抗値を有する電流制限用抵抗と、

前記比較回路の前記入力端と前記電流制限用抵抗の他端との接続点に接続された測定端子とを備えることを特徴とする、半導体集積回路。

【請求項 2】

検出電流が流される電流検出用抵抗と、該電流検出用抵抗に発生する電圧降下を検出するための比較回路とが形成され、前記電流検出用抵抗の両端間の電圧降下に応じた電圧を前記比較回路で閾値と比較して前記検出電流が所定値を超えたことを検出する電流検出機能付の半導体集積回路において、

前記電流検出用抵抗の一端に接続され、外部から前記電流検出抵抗へ前記検出電流を流すための第 1 電流端子と、

前記電流検出用抵抗の他端及び前記比較回路の第 2 入力端に接続され、前記電流検出抵

10

20

抗から外部へ前記検出電流を流すための第 2 電流端子と、

一端が前記第 1 電流端子に接続され、他端が前記比較回路の第 1 入力端に接続され、且つ前記電流検出用抵抗よりも高い抵抗値を有する電流制限用抵抗と、

前記比較回路の前記第 1 入力端と前記電流制限用抵抗の他端との接続点に接続された第 1 測定端子と、を備えることを特徴とする、半導体集積回路。

【請求項 3】

前記電流検出用抵抗の他端及び前記比較回路の第 2 入力端に接続され、且つ前記第 2 電流端子と同じ出力を行う第 2 測定端子をさらに備えることを特徴とする、請求項 2 に記載の半導体集積回路。

【請求項 4】

検出電流が流される電流検出用抵抗と、該電流検出用抵抗に発生する電圧降下を検出するための比較回路とが形成され、前記電流検出用抵抗の両端間の電圧降下に応じた電圧を前記比較回路で閾値と比較して前記検出電流が所定値を超えたことを検出する電流検出機能付の半導体集積回路において、

前記電流検出用抵抗の一端に接続され、外部から前記電流検出用抵抗へ前記検出電流を流すための第 1 電流端子と、

前記電流検出用抵抗の他端に接続され、前記電流検出用抵抗から外部へ前記検出電流を流すための第 2 電流端子と、

一端が前記第 1 電流端子に接続され、他端が前記比較回路の第 1 入力端に接続され、且つ前記電流検出用抵抗よりも高い抵抗値を有する第 1 電流制限用抵抗と、

前記比較回路の前記第 1 入力端と前記第 1 電流制限用抵抗の他端との接続点に接続された第 1 測定端子と、

一端が前記第 2 電流端子に接続され、他端が前記比較回路の第 2 入力端に接続され、且つ前記電流検出用抵抗よりも高い抵抗値を有する第 2 電流制限用抵抗と、

前記比較回路の前記第 2 入力端と前記第 2 電流制限用抵抗の他端との接続点に接続された第 2 測定端子と、を備えることを特徴とする、半導体集積回路。

【請求項 5】

前記比較回路は、検出電流の所定値に相当するように前記閾値を調整可能であることを特徴とする、請求項 1 乃至 4 のいずれかに記載の半導体集積回路。

【請求項 6】

前記比較回路は、前記電流制限用抵抗の抵抗値に比して極めて高い入力インピーダンスを持つ差動増幅器と、該差動増幅器の出力を基準電圧と比較して比較結果を出力する比較器とを有し、

前記基準電圧は、トリミング可能な電圧調整部材によって調整されることを特徴とする、請求項 5 に記載の半導体集積回路。

【請求項 7】

入力電圧を変換して所定の出力電圧を発生するとともに、その変換に伴って検出されるべき電流が流れる電圧変換回路と、該電圧変換回路に流れる検出されるべき電流が検出電流として入力される請求項 1 乃至 6 のいずれかに記載の電流検出機能付の半導体集積回路とを備えることを特徴とする、電源装置。

【請求項 8】

入力電圧を変換して所定の出力電圧を発生するとともに、その変換に伴って検出されるべき電流が流れる電圧変換回路と、該電圧変換回路に流れる検出されるべき電流が検出電流として入力されるとともに、前記第 2 電流端子と前記第 2 測定端子とが外部でも相互に接続されている請求項 3 に記載の電流検出機能付の半導体集積回路とを備えることを特徴とする、電源装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、回路電流を検出して、半導体集積回路や外部の回路装置に対する保護などを

10

20

30

40

50

行う電流検出機能付の半導体集積回路およびそれを用いた電源装置に関する。

【背景技術】

【0002】

従来から、図5に示すような過電流検出機能付半導体集積回路が、パワーデバイス用半導体集積回路として広く用いられている。パワーデバイス用半導体集積回路は、各種機器の電源回路や出力回路に使用される。パワーデバイス用半導体集積回路では、パワーデバイスに過大な電流が流れて半導体集積回路内部や外部が損傷を受けることがないように、過大な電流を検出すると、電流を制限するような保護動作を行う。このようなパワーデバイス用半導体集積回路は、動作上の安全性が要求され、かつ通常の電流では保護機能が働かず、所定の過大電流で保護機能が確実に動作するような高精度も要求される。しかも、電子部品一般と同様に、低価格であることも要求される。

10

【0003】

図5に示す半導体集積回路では、電流入力端子52および電流出力端子53が、パワーNPNTランジスタ54のコレクタおよびエミッタにそれぞれ接続される。パワーNPNTランジスタ54のベースは、NPNT rドライブ回路55によって駆動される。パワーNPNTランジスタ54およびNPNT rドライブ回路55は、たとえば出力回路であればNPNT rドライブ回路55に入力される信号を電力増幅して電流出力端子53から出力し、電源回路であれば一定の電圧あるいは電流となるように安定化された出力を電流出力端子53から取出すことができる。

【0004】

20

パワーNPNTランジスタ54のエミッタ側から電流出力端子53に取出す電流出力値は、パワーNPNTランジスタ54のコレクタ側に電流入力端子52から流入する電流値とほぼ等しい。この電流を、所定の範囲内に制限するための過電流検出機能は、抵抗56およびコンパレータ57によって実現される。抵抗56は、電流入力端子52からパワーNPNTランジスタ54のコレクタに流れる電流を検出するために設けられ、流れる電流値に応じた電圧降下を発生する。

【0005】

パワーNPNTランジスタ54のコレクタ電流が大きくなり、抵抗56の両端の電圧がコンパレータ57のスレッシュ電圧を超えると、コンパレータ57が動作し、コンパレータ出力端子58に表れる出力がローレベルからハイレベルに変化する。この出力の変化をNPNT rドライブ回路55に伝えて、パワーNPNTランジスタ4を遮断させる動作を行う。

30

【0006】

図5の電流検出の精度を高めるためには、電流検出レベルを測定する必要がある。テスト装置のプローブ1本当たりに流し得る電流は小さい値に制限されているから、過電流の検出レベルが高い場合では、ウエハテストの工程で電流検出レベルを直接測定することは不可能である。

【0007】

そこで、ウエハテストで使用するプローブで供給し得る電流値で、抵抗56の抵抗値を測定し、コンパレータ57の閾値の設計値と比較して、過電流検出レベルの適否を判断することとなる。抵抗56の抵抗値を測定するために、半導体集積回路のチップ上に、ソース電極61、メジャー電極62、63およびソース電極64を形成しておく。ソース電極61、64間に電流を流し、メジャー電極62、63間の電圧を測定するようにして、抵抗56の有する低い抵抗値を精度よく測定する。しかし、低抵抗値の抵抗56が、コンパレータ57の入力端子間に接続されているので、コンパレータ57の閾値であるスレッシュ電圧は実際に測定することができない。

40

【0008】

コンパレータ57の閾値であるスレッシュ電圧を実際に測定するために、半導体集積回路に、電流検出用抵抗56とコンパレータ57の入力側との間の結線を、過電流検出機能についてのウエハテストの工程では遮断状態とし、その工程後に導通状態とすることが可

50

能な結線導通手段（ツェナーダイオード）を備えることが提案されている（特許文献1参照）。

【特許文献1】特開2001-53120号公報

【発明の開示】

【発明が解決しようとする課題】

【0009】

しかし、従来の特許文献1のものでは、ウエハテストの工程時にのみ使用する、ツェナーダイオードからなる結線導通手段を必要とし、且つその結線導通手段を導通させるために高電圧パルスを印加するための特別の端子を2つ必要とする。この故に、半導体集積回路の構造が複雑になり、また、高電圧パルスに耐え得るような高耐圧素子を用いなければ

10

【0010】

そこで、本発明は、電流検出用抵抗を内蔵し、大きな電流を検出する半導体集積回路において、電流検出用抵抗の抵抗値を端子やテスト用プローブの付加抵抗の影響を受けることなく正確に測定すると共に、大きな電流を流したり特別な付加装置を設けることなく電流検出の閾値（スレッシュ電圧）を実際に測定し、その測定結果に基づいて電流検出の閾値を調整することができる半導体集積回路、及びこの半導体集積回路を用いた電源装置を提供することを目的とする。

【課題を解決するための手段】

20

【0011】

請求項1の半導体集積回路は、検出電流が流される電流検出用抵抗と、該電流検出用抵抗に発生する電圧降下を検出するための比較回路とが形成され、前記電流検出用抵抗の両端間の電圧降下に応じた電圧を前記比較回路で閾値と比較して前記検出電流が所定値を超えたことを検出する電流検出機能付の半導体集積回路において、

前記電流検出用抵抗の一端に接続され、外部から前記電流検出用抵抗に前記検出電流を流すための電流端子と、

一端が前記電流端子に接続され、他端が前記比較回路の入力端に接続され、且つ前記電流検出用抵抗よりも高い抵抗値を有する電流制限用抵抗と、

前記比較回路の前記入力端と前記電流制限用抵抗の他端との接続点に接続された測定端子とを備えることを特徴とする。

30

【0012】

請求項2の半導体集積回路は、検出電流が流される電流検出用抵抗と、該電流検出用抵抗に発生する電圧降下を検出するための比較回路とが形成され、前記電流検出用抵抗の両端間の電圧降下に応じた電圧を前記比較回路で閾値と比較して前記検出電流が所定値を超えたことを検出する電流検出機能付の半導体集積回路において、

前記電流検出用抵抗の一端に接続され、外部から前記電流検出抵抗へ前記検出電流を流すための第1電流端子と、

前記電流検出用抵抗の他端及び前記比較回路の第2入力端に接続され、前記電流検出抵抗から外部へ前記検出電流を流すための第2電流端子と、

40

一端が前記第1電流端子に接続され、他端が前記比較回路の第1入力端に接続され、且つ前記電流検出用抵抗よりも高い抵抗値を有する電流制限用抵抗と、

前記比較回路の前記第1入力端と前記電流制限用抵抗の他端との接続点に接続された第1測定端子と、を備えることを特徴とする。

【0013】

請求項3の半導体集積回路は、請求項2に記載の半導体集積回路において、前記電流検出用抵抗の他端及び前記比較回路の第2入力端に接続され、且つ前記第2電流端子と同じ出力を行う第2測定端子をさらに備えることを特徴とする。

【0014】

請求項4の半導体集積回路は、検出電流が流される電流検出用抵抗と、該電流検出用抵

50

抗に発生する電圧降下を検出するための比較回路とが形成され、前記電流検出用抵抗の両端間の電圧降下に応じた電圧を前記比較回路で閾値と比較して前記検出電流が所定値を超えたことを検出する電流検出機能付の半導体集積回路において、

前記電流検出用抵抗の一端に接続され、外部から前記電流検出用抵抗へ前記検出電流を流すための第1電流端子と、

前記電流検出用抵抗の他端に接続され、前記電流検出用抵抗から外部へ前記検出電流を流すための第2電流端子と、

一端が前記第1電流端子に接続され、他端が前記比較回路の第1入力端に接続され、且つ前記電流検出用抵抗よりも高い抵抗値を有する第1電流制限用抵抗と、

前記比較回路の前記第1入力端と前記第1電流制限用抵抗の他端との接続点に接続された第1測定端子と、 10

一端が前記第2電流端子に接続され、他端が前記比較回路の第2入力端に接続され、且つ前記電流検出用抵抗よりも高い抵抗値を有する第2電流制限用抵抗と、

前記比較回路の前記第2入力端と前記第2電流制限用抵抗の他端との接続点に接続された第2測定端子と、 を備えることを特徴とする。

【0015】

請求項5の半導体集積回路は、請求項1乃至4のいずれかに記載の半導体集積回路において、前記比較回路は、検出電流の所定値に相当するように前記閾値を調整可能であることを特徴とする。

【0016】

請求項6の半導体集積回路は、請求項5に記載の半導体集積回路において、前記比較回路は、前記電流制限用抵抗の抵抗値に比して極めて高い入力インピーダンスを持つ差動増幅器と、該差動増幅器の出力を基準電圧と比較して比較結果を出力する比較器とを有し、前記基準電圧は、トリミング可能な電圧調整部材によって調整されることを特徴とする。

【0017】

請求項7の電源装置は、入力電圧を変換して所定の出力電圧を発生するとともに、その変換に伴って検出されるべき電流が流れる電圧変換回路と、該電圧変換回路に流れる検出されるべき電流が検出電流として入力される請求項1乃至6のいずれかに記載の電流検出機能付の半導体集積回路とを備えることを特徴とする。

【0018】

請求項8の電源装置は、入力電圧を変換して所定の出力電圧を発生するとともに、その変換に伴って検出されるべき電流が流れる電圧変換回路と、該電圧変換回路に流れる検出されるべき電流が検出電流として入力されるとともに、前記第2電流端子と前記第2測定端子とが外部でも相互に接続されている請求項3に記載の電流検出機能付の半導体集積回路とを備えることを特徴とする。

【発明の効果】

【0019】

本発明によれば、電流検出用抵抗を内蔵し、大きな電流を検出する半導体集積回路において、電流検出用抵抗の値を端子やテスト用プローブの付加抵抗の影響を受けることなく正確に測定すると共に、大きな電流を流すことなく且つ特別な付加装置を設けることなく電流検出の閾値（スレッシュ電圧）を実際に測定し、調整することができる。したがって、半導体集積回路の電流検出機能を、ウエハの段階で、容易に且つ正確に設定することが出来る。

【0020】

また、電流検出用抵抗の抵抗値が測定用プローブの抵抗や端子の抵抗に影響されずに、正確に測定することが出来る。電流検出用抵抗がアルミ配線などで構成され低抵抗であるから、電流検出用抵抗のみの抵抗値を正確に測定できることは特に有効である。

【0021】

また、この正確に測定された電流検出用抵抗の抵抗値と、予定される検出電流とに基づいて、比較回路の閾値を最適値に微調整することが出来る。

【0022】

また、電流制限用抵抗の抵抗値は、電流検出用抵抗よりもかなり高い抵抗値であればよく、且つその精度は必要とされないから、製造が容易である。

【0023】

また、実使用時には、第2電流端子と第2測定端子とを並列に接続することによって、接続抵抗を小さくできるから、電力損失を低減できる。

【発明を実施するための最良の形態】

【0024】

以下、本発明の電流検出機能付き半導体集積回路及びそれを用いた電源装置の実施例について、図を参照して説明する。図1は、本発明の第1実施例に係る電源装置及びそれに用いる電流検出機能付き半導体集積回路の構成を示す図である。

【0025】

図1では電源装置として、昇圧型スイッチング電源を例として示している。この他、本発明は、降圧型スイッチング電源やシリーズ型電源等、電流検出機能を有する電源装置や、モータ駆動装置などに適用できる。

【0026】

図1において、コイル L_o とスイッチング用NMOSトランジスタ S_o が電源とグラウンド間に直列に接続され、NMOSトランジスタ S_o がオン・オフスイッチングされる。コイル L_o とNMOSトランジスタ S_o との接続点に発生する電圧を、ショットキー・ダイオード D_o と平滑用コンデンサ C_o とにより整流し平滑して、電源電圧 V_{dd} が昇圧された出力電圧 V_o を出力する。 I_o は、図示しない負荷に供給される出力電流である。また、スイッチ素子 S_o としては、MOSトランジスタの他、バイポーラ型トランジスタの場合もある。

【0027】

分圧抵抗 R_1 、 R_2 で出力電圧 V_o を分圧して電圧検出信号 V_{det} を形成する。この電圧検出信号 V_{det} に基づいて、NMOSトランジスタ S_o のオン・オフ比が制御されて、出力電圧 V_o を所定値に維持するように定電圧動作を行う。

【0028】

また、NMOSトランジスタ S_o のオン・オフ制御によってコイル L_o にスイッチング電流(以下、検出電流) I_s が流れる。この検出電流 I_s の大きさを検出して、検出電流 I_s が所定値を越えないように電流制限動作を行う。

【0029】

これらの定電圧動作及び電流制限動作を、半導体集積回路100を用いて行う。まず、電圧検出信号 V_{det} が電圧入力端子P6を介して制御回路50に入力され、電圧検出信号 V_{det} が電圧制御のための基準電圧と比較される。その比較結果に基づいて形成されたスイッチング制御信号 $Cont$ が制御端子P5を介してNMOSトランジスタ S_o のゲートに印加される。これにより、出力電圧 V_o が所定値に定電圧制御される。

【0030】

電流制限動作は、電流検出用抵抗 R_s と比較回路40とによって得られる比較出力 Cip を制御回路50に供給することにより、行われる。なお、制御回路50は、半導体集積回路100の外部に設けてもよい。この場合には、半導体集積回路100には、制御端子P5と電圧入力端子P6は不要であり、それらの端子に代えて比較出力 Cip を出力するための比較出力端子を設けることになる。

【0031】

電流検出用抵抗 R_s は、その一端が第1電流端子P1に接続され、その他端が第2電流端子P2に接続される。そして、この電流検出用抵抗 R_s に流れる検出電流 I_s による電圧降下を、比較回路40で基準電圧 V_{ref} と比較する。電流検出用抵抗 R_s は、電源装置の使用時には大きな検出電流 I_s (例えば、2A程度)が流れるから、きわめて低い抵

10

20

30

40

50

抗値（例えば、0.1程度）を有するものが用いられる。この電流検出用抵抗 R_s は例えば、半導体集積回路を形成する製造工程中に、チップ表面の電極配線などを行うアルミニウム（Al）などのメタル配線などと、同時に形成される。電流検出用抵抗 R_s は、半導体集積回路内部に形成しているため、低価格化が容易である。また、電流検出用抵抗 R_s は、半導体集積回路自体に含まれるため、パッケージの外部に出ることはなく、安定性も高くなる。

【0032】

電流検出用抵抗 R_s の一端側と比較回路40の入力側との間に電流制限用抵抗 R_t が設けられる。この電流制限用抵抗 R_t と比較回路40の入力側との間の接続点が、第1測定端子P3に接続される。この電流制限用抵抗 R_t は、電流検出用抵抗 R_s の抵抗値と比して極めて高い抵抗値（例えば、20k程度）を有している。ただ、電流制限用抵抗 R_t の抵抗値は、高ければよく、その抵抗値に精度は要求されない。第1測定端子P3は、電流検出用抵抗 R_s の抵抗値や比較回路40の閾値を測定する際に使用される端子であり、通常動作時には開放されている。即ち、外部には接続されていない。第1測定端子P3が通常動作時には開放されていることにより、電流検出用抵抗 R_s のみによる電圧降下を検出することができる。

10

【0033】

第2測定端子P4は、電流検出用抵抗 R_s の抵抗値や比較回路40の閾値を測定する際に使用される端子であるが、通常動作時にも第2電流端子P2に並列に接続される。これにより通常使用時の検出電流 I_s が第2電流端子P2と第2測定端子P4に分流されるから、損失が低減される。

20

【0034】

比較回路40はこの例では、差動増幅器AMPと、比較器CP1を備えている。差動増幅器AMPは、その2入力端間の電圧を増幅し、電流検出信号 I_{det} を出力する。この差動増幅器AMPの入力側は、その入力インピーダンスの高いものが用いられ、例えば入力側にMOSトランジスタを使用している差動増幅器が好適である。

【0035】

比較器CP1は、入力される電流検出信号 I_{det} を、検出レベルが調整された基準電圧（検出閾値） V_{ref} と比較し、その比較結果として比較出力 C_{ip} を出力する。この基準電圧（検出閾値） V_{ref} は、例えば分圧抵抗群と可溶部材（例、フューズなど）群との組み合わせによって、必要とされる値にトリミング可能に設けられている電圧調整部材をトリミングすることによって、調整されている。

30

【0036】

この図1の電源装置において、常時、制御回路50は、電圧検出信号 V_{det} に基づいて、出力電圧 V_o を所定値に維持するようにNMOSトランジスタ S_o のオン・オフ比を制御して、出力電圧 V_o を所定値に維持するように定電圧動作を行っている。

【0037】

一方、検出電流 I_s が電流検出用抵抗 R_s を流れて、電流検出用抵抗 R_s の抵抗値と検出電流値とによる電圧降下が差動増幅器AMPで増幅され、その増幅出力である電流検出信号 I_{det} が基準電圧 V_{ref} と比較される。電流検出信号 I_{det} が基準電圧 V_{ref} に達しないときには、比較出力 C_{ip} は出力されないから、定電圧動作が行われる。

40

【0038】

しかし、電流検出信号 I_{det} が基準電圧 V_{ref} に達すると、比較器CP1から比較出力 C_{ip} が出力され、制御回路50に入力される。この比較出力 C_{ip} が入力されることにより、制御回路はそれまでの定電圧動作に代わって電流制限動作が行われる。この電流制限動作は、電源装置としての動作を停止してもよいし、また、制限された電流値で動作を行うようにしてもよい。

【0039】

この電流制限動作を所定の検出電流 I_s で行うためには、電流検出用抵抗 R_s の抵抗値

50

が正確に知られていること、及び基準電圧 V_{ref} が所定の検出電流 I_s と電流検出用抵抗 R_s の抵抗値とに応じた閾値に設定されていること、が必要である。

【0040】

本発明では、半導体集積回路のウエハ状態で、電流検出用抵抗 R_s の抵抗値及び基準電圧 V_{ref} の閾値を、通常のテスト装置（プローブ1本当たりに流し得る電流は小さい値、例えば約200mAに制限されているもの）を用いて、測定できる構成としている。図2及び図3に、それらの測定状況を示している。

【0041】

図2では、電流検出用抵抗 R_s の抵抗値を測定する測定状況を示している。図2で、第2電流端子P2をプローブでグランドに接続し、そして測定装置の電流源20の出力端をプローブで第1電流端子P1に接続する。電流源20からの測定電流 I_{st} は検出電流 I_s （例えば、2A）程度に比べて極めて小さい（例えば、100mA程度）。一方、第1測定端子P3と第2測定端子P4との間に、電圧測定手段である電圧計30を接続する。

【0042】

電流源20からの測定電流 I_{st} が、図2中に破線で示すように、第1電流端子P1、電流検出用抵抗 R_s 、第2電流端子P2を経由して流れる。この測定電流 I_{st} の電流経路において、第1、第2電流端子P1、P2自体の抵抗やそれらの端子とプローブとの間の接触抵抗等の抵抗（図2中に括弧付きで「 r_c 」で示している）が存在する。これらの抵抗 r_c は、電流検出用抵抗 R_s に比しても大きい、本発明ではそれが電圧計30の測定結果に影響を与えることはない。また、差動増幅器AMPの入力インピーダンス及び電圧計のインピーダンスはともに極めて高いから、やはり電圧計30の測定結果に影響を与えることはない。

【0043】

即ち、電圧計30の測定結果は、測定電流 I_{st} と電流検出用抵抗 R_s とによって決定される。したがって、電流検出用抵抗 R_s の抵抗値は正確に測定される。

【0044】

次に、図3では、基準電圧 V_{ref} の閾値の測定状況を示している。この図3では、第1測定端子P3と第2測定端子P4間に、その電圧をスイープできる可変電圧源10を接続する。この可変電圧源10の測定電圧 V_t は、可変電圧源10自体で計測できるものでもよく、また、可変電圧源10とは別に電圧測定手段を設けてもよい。なお、この可変電圧源10は、電流源20や電圧計30等とともに、テスト装置に設けられている。

【0045】

電流検出用抵抗 R_s の抵抗値は既に、図2のようにして、正確に測定されている。検出電流 I_s の制限したい所定電流値と、測定された電流検出用抵抗 R_s の抵抗値とを乗じた電圧が、比較回路40から比較出力 C_{ip} を出力するべき、目標とする閾値電圧である。第1、第2測定端子P3、P4の接触抵抗などの抵抗値は、電流制限用抵抗 R_t の抵抗値に比して無視できる。

【0046】

したがって、可変電圧源10の測定電圧 V_t を、目標とする閾値電圧の近辺の所要範囲でスイープする。測定電圧 V_t をスイープしているときに、比較器CP1の比較出力 C_{ip} をモニタする。そして、比較出力 C_{ip} が発生したときの測定電圧 V_t と、目標とする閾値電圧との差に応じて、比較器CP1の電圧調整部材をトリミングして、基準電圧（検出閾値） V_{ref} の値を調整する。これにより、基準電圧（検出閾値） V_{ref} の値は、目標とする閾値電圧に正確に設定できる。

【0047】

この第1実施例によれば、内蔵する電流検出用抵抗 R_s の抵抗値を第1、第2電流端子P1、P2やテスト用プローブの付加抵抗の影響を受けることなく正確に測定できる。且つ、検出電流 I_s に相当する大きな電流を流すことなく電流検出の閾値（スレッシュ電圧） V_{ref} を実際の測定結果に基づいて、最適値に調整することができる。したがって、半導体集積回路の電流検出機能をウエハの段階で、容易に且つ正確に設定することが出来

10

20

30

40

50

る。

【0048】

また、電流制限用抵抗 R_t の抵抗値は、電流検出用抵抗 R_s よりもかなり高い抵抗値であればよく、その精度は必要とされないから、製造が容易である。

【0049】

また、実使用時には、第1測定端子 P_3 は開放として電流検出用抵抗 R_s のみによる電圧降下を検出するようにし、また、第2電流端子 P_2 と第2測定端子 P_4 とを並列に接続することによって、接続抵抗を小さくし、電力損失を低減できる。

【0050】

なお、比較回路40として、差動増幅器AMPと比較器CP1を備えるものについて説明したが、この構成に限ることなく、比較機能を果たせるものであれば同様に使用することができる。

10

【0051】

図4は、本発明の半導体集積回路の他の実施例を示す図である。この図4の実施例では、第2電流端子 P_2 、即ち電流検出用抵抗 R_s の他端と、差動増幅器AMPの他の入力端(図4では、-入力端)との間にも高い抵抗値を有する第2電流制限用抵抗 R_{t2} を設けている。この場合、図1の電流制限用抵抗 R_t を、第1電流制限用抵抗 R_{t1} として、表している。

【0052】

この電流制限用抵抗 R_{t2} を設けることに伴って、差動増幅器AMPの他の入力端と第2電流制限用抵抗 R_{t2} との接続点に、第2測定端子 P_4 が接続される。その他の構成は、図1のものと同様である。

20

【0053】

この図4の実施例では、差動増幅器AMPへの入力回路を平衡させることができる。ただ、実使用時に、図1のように、第2電流端子 P_2 と第2測定端子 P_4 とを接続することができない。したがって、図1の実施例に比して、損失が若干増加することになる。

【0054】

なお、図1及び図2の各実施例において、他のグランド端子が利用できる場合には、第2電流端子 P_2 と第2測定端子 P_4 のいずれか、或いは両方を省略することもできる。

【図面の簡単な説明】

30

【0055】

【図1】本発明の実施例に係る電源装置及びそれに用いる電流検出機能付き半導体集積回路の構成を示す図

【図2】図1での電流検出用抵抗の抵抗値を測定する測定状況を示す図

【図3】図1での基準電圧の閾値の測定状況を示す図

【図4】本発明の他の実施例に係る電流検出機能付き半導体集積回路の構成を示す図

【図5】従来の過電流検出機能付半導体集積回路の構成を示す図

【符号の説明】

【0056】

V_d 電源電圧

40

L_o コイル

D_o ショットキー・ダイオード

C_o 平滑用コンデンサ

V_o 出力電圧

I_o 出力電流

I_s 検出電流

S_o スイッチングトランジスタ

100 半導体集積回路

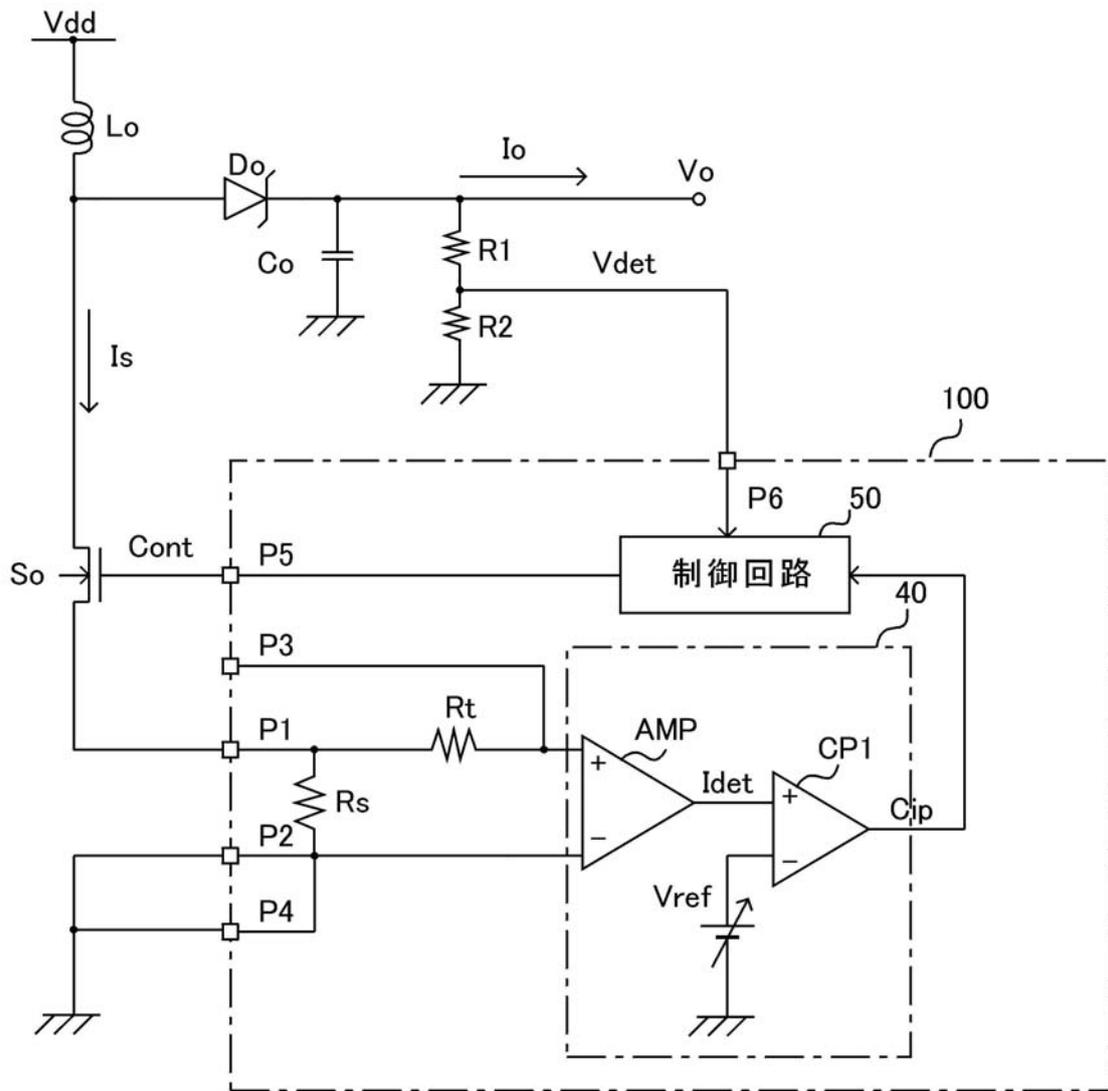
10 可変電圧源

20 電流源

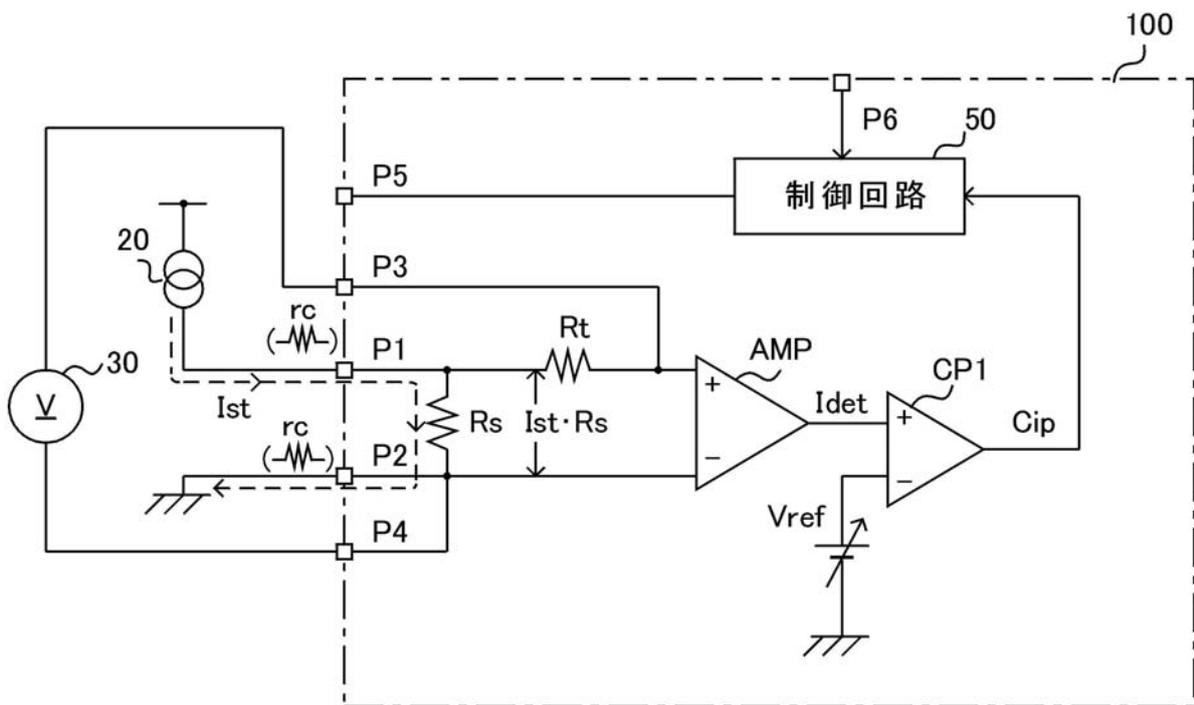
50

3 0 電圧計
4 0 比較回路
A M P 差動増幅器
C P 1 比較器
5 0 制御回路
R s 電流検出用抵抗
R t、R t 1、R t 2 電流制限用抵抗
P 1 ~ P 6 半導体集積回路の端子

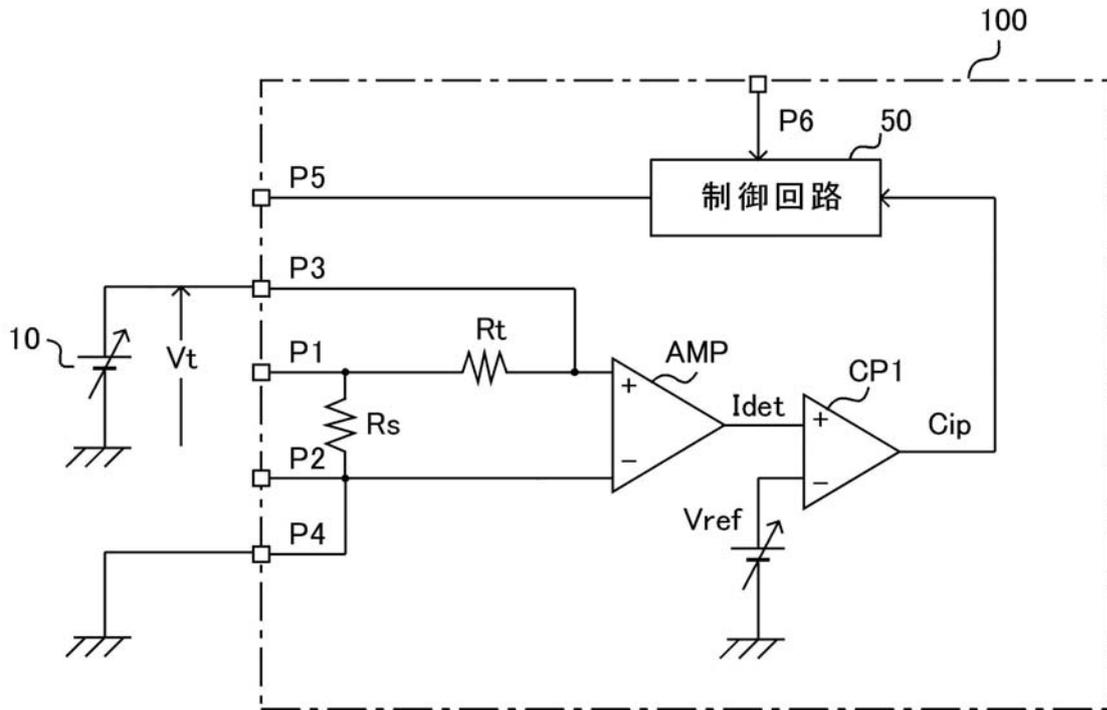
【 図 1 】



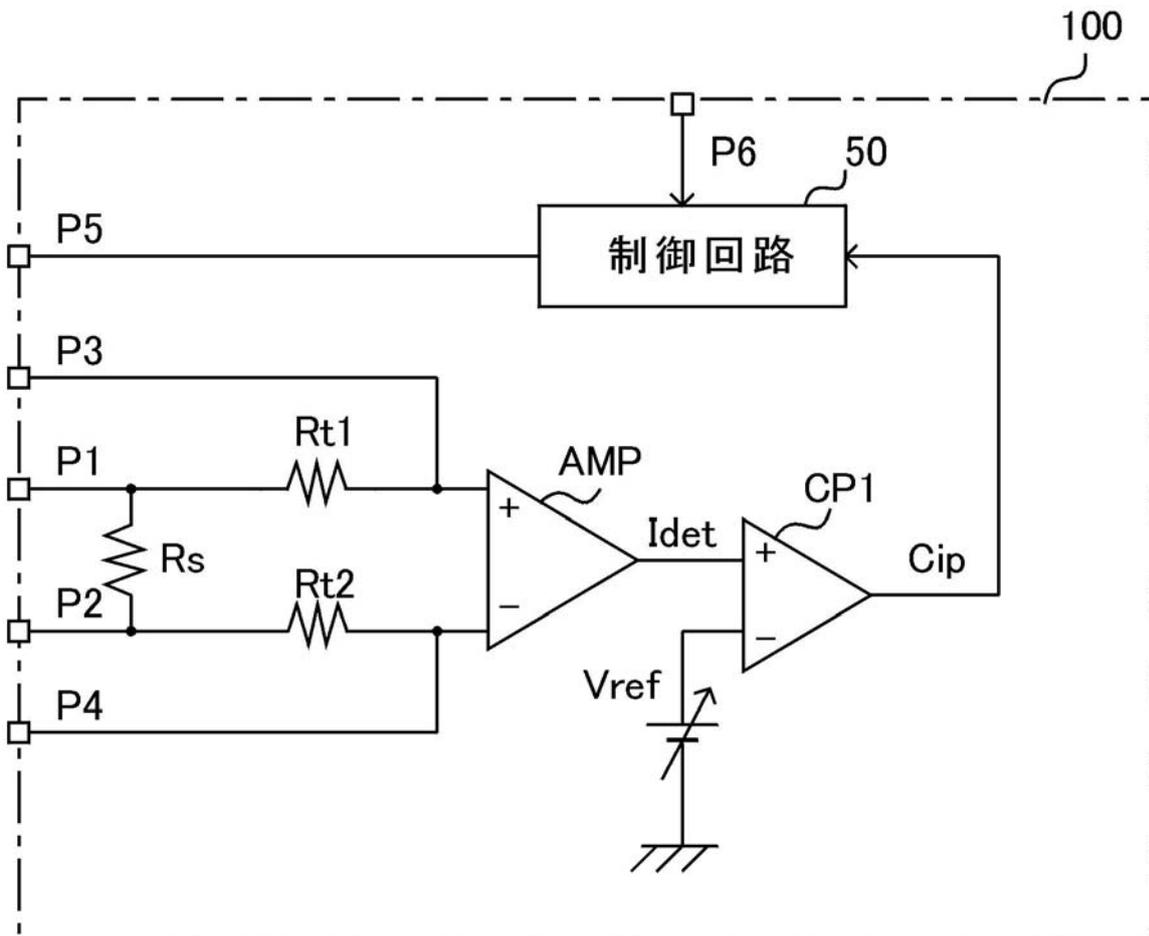
【 図 2 】



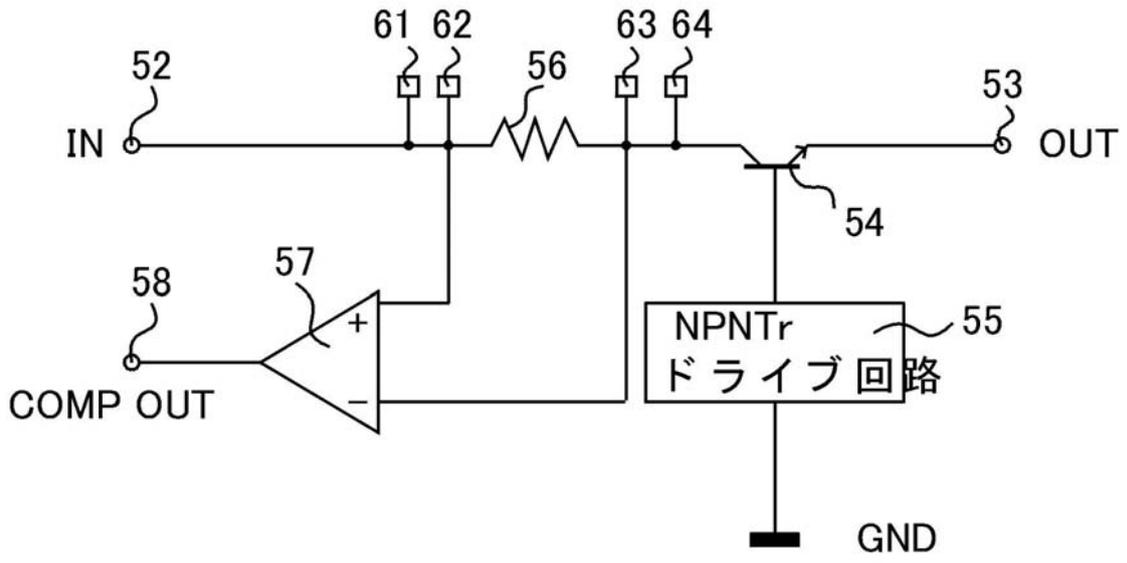
【 図 3 】



【 図 4 】



【 図 5 】



フロントページの続き

- (56)参考文献 特開2001-053120(JP,A)
特開平04-244975(JP,A)
特開平05-273298(JP,A)
特開平10-253715(JP,A)

- (58)調査した分野(Int.Cl., DB名)
H01L 21/822
H01L 27/04