

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5105842号  
(P5105842)

(45) 発行日 平成24年12月26日(2012.12.26)

(24) 登録日 平成24年10月12日(2012.10.12)

(51) Int. Cl.	F I		
HO 1 L 29/786 (2006.01)	HO 1 L 29/78	6 1 7 T	
GO 9 F 9/30 (2006.01)	GO 9 F 9/30	3 3 8	
HO 1 L 51/50 (2006.01)	HO 1 L 29/78	6 1 8 B	
HO 5 B 33/14 (2006.01)	HO 5 B 33/14	A	
HO 1 L 27/32 (2006.01)	HO 5 B 33/14	Z	
請求項の数 16 (全 26 頁) 最終頁に続く			

(21) 出願番号	特願2006-328307 (P2006-328307)	(73) 特許権者	000001007
(22) 出願日	平成18年12月5日(2006.12.5)		キヤノン株式会社
(65) 公開番号	特開2008-141119 (P2008-141119A)		東京都大田区下丸子3丁目30番2号
(43) 公開日	平成20年6月19日(2008.6.19)	(74) 代理人	100094112
審査請求日	平成21年12月4日(2009.12.4)		弁理士 岡部 譲
		(74) 代理人	100096943
			弁理士 臼井 伸一
		(74) 代理人	100101498
			弁理士 越智 隆夫
		(74) 代理人	100107401
			弁理士 高橋 誠一郎
		(74) 代理人	100106183
			弁理士 吉澤 弘司
		(74) 代理人	100128668
			弁理士 齋藤 正巳
最終頁に続く			

(54) 【発明の名称】 酸化物半導体を用いた表示装置及びその製造方法

(57) 【特許請求の範囲】

【請求項1】

活性層を有するトランジスタと、  
マトリックス配線部を構成する、走査電極線、信号電極線、及び第1の絶縁層とを有し、

前記活性層は、少なくとも一部が非晶質であるInとZnとを含む酸化物からなり、  
前記第1の絶縁層は水素を含有し、  
前記活性層と前記第1の絶縁層との間に、前記活性層に接し、含有水素量が $3 \times 10^{21}$  (atoms/cm<sup>3</sup>)未満である第2の絶縁層を有し、  
前記第1の絶縁層の含有水素量よりも、前記第2の絶縁層の含有水素量が少ないことを特徴とする表示装置。 10

【請求項2】

前記トランジスタは、前記活性層に接するソース電極及びドレイン電極を有し、  
前記活性層のうち前記ソース電極及び前記ドレイン電極に接する部分以外の部分を覆う第3の絶縁層を有することを特徴とする請求項1に記載の表示装置。

【請求項3】

前記第3の絶縁層は、水素含有量が $3 \times 10^{21}$  (atoms/cm<sup>3</sup>)未満であることを特徴とする請求項2に記載の表示装置。

【請求項4】

前記マトリックス配線部と前記トランジスタとは、直列状又は並列状に配置され、 20

前記第 1 の絶縁層と前記活性層とは、前記第 2 の絶縁層を介して接していることを特徴とする請求項 1 乃至 3 のいずれか 1 項に記載の表示装置。

【請求項 5】

更に、発光層と、

前記発光層を挟む一对の電極とを有し、

前記一对の電極の一方が前記トランジスタに電氣的に接続されていることを特徴とする請求項 1 乃至 3 のいずれか 1 項に記載の表示装置。

【請求項 6】

前記第 2 の絶縁層はゲート絶縁膜として機能することを特徴とする請求項 1 乃至 5 のいずれか 1 項に記載の表示装置。

【請求項 7】

前記第 1 の絶縁層は、酸化シリコン、窒化シリコン、及び窒化酸化シリコンから選ばれる少なくとも 1 つを含み、

前記第 2 の絶縁層は、酸化アルミニウム、酸化イットリウム、酸化ハフニウム、酸化シリコン、及び窒化シリコンから選ばれる少なくとも 1 つを含むこと特徴とする請求項 1 乃至 6 のいずれか 1 項に記載の表示装置。

【請求項 8】

走査電極線、第 1 の絶縁層、及び信号電極線を有するマトリックス配線部を形成する工程と、

少なくとも一部が非晶質である In と Zn とを含む酸化物からなる活性層を有するトランジスタを形成する工程と、

前記第 1 の絶縁層と前記活性層の間に、前記活性層に接し、含有水素量が  $3 \times 10^{21}$  (atoms/cm<sup>3</sup>) 未満である第 2 の絶縁層を形成する工程とを有し、

前記第一絶縁層は水素を含有し、

前記第一の絶縁層の含有水素量よりも、前記第 2 の絶縁層の含有水素量が少ないことを特徴とする表示装置の製造方法。

【請求項 9】

前記トランジスタを形成する工程は、前記マトリックス配線部を形成した後に前記トランジスタを形成する工程であることを特徴とする請求項 8 に記載の表示装置の製造方法。

【請求項 10】

更に、発光層、及び前記発光層を挟む一对の電極を形成する工程とを有することを特徴とする請求項 8 に記載の表示装置の製造方法。

【請求項 11】

前記トランジスタを形成する工程は、前記マトリックス配線部と、前記一对の電極のうちの一方とを形成した後に前記トランジスタを形成する工程であることを特徴とする請求項 10 に記載の表示装置の製造方法。

【請求項 12】

前記トランジスタは、前記活性層に接するソース電極及びドレイン電極を有し、

前記第 2 の絶縁層を形成する工程の後に、前記活性層のうち前記ソース電極及び前記ドレイン電極に接する部分以外を覆うように第 3 の絶縁層を形成する工程を有することを特徴とする請求項 8 乃至 11 のいずれか 1 項に記載の表示装置の製造方法。

【請求項 13】

前記第 3 の絶縁層は、水素含有量が  $3 \times 10^{21}$  (atoms/cm<sup>3</sup>) 未満であることを特徴とする請求項 12 に記載の表示装置の製造方法。

【請求項 14】

前記第 2 の絶縁層の作成工程は、前記トランジスタの作成工程に含まれることを特徴とする請求項 8 乃至 13 のいずれか 1 項に記載の表示装置の製造方法。

【請求項 15】

前記第 2 の絶縁層は、スパッタ法により形成されることを特徴とする請求項 8 乃至 14 のいずれか 1 項に記載の表示装置の製造方法。

10

20

30

40

50

## 【請求項 16】

前記第1の絶縁層は、酸化シリコン、窒化シリコン、及び窒化酸化シリコンから選ばれる少なくとも1つを含み、

前記第2の絶縁層は、酸化アルミニウム、酸化イットリウム、酸化ハフニウム、酸化シリコン、及び窒化シリコンから選ばれる少なくとも1つを含むこと特徴とする請求項8乃至15のいずれか1項に記載の表示装置の製造方法。

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、酸化物半導体を用いた表示装置及びその製造方法に係り、特にトップエミッション型若しくはボトムエミッション型又は両面発光型の有機EL表示装置や無機EL表示装置に関する。

## 【背景技術】

## 【0002】

ITO (Indium Tin Oxide)は、透明電極として透過型の液晶デバイスなどに用いられているが、ITOの主原料である $In_2O_3$ は希少金属であり、今後も継続的に、所望の供給ができるかどうか懸念されている。そこで、 $In_2O_3$ の含有量を低く抑え、低抵抗かつ光学吸収端が紫外域にあり、青色透過性に優れた新規な透明導電体材料の製造方法及び電極材が提案されている(特許文献1参照)。

## 【0003】

また、ITOに代替し得る材料の研究開発が盛んに行われている。例えば、酸化亜鉛膜( $ZnO$ )、亜鉛インジウム系酸化物(例えば、特許文献2参照)、亜鉛インジウム系酸化物に所定量のガリウムなどを加えた酸化物(特許文献3参照)が提案されている。

## 【0004】

また、近年では、電極のみならず、例えばトランジスタのチャネル層(「活性層」、「能動層」等とも言う。)も透明な膜で形成しようとする試みもある。例えば、 $ZnO$ を主成分として用いた透明伝導性酸化物多結晶薄膜をチャネル層に用いたTFET (Thin Film Transistor: 薄膜トランジスタ)の開発が活発に行われている(特許文献4参照)。

## 【0005】

また、近年では、有機ELの発光素子の研究開発が活発であるが、この有機ELをディスプレイに応用する場合には、アクティブマトリクス型で駆動されるのが主流である。このアクティブマトリクス駆動には、通常アモルファスシリコン若しくはポリシリコンを用いたTFETが利用されている。

## 【0006】

また、駆動素子の劣化を阻止し、かつ、テレビジョン映像表示を可能にする高画質・高輝度ディスプレイの実現を目的とした有機ELディスプレイが開示されている(特許文献5参照)。これによると、アクティブマトリクスの有機ELディスプレイにおいて、単結晶シリコンを活性層に用いたMOS (Metal Oxide Semiconductor)電界効果トランジスタを二つ用いることで、高画質で駆動素子の劣化を阻止している。

## 【0007】

また、最近、亜鉛インジウム系酸化物に所定量のガリウムなどを加え電子キャリア濃度を $10^{18}/cm^3$ 未満に制御した、非晶質酸化物で電界効果型トランジスタを作製し、画像表示装置或は発光装置に応用した例が開示されている(特許文献6、7参照)。

【特許文献1】特開2000-044236号公報

【特許文献2】特開平7-235219号公報

【特許文献3】特開2000-044236号公報

【特許文献4】特開2002-76356号公報

【特許文献5】特開平09-114398号公報

【特許文献6】特開2006-165528号公報

【特許文献7】特開2006-186319号公報

10

20

30

40

50

## 【発明の開示】

## 【発明が解決しようとする課題】

## 【0008】

従来の有機発光表示装置は、駆動用トランジスタの活性層（チャンネル層）として、アモルファスシリコンやポリシリコンが主に用いられているため、そのゲート絶縁層と層間絶縁層を区別することなく用いることも可能であった。また、もともと活性層であるアモルファスシリコンやポリシリコン中にも水素原子を含んでいるので、絶縁層中の水素の拡散はほとんど問題とならなかった。むしろ、プラズマCVD（Chemical Vapor Deposition）法で作製したa-SiN:H膜中の水素は、アモルファスシリコン中の欠陥を補償する効果があると言われていた。

10

## 【0009】

一方で、酸化物半導体を駆動トランジスタの活性層として用いた場合、特に問題なく駆動している場合と、長時間使用した時に、原因は不明であるがオフ電流が上昇してくるといった現象が見つかった。この現象は、酸化物半導体活性層に接する絶縁層の形成方法に依存しているようでもあるが、その原因は明らかではなかった。そのため、これに起因して、時として、特性低下を引き起こすという課題があった。また、その特性低下は、長時間アクティブマトリックス駆動させている時に集中していた。

## 【0010】

上記のように従来の酸化物半導体は、それを積層型のデバイスとして使用する場合、絶縁層に水素を多く含有すると、その水素の拡散により、特性低下を引き起こしやすいという課題があった。この課題は、とくにTFTの活性層に酸化物半導体を用いた表示装置の場合に顕著であった。この場合には、長時間安定して駆動し、高精細で画像欠陥が少ない画像を表示することができないという課題があった。

20

## 【0011】

本発明は、上記課題を解決するもので、酸化物半導体が持っている高移動度、高特性を低下させることが無く、長時間安定して駆動でき、高精細で画像欠陥が少ない画像を表示することができる表示装置及びその製造方法を提供することを目的とする。

## 【課題を解決するための手段】

## 【0012】

上記目的を達成するため、本発明に係る表示装置は、活性層を有するトランジスタと、マトリクス配線部を構成する、走査電極線、信号電極線、及び第1の絶縁層とを有し、前記活性層は、少なくとも一部が非晶質であるInとZnとを含む酸化物からなり、前記活性層と前記第1の絶縁層との間に、前記活性層に接し、含有水素量が $3 \times 10^{21}$  (atoms/cm<sup>3</sup>)未満である第2の絶縁層を有し、前記第一の絶縁層の含有水素量よりも、前記第2の絶縁層の含有水素量が少ないことを特徴とする。また、前記表示装置において、更に、発光層と、前記発光層を挟む一对の電極とを有し、前記一对の電極の一方が前記トランジスタに電氣的に接続されていることも特徴の一つとする。

30

## 【0013】

また本発明に係る表示装置の製造方法は、走査電極線、第1の絶縁層、及び信号電極線を有するマトリクス配線部を形成する工程と、少なくとも一部が非晶質であるInとZnとを含む酸化物からなる活性層を有するトランジスタを形成する工程と、前記第1の絶縁層と前記活性層の間に、前記活性層に接し、含有水素量が $3 \times 10^{21}$  (atoms/cm<sup>3</sup>)未満である第2の絶縁層を形成する工程とを有し、前記第一絶縁層は水素を含有し、前記第一の絶縁層の含有水素量よりも、前記第2の絶縁層の含有水素量が少ないことを特徴とする。また、前記表示装置の製造方法は、更に、発光層、及び前記発光層を挟む一对の電極を形成する工程を含むことも特徴の一つとする。

40

## 【発明の効果】

## 【0014】

本発明によれば、少なくとも一部が非晶質であるInとZnとを含む酸化物からなる活性層を有するトランジスタが、長時間安定して駆動し、高精細で画像欠陥が少ない画像が

50

表示できる表示装置を提供可能となる。これによれば、長期安定性に優れたボトムエミッションタイプ、トップエミッションタイプ又は両面発光が可能な高輝度表示装置を提供できる。

【発明を実施するための最良の形態】

【0015】

以下、本発明に係る表示装置の実施形態について、図面を参照して具体的に説明する。

【0016】

まず、本発明の概要について説明する。

【0017】

本発明者らは、TFTの酸化物半導体活性層、ゲート絶縁層、層間絶縁層及びこれに関する膜の成長条件に関する研究開発を精力的に進めた。その結果、成膜時の酸素雰囲気の状態を制御すること、及び、ゲート絶縁層、層間絶縁層中の水素含有量を制御することで、長期安定性に優れたTFTを作製することに成功した。

10

【0018】

詳述すると、本発明者らは、例えば、所望の電子キャリア濃度を有する酸化物半導体活性層と $Y_2O_3$ 絶縁層とから、優れた移動度を有するノーマリーオフ型のTFTを作成し、発光素子などの画像表示装置に適用できることを見出した。その後、長時間繰り返し発光試験等を行うことで、正常動作を示さないものもまれに確認され、特にマトリクス配線をした素子に多く見られる傾向を見つけた。

【0019】

20

更にその後、マトリクス配線部の層間絶縁層が低温のプラズマCVDで形成された $a-SiNx:H$ の時にその変化が大きいことが発見され、更に鋭意検討した。その結果、スパッタ法を用いて、水素含有量が $3 \times 10^{21}$  (atoms/cm<sup>3</sup>)未満の絶縁層を形成し、その絶縁層上にTFTの酸化物半導体活性層を形成することにより、TFTの長時間安定性に顕著な効果があることを発見した。同様の効果は、TFTの酸化物半導体活性層のソース電極及びドレイン電極に接する部分以外を、上記と同様の水素含有量をもつ絶縁層で覆う形態でも得られた。

【0020】

ここで、酸化物半導体活性層に接する絶縁層は、含有水素量が $3 \times 10^{21}$  (atoms/cm<sup>3</sup>)未満となるように制御しながら形成する。この絶縁層の形成方法は、スパッタ法を用いることで実現できるが、本発明はスパッタ法に何ら限定されるものではない。例えば、低温プラズマCVD法でアモルファス窒化シリコン( $a-SiNx:H$ )を形成し、ラピッドサーマルアニール法で450℃に加熱することにより、含有水素量を $3 \times 10^{21}$  (atoms/cm<sup>3</sup>)未満に制御することもできる。また、高温プラズマCVD法によっても作製可能である。

30

【0021】

本発明は、このような知見をもとに完成されたもので、上記の膜を用いて表示装置を提供するものである。以下、本発明の表示装置の実施形態について具体的に説明する。

【0022】

本実施形態に係る表示装置は、1) TFT、2) 発光層、3) 発光層を挟む下部電極及び上部電極(一対の電極)、4) 走査電極線、第1の絶縁層、信号電極線を有するマトリクス配線部とを備える。この構成において、TFTの活性層が少なくとも一部が非晶質であるInとZnとを含む酸化物からなり、活性層と第1の絶縁層との間に含有水素量が $3 \times 10^{21}$  (atoms/cm<sup>3</sup>)未満である第2の絶縁層を有する。

40

【0023】

この構成では、第1の絶縁層の含有水素量よりも、第2の絶縁層の含有水素量が少ないことが好ましい。また、TFTの活性層のうちソース電極及びドレイン電極に接する部分以外の部分は、少なくとも水素含有量が第2の絶縁層で覆われていてもよい。また、第1の絶縁層の水素含有量が $3 \times 10^{21}$  (atoms/cm<sup>3</sup>)未満であってもよい。また、TFTは、走査電極線、第1の絶縁層、信号電極線からなるマトリクス配線部の上部

50

に直列状に又は隣接部に並列状に配置されていてもよい。さらに、TFTは、走査電極線、第1の絶縁層、信号電極線からなるマトリクス配線部の上部又は隣接部に、スパッタ工程により形成された第2の絶縁層をゲート絶縁層として構成されてもよい。第1の絶縁層は、マトリクス配線部の層間絶縁層に対応する。第2の絶縁層は、主にTFTのゲート絶縁層に対応するが、これに限定されず、TFTのソース電極及びドレイン電極に接する部分以外の部分を全て覆う絶縁層で構成してもよい。

【0024】

本実施形態の表示装置の製造方法を説明すると、1)マトリクス配線部を形成する工程、2)TFTを形成する工程、3)第2の絶縁層を形成する工程、4)発光層を形成する工程、5)発光層を挟む一对の電極(上部電極、下部電極)を形成する工程を有する。マトリクス配線部は、走査電極線、層間絶縁層(第1の絶縁層)、及び信号電極線を有する。TFTは、少なくとも一部が非晶質であるInとZnとを含む酸化物からなる活性層を有する。第2の絶縁層は、含有水素量が $3 \times 10^{21}$  (atoms/cm<sup>3</sup>)未満の絶縁層である。一对の電極は、発光層を挟む上部電極及び下部電極である。

10

【0025】

本実施形態の表示装置では、次のような製造方法を採用することが可能である。

【0026】

1)走査電極線、層間絶縁層、信号電極線からなるマトリクス配線部を先に形成する。その後に活性層と、スパッタ工程により形成された第2の絶縁層とを有するTFTを形成する。そして、下部電極と、発光層と、上部電極とを形成する。

20

【0027】

2)走査電極線、第1の絶縁層、信号電極線からなるマトリクス配線部と、下部電極とを先に形成する。その後に、活性層、及びスパッタ工程により形成された第2の絶縁層を有するTFTと、発光層と、上部電極とを形成する。

【0028】

3)走査電極線、第1の絶縁層、信号電極線からなるマトリクス配線部を先に形成する。その後に、活性層のソース電極及びドレイン電極以外が、スパッタ工程により形成された第2の絶縁層で覆われたTFTと、発光層と、下部電極と、上部電極とを形成する。

【0029】

4)走査電極線、第1の絶縁層、信号電極線からなるマトリクス配線部と、下部電極とを先に形成する。その後に、活性層のソース電極及びドレイン電極以外が、スパッタ工程により形成された第2の絶縁層で覆われたTFTと、発光層と、上部電極とを形成する。

30

【0030】

以下、本実施形態の表示装置について、酸化物半導体活性層と、含有水素量が $3 \times 10^{21}$  (atoms/cm<sup>3</sup>)未満の第2の絶縁層とを中心にして、その詳細を説明する。

【0031】

(透明アモルファス酸化物膜)

まず、酸化物半導体活性層として、本発明者らが作製することに成功した電子キャリア濃度が $10^{18}$ /cm<sup>3</sup>未満の透明アモルファス酸化物膜について詳述する。

40

【0032】

上記透明アモルファス酸化物膜とは、具体的には、In-Ga-Zn-Oを含み構成され、結晶状態における組成がInGaO<sub>3</sub>(ZnO)<sub>m</sub>(mは6未満の自然数)で表され、電子キャリア濃度が $10^{18}$ /cm<sup>3</sup>未満であるものである。なお、この膜において、電子移動度が1cm<sup>2</sup>/(V・秒)以上にすることも好ましい形態である。

【0033】

上記膜をTFTのチャンネル層(活性層)に用いれば、トランジスタオフ時のゲート電流が0.1μA未満のノーモリーオフで、オン・オフ比が $10^3$ 超のトランジスタ特性を持ち、かつ可視光に透明でフレキシブルなTFTを作成することができる。なお、上記透明アモルファス酸化物膜は、伝導電子数の増加とともに、電子移動度が大きくなる。透明ア

50

モルファス酸化物膜を形成する基板としては、金属基板、金属薄板、ガラス基板、プラスチック基板又はプラスチックフィルムなどを用いることができる。

【0034】

本発明者らは、この透明アモルファス酸化物膜は、伝導電子数の増加とともに、電子移動度が大きくなるという特異な特性を見出した。そして、その膜を用いてTFTを作成し、オン・オフ比、ピンチオフ状態での飽和電流、スイッチ速度などのトランジスタ特性がさらに向上することを見出した。

【0035】

透明アモルファス酸化物膜を薄膜トランジスタのチャネル層として用いると、電子移動度が $1\text{ cm}^2 / (\text{V} \cdot \text{秒})$ 以上、かつ電子キャリア濃度が $10^{18} / \text{cm}^3$ 未満とすることが好ましい。さらに、好ましくは $5\text{ cm}^2 / (\text{V} \cdot \text{秒})$ 以上、かつ $10^{16} / \text{cm}^3$ 未満とすることが好ましい。この範囲に電子移動度と電子キャリア濃度を制御することにより、オフ時（ゲート電圧無印加時）のドレイン・ソース端子間の電流を、 $10\text{ }\mu\text{A}$ 未満、好ましくは $0.1\text{ }\mu\text{A}$ 未満にすることができる。

【0036】

また、該薄膜を用いれば、電子移動度が $1\text{ cm}^2 / (\text{V} \cdot \text{秒})$ 以上、好ましくは $5\text{ cm}^2 / (\text{V} \cdot \text{秒})$ 以上の時は、ピンチオフ後の飽和電流を $10\text{ }\mu\text{A}$ 超にできる。そしてオン・オフ比を $10^3$ 以上とすることができる。TFTでは、ピンチオフ状態では、ゲート端子に高電圧が印加され、チャネル中には高密度の電子が存在している。

【0037】

したがって、本発明によれば、電子移動度が増加した分だけより飽和電流値を大きくすることができる。この結果、オン・オフ比の増大、飽和電流の増大、スイッチング速度の増大など、ほとんど全てのトランジスタ特性が向上する。なお、通常の化合物中では、電子数が増大すると、電子間の衝突により電子移動度は減少する。

【0038】

上記TFTの構造としては、半導体チャネル層の上にゲート絶縁膜とゲート端子とを順に形成するスタガ（トップゲート）構造が採用できる。さらに、ゲート端子の上にゲート絶縁膜と半導体チャネル層を順に形成する逆スタガ（ボトムゲート）構造が採用できる。

【0039】

（膜組成について）

結晶状態における組成が $\text{InGaO}_3(\text{ZnO})_m$ （ $m$ は6未満の自然数）で表される透明アモルファス酸化物薄膜は、 $m$ の値が6未満の場合は $800$ 以上の高温までアモルファス状態が安定に保たれる。しかし、 $m$ の値が大きくなるにつれ $\text{InGaO}_3$ に対する $\text{ZnO}$ の比が増大し、 $\text{ZnO}$ 組成に近づくにつれ結晶化しやすくなる。したがって、アモルファスTFTのチャネル層としては、 $m$ の値が6未満であることが好ましい。

【0040】

（透明アモルファス酸化物膜中への水素イオン打ち込みについて）

$\text{In-Ga-Zn}$ のアモルファス酸化物を得るには、 $\text{InGaO}_3(\text{ZnO})_m$ （ $m$ は6未満の自然数）を有する多結晶焼結体をターゲットとして、雰囲気ガスとして、アルゴンガスと酸素ガスを用いたスパッタ蒸着法で作成した。基板温度は室温にコントロールし、スパッタ圧力は $0.48\text{ Pa}$ とし、酸素ガス比が5%で成膜した。この堆積膜である透明アモルファス酸化物（ $a\text{-InGaZn:O}$ ）膜中に水素イオンを注入し、その水素イオン注入量（ $1 / \text{cm}^3$ ）に対する抵抗率（ $m$ ）の変化を調べた。その結果を図1に示す。

【0041】

これによると、図1に示すように、この透明アモルファス酸化物膜では、水素イオン注入量が $10^{19} / \text{cm}^3$ 付近で、抵抗率が4-5桁変化し、水素イオン注入量の増加に伴い、低抵抗な膜となってしまうことが分かった。これにより、透明アモルファス酸化物（ $a\text{-InGaZn:O}$ ）膜中への水素イオンの効果が明らかとなった。ただし、水素イオン注入量 $10^{19} / \text{cm}^3$ の値が、絶対的な数値ではなく、作製条件や、作成方法によ

10

20

30

40

50

て、抵抗率が変化する水素イオン注入量は変わる。

【0042】

(絶縁層中の水素原子濃度について)

プラズマCVD法、或はスパッタ法で作製した、 $a-SiN:H$ 、 $a-SiN_x$ 、 $a-SiO_x:H$ 、 $a-SiO_x$ 中に含有される水素原子濃度を、SIMS (Secondary Ion Mass Spectrometry) 測定装置を用いて測定した。その結果を図2に示す。これによると、図2に示すように、プラズマCVD法で作製した、 $a-SiN:H$ 膜中の水素原子濃度は、 $1 \times 10^{22}$  (atoms/cm<sup>3</sup>)程度であり、その $a-SiN:H$ 膜中から、 $a-InGaZn:O$ 膜中に、水素原子が拡散していくことが分かった。

【0043】

また、スパッタ工程で作製した絶縁層中の水素原子濃度を同様に測定した。その結果を図3に示した。これによると、スパッタ法で作製した、絶縁層( $a-SiO_x$ )中の水素原子濃度は、 $3 \times 10^{21}$  (atoms/cm<sup>3</sup>)未満であった。

【0044】

この測定結果から、絶縁層作製条件及び方法等により、絶縁層中の水素原子濃度を低減できることが確認された。

【0045】

(TFT特性のゲート絶縁層中の水素原子量依存性について)

水素原子を多く含む(水素原子濃度は、 $1 \times 10^{22}$  (atoms/cm<sup>3</sup>))ゲート絶縁層からなるTFTの経時変化をId-Vg特性で比較した。その結果を図4に示す。これによると、時間とともに、オフ電流が大きくなり、最後はオンオフしない状態になることが分かった。

【0046】

一方、ゲート絶縁層中の水素原子が少ない(水素含有量が $3 \times 10^{21}$  (atoms/cm<sup>3</sup>)未満)TFTの経時変化を図5に示す。こちらは、ほとんど変化が見られず、良好な特性を維持した。

【0047】

また、ゲート絶縁層中の水素原子濃度と、作成20日後のTFT特性におけるオン/オフ比の関係を図6に示した。この結果から、水素原子濃度は、少なくとも $3 \times 10^{21}$  (atoms/cm<sup>3</sup>)未満にした方が良好な特性を示していた。これは、先の結果からも、水素の酸化物半導体層への拡散により、酸化物半導体が低抵抗となり、オン/オフ比が取れなくなったものと考えられる。

【0048】

以上のように、透明アモルファス酸化物膜を用いた薄膜トランジスタに用いるゲート絶縁膜としては、 $SiO_x$ 、 $SiN_x$ が好ましい。ただし、長時間安定性を保つためには、絶縁層中の水素含有量が $3 \times 10^{21}$  (atoms/cm<sup>3</sup>)未満であることが不可欠であり、水素含有量が多い膜では、経時的変化が現れ、オフ電流が増加してくることが分かった。また、他の絶縁層、例えば、 $Al_2O_3$ 、 $Y_2O_3$ 、 $HfO_2$ 、膜中の水素含有量についても同様であると容易に予測される。また、本発明者らの知見によれば、絶縁層中に含まれる水素含有量は、 $3 \times 10^{21}$  (atoms/cm<sup>3</sup>)未満であれば本発明の効果を得られるため、特に下限値は存在しない。したがって、絶縁層中に含まれる水素含有量の下限値は、理想的には0である。

【0049】

また、ゲート絶縁薄膜とチャネル層薄膜との界面に欠陥が存在すると、電子移動度の低下及びトランジスタ特性にヒステリシスが生じる。

【0050】

また、ゲート絶縁膜の種類により、リーク電流が大きく異なる。このために、チャネル層に適合したゲート絶縁膜を選定する必要がある。

【0051】

また、ゲート絶縁膜形成プロセス及びチャネル層形成プロセスは、室温で行うことがで

10

20

30

40

50

きるので、TFT構造として、スタガ構造及び逆スタガ構造のいずれも形成することができる。

【0052】

TFTは、ゲート端子、ソース端子及びドレイン端子を備えた3端子素子である。そして、セラミックス、ガラス又はプラスチックなどの絶縁基板上に成膜した半導体薄膜を、電子又はホールが移動するチャンネル層として用いる。動作時にはゲート端子に電圧を印加して、チャンネル層に流れる電流を制御し、ソース端子とドレイン端子間の電流をスイッチングする機能を有するアクティブ素子である。

【0053】

次に、本発明の実施形態に係る表示装置について具体的に説明する。

10

【0054】

本実施形態は、上記透明アモルファス酸化物膜を用いた表示装置に関する。具体的には、上記透明アモルファス酸化物膜である半導体を用いたTFTにより駆動される表示装置に関するものであり、特に有機ELを駆動して発光させる光源やディスプレイに関するものである。これにより、軽量で割れにくいプラスチック等の基板でも表示装置を提供できる。

【0055】

次に、本実施形態に係る表示装置の基本的構成を図7を用いて説明する。

【0056】

図中、400は基板、401は電源供給線、402はGND(接地)線、403は信号電極線、404は第1の絶縁層(層間絶縁層)、405はそれぞれのコンタクトホールに埋め込んだコンタクト電極である。また、406はゲート電極、407は走査電極線、408は第2の絶縁層、409はアモルファス酸化物半導体、410はソース電極及びドレイン電極、411は下部電極、412は第3の絶縁層、413は発光層、414は上部電極である。このうち、第2の絶縁層408及び第3の絶縁層412が、本発明の第2の絶縁層を構成する。

20

【0057】

まず、基板400上に、電源供給線401、GND線402、信号電極線403をパターンニングし、その後、第1の絶縁層404を堆積し、その第1の絶縁層404内の所望の位置にコンタクトホールを開け、更に所望の位置にコンタクト電極405を埋め込む。

30

【0058】

次に、第1の絶縁層404上に、ゲート電極406、走査電極線407をパターンニングする。このとき、必要数のトランジスタに応じて、ゲート電極406を所望の位置に配置し、かつ必要数のコンデンサの電極(非図示)もパターンニングする。このように、トランジスタの形成前に、マトリックス配線部を形成することも本発明の特徴の一つである。

【0059】

次いで、スパッタ工程により、水素含有量が $3 \times 10^{21}$  (atoms/cm<sup>3</sup>)未満の第2の絶縁層408を形成する。更に、第2の絶縁層408内の所望の位置にコンタクトホールを開け、そのコンタクトホール内にコンタクト電極を埋め込む。

40

【0060】

次いで、発光部の下部電極411を、コンタクト電極405を介して電源供給線401と接合し、第2の絶縁層408上にアモルファス酸化物半導体409をパターンニングする。その後、ソース電極及びドレイン電極410を形成し、その内の一方の電極を、コンタクト電極を介してGND線402と接合する。

【0061】

次に、トランジスタのチャンネル部保護のために、スパッタ工程により水素含有量が $3 \times 10^{21}$  (atoms/cm<sup>3</sup>)未満の第3の絶縁層412を形成する。次いで、下部電極411上に、不図示のホール輸送層、発光部、電子輸送層等からなる発光層413を形成する。次いで、発光層413上に上部電極414を堆積し、その上部電極414を、ソース電極及びドレイン電極410の内の他方の電極に接合する。

50

## 【 0 0 6 2 】

なお、発光層 4 1 3 は、この構成に何ら限定されるものではない。また、T F T が O N 状態の時には、発光層 4 1 3 には電圧が印加されて発光に至る。上部電極 4 1 4 は、発光素子がボトムエミッションとして使用する場合には、金属電極を使用し、両面発光をさせるには、透明電極を使用してもよい。その発光素子の目的によって変更することができる。

## 【 0 0 6 3 】

次に、本実施形態で用いた表示装置の各構成要素について詳しく説明する。

## 【 0 0 6 4 】

## 1 . 基板

一般的に画像表示装置にはガラス基板が用いられているが、本発明に用いる基板としては、基本的には平坦性があれば構わない。本発明で用いている T F T は低温で形成可能であるので、一般的にはアクティブマトリクスでは使用が困難であるプラスチック基板が使用可能である。これにより軽量で壊れにくい画像表示装置が得られるが、ある程度ならば曲げることも可能になる。

## 【 0 0 6 5 】

これ以外にも、勿論 S i の様な半導体基板やセラミックス基板も利用可能である。また平坦であれば金属基板上に絶縁層を設けた基板も利用可能である。

## 【 0 0 6 6 】

## 2 . トランジスタ

活性層としては、I n - G a - Z n - O 系の半導体を用いる。この組成に M g などを置換若しくは添加することが可能であるが、所望の特性すなわち電子キャリア濃度が  $1 0^{18} / \text{cm}^3$  未満であり、電子移動度が  $1 \text{ cm}^2 / (\text{V} \cdot \text{秒})$  超であれば構わない。

## 【 0 0 6 7 】

活性層の形成には、前述通りスパッタ法やパルスレーザー蒸着法が適しているが、生産性に有利な各種スパッタリング法がより好ましい。また、この活性層と基板の間には適宜バッファ層を挿入することも有効である。

## 【 0 0 6 8 】

ゲート絶縁膜には、前述した  $\text{Al}_2\text{O}_3$ 、 $\text{Y}_2\text{O}_3$ 、 $\text{HfO}_2$ 、 $\text{SiO}_x$ 、 $\text{SiN}_x$ 、が好ましい。ただし、長時間安定性を保つためには、前記絶縁層中の水素含有量が  $3 \times 10^{21} (\text{atoms} / \text{cm}^3)$  未満であることが必要不可欠である。

## 【 0 0 6 9 】

## 3 . 下部電極

発光層が有機 E L に代表される電流注入型のもの場合には、その構成により好ましい電極を採用する。例えば、下部電極に接続される発光層が陽極の場合には、仕事関数の大きな透明電極であることが好ましい。例としては、電子キャリア濃度が  $1 0^{18} / \text{cm}^3$  以上の I T O や導電性 Z n O、I n - Z n - O、などが挙げられる。また、電子キャリア濃度が  $1 0^{18} / \text{cm}^3$  以上の I n - G a - Z n - O 系も利用可能である。この場合には、T F T の場合とは異なり、キャリア濃度は多いほど、例えば  $1 0^{19} / \text{cm}^3$  以上が好ましい。

## 【 0 0 7 0 】

## 4 . 発光層

発光層としては、I n - G a - Z n - O 系の T F T で駆動できるものであれば限定されるものではないが、特に有機 E L が好都合である。

## 【 0 0 7 1 】

本発明に用いる発光層は、一般的には、

- 1 ) ホール輸送層 / 発光部 + 電子輸送層 ( 電子輸送機能を有する発光部の意味 )、
- 2 ) ホール輸送層 / 発光部 / 電子輸送層、
- 3 ) ホール注入層 / ホール輸送層 / 発光部 / 電子輸送層、
- 4 ) ホール注入層 / ホール輸送層 / 発光部 / 電子輸送層 / 電子注入層、

10

20

30

40

50

などの複数層の構成となっている。この他、電子障壁層や付着改善層なども挿入する場合がある。このうち、ホール輸送層／発光部／電子輸送層が、発光層の代表的な構成例である。なお、本発明の発光層は、これらの構成に限定されるものではない。

【0072】

発光層には、蛍光とりん光を用いる場合があるが、発光効率からりん光を用いるのが有効である。りん光材料としては、イリジウム錯体が有用である。また、用いる分子としては低分子系及び高分子系の双方が利用可能であり、低分子系では一般的に蒸着で、高分子系はインクジェットや印刷で形成可能である。例としては、低分子系では、アミン錯体、アントラセン類、希土類錯体、貴金属錯体、高分子系としては、共役系と色素含有ポリマーが挙げられる。

10

【0073】

電子注入層としては、アルカリ金属やアルカリ土類金属及びそれらの化合物やアルカリ金属をドーブした有機層などが挙げられる。また、電子輸送層としては、アルミ錯体やオキサジアゾール、トリアゾール類、フェナントロリン類などが挙げられる。また、ホール注入層としては、アリアルアミン類、フタロシアニン類、ルイス酸ドーブ有機層が挙げられる。さらに、ホール輸送層としては、アリアルアミン類が挙げられる。

【0074】

5．上部電極

上部電極は、両面発光タイプかボトムエミッションタイプか、及び陰極か陽極かで好ましい材料が異なってくる。

20

【0075】

両面発光タイプでは、透明であることが必要である。例えば、InとZnの内、少なくとも1原子以上を含み、かつ電子キャリア濃度が $10^{18} / \text{cm}^3$ 以上となるよう酸素流量等の堆積条件を調整し、かつ少なくとも一部が非晶質の酸化物である導電性ZnO、In-Zn-O、或は、ITOなどが挙げられる。また、電子キャリア濃度が $10^{18} / \text{cm}^3$ 以上のIn-Ga-Zn-O系も利用可能である。また、アルカリ金属やアルカリ土類金属をドーブした合金を数10nm以下に形成して、その上部に透明電極を形成することにより上部電極とすることができる。

【0076】

ボトムエミッションタイプの場合には、透明である必要がないので陽極の場合には仕事関数の大きなAu合金やPt合金等が、陰極の場合にはAg添加Mg、Li添加Al、シリサイド、ホウ化物、窒化物などが利用可能である。

30

【0077】

本実施形態によれば、予めマトリックス配線部（通常層間絶縁膜は、P-CVDによる $a\text{-SiO}_x\text{:H}$ 、又は $a\text{-SiN}_x\text{:H}$ 、 $a\text{-SiNO}_x\text{:H}$ 等が用いられる）を形成する。その後、絶縁層に水素を含有しにくい方法で別途絶縁層を形成し、その後、酸化物半導体層を形成して画素回路を作製する。このように水素含有量が少ない絶縁層で形成、或は保護されたTFTを用いるため、従来の酸化物半導体を積層型のデバイスとして使用する場合、絶縁層に水素を多く含有すると、その水素の拡散により、特性低下を引き起こしやすいという課題を解決できる。これにより、酸化物半導体が持っている高移動度、高特性を低下させることが無く、安定した表示装置を提供できる。

40

【0078】

（適用例）

上記実施形態を複数のマトリックス配線を有する表示装置に適用した構成例を、図8を用いて説明する。

【0079】

図中、55は画素を選択する選択用トランジスタであり、56は発光層58を駆動する駆動用トランジスタである。また、コンデンサ57は選択された状態を保持するためのものであり、GND線53と選択用トランジスタ55のソース電極との間に電荷を蓄え、駆動用トランジスタ56のゲートの信号を保持している。画素選択は、走査電極線51と信

50

号電極線 5 2 により決定される。

【 0 0 8 0 】

より具体的に説明すると、画像信号がドライバー回路（不図示）から走査電極線 5 1 を通してゲート電極へパルス信号で印加される。これと同時に、別のドライバー回路（不図示）から信号電極線 5 2 を通して、やはりパルス信号で選択用トランジスタ 5 5 へと印加されて画素が選択される。そのとき、選択用トランジスタ 5 5 が ON となり、GND 線 5 3 と選択用トランジスタ 5 5 のソースの間にあるコンデンサ 5 7 に電荷が蓄積される。これにより、駆動用トランジスタ 5 6 のゲート電圧が所望の電圧に保持され、駆動用トランジスタ 5 6 は ON になる。この状態は、次の信号を受け取るまで保持される。駆動用トランジスタ 5 6 が ON である状態の間、発光層 5 8 には電圧、電流が供給され続け、発光が維持されることになる。

10

【 0 0 8 1 】

この図 8 の例では、1 画素に 2 個のトランジスタと 1 個のコンデンサを有する構成であるが、性能を向上させるために更に多くのトランジスタ等を組み込んでも構わない。本質的なのは、トランジスタの活性層の部分に少なくとも In と Zn を含むアモルファス酸化物半導体を用い、水素含有量が  $3 \times 10^{21}$  (atoms/cm<sup>3</sup>) 未満の絶縁層を用いていけばよい。また、走査電極線、信号電極線、電源供給線等のマトリックス配線部が、トランジスタ部分より先に形成されていけばよい。こうすることにより、長時間繰り返し特性に優れた画像表示装置を得られる。

【 0 0 8 2 】

（他の実施形態）

次に、本発明の別の実施形態に係る表示装置の基本的構成を図 9 を用いて説明する。

20

【 0 0 8 3 】

図中、6 0 0 は基板、6 0 1 は下部電極、6 0 2 は電源供給線、6 0 3 は信号電極線、6 0 4 は GND 線、6 0 5 は第 1 の絶縁層（層間絶縁層）である。また、6 0 6 はゲート電極、6 0 7 は第 2 の絶縁層、6 0 8 はアモルファス酸化物半導体、6 0 9 はソース電極及びドレイン電極、6 1 0 は第 3 の絶縁層、6 1 1 はバンク、6 1 2 は発光層、6 1 3 は上部電極である。このうち、第 2 の絶縁層 6 0 7 及び第 3 の絶縁層 6 1 0 が、本発明の第 2 の絶縁層を構成する。

【 0 0 8 4 】

まず、図中、基板 6 0 0 上に、発光層 6 1 2 の下部電極 6 0 1 をパターニングし、更に金属層を堆積後、電源供給線 6 0 2、信号電極線 6 0 3、GND 線 6 0 4 もパターニングする。このとき、電源供給線 6 0 2 を下部電極 6 0 1 と接するようにパターニングする。

30

【 0 0 8 5 】

次いで、第 1 の絶縁層 6 0 5 を堆積し、パターニング後、その第 1 の絶縁層 6 0 5 内の所望の位置にコンタクトホールを開け、そのコンタクトホール内にコンタクト電極を埋め込む。次いで、第 1 の絶縁層 6 0 5 上の所望の位置にゲート電極 6 0 6 及び走査電極線（非図示）をパターニングする。このとき、必要数のトランジスタに応じて、ゲート電極 6 0 6 を配置し、かつ必要数のコンデンサの電極（非図示）もパターニングする。このように、トランジスタの形成前に、マトリックス配線部を形成することも本発明の特徴の一つである。

40

【 0 0 8 6 】

次に、水素含有量が  $3 \times 10^{21}$  (atoms/cm<sup>3</sup>) 未満の第 2 の絶縁層 6 0 7 を形成し、更にその第 2 の絶縁層 6 0 7 内の所望の位置にコンタクトホールを開け、そのコンタクトホール内にコンタクト電極を埋め込む。そして、第 2 の絶縁層 6 0 7 上に、トランジスタの活性層となるアモルファス酸化物半導体 6 0 8 をパターニングする。その後、ソース電極及びドレイン電極 6 0 9 を形成し、その内の一方の電極を、コンタクト電極を介して GND 線 6 0 4 と接合する。次に、トランジスタのチャンネル部保護のために、スパッタ工程により水素含有量が  $3 \times 10^{21}$  (atoms/cm<sup>3</sup>) 未満の第 3 の絶縁層 6 1 0 を形成する。次いで、発光層の下部電極 6 0 1 上に、不図示のホール輸送層、発光部

50

、電子輸送層等からなる発光層 6 1 2 を形成する。次いで、上部電極 6 1 3 を堆積し、その上部電極 6 1 3 を、ソース電極及びドレイン電極 6 0 9 の内の他方の電極に接合する。

【 0 0 8 7 】

なお、発光層 6 1 2 は、この構成に何ら限定されるものではない。また、T F T が O N 状態の時には、発光層 6 1 2 には電圧が印加されて発光に至る。上部電極 6 1 3 は、発光素子がボトムエミッションとして使用する場合には、金属電極を使用し、両面発光をさせるには、透明電極を使用してもよい。その発光素子の目的によって変更することができる。

【 0 0 8 8 】

以下、本発明の表示装置及びその製造方法の各種実施例について詳しく説明する。

10

【実施例 1】

【 0 0 8 9 】

最初に、本発明の実施例 1 について説明する。

【 0 0 9 0 】

まず、被成膜基板として、S i O<sub>2</sub> ガラス基板（コーニング社製 1 7 3 7）を用意した。成膜前処理としては、この基板の超音波脱脂洗浄をアセトン、I P A（イソプロピルアルコール）、超純水により各 5 分ずつ行った後、空气中 1 0 0 °C で乾燥させた。

【 0 0 9 1 】

次に、ターゲット材料として、A l - S i（5%）を用い、D C（直流）スパッタ法で、2 0 0 n m 堆積し、フォトリソグラフィ法とドライプロセス法により、電源供給線と、G N D 線と、信号電極線とを所望の位置にパターニングした。

20

【 0 0 9 2 】

次に、プラズマ C V D 法を用い、基板温度 3 0 0 °C で、a - S i N<sub>x</sub> : H 膜を、層間絶縁層として、6 0 0 n m 堆積した。その後、所望の位置にコンタクトホールを開け、電源供給線と、G N D 線、信号電極線に、コンタクトを取るための電極を埋め込んだ、

更に、ターゲット材料として A u 及び T i を用い、D C スパッタ法で T i / A u / T i をそれぞれ 5 n m / 4 0 n m / 5 n m 堆積した。そして、フォトリソグラフィ法とリフトオフ法により、所望の位置に走査電極線と、T F T のゲート電極 2 ヶ所と、コンデンサ用の電極とを設けた。

【 0 0 9 3 】

30

このようにして、基板上にマトリックス配線部を作成し、その後に T F T のゲート電極と、コンデンサ用の電極とを作製した。

【 0 0 9 4 】

次に、マトリックス配線部を作製した基板上に、水素含有量が  $3 \times 10^{21}$  ( a t o m s / c m<sup>3</sup> ) 未満の第 2 の絶縁層を作成する。ターゲット材料としては、S i O<sub>2</sub> 組成を有する焼結体（サイズ 9 8 m m × 5 m m t）を用いた。堆積室内の到達真空は、 $2.0 \times 10^{-4}$  P a である。成膜前に A r ガスフローを 1 3 3 P a で 2 0 分行い、更にプレスパッタを 5 分行った後、成膜中の全圧を 0 . 1 P a で一定の値とし、A r ガス 1 0 s c c m フローし、ターゲットと被成膜基板間の距離は、7 5 ( m m ) であった。投入電力は、R F 4 0 0 W であり、成膜レートは、7 ( n m / m i n ) で行った。第 2 の絶縁層の堆積膜厚は、2 0 0 n m とした。更に、ドライエッチングでコンタクトホールを開けた。ドライエッチングは、C F<sub>4</sub> ガス 2 0 s c c m、5 P a、R F 1 5 0 W、エッチングレート 4 1 ( n m / m i n ) で 5 . 5 分行った。

40

【 0 0 9 5 】

次に、T F T の活性層としてアモルファス酸化物半導体を作製する。ターゲット材料としては、I n G a O<sub>3</sub> ( Z n O )<sub>4</sub> 組成を有する多結晶焼結体（サイズ 9 8 m m × 5 m m t）を用いた。この焼結体は出発原料として、I n<sub>2</sub> O<sub>3</sub> : G a<sub>2</sub> O<sub>3</sub> : Z n O（各 4 N 試薬）を湿式混合（溶媒：エタノール）し、仮焼結（1 0 0 0 度：2 h）乾式粉碎、本焼結（1 5 0 0 °C : 2 h）を経て作製した。このターゲットの電気伝導度は 1 2 ( S / c m ) であり、半絶縁体状態であった。堆積室内の到達真空は、 $3.0 \times 10^{-4}$  P a であり

50

、成膜中の全圧を  $0.5 \text{ Pa}$  で一定の値とし、酸素ガス比を  $5\%$  で行った。また、ターゲットと被成膜基板間の距離は  $75 \text{ (mm)}$  であった。投入電力は、 $\text{RF } 200 \text{ W}$  であり、成膜レートは、 $7.1 \text{ (nm/min)}$  で行った。アモルファス酸化物半導体の堆積膜厚は、 $40 \text{ nm}$  とした。更に、 $\text{HCl} : \text{水} (1 : 10)$  の塩酸でウエットエッチングをして、アモルファス  $\text{In-Ga-Zn-O}$  のパターンニングを行った。

【0096】

次に、TFTのソース電極及びドレイン電極と、発光層の下部電極とを作成する。ターゲット材料としては、ITO ( $\text{Sn} : 5\%$ ) 組成を有する焼結体 (サイズ  $98 \text{ mm} \times 5 \text{ mm}$ ) を用いた。堆積室内の到達真空は、 $3.0 \times 10^{-4} \text{ Pa}$  である。成膜中の全圧を  $0.3 \text{ Pa}$  で一定の値とし、Arガス  $10 \text{ sccm}$  フローし、ターゲットと被成膜基板間の距離は  $75 \text{ (mm)}$  であった。投入電力は、 $\text{RF } 300 \text{ W}$  であり、成膜レートは、 $60 \text{ (nm/min)}$  で行った。膜厚は、 $100 \text{ nm}$  とし、フォトリソグラフィ法とリフトオフ法により、所望の位置にパターンニングし、ソース電極及びドレイン電極、発光層の下部電極を形成した。

10

【0097】

次に、アモルファス酸化物半導体上に、第2の絶縁層の作成方法と同じ方法で、 $200 \text{ nm}$  の  $\text{SiO}_x$  をスパッタ法にて積層し、フォトリソグラフィ法とリフトオフ法により、所望の位置にパターンニングし、第3の絶縁層を形成した。

【0098】

次に、発光層の下部電極上に、発光層を形成した。抵抗蒸着法により、ホール注入層として、 $4,4'$ -ビス[N,N-ジアミノ]-4"-フェニルトリフェニルアミンを  $45 \text{ nm}$  成膜した。その上にホール輸送層である  $4,4'$ -ビス[N-(1-ナフチル)-N-フェニルアミノ]ピフェニル膜を  $25 \text{ nm}$  成膜した。次に、発光層として  $4,4'$ -ビス(2,2-ジフェニルビニル)膜を  $30 \text{ nm}$ 、更にその上に電子輸送層としてトリス(8-キノリノール)アルミニウム膜を  $15 \text{ nm}$  形成して全体で有機EL発光層とした。

20

【0099】

更に、抵抗加熱蒸着法によりAlとAgの合金を  $50 \text{ nm}$  形成し、その上にAlを  $200 \text{ nm}$  成膜して発光層の上部電極とした。上部電極は、TFTのドレイン電極と接続した。

【0100】

その後、不図示の乾燥剤を含んだガラスキャップで封止し、基本構成が図7と同様な表示装置を作製した。

30

【0101】

上記した素子の電源供給線、GND線、信号電極線、走査電極線にそれぞれ所望の電圧及び信号を与え、TFTを駆動すると、基板下面から、即ちボトムエミッションタイプで青色の発光が得られた。また、TFTを100万回動作させたが、特に発光において、異常は見られなかった。

【0102】

(比較例1)

本比較例として、実施例1と同様の構成のうち、水素含有量  $3 \times 10^{21} \text{ (atoms/cm}^3)$  未満の第2の絶縁層を用いずに層間絶縁層をTFTのゲート絶縁層とする表示装置を形成した。TFTを動作していく内に、次第に本来の動作から外れ、本来電荷が保持され、発光が確認できていたところが、次第にリーク電流が増え、発光が点滅するようになった。

40

【実施例2】

【0103】

次に、本発明の実施例2について説明する。

【0104】

まず、基板として、予め比抵抗  $1.4 \times 10^{-4} \cdot \text{cm}$ 、 $100 \text{ nm}$  のITOが成膜された、 $\text{SiO}_2$  ガラス基板 (コーニング社製 1737) を用意した。成膜前処理として

50

は、この基板の超音波脱脂洗浄をアセトン、IPA、超純水により各5分ずつ行った後、空气中100で乾燥させた。

【0105】

次に、フォトリソグラフィ法とウエットプロセス法により、発光層の下部電極をパターンニングした。

【0106】

次に、ターゲット材料としてAl-Si(5%)を用い、DCスパッタ法で200nm堆積し、フォトリソグラフィ法とドライプロセス法により、電源供給線とGND線、信号電極線を所望の位置にパターンニングした。この時、下部電極と電源供給線が接するようにパターンニングした。

10

【0107】

次に、プラズマCVD法を用い、基板温度250で、a-SiNx:H膜を、層間絶縁層として、700nm堆積した。その後、所望の位置にコンタクトホールを開け、GND線、信号電極線に、コンタクトを取るための電極を埋め込んだ。

【0108】

更に、ターゲット材料としてAu及びTiを用い、DCスパッタ法でTi/Au/Tiをそれぞれ5nm/40nm/5nm堆積し、フォトリソグラフィ法とリフトオフ法により、所望の位置に走査電極線と、ゲート電極2ヶ所と、コンデンサ用の電極とを設けた。

【0109】

このようにして、基板上にマトリクス配線部と、発光層の下部電極とを作成し、その後で、TFETのゲート電極と、コンデンサ用の電極とを作製した。

20

【0110】

次に、マトリクス配線部を作製した基板上に、水素含有量が $3 \times 10^{21}$  (atoms/cm<sup>3</sup>)未滿の第2の絶縁層を作成する。ターゲット材料としては、SiO<sub>2</sub>組成を有する焼結体(サイズ98mm 5mm t)を用いた。堆積室内の到達真空は、 $2.0 \times 10^{-4}$  Paである。成膜前にArガスを133Paで25分行い、更にプレスパッタを5分行った後、成膜中の全圧を0.1Paで一定の値とし、Arガス10sccmフローし、ターゲットと被成膜基板間の距離は75(mm)であった。投入電力は、RF400Wであり、成膜レートは、7(nm/min)で行った。第2の絶縁層の堆積膜厚は、220nmとした。更に、ドライエッチングでコンタクトホールを開けた。ドライエッチングは、CF<sub>4</sub>ガス20sccm、5Pa、RF150W、エッチングレート41(nm/min)で6.0分行った。

30

【0111】

次に、TFETの活性層としてアモルファス酸化物半導体を作製する。ターゲット材料としては、InGaO<sub>3</sub>(ZnO)<sub>4</sub>組成を有する多結晶焼結体(サイズ98mm 5mm t)を用いた。この焼結体は出発原料として、In<sub>2</sub>O<sub>3</sub>:Ga<sub>2</sub>O<sub>3</sub>:ZnO(各4N試薬)を湿式混合(溶媒:エタノール)し、仮焼結(1000度:2h)乾式粉碎、本焼結(1500:2h)を経て作製した。このターゲットの電気伝導度は12(S/cm)であり、半絶縁体状態であった。堆積室内の到達真空は、 $3.0 \times 10^{-4}$  Paであり、成膜中の全圧を0.5Paで一定の値とし、酸素ガス比を5.5%で行った。また、ターゲットと被成膜基板間の距離は75(mm)であった。投入電力は、RF200Wであり、成膜レートは、7.1(nm/min)で行った。アモルファス酸化物半導体の堆積膜厚は、35nmとした。更に、HCl:水(1:10)の塩酸でウエットエッチングをして、アモルファスIn-Ga-Zn-Oのパターンニングを行った。

40

【0112】

次に、TFETのソース電極及びドレイン電極を作成する。ターゲット材料としては、Au及びTiを用い、DCスパッタ法で、Ti/Au/Tiをそれぞれ5nm/100nm/5nm堆積し、フォトリソグラフィ法とリフトオフ法により、所望の位置にソース電極及びドレイン電極を形成した。

50

## 【0113】

次に、アモルファス酸化物半導体上に、前記第2の絶縁層の作成方法と同じ方法で、300nmのSiO<sub>x</sub>をスパッタ法にて積層し、フォトリソグラフィ法とリフトオフ法により、所望の位置にパターンングし、第3の絶縁層を形成した。

## 【0114】

次に、発光層の下部電極上に、発光層を形成した。抵抗蒸発法によりホール注入層として4,4'-ビス[N,N-ジアミノ]-4"-フェニルトリフェニルアミンを45nm成膜した。その上にホール輸送層である4,4'-ビス[N-(1-ナフチル)-N-フェニルアミノ]ピフェニル膜を25nm成膜した。次に、発光層として4,4'-ビス(2,2-ジフェニルビニル膜を30nm、更にその上に電子輸送層としてトリス(8-キノリノール)アルミニウム膜を15nm形成して全体で有機EL発光層とした。

10

## 【0115】

更に、抵抗加熱蒸着法によりAlとAgの合金を50nm形成し、その上Alを200nm成膜して発光層の上部電極とした。上部電極は、前記TFTのドレイン電極と接続した。

## 【0116】

その後、不図示の乾燥剤を含んだガラスキャップで封止し、基本構成が図9と同様な表示装置を作製した。

## 【0117】

上記した素子の電源供給線、GND線、信号電極線、走査電極線にそれぞれ所望の電圧及び信号を与え、TFTを駆動すると、基板下面から、即ちボトムエミッションタイプで青色の発光が得られた。また、TFTを100万回動作させたが、特に発光において、異常は見られなかった。

20

## 【0118】

(比較例2)

本比較例として、実施例2と同様の構成のうち、水素含有量 $3 \times 10^{21}$  (atoms/cm<sup>3</sup>)未満の第2の絶縁層を用いずに層間絶縁層をTFTのゲート絶縁層とする表示装置を形成した。TFTを動作していく内に、次第に本来の動作から外れ、本来電荷が保持され、発光が確認できていたところが、次第にリーク電流が増え、発光が点滅するようになった。

30

## 【実施例3】

## 【0119】

次に、本発明の実施例3について説明する。

## 【0120】

本実施例では、マトリクス配線部までは実施例1と同様に作製した。次に、マトリクス配線部を作製した基板の上に、水素含有量が $3 \times 10^{21}$  (atoms/cm<sup>3</sup>)未満の第2の絶縁層を作成する。ターゲット材料としては、Si<sub>3</sub>N<sub>4</sub>組成を有する焼結体(サイズ98mm 5mm t)を用いた。堆積室内の到達真空は、 $2.5 \times 10^{-4}$  Paである。成膜前にArガスフローを133Paで20分行き、更にプレスパッタを5分行った後、成膜中の全圧を0.1Paで一定の値とし、Arガス15sccmフローし、ターゲットと被成膜基板間の距離は75(mm)であった。投入電力は、RF400Wであり、成膜レートは、6(nm/min)で行った。第2の絶縁層の堆積膜厚は、200nmとした。更に、ドライエッチングでコンタクトホールを開けた。ドライエッチングは、CF<sub>4</sub>ガス20sccm、5Pa、RF160W、エッチングレート35(nm/min)で7分行った。

40

## 【0121】

次に、TFTの活性層としてアモルファス酸化物半導体を作製する。ターゲット材料としては、InGaO<sub>3</sub>(ZnO)<sub>4</sub>組成を有する多結晶焼結体(サイズ98mm 5mm t)を用いた。この焼結体は出発原料として、In<sub>2</sub>O<sub>3</sub>:Ga<sub>2</sub>O<sub>3</sub>:ZnO(各4N試薬)を湿式混合(溶媒:エタノール)し、仮焼結(1000度:2h)乾式粉碎、本焼

50

結(1500 : 2h)を経て作製した。このターゲットの電気伝導度は $12(S/cm)$ であり、半絶縁体状態であった。堆積室内の到達真空は、 $3.0 \times 10^{-4} Pa$ であり、成膜中の全圧を $0.5 Pa$ で一定の値とし、酸素ガス比を5%で行った。また、ターゲットと被成膜基板間の距離は75(mm)であった。投入電力は、RF200Wであり、成膜レートは、 $7.1(nm/min)$ で行った。アモルファス酸化物半導体の堆積膜厚は、30nmとした。更に、HCl:水(1:10)の塩酸でウエットエッチングをして、アモルファスIn-Ga-Zn-Oのパターニングを行った。

#### 【0122】

その後のプロセスは、実施例1と同様に行い、基本構成が図7と同様な表示装置を作製した。

#### 【0123】

上記した素子の電源供給線、GND線、信号電極線、走査電極線にそれぞれ所望の電圧及び信号を与え、TFTを駆動すると、基板下面から、即ちボトムエミッションタイプで青色の発光が得られた。また、TFTを100万回動作させたが、特に発光において、異常は見られなかった。

#### 【実施例4】

#### 【0124】

次に、本発明の実施例4について説明する。

#### 【0125】

本実施例では、マトリクス配線部までは実施例2と同様に作製した。次に、マトリクス配線部を作製した基板上に、水素含有量が $3 \times 10^{21}(atoms/cm^3)$ 未満の第2の絶縁層を作成する。ターゲット材料としては、 $Si_3N_4$ 組成を有する焼結体(サイズ98mm 5mm t)を用いた。堆積室内の到達真空は、 $2.5 \times 10^{-4} Pa$ である。成膜前にArガスフローを133Paで20分行き、更にプレスパッタを5分行った後、成膜中の全圧を $0.1 Pa$ で一定の値とし、Arガス20sccm、 $O_2$ ガス3sccmフローし、ターゲットと被成膜基板間の距離は75(mm)であった。投入電力は、RF420Wであり、成膜レートは、 $6(nm/min)$ で行った。第2の絶縁層の堆積膜厚は、200nmとした。更に、ドライエッチングでコンタクトホールを開けた。ドライエッチングは、 $CF_4$ ガス20sccm、5Pa、RF180W、エッチングレート32(nm/min)で7分行った。

#### 【0126】

次に、TFTの活性層としてアモルファス酸化物半導体を作製する。ターゲット材料としては、 $InGaO_3(ZnO)_4$ 組成を有する多結晶焼結体(サイズ98mm 5mm t)を用いた。この焼結体は出発原料として、 $In_2O_3:Ga_2O_3:ZnO$ (各4N試薬)を湿式混合(溶媒:エタノール)し、仮焼結(1000度:2h)乾式粉碎、本焼結(1500 : 2h)を経て作製した。このターゲットの電気伝導度は $12(S/cm)$ であり、半絶縁体状態であった。堆積室内の到達真空は、 $3.0 \times 10^{-4} Pa$ であり、成膜中の全圧を $0.5 Pa$ で一定の値とし、酸素ガス比を5.5%で行った。また、ターゲットと被成膜基板間の距離は75(mm)であった。投入電力は、RF220Wであり、成膜レートは、 $7.1(nm/min)$ で行った。アモルファス酸化物半導体の堆積膜厚は、30nmとした。更に、HCl:水(1:10)の塩酸でウエットエッチングをして、アモルファスIn-Ga-Zn-Oのパターニングを行った。

#### 【0127】

その後のプロセスは、実施例2と同様に行い、基本構成が図9と同様な表示装置を作製した。

#### 【0128】

上記した素子の電源供給線、GND線、信号電極線、走査電極線にそれぞれ所望の電圧及び信号を与え、TFTを駆動すると、基板下面から、即ちボトムエミッションタイプで青色の発光が得られた。また、TFTを100万回動作させたが、特に発光において、異常は見られなかった。

10

20

30

40

50

## 【産業上の利用可能性】

## 【0129】

本発明に係る表示装置は、プラスチックフィルムをはじめとするフレキシブル素材に半導体の薄膜を形成し、フレキシブル表示装置にも応用できる。

## 【図面の簡単な説明】

## 【0130】

【図1】In-Ga-Zn-O系アモルファス膜中への水素イオン注入量と膜抵抗率との関係を示すグラフである。

【図2】絶縁層中に含まれる水素原子のIn-Ga-Zn-O系アモルファス膜中への分布拡散を示すグラフである。

10

【図3】本発明の絶縁層中の水素原子濃度を示すグラフである。

【図4】含有水素量が多いゲート絶縁層を用いたTFTのId-Vg特性を示すグラフである。

【図5】本発明の含有水素量が少ないゲート絶縁層を用いたTFTのId-Vg特性を示すグラフである。

【図6】本発明のゲート絶縁層中の水素原子濃度とTFT特性におけるオン/オフ比の関係を示すグラフである。

【図7】(a)は本発明の実施形態に係る表示装置に用いた代表的な画素部の上面図、(b)は(a)中のA-A線に沿った断面図、(c)は(a)中のB-B線に沿った断面図である。

20

【図8】本発明の実施形態を複数のマトリクス配線を有する表示装置に適用した回路図である。

【図9】(a)は本発明の他の実施形態に係る表示装置に用いた代表的な画素部の上面図、(b)は(a)中のC-C線に沿った断面図である。

## 【符号の説明】

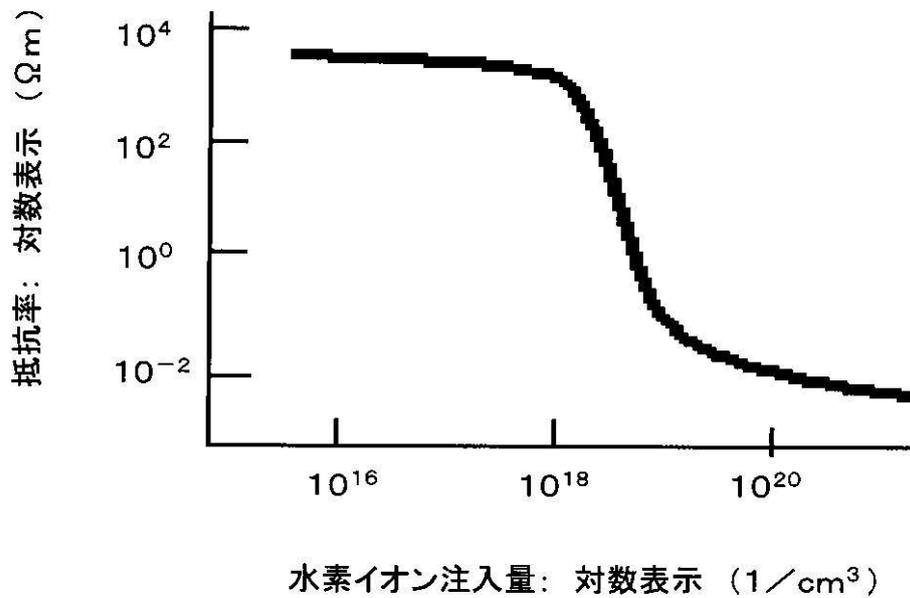
## 【0131】

5 1	走査電極線	
5 2	信号電極線	
5 3	GND線	
5 4	電源供給線	30
5 5	選択用トランジスタ	
5 6	駆動用トランジスタ	
5 7	コンデンサ(保持容量)	
5 8	発光層	
4 0 0	基板	
4 0 1	電源供給線	
4 0 2	GND線	
4 0 3	信号電極線	
4 0 4	第1の絶縁層(層間絶縁層)	
4 0 5	コンタクトホールに埋め込んだ電極	40
4 0 6	ゲート電極	
4 0 7	走査電極線	
4 0 8	第2の絶縁層(本発明の第2の絶縁層)	
4 0 9	アモルファス酸化物半導体	
4 1 0	ソース電極及びドレイン電極	
4 1 1	下部電極	
4 1 2	第3の絶縁層(本発明の第2の絶縁層)	
4 1 3	発光層	
4 1 4	上部電極	
6 0 0	基板	50

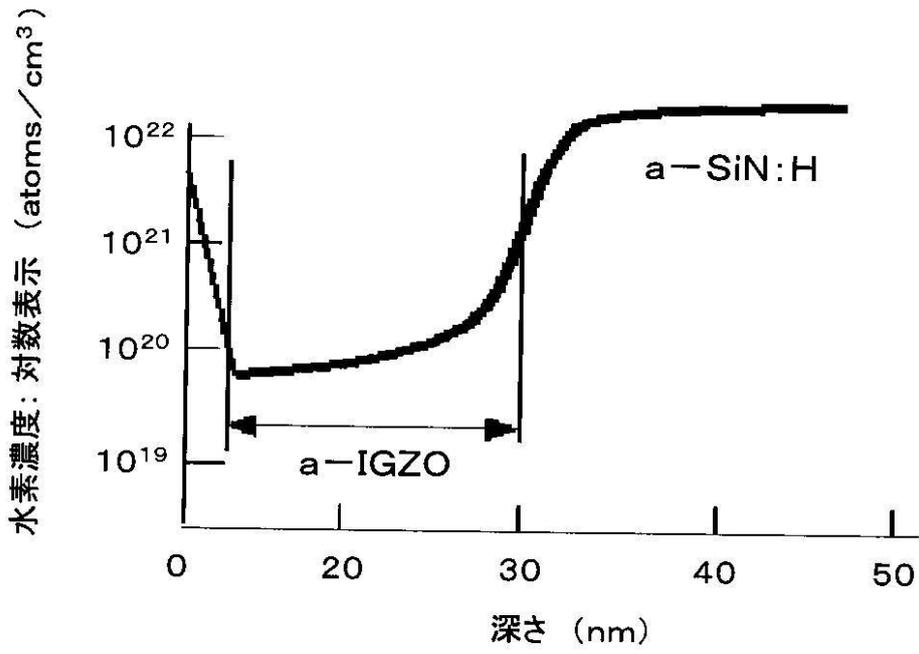
- 6 0 1 下部電極
- 6 0 2 電源供給線
- 6 0 3 信号電極線
- 6 0 4 GND線
- 6 0 5 第1の絶縁層(層間絶縁層)
- 6 0 6 ゲート電極
- 6 0 7 第2の絶縁層(本発明の第2の絶縁層)
- 6 0 8 アモルファス酸化物半導体
- 6 0 9 ソース電極及びドレイン電極
- 6 1 0 第3の絶縁層(本発明の第2の絶縁層)
- 6 1 1 バンク
- 6 1 2 発光層
- 6 1 3 上部電極

10

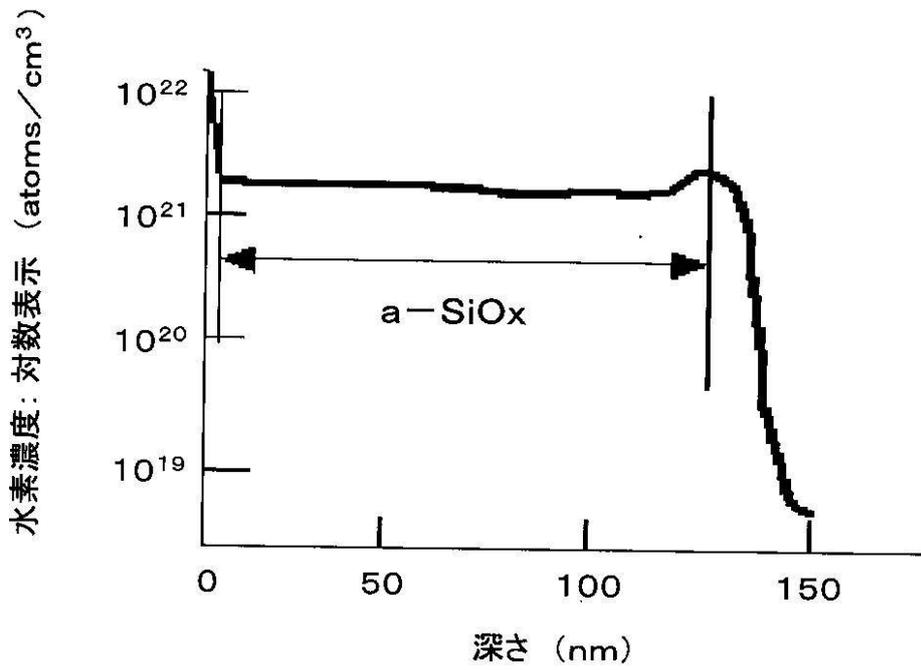
【図1】



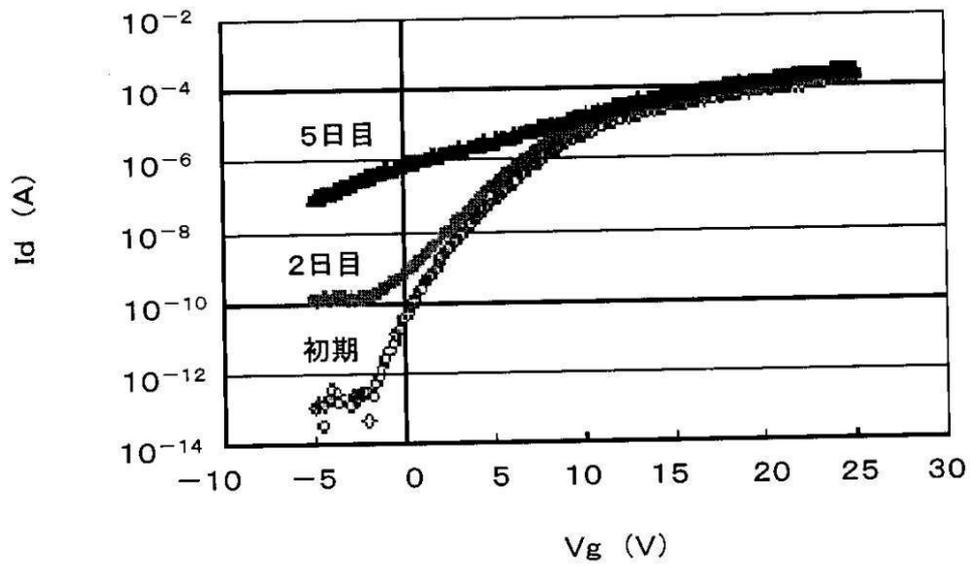
【 図 2 】



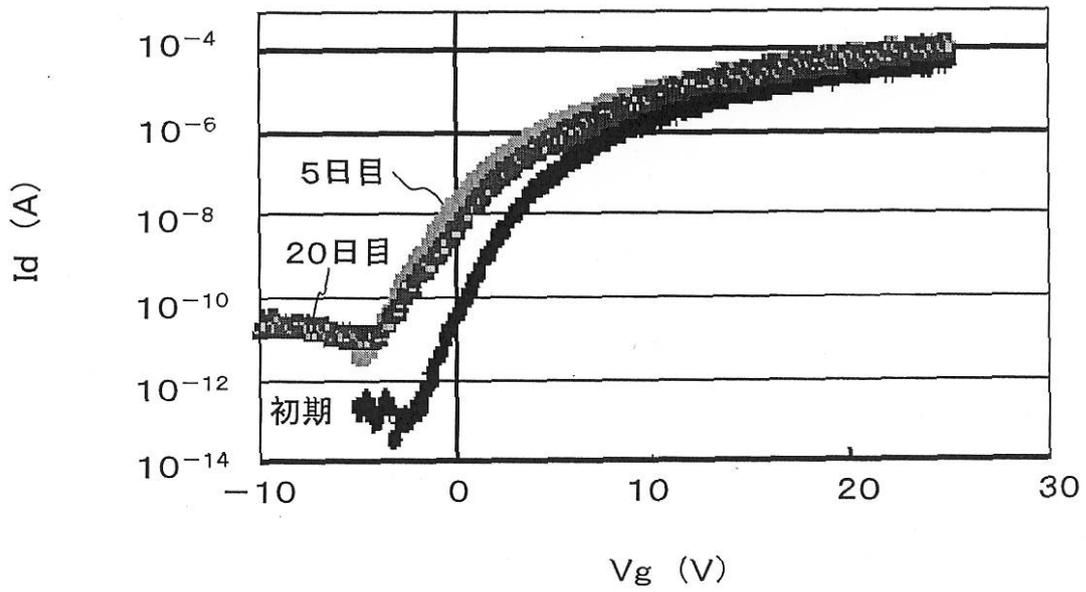
【 図 3 】



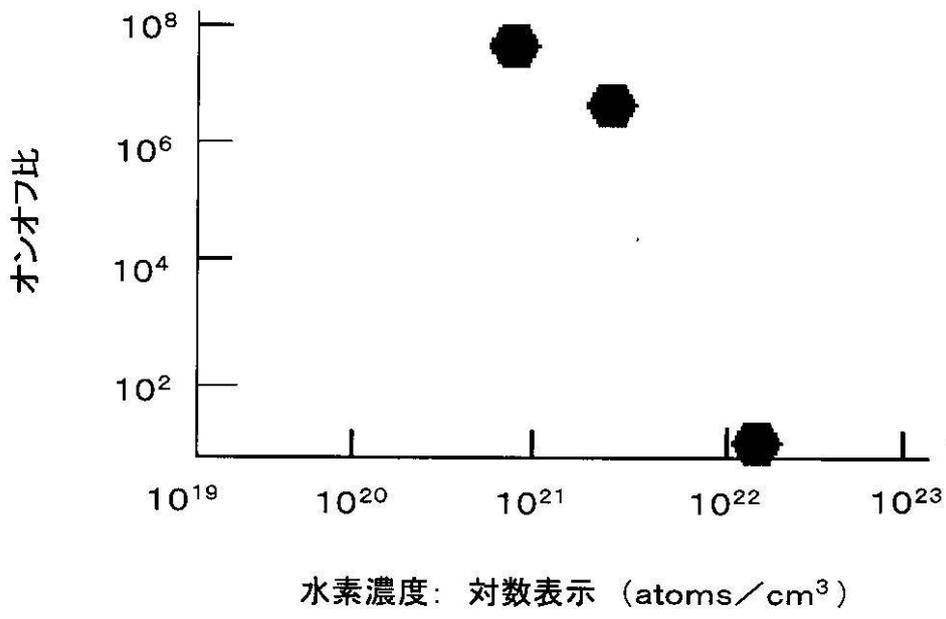
【 図 4 】



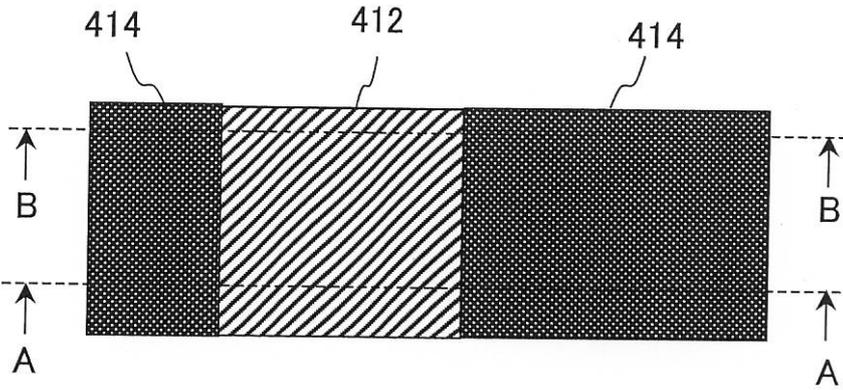
【 図 5 】



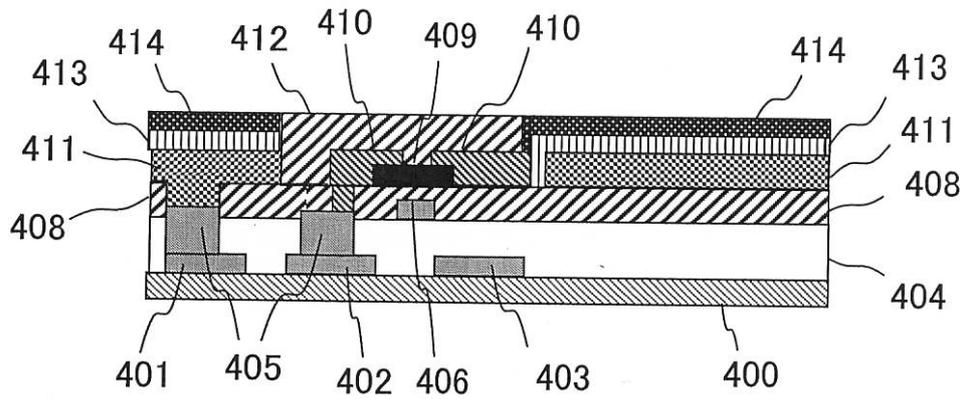
【図6】



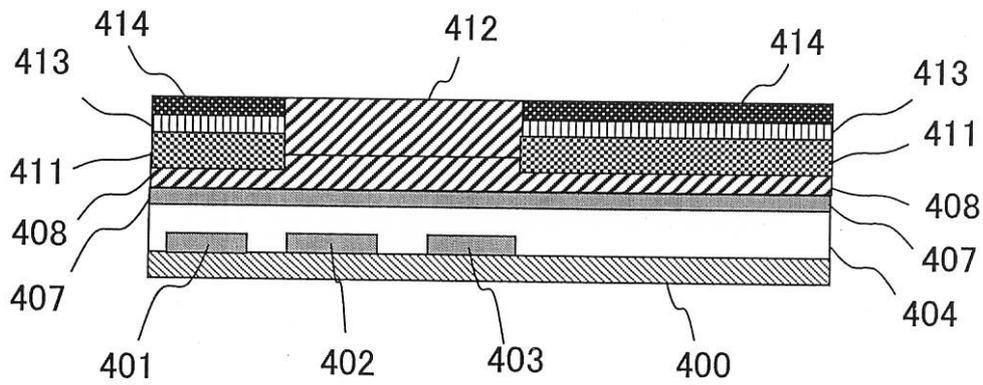
【図7】



(a)

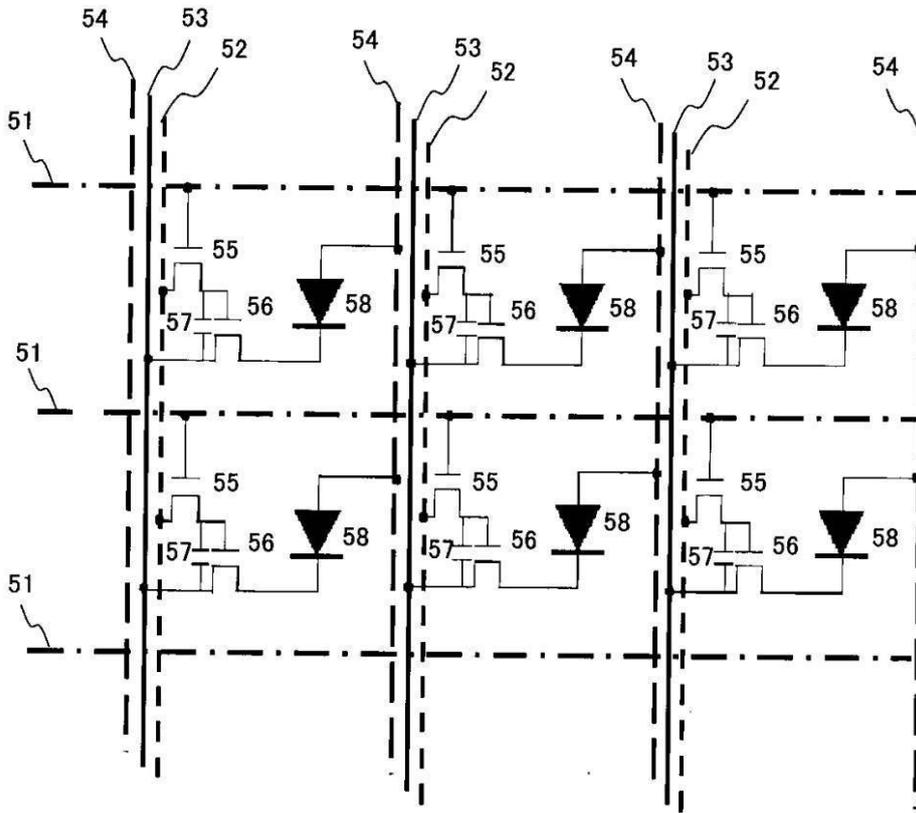


(b)

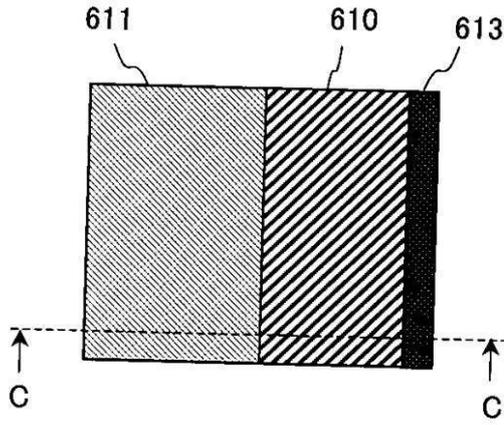


(c)

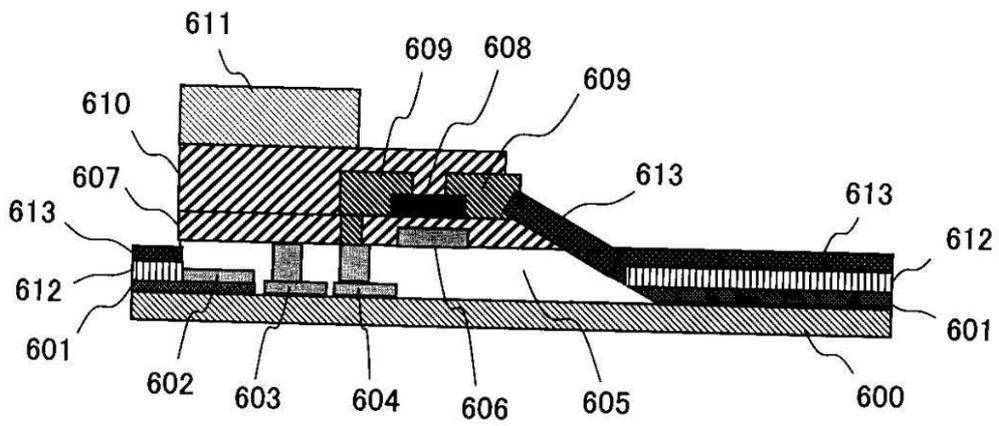
【 図 8 】



【図9】



(a)



(b)

## フロントページの続き

(51)Int.Cl. F I  
H 0 1 L 21/336 (2006.01) G 0 9 F 9/30 3 6 5 Z  
H 0 1 L 29/78 6 1 9 A

(74)代理人 100134393

弁理士 木村 克彦

(74)代理人 100160967

弁理士 濱 口 岳久

(74)代理人 100174230

弁理士 田中 尚文

(72)発明者 佐野 政史

東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

(72)発明者 高 橋 健治

東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

審査官 大橋 達也

(56)参考文献 米国特許出願公開第2002/0039814(US,A1)

特開2007-073562(JP,A)

特開2007-220817(JP,A)

(58)調査した分野(Int.Cl.,DB名)

H 0 1 L 2 9 / 7 8 6

G 0 9 F 9 / 3 0

H 0 1 L 2 1 / 3 3 6

H 0 1 L 2 7 / 3 2

H 0 1 L 5 1 / 5 0