

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4994014号  
(P4994014)

(45) 発行日 平成24年8月8日(2012.8.8)

(24) 登録日 平成24年5月18日(2012.5.18)

(51) Int.Cl.		F I		
HO 1 L 21/336	(2006.01)	HO 1 L 29/78	6 1 2 D	
HO 1 L 29/786	(2006.01)	HO 1 L 29/78	6 2 7 C	
GO 2 F 1/1368	(2006.01)	GO 2 F 1/1368		
GO 9 F 9/30	(2006.01)	GO 9 F 9/30	3 3 8	

請求項の数 7 (全 11 頁)

(21) 出願番号	特願2006-336640 (P2006-336640)	(73) 特許権者	501426046
(22) 出願日	平成18年12月14日(2006.12.14)		エルジー ディスプレイ カンパニー リ
(65) 公開番号	特開2008-10810 (P2008-10810A)		ミテッド
(43) 公開日	平成20年1月17日(2008.1.17)		大韓民国 ソウル, ヨンドゥンポーク, ヨ
審査請求日	平成18年12月22日(2006.12.22)		イドードン 20
(31) 優先権主張番号	10-2006-0059975	(74) 代理人	100094112
(32) 優先日	平成18年6月29日(2006.6.29)		弁理士 岡部 譲
(33) 優先権主張国	韓国 (KR)	(74) 代理人	100064447
			弁理士 岡部 正夫
		(74) 代理人	100085176
			弁理士 加藤 伸晃
		(74) 代理人	100096943
			弁理士 臼井 伸一
		(74) 代理人	100101498
			弁理士 越智 隆夫

最終頁に続く

(54) 【発明の名称】フラットパネルディスプレイに使用される薄膜トランジスタの製造方法

(57) 【特許請求の範囲】

【請求項 1】

基板上に第1金属層を形成し、前記第1金属層上に第1マスクを用いて第1フォトリジストパターンを形成する段階と、

前記第1フォトリジストパターンを用いて前記第1金属層をパターンングして前記基板上にゲート電極を形成する段階と、

前記基板上に絶縁層、シリコン層及びエッチストッパー層を形成する段階と、

第2マスクを用いて前記エッチストッパー層上に異なる厚さを有する第2フォトリジストパターンを形成する段階と、

前記第2フォトリジストパターンを用いて前記絶縁層、シリコン層及びエッチストッパー層をパターンングしてアクティブパターン及び予備エッチストッパーを形成する段階と、

前記第2フォトリジストパターンをアッシングして第3フォトリジストパターンを形成する段階と、

前記第3フォトリジストパターンを用いて前記予備エッチストッパーをパターンングしてエッチストッパーを形成する段階と、

前記第3フォトリジストパターン及び前記エッチストッパーを含む前記基板上にオーミックコンタクト層及び第2金属層を形成する段階と、

前記第3フォトリジストパターン並びに該第3フォトリジストパターン上の前記オーミックコンタクト層及び前記第2金属層を選択的に除去する段階と、

10

20

第3マスクを用いて前記基板上に第4フォトリジストパターンを形成する段階と、  
 前記第4フォトリジストパターンを用いて残りの第2金属層をパターンニングしてソース電極及びドレイン電極を形成する段階と、  
 前記第4フォトリジストパターンをアッシングして第5フォトリジストパターンを形成する段階と、  
 前記基板上に透明導電層を形成する段階と、  
前記第5フォトリジストパターン及び該第5フォトリジストパターン上の前記透明導電層を選択的に除去して画素電極を形成する段階と  
 を含むことを特徴とする薄膜トランジスタの製造方法。

【請求項2】

チャンネル形成部分に対応する前記第2フォトリジストパターンが、前記ソース及びドレイン電極に対応する前記第2フォトリジストパターンよりも相対的に厚いことを特徴とする請求項1に記載の製造方法。

【請求項3】

前記エッチストッパーが前記アクティブパターンのチャンネル形成部分を覆うことを特徴とする請求項2に記載の製造方法。

【請求項4】

薄膜トランジスタ部、データライン部、ゲートパッド部、及びデータパッド部が定義された絶縁基板を準備する段階と、

前記基板上に第1金属層を形成し、前記第1金属層上に第1マスクを利用して第1フォトリジストパターンを形成する段階と、

前記第1フォトリジストパターンを用いて前記第1金属層をパターンニングして、該薄膜トランジスタ部に形成されたゲート電極及び該ゲートパッド部に形成されたゲートパッドを含むように前記絶縁基板上にゲートラインを形成する段階と、

前記第1フォトリジスタパターンが除去される前記絶縁基板上に絶縁層、シリコン層及びエッチストッパー層を形成する段階と、

第2マスクを利用して前記エッチストッパー層上に異なる厚さを有する第2フォトリジストパターンを形成する段階と、

前記第2フォトリジストパターンを用いて前記絶縁層、シリコン層及びエッチストッパー層をパターンニングしてアクティブパターン及び予備エッチストッパーを形成する段階と

、  
 前記第2フォトリジストパターンをアッシングして第3フォトリジストパターンを形成する段階と、

前記第3フォトリジストパターンを用いて前記予備エッチストッパーをパターンニングしてエッチストッパーを形成する段階と、

第3マスクを利用して前記薄膜トランジスタ部にソース電極及びドレイン電極を含むデータラインを形成し、前記データパッド部にデータパッドを形成する段階と、

前記ドレイン電極に接続される画素電極を形成する段階と  
 を含み、

チャンネル形成部分に対応する前記第2フォトリジストパターンが、前記ソース及びドレイン電極に対応する前記第2フォトリジストパターンよりも相対的に厚く、

前記ゲートパッド部に対応する前記第2フォトリジストパターンが、前記データライン部及び前記データパッド部に対応する前記第2フォトリジストパターンよりも相対的に厚く、

前記ソース及びドレイン電極を形成する段階が、

前記第3フォトリジストパターン及び前記エッチストッパーを含む前記絶縁基板上に第2金属層を形成する段階と、

前記第3フォトリジストパターン上に位置する前記第2金属層とともに前記第3フォトリジストパターンを選択的に除去する段階と、

前記第3マスクを利用して前記絶縁基板上に第4フォトリジストパターンを形成する段

10

20

30

40

50

階であって、前記第4フォトリソパターンは前記ドレイン電極に対応する相対的に薄い部分を有する、段階と、

前記第4フォトリソパターンを利用して残りの第2金属層をパターニングして、前記薄膜トランジスタ部に形成されたソース及びドレイン電極並びに前記データパッド部に形成されたデータパッドを含むデータラインを形成する段階とを含み、

前記画素電極を形成する段階が、

前記第4フォトリソパターンをアッシングすることによって第5フォトリソパターンを形成する段階であって、該第5フォトリソパターンは前記第4フォトリソパターンの相対的に薄い部分を除去することによって形成される、段階と、

前記第5フォトリソパターンを含む前記絶縁基板上に透明導電層を形成する段階と

前記第5フォトリソパターン上に位置する前記透明導電層とともに前記第5フォトリソパターンを選択的に除去して画素電極を形成する段階とを含むことを特徴とする液晶表示装置の製造方法。

#### 【請求項5】

前記残りの第2金属層をウエットエッチング処理でパターニングする段階をさらに備える請求項4に記載の製造方法。

#### 【請求項6】

前記第2金属層を形成する段階の前に、前記第3フォトリソパターン及び前記エッチストップ層を含む前記絶縁基板上にオーミックコンタクト層を形成する段階をさらに備える請求項4に記載の製造方法。

#### 【請求項7】

前記第5フォトリソパターン及び前記透明導電層をリフトオフする段階をさらに備える請求項4に記載の製造方法。

#### 【発明の詳細な説明】

#### 【技術分野】

#### 【0001】

本発明はフラットパネルディスプレイに使用される薄膜トランジスタの製造方法に関し、より詳しくは、マスク数を節減し得るフラットパネルディスプレイに使用される薄膜トランジスタの製造方法に関する。

#### 【背景技術】

#### 【0002】

最近、映像表示装置に関する関心が高まって携帯可能な情報媒体を利用しようとする要求が高まりつつあり、従来の表示装置のブラウン管(CRT)に代わる軽量薄型のフラットパネルディスプレイ(FPD)に対する研究及び商品化が活発に行われている。特に、このようなフラットパネルディスプレイのうち液晶表示装置は液晶の光学的な異方性を利用して画像を表現する装置であり、解像度、カラー表示、及び画質などに優れるためノートブックやデスクトップモニタなどに適用されている。

#### 【0003】

前記液晶表示装置は、第1基板であるカラーフィルタ基板と、第2基板であるアレイ基板と、前記カラーフィルタ基板とアレイ基板間に形成された液晶層とから構成される。前記液晶表示装置のスイッチング素子としては一般的に薄膜トランジスタを含むアレイ基板の製作に複数のマスク工程(すなわち、フォトリソグラフィ工程)を必要とするため、生産性面で前記マスク工程数を減らす方法が研究されている。

#### 【0004】

図3は一般的な薄膜トランジスタアレイ基板の一部を示す平面図であり、図3のI-I'線は薄膜トランジスタ部及びデータ配線部を、II-II'線はデータパッド部を、III-III'線はゲートパッド部をそれぞれ示す。また、図4a~図4eは図3のI-I'線、II-II'線、III-III'線の工程別断面図であり、4マスクを使用して液晶表示素子を製造

10

20

30

40

50

する工程を示す図である。

【0005】

図3及び図4aに示すように、チャネル領域、データライン部、ゲートパッド部、及びデータパッド部がそれぞれ定義された絶縁基板1を提供する。該絶縁基板1はガラスなどの透明な基板であり得る。該絶縁基板1上に第1金属膜3を形成する。該第1金属膜3上に所定の第1マスク31を形成する。該第1マスク31はフォトリジストパターンであり得る。

【0006】

図3及び図4bに示すように、前記第1マスクを利用して前記第1金属膜をパターニングしてゲート配線3Pを形成する。該ゲート配線3Pは基板1上の一方向に延長されるが、一端部にはゲートパッド3P1を、そして、薄膜トランジスタ部にはゲート電極3P2を含む。次いで、前記第1マスクを除去する。

10

【0007】

次いで、前記第1マスクが除去された基板1上にゲート酸化膜5、シリコン層7、及び第2金属膜9を順次形成する。該第2金属膜9は前記第1金属膜とエッチング選択比が異なる金属を利用することができる。前記第2金属膜9を有する基板1上に所定の第2マスク33を形成する。該第2マスク33はフォトリジストパターンであり得る。

【0008】

図3及び図4cに示すように、前記第2マスクを利用して前記第2金属膜及びシリコン層をパターニングしてアクティブ層7P及びデータ配線9Pを形成する。該データ配線9Pは前記ゲート配線3Pと直交して画素領域Aを定義し、データパッド部にデータパッド9P1を、そして、チャネル領域にソース/ドレイン電極9P2、9P3を含む。そして、前記第2マスクを除去する。

20

【0009】

その後、前記第2マスクが除去された基板1上に保護膜11を形成する。そして、該保護膜11を含む基板1上に所定の第3マスク35を形成する。

【0010】

図3及び図4dに示すように、前記第3マスクを利用して前記保護膜11をパターニングして前記チャネル領域のドレイン電極9P3を露出するコンタクトホール11Hを形成する。前記保護膜をエッチングして前記チャネル領域にドレイン電極9P3を露出するコンタクトホール11Hを形成する時、前記ゲートパッド部では保護膜11だけではなく、ゲート酸化膜までエッチングされて前記ゲートパッド3P1を露出するコンタクトホールが形成され、前記データパッド部ではデータパッド9P1が過度エッチングされて該データパッド9P1下部のゲート酸化膜を露出するコンタクトホールを形成することができる。次いで、前記第3マスクを除去する。

30

【0011】

次いで、前記第3マスクが除去された基板1上に透明導電膜15を形成する。そして、該透明導電膜15を含む基板1上に所定の第4マスク37を形成する。該第4マスク37は後工程で画素電極を形成するためのものである。

【0012】

40

図3及び図4eに示すように、前記第4マスクを利用して前記透明導電膜をパターニングし、前記コンタクトホール11Hを介して前記ドレイン電極9P3と接触する画素電極15Pを形成する。ここで、該画素電極15Pは前記ゲートパッド部及びデータパッド部内の各コンタクトホールを覆うことができる。次いで、前記第4マスクを除去する。

【発明の開示】

【発明が解決しようとする課題】

【0013】

このように液晶表示素子を製造するためにはゲート電極を形成するための第1マスク、アクティブ層及びソース/ドレイン電極を形成するための第2マスク、コンタクトホールを形成するための第3マスク、並びに画素電極を形成するための第4マスクの全4つのマ

50

スクを必要とする。従って、一般的に液晶表示素子を製造するためには複数の工程が要求され、また、工程数が増加するにつれて材料費などの工程コストが上昇するという問題点があった。

従って、マスク数を節減して工程を単純化し得る新しい液晶表示素子の製造工程が求められている。

【0014】

本発明は、マスク数を減らして工程を単純化し得るフラットパネルディスプレイに使用される薄膜トランジスタの製造方法を提供することを目的とする。

【課題を解決するための手段】

【0015】

前記目的を達成するため、本発明の薄膜トランジスタの製造方法は、第1マスクでゲート電極を形成する段階と、第2マスクでアクティブパターンとフォトレジストパターンを形成する段階と、エッチストッパーの幅に対応する幅だけ前記フォトレジストパターンをアッシングする段階と、前記アッシングされたフォトレジストパターン下部の絶縁膜をパターンニングしてエッチストッパーを形成する段階と、第3マスクでソース電極とドレイン電極を形成する段階と、を含むことを特徴とする。

10

【0016】

また、本発明の薄膜トランジスタの他の製造方法は、絶縁基板上にゲート電極を形成する段階と、エッチストッパーがチャンネル形成領域を覆うように前記ゲート電極上部にアクティブ層とエッチストッパーを形成する段階と、前記エッチストッパーを含む絶縁基板の全面に導電膜を形成する段階と、前記導電膜を選択的にエッチングして前記エッチストッパーを露出させる段階と、残っている導電膜をエッチングして前記エッチストッパーの両側にソース電極とドレイン電極を形成する段階と、を含むことを特徴とする。

20

【0017】

また、本発明の液晶表示装置の製造方法は、薄膜トランジスタ部、データライン部、ゲートパッド部、及びデータパッド部が定義された絶縁基板を準備する段階と、第1マスクを利用して、該薄膜トランジスタ部に形成されたゲート電極と該ゲートパッド部に形成されたゲートパッドとを含むように前記絶縁基板上にゲートラインを形成する段階と、第2マスクを利用してアクティブ層とフォトレジストパターンを形成する段階と、エッチストッパーの幅に対応する幅だけ前記フォトレジストパターンをアッシングする段階と、前記アッシングされたフォトレジストパターン下部の絶縁膜をパターンニングしてエッチストッパーを形成する段階と、第3マスクを利用して前記薄膜トランジスタ部にソース電極とドレイン電極を含むデータラインを形成して前記データパッド部にデータパッドを形成する段階と、を含むことを特徴とする。

30

【発明の効果】

【0018】

本発明によれば、リフトオフ法を適用した3マスク工程により液晶表示素子を製造することができる。本発明は薄膜トランジスタ部のアクティブ層上に保護膜の役割を果たすエッチストッパーを形成することにより、薄膜トランジスタのオフ電流を低くして信頼性を確保することができ、実際に保護膜の形成及びコンタクト工程を省略することができる。従って、本発明の3マスク工程を適用すると、従来の4マスク工程に比べて、マスク形成のためのフォト工程、ストリップ工程、洗浄工程などを省略することができて工程が単純化し、その結果、製造コストが節減されるという効果がある。また、生産効率が增大するという効果がある。

40

【発明を実施するための最良の形態】

【0019】

以下、添付図面を参照して本発明によるフラットパネルディスプレイに使用される薄膜トランジスタの製造方法の好ましい実施形態について詳細に説明する。

【0020】

図1は本発明による薄膜トランジスタアレイ基板の一部を示す平面図であり、図1のIV

50

- IV'線は薄膜トランジスタ部及びデータ配線部を、V-V'線はデータパッド部を、VI-VI'線はゲートパッド部をそれぞれ示す。また、図2a~図2iは図1のIV-IV'線、V-V'線、VI-VI'線の工程別断面図であり、3マスクを使用して本発明による液晶表示素子を製造する工程を示す図である。

【0021】

図1及び図2aに示すように、薄膜トランジスタ部、データ配線部、ゲートパッド部、及びデータパッド部がそれぞれ定義された絶縁基板51を提供する。該絶縁基板51はガラスなどの透明な基板であり得る。該絶縁基板51上に第1金属膜53を形成する。該第1金属膜53はアルミニウム(A1)、アルミニウム合金(A1Nd)、タングステン(W)、クロム(Cr)などを含む導電性金属グループから選択された少なくとも1つであり得る。

10

ここで、前記第1金属膜53はスパッタリング方法で形成することができる。

【0022】

また、前記第1金属膜53上に所定の第1マスクM1を利用して第1フォトリソパターン81を形成する。前記第1マスクM1は後工程でゲートパッド、ゲート電極が備えられたゲート配線を形成するためのものである。

【0023】

図1及び図2bに示すように、前記第1フォトリソパターン81を利用して前記第1金属膜をパターニングしてゲート配線53Pを形成する。該ゲート配線53Pは基板51上の一方に延長され、一端部にはゲートパッド53P1を、そして、薄膜トランジスタ部にはゲート電極53P2を備える。次いで、前記第1フォトリソパターンを除去する。次いで、前記第1フォトリソパターンが除去された基板51上にゲート酸化膜54、シリコン層55、及び絶縁膜57を順次形成する。前記シリコン層55は非晶質(アモルファス)シリコン層と高濃度の不純物がドーピングされた非晶質シリコン層を順次積層して形成することができる。前記絶縁膜57は後工程でエッチストッパーを形成するためのものである。

20

【0024】

その後、前記絶縁膜57を有する基板51上にフォトリソ膜83を塗布する。ここで、該フォトリソ膜83はポジ型フォトリソ膜及びネガ型フォトリソ膜のいずれか1つを利用することができる。ここでは、便宜上ポジ型フォトリソ膜が使用される例について説明する。

30

【0025】

そして、前記フォトリソ膜83を有する基板51上部に第2マスクである回折マスク(又は、ハーフトーンマスク)90を準備する。該回折マスク90には光を全て透過する透過領域A1と、光を一部のみ透過する半透過領域A2、及び光を遮断する遮断領域A3が備えられている。

その後、前記回折マスク90を利用して光を選択的に前記フォトリソ膜83に照射する。

【0026】

図1及び図2cに示すように、前記回折マスクを介して露光されたフォトリソ膜を現像する。その結果、前記回折マスクの透過領域を介して光が照射された部位はフォトリソ膜が全て除去され、半透過領域及び遮断領域を介して光が照射された部位はフォトリソ膜が一部又は全部残留し、第2フォトリソパターン83P1が形成される。該第2フォトリソパターン83P1は厚さが異なるフォトリソパターンであり得る。具体的には、前記第2フォトリソパターン83P1は薄膜トランジスタ部ではチャネルが形成される部位及び前記ゲートパッド部ではフォトリソ膜が相対的に厚く形成され、前記データ配線部及びデータパッド部ではフォトリソ膜が相対的に薄く形成されるようにパターニングされる。

40

【0027】

図1及び図2dに示すように、前記第2フォトリソパターンを利用して前記絶縁膜

50

、シリコン層、及びゲート酸化膜をパターニングする。その結果、薄膜トランジスタ部には順次アクティブ層 5 5 P 及び絶縁パターン 5 7 P が形成される。次いで、前記第 2 フォトレジストパターンをアッシング処理して薄膜トランジスタ部及びゲートパッド部にのみ選択的に残留する第 3 フォトレジストパターン 8 3 P 2 を形成する。すなわち、該第 3 フォトレジストパターン 8 3 P 2 は第 2 フォトレジストパターンにおいて相対的に厚さが厚い部分のみが残留し、そうでない部位は全て除去される。

【 0 0 2 8 】

図 1 及び図 2 e に示すように、前記第 3 フォトレジストパターン 8 3 P 2 をマスクとして利用して前記薄膜トランジスタ部に残留した絶縁パターンをパターニングしてエッチストップパー 5 7 P 2 を形成する。ここで、前記ゲートパッド部は前記第 3 フォトレジストパターン 8 3 P 2 により覆われているため、パターニング工程が行われず。また、前記データ配線部及びデータパッド部には前記第 3 フォトレジストパターンが存在しないために絶縁パターンが全て除去される。

10

【 0 0 2 9 】

次いで、前記第 3 フォトレジストパターン及び前記絶縁パターンを有する基板 5 1 上にオーミックコンタクト層 5 9 及び第 2 金属膜 6 1 を順次形成する。該第 2 金属膜 6 1 は第 1 金属膜とエッチング選択比が異なる物質を利用することができる。前記第 2 金属膜 6 1 はモリブデン (Mo) 又はモリブデン合金などを含む導電性金属グループから選択された少なくとも 1 つであり得る。前記第 2 金属膜 6 1 は蒸着やスパッタリング方法で形成することができる。

20

【 0 0 3 0 】

図 1 及び図 2 f に示すように、前記第 3 フォトレジストパターン及び該第 3 フォトレジストパターン上部の前記第 2 金属膜及びオーミックコンタクト層を選択的に除去する。前記第 3 フォトレジストパターン及び該第 3 フォトレジストパターン上部の前記第 2 金属膜及びオーミックコンタクト層を選択的に除去するにはリフトオフ法を利用することができる。その結果、前記第 3 フォトレジストパターンが覆っていた薄膜トランジスタ部及びゲートパッド部のエッチストップパー上には第 2 金属膜及びオーミックコンタクト層が存在しなくなる。

【 0 0 3 1 】

その後、前記結果の基板 5 1 の全面に第 4 フォトレジストパターン 8 5 を形成する。該第 4 フォトレジストパターン 8 5 は第 2 マスクである回折マスク M 3 を適用した厚さが異なるフォトレジストパターンであり得る。前記第 4 フォトレジストパターン 8 5 の形成は前記第 2 フォトレジストパターンと同一の方法で行われる。すなわち、第 4 フォトレジストパターン 8 5 は前記結果の基板 5 1 の全面にフォトレジスト膜を塗布し、前記回折マスク M 3 を介した前記フォトレジスト膜の露光及び現像工程を経て形成される。その結果、前記第 4 フォトレジストパターン 8 5 は、前記ゲートパッド部の所定部位が開口するが、全体的にフォトレジスト膜が厚く形成され、前記薄膜トランジスタ部のドレイン電極が形成される部位、前記データ配線部、及びデータパッド部にはフォトレジスト膜が相対的に薄く形成されるようにパターニングされる。

30

【 0 0 3 2 】

図 1 及び図 2 g に示すように、前記第 4 フォトレジストパターンを利用して前記残留した第 2 金属膜及びオーミックコンタクト層をエッチングしてデータ配線 6 1 P を形成する。該データ配線 6 1 P は前記ゲート配線 5 3 P と直交して画素領域 B を定義し、前記データパッド部にはデータパッド 6 1 P 1 が、そして、前記薄膜トランジスタ部にはソース/ドレイン電極 6 1 P 2、6 1 P 3 がそれぞれ備えられる。

40

【 0 0 3 3 】

図 1 及び図 2 h に示すように、前記第 4 フォトレジストパターンをアッシングして第 5 フォトレジストパターン 8 5 P を形成する。そして、該第 5 フォトレジストパターン 8 5 P を有する基板 5 1 上に透明導電膜 6 3 を形成する。該透明導電膜 6 3 はインジウムスズ酸化物又はインジウム亜鉛酸化物のいずれか 1 つであり得る。

50

## 【0034】

図1及び図2 i に示すように、前記第5フォトレジストパターン及び該第5フォトレジストパターン上の透明導電膜を選択的に除去して前記ドレイン電極6 1 P 3と接続される画素電極6 3 Pを形成する。ここで、該画素電極6 3 Pは前記ゲートパッド部及びデータパッド部内のそれぞれのコンタクトホールを覆うことができる。前記第5フォトレジストパターン及び該第5フォトレジストパターン上の透明導電膜を選択的に除去するにはリフトオフ法を適用することができる。本発明においては、薄膜トランジスタ部のアクティブ層上に保護膜の役割を果たすエッチストッパーを形成する。従って、前記薄膜トランジスタのオフ電流を低くすることにより信頼性を確保することができる。また、保護膜の形成及びコンタクト工程を省略することができるので工程を単純化することができる。

10

## 【図面の簡単な説明】

## 【0035】

【図1】本発明の実施形態による薄膜トランジスタアレイ基板の一部を示す平面図である。

【図2 a】図1のIV - IV'線、V - V'線、VI - VI'線の工程別断面図である。

【図2 b】図1のIV - IV'線、V - V'線、VI - VI'線の工程別断面図である。

【図2 c】図1のIV - IV'線、V - V'線、VI - VI'線の工程別断面図である。

【図2 d】図1のIV - IV'線、V - V'線、VI - VI'線の工程別断面図である。

【図2 e】図1のIV - IV'線、V - V'線、VI - VI'線の工程別断面図である。

【図2 f】図1のIV - IV'線、V - V'線、VI - VI'線の工程別断面図である。

20

【図2 g】図1のIV - IV'線、V - V'線、VI - VI'線の工程別断面図である。

【図2 h】図1のIV - IV'線、V - V'線、VI - VI'線の工程別断面図である。

【図2 i】図1のIV - IV'線、V - V'線、VI - VI'線の工程別断面図である。

【図3】一般的な薄膜トランジスタアレイ基板の一部を示す平面図である。

【図4 a】図3のI - I'線、II - II'線、III - III'線の工程別断面図である。

【図4 b】図3のI - I'線、II - II'線、III - III'線の工程別断面図である。

【図4 c】図3のI - I'線、II - II'線、III - III'線の工程別断面図である。

【図4 d】図3のI - I'線、II - II'線、III - III'線の工程別断面図である。

【図4 e】図3のI - I'線、II - II'線、III - III'線の工程別断面図である。

30

## 【符号の説明】

## 【0036】

5 1 絶縁基板

5 3 第1金属膜

5 3 P ゲート配線

5 3 P 1 ゲートパッド

5 3 P 2 ゲート電極

5 4 ゲート酸化膜

5 5 シリコン層

5 7 絶縁膜

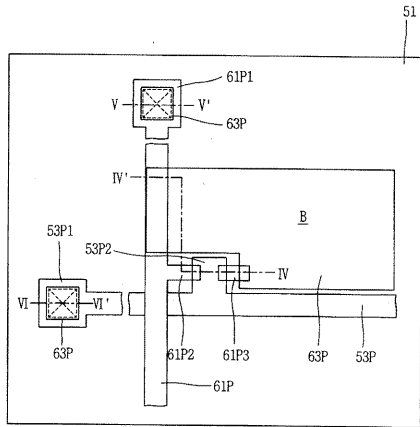
8 1 第1フォトレジストパターン

40

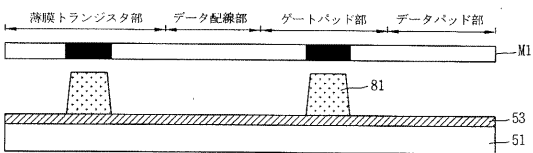
8 3 フォトレジスト膜



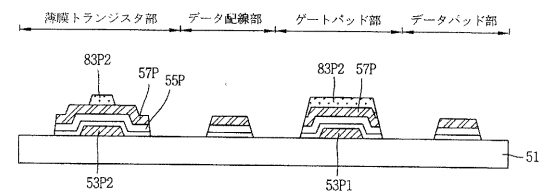
【図1】



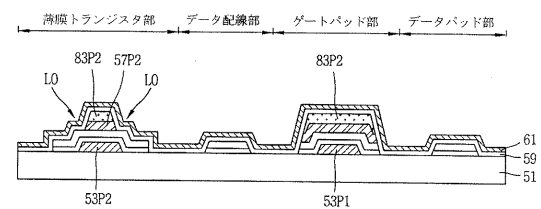
【図2a】



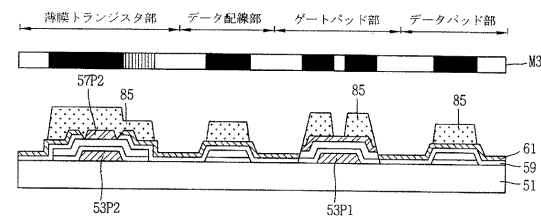
【図2d】



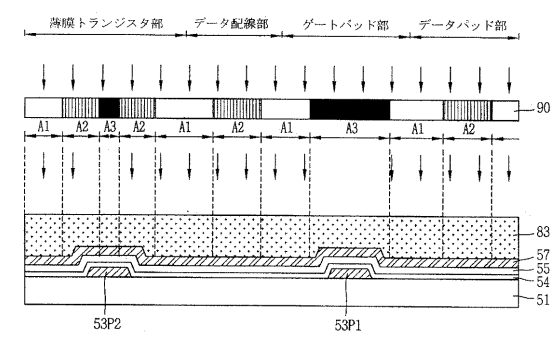
【図2e】



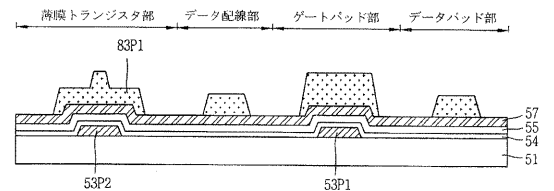
【図2f】



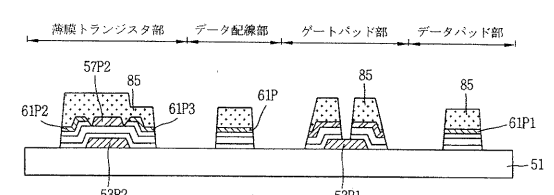
【図2b】



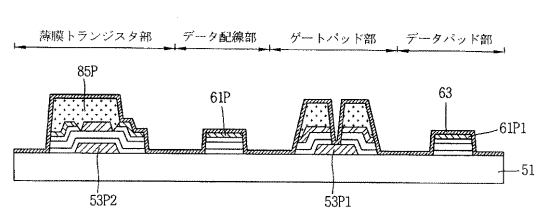
【図2c】



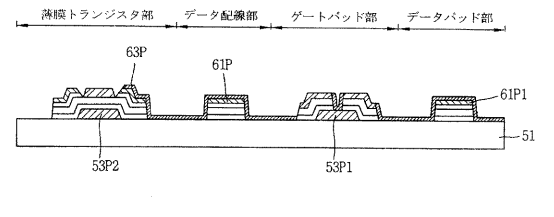
【図2g】



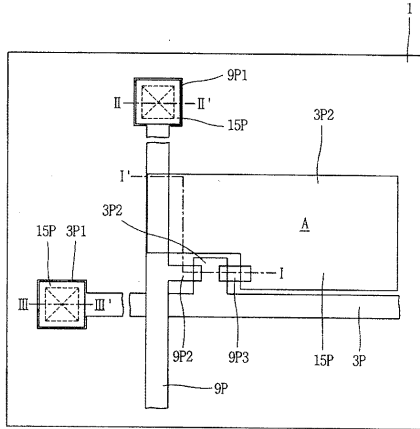
【図2h】



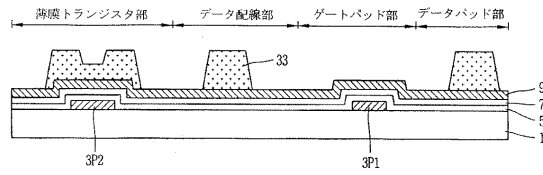
【図2i】



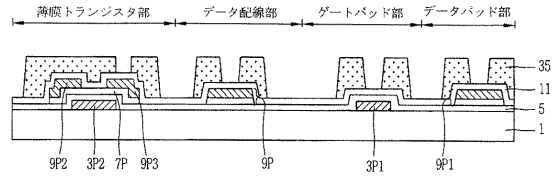
【図3】



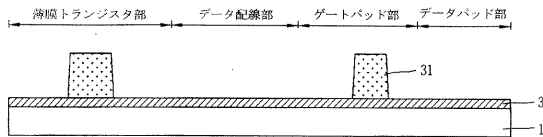
【図4b】



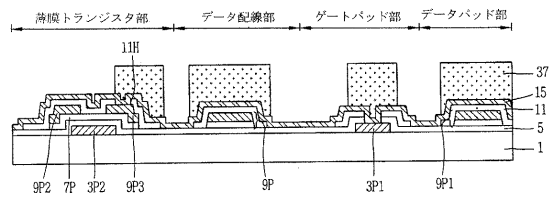
【図4c】



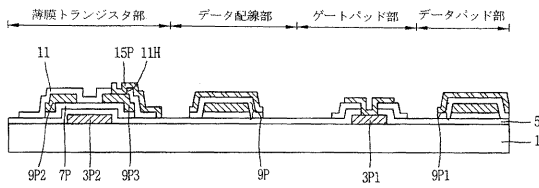
【図4a】



【図4d】



【図4e】



---

フロントページの続き

(74)代理人 100104352

弁理士 朝日 伸光

(74)代理人 100128657

弁理士 三山 勝巳

(72)発明者 朴 相 旭

大韓民国 大邱廣域市 壽城區 泛魚 3洞 40 - 12番地 ネオヴィル 402

審査官 宮澤 尚之

(56)参考文献 特開平05 - 323373 (JP, A)

特開平09 - 127707 (JP, A)

特開2005 - 108912 (JP, A)

特開2005 - 338855 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H01L 21/336

H01L 29/786