

(19) 日本国特許庁(JP)

(12) 特許公報(B1)

(11) 特許番号

特許第5421442号
(P5421442)

(45) 発行日 平成26年2月19日(2014.2.19)

(24) 登録日 平成25年11月29日(2013.11.29)

(51) Int.Cl.		F I
HO 1 L 21/205 (2006.01)		HO 1 L 21/205
C 2 3 C 16/34 (2006.01)		C 2 3 C 16/34
HO 1 L 33/32 (2010.01)		HO 1 L 33/00 1 8 6

請求項の数 3 (全 32 頁)

(21) 出願番号	特願2012-212884 (P2012-212884)	(73) 特許権者	000003078
(22) 出願日	平成24年9月26日 (2012.9.26)		株式会社東芝
審査請求日	平成25年3月15日 (2013.3.15)		東京都港区芝浦一丁目1番1号
早期審査対象出願		(74) 代理人	100108062
			弁理士 日向寺 雅彦
		(72) 発明者	吉田 学史
			東京都港区芝浦一丁目1番1号 株式会社東芝内
		(72) 発明者	彦坂 年輝
			東京都港区芝浦一丁目1番1号 株式会社東芝内
		(72) 発明者	原田 佳幸
			東京都港区芝浦一丁目1番1号 株式会社東芝内

最終頁に続く

(54) 【発明の名称】 窒化物半導体ウェーハ、窒化物半導体素子及び窒化物半導体ウェーハの製造方法

(57) 【特許請求の範囲】

【請求項1】

シリコン基板と、

前記シリコン基板の上に設けられ、窒化物半導体を含む第1～第nバッファ層（nは、2以上9以下の整数）を有する第1バッファ部であって、前記第1～第nバッファ層のうちの第iバッファ層（iは、1以上n未満の整数）は、前記第1バッファ層の主面に対して平行な第1方向の格子長 W_i を有し、前記第iバッファ層の上に設けられ前記第iバッファ層に接する第(i+1)バッファ層は、前記第1方向の格子長 $W_{(i+1)}$ を有し、前記第1～第nバッファ層において、前記第iバッファ層及び前記第(i+1)バッファ層が、 $0.003 < (W_{(i+1)} - W_i) / W_i < 0.008$ の関係を満たす第1バッファ部と、

前記第1バッファ部の上に設けられ、シリコンを含むシリコン含有部と、

前記シリコン含有部の上に設けられ、窒化物半導体を含む上層部と、

を備え、

前記上層部は、

前記シリコン含有部の上に設けられ、窒化物半導体を含む第2バッファ部と、

前記第2バッファ部の上に設けられ、窒化物半導体を含む機能層と、

を含み、

前記機能層は、不純物を含む不純物含有層を含み、

前記不純物含有層の不純物の濃度は、前記第2バッファ部の不純物の濃度よりも高い窒

化物半導体ウェーハ。

【請求項2】

シリコン基板の上に形成され、窒化物半導体を含む第1～第nバッファ層（nは、2以上9以下の整数）を有する第1バッファ部であって、前記第1～第nバッファ層のうちの第iバッファ層（iは、1以上n未満の整数）は、前記第1バッファ層の主面に対して平行な第1方向の格子長 W_i を有し、前記第iバッファ層の上に設けられ前記第iバッファ層に接する第(i+1)バッファ層は、前記第1方向の格子長 $W_{(i+1)}$ を有し、前記第1～第nバッファ層において、前記第iバッファ層及び前記第(i+1)バッファ層が、 $0.003 < (W_{(i+1)} - W_i) / W_i < 0.008$ の関係を満たす第1バッファ部と、

10

前記第1バッファ部の上に設けられ、シリコンを含むシリコン含有部と、

前記シリコン含有部の上に設けられ、窒化物半導体を含む第2バッファ部と、

前記第2バッファ部の上に設けられ、窒化物半導体を含む機能層と、

を備え、

前記機能層は、不純物を含む不純物含有層を含み、

前記不純物含有層の不純物の濃度は、前記第2バッファ部の不純物の濃度よりも高い窒化物半導体素子。

【請求項3】

窒化物半導体を含む第1～第nバッファ層（nは、2以上9以下の整数）を有する第1バッファ部であって、前記第1～第nバッファ層のうちの第iバッファ層（iは、1以上n未満の整数）は、前記第1バッファ層の主面に対して平行な第1方向の格子長 W_i を有し、前記第iバッファ層の上に設けられ前記第iバッファ層に接する第(i+1)バッファ層は、前記第1方向の格子長 $W_{(i+1)}$ を有し、前記第1～第nバッファ層において、前記第iバッファ層及び前記第(i+1)バッファ層が、 $0.003 < (W_{(i+1)} - W_i) / W_i < 0.008$ の関係を満たす第1バッファ部を、シリコン基板の上に形成する工程と、

20

前記第1バッファ部の上に、シリコンを含むシリコン含有部を形成する工程と、

前記シリコン含有部の上に、窒化物半導体を含む上層部を形成する工程と、

を備え、

前記上層部を形成する前記工程は、

30

前記シリコン含有部の上に、窒化物半導体を含む第2バッファ部を形成する工程と、

前記第2バッファ部の上に、窒化物半導体を含む機能層を形成する工程と、

を含み、

前記機能層を形成する前記工程は、不純物を含み、不純物の濃度が前記第2バッファ部の不純物の濃度よりも高い不純物含有層を形成する工程を含む、

窒化物半導体ウェーハの製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明の実施形態は、窒化物半導体ウェーハ、窒化物半導体素子及び窒化物半導体ウェーハの製造方法に関する。

40

【背景技術】

【0002】

窒化物半導体を含む半導体層をシリコン基板上に形成した窒化物半導体ウェーハがある。窒化物半導体ウェーハは、例えば、発光ダイオード（LED）、高速電子デバイスまたはパワーデバイスなどの製造に用いられる。窒化物半導体ウェーハには、シリコン基板の熱膨張係数と半導体層の熱膨張係数の違いにより、製造時に半導体層にクラックが発生し易いという問題がある。窒化物半導体層に圧縮応力を印加することによって、クラックの発生を抑制する手法がある。しかしながら、窒化物半導体層に圧縮応力を印加すると、貫通転位を低減させることが困難になる。

50

【先行技術文献】

【特許文献】

【0003】

【特許文献1】特表2009-527913号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

本発明の実施形態は、クラックを抑制し、転位密度の低い窒化物半導体ウェーハ、窒化物半導体素子及び窒化物半導体ウェーハの製造方法を提供する。

【課題を解決するための手段】

10

【0005】

本発明の実施形態によれば、シリコン基板と、第1バッファ部と、シリコン含有部と、上層部と、を備えた窒化物半導体ウェーハが提供される。前記第1バッファ部は、前記シリコン基板の上に設けられ、窒化物半導体を含む第1～第nバッファ層（nは、2以上9以下の整数）を有する。前記第1～第nバッファ層のうちの第iバッファ層（iは、1以上n未満の整数）は、前記第1バッファ層の主面に対して平行な第1方向の格子長 W_i を有する。前記第iバッファ層の上に設けられ前記第iバッファ層に接する第(i+1)バッファ層は、前記第1方向の格子長 $W_{(i+1)}$ を有する。前記第1～第nバッファ層において、前記第iバッファ層及び前記第(i+1)バッファ層は、 $0.003 < (W_{(i+1)} - W_i) / W_i < 0.008$ の関係を満たす。前記シリコン含有部は、前記第1バッファ部の上に設けられ、シリコンを含む。前記上層部は、前記シリコン含有部の上に設けられ、窒化物半導体を含む。前記上層部は、前記シリコン含有部の上に設けられ、窒化物半導体を含む第2バッファ部と、前記第2バッファ部の上に設けられ、窒化物半導体を含む機能層と、を含む。前記機能層は、不純物を含む不純物含有層を含む。前記不純物含有層の不純物の濃度は、前記第2バッファ部の不純物の濃度よりも高い。

20

本発明の別の実施形態によれば、シリコン基板の上に形成され、窒化物半導体を含む第1～第nバッファ層（nは、2以上9以下の整数）を有する第1バッファ部であって、前記第1～第nバッファ層のうちの第iバッファ層（iは、1以上n未満の整数）は、前記第1バッファ層の主面に対して平行な第1方向の格子長 W_i を有し、前記第iバッファ層の上に設けられ前記第iバッファ層に接する第(i+1)バッファ層は、前記第1方向の格子長 $W_{(i+1)}$ を有し、前記第1～第nバッファ層において、前記第iバッファ層及び前記第(i+1)バッファ層が、 $0.003 < (W_{(i+1)} - W_i) / W_i < 0.008$ の関係を満たす第1バッファ部と、前記第1バッファ部の上に設けられ、シリコンを含むシリコン含有部と、前記シリコン含有部の上に設けられ、窒化物半導体を含む第2バッファ部と、前記第2バッファ部の上に設けられ、窒化物半導体を含む機能層と、を備え、前記機能層は、不純物を含む不純物含有層を含み、前記不純物含有層の不純物の濃度は、前記第2バッファ部の不純物の濃度よりも高い窒化物半導体素子が提供される。

30

本発明の別の実施形態によれば、窒化物半導体を含む第1～第nバッファ層（nは、2以上9以下の整数）を有する第1バッファ部であって、前記第1～第nバッファ層のうちの第iバッファ層（iは、1以上n未満の整数）は、前記第1バッファ層の主面に対して平行な第1方向の格子長 W_i を有し、前記第iバッファ層の上に設けられ前記第iバッファ層に接する第(i+1)バッファ層は、前記第1方向の格子長 $W_{(i+1)}$ を有し、前記第1～第nバッファ層において、前記第iバッファ層及び前記第(i+1)バッファ層が、 $0.003 < (W_{(i+1)} - W_i) / W_i < 0.008$ の関係を満たす第1バッファ部を、シリコン基板の上に形成する工程と、前記第1バッファ部の上に、シリコンを含むシリコン含有部を形成する工程と、前記シリコン含有部の上に、窒化物半導体を含む上層部を形成する工程と、を備え、前記上層部を形成する前記工程は、前記シリコン含有部の上に、窒化物半導体を含む第2バッファ部を形成する工程と、前記第2バッファ部の上に、窒化物半導体を含む機能層を形成する工程と、を含み、前記機能層を形成する前記工程は、不純物を含み、不純物の濃度が前記第2バッファ部の不純物の濃度よりも高い不純

40

50

物含有層を形成する工程を含む、窒化物半導体ウェーハの製造方法が提供される。

【図面の簡単な説明】

【0006】

【図1】第1の実施形態に係る窒化物半導体ウェーハを示す模式的断面図である。

【図2】第1の実施形態に係る窒化物半導体ウェーハの特性を示す逆格子空間マッピング図である。

【図3】参考例の特性を示す逆格子空間マッピング図である。

【図4】図4(a)～図4(d)は、第1の実施形態に係る窒化物半導体ウェーハの一部を示す電子顕微鏡写真である。

【図5】第1の実施形態に係る窒化物半導体ウェーハの特性を示す表である。

10

【図6】第1の実施形態に係る窒化物半導体ウェーハの特性を示すグラフ図である。

【図7】第1の実施形態に係る窒化物半導体ウェーハの特性を示す表である。

【図8】第1の実施形態に係る窒化物半導体ウェーハの特性を示すグラフ図である。

【図9】第1の実施形態に係る窒化物半導体ウェーハの特性を示すグラフ図である。

【図10】第1の実施形態に係る窒化物半導体ウェーハの特性を示すグラフ図である。

【図11】第1の実施形態に係る別の窒化物半導体ウェーハを示す模式的断面図である。

【図12】第1の実施形態に係る別の窒化物半導体ウェーハを示す模式的断面図である。

【図13】第1の実施形態に係る別の窒化物半導体ウェーハの一部を示す模式的断面図である。

【図14】第1の実施形態に係る別の窒化物半導体ウェーハの一部を示す模式的断面図である。

20

【図15】第1の実施形態に係る別の窒化物半導体ウェーハの特性を示すグラフ図である。

【図16】第1の実施形態に係る別の窒化物半導体ウェーハを示す模式的断面図である。

【図17】第2の実施形態に係る窒化物半導体素子を示す模式的断面図である。

【図18】図18(a)～図18(e)は、第3の実施形態に係る窒化物半導体ウェーハの製造方法を示す工程順模式的断面図である。

【図19】第3の実施形態に係る窒化物半導体ウェーハの製造方法を示すフローチャート図である。

【発明を実施するための形態】

30

【0007】

以下に、各実施の形態について図面を参照しつつ説明する。

なお、図面は模式的または概念的なものであり、各部分の厚みと幅との関係、部分間の大きさの比率などは、必ずしも現実のものとは限らない。また、同じ部分を表す場合であっても、図面により互いの寸法や比率が異なって表される場合もある。

なお、本願明細書と各図において、既出の図に関して前述したものと同様の要素には同一の符号を付して詳細な説明は適宜省略する。

【0008】

(第1の実施の形態)

本実施形態に係る窒化物半導体ウェーハ110は、例えば、半導体発光素子、半導体受光素子、または、電子デバイスなどの窒化物半導体素子の製造に用いられる。半導体発光素子は、例えば、発光ダイオード(LED)及びレーザダイオード(LD)などを含む。

40

半導体受光素子は、例えば、フォトダイオード(PD)などを含む。電子デバイスは、例えば、高電子移動度トランジスタ(HEMT)、ヘテロ接合バイポーラトランジスタ(HBT)、電界トランジスタ(FET)及びショットキーバリアダイオード(SBD)などを含む。

【0009】

図1は、第1の実施形態に係る窒化物半導体ウェーハの構成を例示する模式的断面図である。

図1に表したように、本実施形態に係る窒化物半導体ウェーハ110は、シリコン基板

50

40と、第1バッファ部51と、シリコン含有部55と、上層部15と、を備える。

第1バッファ部51は、シリコン基板40の上に設けられる。シリコン含有部55は、第1バッファ部51の上に設けられる。シリコン含有部55は、シリコンを含む。上層部15は、シリコン含有部55の上に設けられる。上層部15は、窒化物半導体を含む。上層部15は、第2バッファ部52と機能層10sとの少なくともいずれかを含む。第2バッファ部52は、シリコン含有部55の上に設けられる。第2バッファ部52は、窒化物半導体を含む。機能層10sは、第2バッファ部52の上に設けられる。機能層10sは、窒化物半導体を含む。機能層10sは、不純物を含む不純物含有層ILを含む。不純物含有層ILの不純物の濃度は、第2バッファ部52の不純物の濃度よりも高い。

【0010】

ここで、シリコン基板40から機能層10sに向かう積層方向をZ軸方向とする。Z軸方向に対して垂直な1つの方向をX軸方向とする。Z軸方向とX軸方向とに対して垂直な方向をY軸方向とする。

本願明細書において、「積層」とは、互いに接して重ねられる場合の他に、間に他の層が挿入されて重ねられる場合も含む。また、「上に設けられる」とは、直接接して設けられる場合の他に、間に他の層が挿入されて設けられる場合も含む。

【0011】

第1バッファ部51は、第1バッファ層BF1～第nバッファ層BFnの複数のバッファ層を有する。但し、nは、2以上9以下の整数である。第1バッファ層BF1～第nバッファ層BFnのうちの第iバッファ層BFiは、第1バッファ層BF1の主面BF1aに対して平行な第1方向の格子長Wiを有する。但し、iは、1以上n未満の整数である。

【0012】

第iバッファ層BFiの上に設けられた第(i+1)バッファ層BF(i+1)は、第1方向の格子長W(i+1)を有する。第(i+1)バッファ層BF(i+1)は、例えば、第iバッファ層BFiに接する。

【0013】

第1バッファ層BF1～第nバッファ層BFnにおいて、隣接する2つのバッファ層(すなわち第iバッファ層BFi及び第(i+1)バッファ層BF(i+1))は、全て $(W(i+1) - Wi) / Wi \geq 0.008$ の関係を満たす。後述するように、 $(W(i+1) - Wi) / Wi$ は、0.003以上であることが好ましい。

【0014】

例えば、第1バッファ層BF1の主面BF1aが、c面である場合、第1方向は例えばa軸方向である。例えば、格子長Wiは、第iバッファ層BFiにおけるa軸方向の格子長である。

【0015】

以下では、説明を簡単にするために、第1方向がa軸方向である場合として説明する。但し、実施形態において、第1方向は、主面BF1a(X-Y平面)に対して平行な任意の方向とすることができ、以下の説明は、a軸方向が主面BF1a(X-Y平面)に対して平行な任意の方向である場合に適用できる。

【0016】

第1バッファ層BF1～第nバッファ層BFnは、窒化物半導体を含む。第1バッファ層BF1は、例えば、 $Al_{x_1}Ga_{1-x_1}N$ ($0 < x_1 < 1$)を含む。第nバッファ層BFnは、例えば、 $Al_{x_n}Ga_{1-x_n}N$ ($0 < x_n < 1$)を含む。第1バッファ層BF1と第nバッファ層BFnとの間の第iバッファ層BFiは、例えば、 $Al_{x_i}Ga_{1-x_i}N$ ($x_n < x_i < x_1$)を含む。第1バッファ層BF1は、例えば、AlN層である。第nバッファ層BFnは、例えば、AlGa層またはGaN層である。第1バッファ層BF1と第nバッファ層BFnとの間の第iバッファ層BFiは、例えば、AlGaN層である。第nバッファ層BFnがAlGaN層である場合、第1バッファ層BF1と第nバッファ層BFnとの間の第iバッファ層BFiのAlGaN層のAl組成比は、

10

20

30

40

50

第 n バッファ層 $B F n$ の $A l G a N$ 層の $A l$ 組成比よりも高くする。

【 0 0 1 7 】

第 i バッファ層 $B F i$ と第 $(i + 1)$ バッファ層 $B F (i + 1)$ との第 1 方向 (例えば a 軸方向) の格子不整合率 (lattice mismatch) $L M$ は、(1) 式で求められる。

[数 1]

$$L M = (W (i + 1) - W i) / W i \times 1 0 0 (\%) \quad \dots (1)$$

以下では、 $A l N$ 層と $G a N$ 層との物性値から得られる a 軸方向の格子不整合率を $L M c$ 、 $A l N$ 層と $G a N$ 層との実験値から得られる a 軸方向の格子不整合率を $L M t$ 、第 1 バッファ層 $B F 1$ ~ 第 n バッファ層 $B F n$ において、隣接する 2 つのバッファ層の a 軸方向の格子不整合率を $L M x$ と表記して説明する。

例えば、第 1 バッファ層 $B F 1$ ~ 第 n バッファ層 $B F n$ において、隣接する 2 つのバッファ層の a 軸方向の格子不整合率 $L M x$ は、全て $0 . 3 \% \leq L M x \leq 0 . 8 \%$ の関係を満たす。

【 0 0 1 8 】

第 1 バッファ層 $B F 1$ が $A l N$ 層であり、第 n バッファ層 $B F n$ が $G a N$ 層であるとする。 $A l N$ 層と $G a N$ 層との物性値から得られる a 軸方向の格子不整合率 $L M c$ は、 $2 . 5 \%$ である。 $A l N$ 層と $G a N$ 層との実験値から得られる a 軸方向の格子不整合率 $L M t$ は、例えば、 $1 . 9 \%$ 以上 $2 . 5 \%$ 以下である。すなわち、第 1 バッファ層 $B F 1$ と第 n バッファ層 $B F n$ との第 1 方向における格子不整合率 $L M t$ は、 $1 . 9 \%$ 以上 $2 . 5 \%$ 以下である。

【 0 0 1 9 】

第 1 バッファ層 $B F 1$ ~ 第 n バッファ層 $B F n$ において、隣接する 2 つのバッファ層の a 軸方向の格子不整合率 $L M x$ が一定であるとする。このとき、格子不整合率 $L M x$ が $0 . 3 \%$ である場合、 $0 . 3 \times 8 = 2 . 4$ であるから、 $A l N$ 層である第 1 バッファ層 $B F 1$ と $G a N$ 層である第 n バッファ層 $B F n$ との間に設けられる $A l G a N$ 層の数は、7 である。

【 0 0 2 0 】

すなわち、第 1 バッファ部 5 1 に設けられるバッファ層の数 n の最大値は、上記 $A l G a N$ 層の数 7 に $A l N$ 層と $G a N$ 層とを加えた 9 である。また、数 n の最小値は、例えば、 $A l N$ 層とその上の $A l G a N$ 層との 2 である。このため、数 n は、2 以上 9 以下の整数となる。

【 0 0 2 1 】

シリコン基板 4 0 の上に $A l N$ 層を形成する場合、 $A l N$ 層の a 軸方向の格子は、 $A l N$ とシリコンとの格子定数差によって引っ張られる。また、 $A l G a N$ 層の上に $G a N$ 層を形成する場合、 $G a N$ 層の a 軸方向の格子は、 $G a N$ と $A l G a N$ との格子定数差によって圧縮される。このため、 $A l N$ 層と $G a N$ 層との a 軸方向の格子不整合率 $L M t$ は、 $2 . 5 \%$ よりも小さくなる傾向にある。窒化物半導体ウェーハの複数の試料を作製し、それら複数の試料の $A l N$ 層と $G a N$ 層との a 軸方向の格子不整合率 $L M t$ を測定した実験によると、格子不整合率 $L M t$ の平均値は、約 $2 . 1 \%$ であった。すなわち、 $A l N$ 層と $G a N$ 層との a 軸方向の実際の格子不整合率 $L M t$ は、例えば、 $2 . 0 \%$ 以上 $2 . 2 \%$ 以下である。

【 0 0 2 2 】

第 1 バッファ層 $B F 1$ ~ 第 n バッファ層 $B F n$ において、隣接する 2 つのバッファ層の a 軸方向の格子不整合率 $L M x$ は、 $A l$ の組成比を変化させることで調整される。第 1 バッファ層 $B F 1$ から第 n バッファ層 $B F n$ に向かって、 $A l$ の組成比を徐々に低下させる。すなわち、第 $(i + 1)$ バッファ層 $B F (i + 1)$ における $A l$ の組成比は、第 i バッファ層 $B F i$ における $A l$ の組成比よりも低い。

【 0 0 2 3 】

10

20

30

40

50

以下では、第1バッファ部51に設けられる層の数 n を5として、説明を行う。

すなわち、第1バッファ部51は、第1バッファ層BF1～第5バッファ層BF5を有する。第1バッファ層BF1は、シリコン基板40の上に設けられる。第2バッファ層BF2は、第1バッファ層BF1の上に設けられる。第3バッファ層BF3は、第2バッファ層BF2の上に設けられる。第4バッファ層BF4は、第3バッファ層BF3の上に設けられる。第5バッファ層BF5は、第4バッファ層BF4の上に設けられる。この例においては、第5バッファ層BF5が、第 n バッファ層BF n である。

【0024】

第1バッファ層BF1は、例えば、 $Al_{x_1}Ga_{1-x_1}N$ ($0 < x_1 < 1$)を含む。第2バッファ層BF2は、例えば、 $Al_{x_2}Ga_{1-x_2}N$ ($0 < x_2 < x_1$)を含む。第3バッファ層BF3は、例えば、 $Al_{x_3}Ga_{1-x_3}N$ ($0 < x_3 < x_2$)を含む。第4バッファ層BF4は、例えば、 $Al_{x_4}Ga_{1-x_4}N$ ($0 < x_4 < x_3$)を含む。第5バッファ層BF5は、例えば、 $Al_{x_5}Ga_{1-x_5}N$ ($0 < x_5 < x_4$)を含む。組成比 x_1 ～組成比 x_5 は、 $x_1 > x_2 > x_3 > x_4 > x_5$ の関係にある。窒化物半導体ウェーハ110においては、例えば、 $x_1 = 1$ 、 $x_2 = 0.5$ 、 $x_3 = 0.3$ 、 $x_4 = 0.15$ 、及び、 $x_5 = 0$ とされる。

10

【0025】

例えば、第2バッファ層BF2は、第1バッファ層BF1に接する。第3バッファ層BF3は、第2バッファ層BF2に接する。第4バッファ層BF4は、第3バッファ層BF3に接する。第5バッファ層BF5は、第4バッファ層BF4に接する。

20

【0026】

第1～第5バッファ層BF1～BF5は、それぞれ、第1方向（例えば a 軸方向）の格子長、すなわち、第1～第5格子長 W_1 ～ W_5 をそれぞれ有する。

【0027】

第2バッファ層BF2と第1バッファ層BF1とは、例えば、 $0.003 < (W_2 - W_1) / W_1 < 0.008$ の関係を満たす。第3バッファ層BF3と第2バッファ層BF2とは、例えば、 $0.003 < (W_3 - W_2) / W_2 < 0.008$ の関係を満たす。第4バッファ層BF4と第3バッファ層BF3とは、例えば、 $0.003 < (W_4 - W_3) / W_3 < 0.008$ の関係を満たす。第5バッファ層BF5と第4バッファ層BF4とは、例えば、 $0.003 < (W_5 - W_4) / W_4 < 0.008$ の関係を満たす。

30

【0028】

第2バッファ部52は、例えば、 $Al_{x_0}Ga_{1-x_0}N$ ($0 < x_0 < 1$)を含む。第2バッファ部52には、例えば、ノンドープの GaN 層が用いられる。第2バッファ部52は、 GaN 層に限ることなく、例えば、 $AlGaN$ 層でもよい。第2バッファ部52は、例えば、シリコン含有部55の上に設けられた $AlGaN$ 層と、この $AlGaN$ 層の上に設けられた GaN 層と、を含む積層体でもよい。第2バッファ部52は、例えば、 Al 組成比の異なる複数の $AlGaN$ 層を積層させた積層体でもよい。以下では、第2バッファ部52が GaN 層である場合として説明する。すなわち、この例において、第2バッファ部52の Al 組成比 x_0 は、0である。第2バッファ部52の厚さは、例えば、250nm以上3000nm以下である。

40

【0029】

図2は、第1の実施形態に係る窒化物半導体ウェーハ110の特性を例示する逆格子空間マッピング図である。

図2の横軸は、 $\langle 11-20 \rangle$ 方向の格子定数の逆数 Q_x であり、縦軸は、 $\langle 0004 \rangle$ 方向の格子定数の逆数 Q_z である。

図2は、窒化物半導体ウェーハ110 ($x_0 = 0$ 、 $x_1 = 1$ 、 $x_2 = 0.5$ 、 $x_3 = 0.3$ 、 $x_4 = 0.15$ 、及び、 $x_5 = 0$)の逆格子空間マッピングの測定結果を表す。

図2に表したように、隣接する2つのバッファ層において、 a 軸方向の格子不整合率 LM_x は、0.46%、0.66%、0.34%及び0.63%である。このように、窒化物半導体ウェーハ110においては、隣接する2つのバッファ層における a 軸方向の格子

50

不整合率 LM_x が、全て $0.3\% \leq LM_x \leq 0.8\%$ の関係を満たしている。

【0030】

このように、本実施形態に係る窒化物半導体ウェーハ110では、例えば、AlN層とGaN層との格子不整合率 LM_t を、隣接する2つのバッファ層におけるa軸方向の格子不整合率 LM_x が、全て $0.3\% \leq LM_x \leq 0.8\%$ の関係を満たすように、複数のAlGaN層で分割する。

【0031】

図3は、参考例の特性を例示する逆格子空間マッピング図である。

図3は、以下の参考例における逆格子マッピングの測定結果を示す。参考例においては、AlN層とGaN層との間に、複数のAlGaN層が設けられており、複数のAlGaN層において、Alの組成比を均等に分けている。

10

【0032】

図3に例示した参考例では、 $x_0 = 0$ 、 $x_1 = 1$ 、 $x_2 = 0.7$ 、 $x_3 = 0.5$ 、 $x_4 = 0.25$ 、及び、 $x_5 = 0$ としている。

図3に表したように、参考例では、隣接する2つのバッファ層のa軸方向の格子不整合率 LM_x は、 0.12% 、 0.55% 、 0.47% 及び 0.96% である。このように、第1バッファ層BF1と第2バッファ層BF2とのa軸方向の格子不整合率 LM_x が、 0.12% であり、 0.3% 以下である。そして、第4バッファ層BF4と第5バッファ層BF5とのa軸方向の格子不整合率 LM_x が、 0.96% であり、 0.8% 以上である。

【0033】

20

参考例のように、AlN層とGaN層との間に、Alの組成比を均等に分けた複数のAlGaN層を設ける構成では、隣接する2つのバッファ層において、a軸方向の格子不整合率 LM_x が過度に大きい場合と小さい場合とが生じてしまう。

【0034】

本実施形態に係る窒化物半導体ウェーハ110では、第1バッファ層BF1～第nバッファ層BFnにおいて、隣接する2つのバッファ層のa軸方向の格子不整合率 LM_x が過度に大きくならないようにする。そして、格子不整合率 LM_x が過度に小さくならないようにする。この例では、格子不整合率 LM_x が、全て $0.3\% \leq LM_x \leq 0.8\%$ の関係を満たすように、Alの組成比を設定する。

【0035】

30

シリコン含有部55の厚さ（Z軸方向に沿う長さ）は、例えば、 0.3 原子層以上 2.0 原子層以下であり、好ましくは、 0.5 原子層以上 1.4 原子層以下である。シリコン含有部55におけるシリコンの濃度は、例えば、 $6.2 \times 10^{19} \text{ atoms/cm}^3$ 以上 $4.0 \times 10^{20} \text{ atoms/cm}^3$ 以下であり、好ましくは、 $1.0 \times 10^{20} \text{ atoms/cm}^3$ 以上 $2.8 \times 10^{20} \text{ atoms/cm}^3$ 以下である。シリコン含有部55は、例えば、島状である。シリコン含有部55は、例えば、第1バッファ部51の上面51aの上において非連続的である。第2バッファ部52の一部は、第1バッファ部51（第nバッファ部BFn）に接する。シリコン含有部55は、例えば、SiNを含んでも良い。

【0036】

40

第1バッファ部51は、第2バッファ部52との界面付近にシリコンの濃度の高い領域を含んでもよい。この第1バッファ部51におけるシリコン濃度の高い部分をシリコン含有部55と見なし、シリコン濃度の低い部分を第1バッファ部51と見なしても良い。第2バッファ部52は、第1バッファ部51との界面付近にシリコンの濃度の高い領域を含んでもよい。この第2バッファ部52におけるシリコン濃度の高い部分をシリコン含有部55と見なし、シリコン濃度の低い部分を第2バッファ部52と見なしても良い。

【0037】

図4(a)～図4(d)は、第1の実施形態に係る窒化物半導体ウェーハの一部の構成を例示する電子顕微鏡写真である。

図4(a)～図4(d)は、第1バッファ部51の上にシリコン含有層55を形成し、

50

その後シリコン含有層55の上に第2バッファ部52の一部となるGaNを形成した試料のSEM(Scanning Electron Microscope:走査型電子顕微鏡)顕微鏡写真である。

【0038】

図4(a)の試料においては、シリコン含有層55の形成の際に、1040において、350l m(liter/minute)の流量のSiH₄(モノシラン)を3分間供給している。第2バッファ部52の形成の際には、1090において、40l mの流量のNH₃(アンモニア)と56.4cc m(cc/minute)の流量のTMGa(トリメチルガリウム)とを5分間供給している。第2バッファ部52が150nm~250nmの高さの島状の結晶となっていることがわかる。

図4(b)は、図4(a)と同じ試料を倍率を拡大させて撮影した拡大写真である。

10

【0039】

図4(c)の試料においては、シリコン含有層55の形成の際に、1040において、350l mの流量のSiH₄を8分間供給している。第2バッファ部52の形成の際には、1090において、40l mの流量のNH₃と56.4cc mの流量のTMGaとを5分間供給している。第2バッファ部52が200nm~600nmの高さの島状の結晶となっていることがわかる。

すなわち、図4(c)の試料のシリコン含有部55の厚さは、図4(a)の試料のシリコン含有部55の厚さよりも厚い。

図4(d)は、図4(c)と同じ試料を倍率を拡大させて撮影した拡大写真である。

【0040】

20

図4(a)~図4(d)には、シリコン含有部55と、シリコン含有部55の上に島状に設けられた成長途中の第2バッファ部52のGaN層と、が示される。但し、シリコン含有部55の厚さは、SEMの解像度に対して十分に小さく、シリコン含有部55をSEMで観察することは難しい。このため、下地として写っている部分は、第1バッファ部51であるということもできる。また、シリコン含有部55が島状である場合、下地として写っている部分は、第1バッファ部51とシリコン含有部55との双方である。

【0041】

図4(a)~図4(d)に表したように、第1バッファ部51の上にシリコン含有部55を設けることにより、第1バッファ部51の上に形成されるGaN層(窒化物半導体層)の成長の度合いが変化する。すなわち、シリコン含有部55は、上に形成される窒化物半導体層(上層部15)の膜質に影響を与える。

30

【0042】

本願発明者は、第1バッファ部51やシリコン含有部55などの成長条件を変化させた種々の実験を行うことにより、本実施形態に係る窒化物半導体ウェーハ110の構成において、クラックを抑制し、転位密度を低減できることを見出した。

【0043】

シリコン含有部55の有無は、例えば、SIMS(Secondary Ion Mass Spectrometry:二次イオン質量分析法)で判別することができる。例えば、SIMSを用いた分析を行った結果、第1バッファ部51と第2バッファ部52との間の領域に、シリコンが検出された場合に、シリコン含有部55が設けられていると判別することができる。

40

【0044】

以下、本願発明者が独自に行った、窒化物半導体ウェーハに関する実験結果について説明する。

図5は、第1の実施形態に係る窒化物半導体ウェーハの特性を例示する表である。

図5は、第1試料SP01~第3試料SP03の3つの試料の第1バッファ層BF1~第5バッファ層BF5の成長条件を表す。実験では、図5に表す成長条件に基づいて第1試料SP01~第3試料SP03を作製し、第1試料SP01~第3試料SP03の特性が評価される。

【0045】

図5には、以下の実験条件が示されている。

50

・シリコン基板40の厚さ t_0 (μm)及び第1～第5バッファ層BF1～BF5のそれぞれの厚さ t_1 (nm)、 t_2 (nm)、 t_3 (nm)、 t_4 (nm)及び t_5 (nm)、

・第1～第5バッファ層BF1～BF5を成膜するときの、それぞれの成長温度GT1 ()、成長温度GT2 ()、成長温度GT3 ()、成長温度GT4 ()及び成長温度GT5 ()、

・第1～第5バッファ層BF1～BF5を成膜するときの、それぞれのトリメチルアルミニウム(TMA)ガスの流量TMA1 ($\text{ccm} : \text{cc}/\text{minute}$)、TMA2 (ccm)、TMA3 (ccm)、TMA4 (ccm)及びTMA5 (ccm)、

・第1～第5バッファ層BF1～BF5を成膜するときの、それぞれのアンモニア(NH_3)ガスの流量N1 ($\text{lm} : \text{liter}/\text{minute}$)、流量N2 (lm)、流量N3 (lm)、流量N4 (lm)、及び流量N5 (lm)、

・第1～第5バッファ層BF1～BF5を成膜するときの成長速度GR1 (nm/minute)、成長速度GR2 (nm/minute)、成長速度GR3 (nm/minute)、成長速度GR4 (nm/minute)及び成長速度GR5 (nm/minute)、

・第2～第5バッファ層BF2～BF5のそれぞれのAlの組成比 $\times 2$ 、 $\times 3$ 及び $\times 4$

。なお、この実験では、第1バッファ層BF1におけるAl組成比 $\times 1$ は1であり、第5バッファ層BF5におけるAl組成比 $\times 5$ は0である。

成長速度GR1～成長速度GR5は、膜厚を成長時間で割ることで求められる。

【0046】

シリコン基板40の上に第1バッファ層BF1を形成すると、シリコンと第1バッファ層BF1との第1方向の格子定数差により、シリコン基板40(窒化物半導体ウェーハ)が反る。このように、第*i*バッファ層BF*i*の上に第(*i*+1)バッファ層BF(*i*+1)を形成すると、第*i*バッファ層BF*i*と第(*i*+1)バッファ層BF(*i*+1)との第1方向の格子長の差により、シリコン基板40が反る。第1試料SP01～第3試料SP03においては、第1バッファ層BF1～第5バッファ層BF5を成膜したときのシリコン基板40の曲率の変化(反り)が、光学モニタによって測定される。

【0047】

図6は、第1の実施形態に係る窒化物半導体ウェーハの特性を例示するグラフ図である。

図6は、第1試料SP01～第3試料SP03において、第1バッファ層BF1～第5バッファ層BF5を順次成膜したときのシリコン基板40の曲率の変化を表す。

図6の縦軸は、窒化物半導体ウェーハの曲率CF (km^{-1})であり、横軸は、第1バッファ部51の厚さT (nm)である。厚さTの0nmは、シリコン基板40と第1バッファ層BF1との界面に相当する。

【0048】

第3試料SP03のシリコン基板40の厚さは、第1試料SP01のシリコン基板40の厚さ及び第2試料SP02のシリコン基板40の厚さと異なる。例えば、厚さの異なる複数のシリコン基板40の上に、同じ第1バッファ部51を設けた複数の試料を形成した場合、シリコン基板40の曲率は、シリコン基板40の厚さと相関する。これは、同じ第1バッファ部51を形成した場合には、シリコン基板40の厚さを変化させても、第1バッファ部51に印加される応力が実質的に同じためである。シリコン基板40の曲率とシリコン基板40の厚さとの相関は、例えば、(2)式によって表される。

【数2】

$$K = \frac{1}{R} = \frac{1}{M_s} \frac{6\sigma_f h_f}{h_s^2} \dots (2)$$

(2)式においては、シリコン基板40の曲率Kと、シリコン基板40の曲率半径Rと、シリコン基板40の弾性係数 M_s と、窒化物半導体層(例えば第1バッファ層BF1～第5バッファ層BF5)の薄膜応力 σ_f と、窒化物半導体層の薄膜厚さ h_f と、シリコン基板40の厚さ h_s と、が示される。

【0049】

図6において、第3試料SP03の曲率の変化には、(2)式を用いて第1試料SP01のシリコン基板40の厚さ及び第2試料SP02のシリコン基板40の厚さ(525 μ m)の曲率に換算した換算値を用いている。

【0050】

曲率CFがマイナスである場合、シリコン基板40の中心のZ軸方向の位置は、シリコン基板40の端部のZ軸方向の位置よりも高い。曲率CFがマイナスである場合、シリコン基板40は、上凸状に反る状態に対応する。逆に、曲率CFがプラスである場合は、シリコン基板40が下凸状に反る状態に対応する。

【0051】

図6に表したように、第1バッファ層BF1～第5バッファ層BF5の成膜により、シリコン基板40の曲率が変化する。すなわち、シリコン基板40が反る。例えば、第3試料SP03の第1バッファ層BF1の厚さ t_1 は、120nmである(図5参照)。従って、図6において、厚さTの0nm～120nmの範囲における曲率CFの変化量が、第1バッファ層BF1の成膜にともなうシリコン基板40の曲率の変化量CF1である。厚さTの0nm～120nmの範囲における曲率の変化量は、第1バッファ層BF1を成膜する前のシリコン基板40の曲率と、第1バッファ層BF1を成膜した後のシリコン基板40の曲率と、の差である。例えば、第3試料SP03においては、第1バッファ層BF1の成膜にともなうシリコン基板40の曲率の変化量CF1が、約14.4 km^{-1} (換算値)である。

【0052】

第3試料SP03の第2バッファ層BF2の厚さ t_2 は、100nmである(図5参照)。厚さTの120nm～220nmの範囲における曲率CFの変化量が、第2バッファ層BF2の成膜にともなうシリコン基板40の曲率の変化量CF2である。第3試料SP03においては、第2バッファ層BF2の成膜にともなうシリコン基板40の曲率の変化量CF2が、約-18.1 km^{-1} (換算値)である。

【0053】

第3試料SP03の第3バッファ層BF3の厚さ t_3 は、215nmである(図5参照)。厚さTの220nm～435nmの範囲における曲率CFの変化量が、第3バッファ層BF3の成膜にともなうシリコン基板40の曲率の変化量CF3である。第3試料SP03においては、第3バッファ層BF3の成膜にともなうシリコン基板40の曲率の変化量CF3が、約-38.6 km^{-1} (換算値)である。

【0054】

第3試料SP03の第4バッファ層BF4の厚さ t_4 は、250nmである(図5参照)。厚さTの435nm～685nmの範囲における曲率CFの変化量が、第4バッファ層BF4の成膜にともなうシリコン基板40の曲率の変化量CF4である。第3試料SP03においては、第4バッファ層BF4の成膜にともなうシリコン基板40の曲率の変化量CF4が、約-29.8 km^{-1} (換算値)である。

【0055】

第3試料SP03の第5バッファ層BF5の厚さ t_5 は、400nmである(図5参照)。厚さTの685nm～1085nmの範囲における曲率CFの変化量が、第5バッ

10

20

30

40

50

ア層BF5の成膜にともなうシリコン基板40の曲率の変化量CF5である。第3試料SP03においては、第5パフ層BF5の成膜にともなうシリコン基板40の曲率の変化量CF5が、約 -44.0 km^{-1} （換算値）である。

【0056】

さらに、この評価においては、各パフ層の成膜によるシリコン基板40の反りを互いに比較するために、上記の測定結果に基づいて、第2パフ層BF2～第5パフ層BF5を100nmの厚さまで成膜したときのシリコン基板40の曲率の変化量を、以下のように求める。

【0057】

上記のように、第3試料SP03の第2パフ層BF2の厚さ t_2 は、100nmであるので、第2パフ層BF2を100nmの厚さまで成膜したことにともなうシリコン基板40の曲率の変化量CF2aは、曲率の変化量CF2と同じである。第3試料SP03においては、曲率の変化量CF2aは、約 -18.1 km^{-1} （換算値）である。

【0058】

第3試料SP03においては、厚さTの220nm～320nmの範囲における曲率CFの変化量が、第3パフ層BF3を100nmの厚さまで成膜したことにともなうシリコン基板40の曲率の変化量CF3aである。第3試料SP03においては、曲率の変化量CF3aは、約 -25.8 km^{-1} （換算値）である。

【0059】

第3試料SP03においては、厚さTの435nm～535nmの範囲における曲率CFの変化量が、第4パフ層BF4を100nmの厚さまで成膜したことにともなうシリコン基板40の曲率の変化量CF4aである。第3試料SP03においては、曲率の変化量CF4aは、約 -13.3 km^{-1} （換算値）である。

【0060】

第3試料SP03においては、厚さTの685nm～785nmの範囲における曲率CFの変化量が、第5パフ層BF5を100nmの厚さまで成膜したことにともなうシリコン基板40の曲率の変化量CF5aである。第3試料SP03においては、曲率の変化量CF5aは、約 -22.6 km^{-1} （換算値）である。

【0061】

なお、実験に用いた測定装置では、曲率CFの測定に限界があり、その測定限界においては、マイナス側の合計の曲率の変化量CFtと、プラス側の曲率の変化量CF1と、の和の最大が約 -85 km^{-1} である。第1試料SP01においては、厚さTの700nm以降の範囲で測定装置の測定限界に達している。このため、第1試料SP01の曲率の変化量CF5及びCF5aは、測定できていない。

【0062】

図6に表したように、シリコン基板40の上に第1パフ層BF1を成膜した場合、シリコン基板40の曲率は、プラス側に变化する。一方、第1パフ層BF1の上に第2パフ層BF2を成膜した場合、第2パフ層BF2の上に第3パフ層BF3を成膜した場合、第3パフ層BF3の上に第4パフ層BF4を成膜した場合、及び、第4パフ層BF4の上に第5パフ層BF5を成膜した場合、シリコン基板40の曲率は、マイナス側に变化する。

【0063】

シリコン層の上にAlN層を形成した場合、シリコンとAlNとの第1方向の格子定数差により、AlN層に引っ張り応力が印加される。AlN層の上にAlGaN層を形成した場合、AlNとAlGaNとのa軸方向の格子長の差により、AlGaN層に圧縮応力が印加される。さらに、第1AlGaN層の上に、第1AlGaN層よりもAl組成の低い第2AlGaN層を形成した場合、Al組成の異なる2つのAlGaNのa軸方向の格子長の差により、第2AlGaN層に圧縮応力が印加される。そして、AlGaN層の上にGaN層を形成した場合、AlGaNとGaNとのa軸方向の格子長の差により、GaN層に圧縮応力が印加される。第1パフ層BF1を成膜した場合と、第2パフ

10

20

30

40

50

ア層BF2～第5バッファ層BF5を成膜した場合と、の曲率の変化の方向の違いは、印加される応力の違いに起因する。

【0064】

曲率がマイナスである場合、シリコン基板40は、上凸状に反る。すなわち、第1試料SP01～第3試料SP03においては、第2バッファ層BF2～第5バッファ層BF5の成膜により、シリコン基板40が、上凸状に反る。

【0065】

第3試料SP03においては、CF2、CF3、CF4及びCF5の合計の曲率の変化量CFtは、約 -130.4 km^{-1} （換算値）である。合計の曲率の変化量CFtは、圧縮応力によるシリコン基板40の曲率の変化の合計である。また、第3試料SP03においては、CF2a、CF3a、CF4a及びCF5aの合計の曲率の変化量Cfaは、約 -79.8 km^{-1} （換算値）である。なお、図6には、第3試料SP03のt1～t5、CF1～CF5、CF2a～CF5a及びCFtを例示している。

【0066】

図7は、第1の実施形態に係る窒化物半導体ウェーハの特性を例示する表である。

図7は、第1試料SP01～第3試料SP03の特性及びシリコン基板40の曲率の変化の測定結果を表す。

【0067】

図7には、格子不整合率及び曲率の変化量の測定結果が示されている。すなわち、図7には、第1バッファ層BF1と第2バッファ層BF2とのa軸方向の格子不整合率LM2（%）、第2バッファ層BF2と第3バッファ層BF3とのa軸方向の格子不整合率LM3（%）、第3バッファ層BF3と第4バッファ層BF4とのa軸方向の格子不整合率LM4（%）、第4バッファ層BF4と第5バッファ層BF5とのa軸方向の格子不整合率LM5（%）、が示されている。図7には、1バッファ層BF1と第5バッファ層BF5とのa軸方向の格子不整合率LMt（%）が示されている。格子不整合率LM2～LM5、及び、LMtは、逆格子空間マッピングにより取得された値である。

【0068】

さらに、図7には、

- ・第2バッファ層BF2のa軸方向の緩和率SR2、第3バッファ層BF3のa軸方向の緩和率SR3、第4バッファ層BF4のa軸方向の緩和率SR4、第5バッファ層BF5のa軸方向の緩和率SR5、

- ・第2～第5バッファ層BF2～BF5をそれぞれ100nmの厚さまで成膜したことにともなうシリコン基板40の曲率の変化量CF2a（ km^{-1} ）、CF3a（ km^{-1} ）、CF4a（ km^{-1} ）及びCF5a（ km^{-1} ）、

- ・第2～第5バッファ層BF2～BF5の成膜にともなうシリコン基板40の曲率の変化量CF2（ km^{-1} ）、CF3（ km^{-1} ）、CF4（ km^{-1} ）及びCF5（ km^{-1} ）、

- ・CF2a、CF3a、CF4a及びCF5aの合計の曲率の変化量Cfa（ km^{-1} ）、及び、

- ・CF2、CF3、CF4及びCF5の合計の曲率の変化量CFt（ km^{-1} ）、

が示されている。

【0069】

第1試料SP01において、曲率の変化量CF5及びCF5aは、測定限界に達している。このため、図7において、第1試料SP01のCF5、CF5a、Cfa及びCFtは、空欄としている。また、第3試料SP03において、マイナス側の合計の曲率の変化量CFtと、プラス側の曲率の変化量CF1、の和は、 -39.8 km^{-1} であり、測定範囲内である。第3試料SP03は、シリコン基板40の厚さが $950\text{ }\mu\text{m}$ であり、第1試料SP01及び第2試料SP02と異なる。そのため、第3試料SP03におけるマイナス側の合計の曲率の変化量CFtと、プラス側の曲率の変化量CF1については、(2)式を用いて $525\text{ }\mu\text{m}$ の基板厚の曲率に換算した換算値を括弧付きの数値で示してある

10

20

30

40

50

。

【0070】

第2試料SP02においては、マイナス側の合計の曲率の変化量 CF_t と、プラス側の曲率の変化量 CF_1 と、の和が、 -80.8 km^{-1} であり、測定範囲内である。

【0071】

第 i バッファ層BF i の上に設けられた第 $(i+1)$ バッファ層BF $(i+1)$ の a 軸方向の緩和率 SR_i は、例えば、(3)式によって求められる。

【数3】

$$SR_i = \frac{a_2 - a_1}{a_{2R} - a_1} \dots (3)$$

10

(3)式においては、第 i バッファ層BF i の a 軸方向の格子長 a_1 、第 $(i+1)$ バッファ層BF $(i+1)$ の a 軸方向の格子長 a_2 、及び、第 $(i+1)$ バッファ層BF $(i+1)$ の完全に緩和した a 軸方向の格子長 a_{2R} が示される。第 $(i+1)$ バッファ層BF $(i+1)$ の a 軸方向の格子長 a_2 が第 i バッファ層BF i の a 軸方向の格子長 a_1 に一致する場合(完全に歪んでいる場合)に、第 $(i+1)$ バッファ層BF $(i+1)$ の a 軸方向の緩和率 SR_i は、0になる。また、第 $(i+1)$ バッファ層BF $(i+1)$ の a 軸方向の格子長 a_2 が第 $(i+1)$ バッファ層BF $(i+1)$ の完全に緩和した a 軸方向の格子長 a_{2R} に一致する場合(完全に緩和している場合)に、第 $(i+1)$ バッファ層BF $(i+1)$ の a 軸方向の緩和率 SR_i は、1になる。第 $(i+1)$ バッファ層BF $(i+1)$ の a 軸方向の格子長 a_2 と第 i バッファ層BF i の a 軸方向の格子長 a_1 との a 軸方向の格子不整合率が小さく、第 $(i+1)$ バッファ層BF $(i+1)$ の膜厚が薄いほど、第 $(i+1)$ バッファ層BF $(i+1)$ の a 軸方向の緩和率 SR_i は、0に近づく。

20

。

【0072】

図6及び図7に表したように、合計の曲率の変化量 CF_t は、第2試料SP02では、 -97.2 km^{-1} であり、第3試料SP03では、 -130.4 km^{-1} (換算値)である。第3試料SP03の曲率の変化量 CF_t は、第2試料SP02の曲率の変化量 CF_t よりも大きい。また、図6に表したように、第1試料SP01の曲率の変化量 CF_t は、第2試料SP02の曲率の変化量 CF_t よりも大きい。

30

【0073】

従って、第1試料SP01の第1バッファ部51に印加される圧縮応力は、第2試料SP02の第1バッファ部51に印加される圧縮応力よりも大きい。第3試料SP03の第1バッファ部51に印加される圧縮応力は、第2試料SP02の第1バッファ部51に印加される圧縮応力よりも大きい。第1試料SP01及び第3試料SP03においては、第2試料SP02と比較して、より大きい圧縮応力を第1バッファ部51に印加することができ、クラックをより抑制することができる。

【0074】

第1～第3試料SP01～SP03について、さらに解析する。

40

図8は、第1の実施形態に係る窒化物半導体ウェーハの特性を例示するグラフ図である。

図8は、第1試料SP01～第3試料SP03の曲率の変化量 CF_{2a} 、 CF_{3a} 、 CF_{4a} 及び CF_{5a} をプロットしたグラフ図である。図8の縦軸は、シリコン基板40の曲率の変化量 CF (km^{-1})であり、横軸は、隣接する2つのバッファ層の a 軸方向の格子不整合率 LM_x (%)である。図8は、100nmの厚さの窒化物半導体層を形成した場合の、格子不整合率 LM_x と、曲率の変化量 CF と、の関係の一例である。

【0075】

第1試料SP01の CF_{5a} は、前述のように、測定装置の測定限界に達している。このため、第1試料SP01の CF_{5a} は、図8にプロットすることができない。また、第

50

3 試料 S P 0 3 の C F 2 a、C F 3 a、C F 4 a 及び C F 5 a については、(2) 式で求めた換算値を用いている。

【 0 0 7 6 】

図 8 に表したように、 $L M x = 0.8\%$ の領域においては、曲率の変化量 C F の絶対値が、格子不整合率 $L M x$ の増加にともなって増加する。一方、 $0.8\% < L M x$ の領域においては、曲率の変化量 C F の絶対値が、格子不整合率 $L M x$ の増加にともなって減少する。 $0.8\% < L M x$ の領域において、曲率の変化量 C F の絶対値が、格子不整合率 $L M x$ の増加にともなって減少するのは、格子不整合率 $L M x$ が大きくなりすぎて、格子緩和が生じているためであると考えられる。 $L M x = 0.8\%$ とすることにより、格子緩和を抑制することができる。また、格子緩和にともなう転位の発生を抑えることができる。

10

【 0 0 7 7 】

図 8 に表したように、 $L M x < 0.3\%$ の領域における窒化物半導体ウェーハの曲率の変化量 C F の絶対値は、 $0.3\% < L M x < 0.8\%$ の領域における窒化物半導体ウェーハの曲率の変化量 C F の絶対値よりも小さい。窒化物半導体ウェーハにおいては、第 1 バッファ部 5 1 に圧縮応力が印加されている場合に、上凸状に反る。上凸状に反る窒化物半導体ウェーハの曲率の大きさは、第 1 バッファ部 5 1 に印加される圧縮応力の大きさに従う。このため、 $L M x < 0.3\%$ とした場合に第 1 バッファ部 5 1 に印加される圧縮応力は、 $0.3\% < L M x < 0.8\%$ とした場合に第 1 バッファ部 5 1 に印加される圧縮応力よりも小さい。

【 0 0 7 8 】

20

また、 $0.3\% < L M x$ とすることにより、A l N 層と G a N 層との間の A l G a N 層の数を抑えることができる。例えば、A l G a N 層の数を 7 層以下に抑えることができる。A l G a N 層の数が増えると、例えば、T M A ガスの流量や T M G ガスの流量などの成長条件の設定が煩雑になり、窒化物半導体ウェーハの製造が難しくなる。従って、 $0.3\% < L M x$ とすることにより、窒化物半導体ウェーハの製造を容易にすることができる。

【 0 0 7 9 】

さらに、 $L M x < 0.3\%$ の範囲において、 $0.3\% < L M x < 0.8\%$ の範囲と同等の窒化物半導体ウェーハの曲率の変化量を得るためには、A l G a N 層が厚くなる。厚い A l G a N 層は、平坦性を失いやすい。A l G a N 層の平坦性が失われると、A l G a N 層の上に成長する窒化物半導体層の圧縮応力の減少を招く可能性がある。従って、 $0.3\% < L M x$ とすることにより、窒化物半導体ウェーハを薄型化でき、クラックを抑制できる。

30

【 0 0 8 0 】

実施形態においては、隣接する 2 つのバッファ層における a 軸方向の格子不整合率 $L M x$ が、全て $0.3\% < L M x < 0.8\%$ の関係を満たすように、第 1 バッファ層 B F 1 ~ 第 5 バッファ層 B F 5 を形成することにより、 $0.3\% < L M x < 0.8\%$ の関係を満たさない場合に比べて、第 1 バッファ部 5 1 に大きな圧縮応力を印加することができる。

【 0 0 8 1 】

この実験の第 1 試料 S P 0 1 においては、格子不整合率 $L M 2$ ~ 格子不整合率 $L M 5$ において、 $0.3\% < L M x < 0.8\%$ の関係を満たしている (図 7 参照) 。

40

【 0 0 8 2 】

これに対して、第 2 試料 S P 0 2 においては、格子不整合率 $L M 2$ 、及び、格子不整合率 $L M 5$ において、 $0.3\% < L M x < 0.8\%$ の関係を満たしていない。

【 0 0 8 3 】

第 3 試料 S P 0 3 においては、格子不整合率 $L M 2$ ~ 格子不整合率 $L M 5$ において、 $0.3\% < L M x < 0.8\%$ の関係を満たしている。

【 0 0 8 4 】

既に説明したように、第 1 試料 S P 0 1 の曲率の変化量は、第 2 試料 S P 0 2 の曲率の変化量よりも大きく、第 1 試料 S P 0 1 の第 1 バッファ部 5 1 に印加される圧縮応力は、第 2 試料 S P 0 2 の第 1 バッファ部 5 1 に印加される圧縮応力よりも大きい。第 3 試料 S

50

P03の曲率の変化量は、第2試料SP02の曲率の変化量よりも大きく、第3試料SP03の第1バッファ部51に印加される圧縮応力は、第2試料SP02の第1バッファ部51に印加される圧縮応力よりも大きい。このように、隣接する2つのバッファ層におけるa軸方向の格子不整合率LMxが、全て0.3% LMx 0.8%の関係を満たすように、第1バッファ層BF1～第5バッファ層BF5を形成することにより、0.3% LMx 0.8%の関係を満たさない場合に比べて、より大きな圧縮応力を第1バッファ部51に印加することができる。

【0085】

(2)式で表したように、シリコン基板40の曲率は、シリコン基板40の厚さと相関する。従って、シリコン基板40の厚さを変化させても、図8に表したシリコン基板40の厚さを525 μ mとした場合と同様に、0.3% LMx 0.8%の関係を満たすように、第1バッファ層BF1～第5バッファ層BF5を形成することにより、0.3% LMx 0.8%の関係を満たさない場合に比べて、第1バッファ部51に大きな圧縮応力を印加することができる。

10

【0086】

窒化物半導体ウェーハ110において、窒化物半導体を含む機能層10s、第2バッファ部52及び第1バッファ部51の熱膨張係数は、シリコン基板40の熱膨張係数とは異なる。このため、窒化物半導体ウェーハ110においては、機能層10sの成膜時の温度から室温に戻す際に、機能層10s、第2バッファ部52及び第1バッファ部51に引っ張り応力が印加される。従来の窒化物半導体ウェーハにおいては、降温時に印加される引っ張り応力により、窒化物半導体ウェーハが下凸状に反り、機能層10sにクラックが発生してしまう場合があった。

20

【0087】

窒化物半導体ウェーハ110では、室温に戻す際に機能層10sに印加される引っ張り応力を、第1バッファ部51の圧縮応力によってバランスさせることができる。例えば、室温に戻した際の窒化物半導体ウェーハ110の反りが抑えられる。これにより、窒化物半導体ウェーハ110では、機能層10sにクラックが発生することを抑えることができる。

【0088】

$Al_mGa_{1-m}N$ ($0 < m < 1$)を含むバッファ層を、基板と機能層との間に設け、基板から機能層に行くほどバッファ層のAl組成比を減少させる半導体素子がある。この参考例の半導体素子では、例えば、Al組成比を、1.0、0.8、0.6、0.4、0.2及び0のように、減少させる。すなわち、参考例の半導体素子のバッファ層は、Al組成比を均等に分けた5つのバッファ層を含む。AlNとGaNとの物性値から得られるa軸方向の格子不整合率LMcは、2.5%である。AlNとGaNとの実験値から得られるa軸方向の格子不整合率LMtは、例えば、1.9%以上2.5%以下である。これをAl組成比を均等に分けた5つのバッファ層で均等に分割すると、隣接する2つのバッファ層におけるa軸方向の格子不整合率LMxは、0.38%以上0.50%以下である。

30

【0089】

しかしながら、AlNとGaNとのa軸方向の格子不整合率LMtを、Al組成比を均等に分割した5つのバッファ層で分割した場合、隣接する2つのバッファ層におけるa軸方向の格子不整合率LMxが、全て0.3% LMx 0.8%の範囲に入るとは限らない。例えば、AlNの上に100nmの $Al_{0.85}Ga_{0.15}N$ を形成すると、 $Al_{0.85}Ga_{0.15}N$ がひずみ成長してしまうことにより、AlNと $Al_{0.85}Ga_{0.15}N$ との格子不整合率LMxは、0.0%となり、0.3%よりも小さくなる。

40

【0090】

Al組成比を均等に分割することが、AlNとGaNとのa軸方向の格子不整合率LMtを均等に分割することと実質的に同じである場合は、例えば、 $Al_mGa_{1-m}N$ が完全に緩和した場合である。

50

【0091】

エピタキシャル成長などでバッファ層を形成する場合、バッファ層は、下地の結晶性や格子長の影響を受ける。このため、完全に緩和した $Al_mGa_{1-m}N$ を得るためには、 Al の組成比により異なるが、 1000 nm 以上の非常に厚い $Al_mGa_{1-m}N$ を成長させる必要がある。

【0092】

しかしながら、完全に緩和した $Al_mGa_{1-m}N$ の a 軸方向の緩和率 SR_i は、1 であり、圧縮応力が印加されていないために、クラックの抑制に効果を発揮しない。そのため、第 i バッファ層 BF_i の上に設けられた第 $(i+1)$ バッファ層 $BF_{(i+1)}$ の a 軸方向の緩和率 SR_i は、1 よりも小さい必要がある。第 i バッファ層 BF_i の上に設けられた第 $(i+1)$ バッファ層 $BF_{(i+1)}$ の a 軸方向の緩和率 SR_i は、例えば、 0.65 以下であることが好ましい。

10

【0093】

また、 $Al_mGa_{1-m}N$ の膜厚を 1 nm 以上 50 nm 以下程度の膜厚とした場合には、 $Al_mGa_{1-m}N$ がひずみ成長しやすく、 Al 組成比を均等分割することが、 AlN と GaN との a 軸方向の格子不整合率 LM_t を均等分割することに対応しなくなる。

【0094】

本実施形態に係る窒化物半導体ウェーハ 110 では、例えば、 AlN と GaN との格子不整合率 LM_t を、隣接する 2 つのバッファ層における a 軸方向の格子不整合率 LM_x が、全て 0.3% LM_x 0.8% の関係を満たすように、 $AlGaN$ で分割する。これにより、 0.3% LM_x 0.8% の関係を満たさない場合に比べて、第 1 バッファ部 51 に大きな圧縮応力を印加することができる。

20

【0095】

図 9 は、第 1 の実施形態に係る窒化物半導体ウェーハの特性を例示するグラフ図である。

図 9 の縦軸は、刃状転位密度 EDD (cm^{-2}) であり、横軸は、シリコン含有部 55 の成長時間 T_{Si} (minute) である。図 9 は、窒化物半導体ウェーハ 110 の構成において、シリコン含有部 55 の成長時間 T_{Si} を変化させた複数の試料を作製し、これら複数の試料の刃状転位密度 EDD を測定した実験の結果を表す。この実験においては、 SiH_4 が、シリコンの原料ガスとして用いられる。この実験において、シリコン含有部 55 の成長温度は 1040 であり、 SiH_4 の流量は、 350 l m である。また、バッファ部 52 の成長温度は、 1090 である。なお、刃状転位密度 EDD (cm^{-2}) は、例えば、X 線回折法のロッキングカーブの半値幅から求めることができる。

30

【0096】

図 9 に表したように、成長時間 T_{Si} が 0 分の試料においては、刃状転位密度 EDD が、 7.52×10^9 (cm^{-2}) である。成長時間 T_{Si} が 0 分の試料とは、すなわちシリコン含有部 55 が設けられていない試料である。成長時間 T_{Si} が 3 分の試料においては、刃状転位密度 EDD が、 1.12×10^9 (cm^{-2}) である。成長時間 T_{Si} が 4 分の試料においては、刃状転位密度 EDD が、 7.71×10^8 (cm^{-2}) である。成長時間 T_{Si} が 8 分の試料においては、刃状転位密度 EDD が、 6.01×10^8 (cm^{-2}) である。このように、シリコン含有部 55 を設けることによって、刃状転位密度 EDD を低減させることができる。

40

【0097】

シリコン含有部 55 の厚さは、 0.3 原子層以上 2.0 原子層以下であり、好ましくは、 0.5 原子層以上 1.4 原子層以下である。 0.3 原子層よりも薄いと、刃状転位密度 EDD の低減効果が小さくなり、 2.0 原子層よりも厚いと、結晶成長が困難になる。シリコン含有部 55 におけるシリコンの濃度は、 $6.2 \times 10^{19} \text{ atoms/cm}^3$ 以上 $4.0 \times 10^{20} \text{ atoms/cm}^3$ 以下であり、好ましくは、 $1.0 \times 10^{20} \text{ atoms/cm}^3$ 以上 $2.8 \times 10^{20} \text{ atoms/cm}^3$ 以下である。これにより、転位密度をより適切に低減させることができる。

50

【0098】

図10は、第1の実施形態に係る窒化物半導体ウェーハの特性を例示するグラフ図である。

図10の縦軸は、刃状転位密度 EDD (cm^{-2})であり、横軸は、第2バッファ部52の成長開始から5分間の NH_3 ガスの流量 FR_N (l/m)である。図10は、窒化物半導体ウェーハ110の構成において、 NH_3 ガスの流量 FR_N を変化させて第2バッファ部52を形成した複数の試料を作製し、これら複数の試料の刃状転位密度 EDD を測定した実験の結果を表す。この実験において、シリコン含有部55の成長時間 T_{Si} は、3分であり、成長温度は1040である。シリコンの原料ガスは、 SiH_4 であり、 SiH_4 の流量は、350 l/m である。また、第2バッファ部52の成長温度は1090であり、 $TMGa$ の流量は、56.4 ccm である。第2バッファ部52の成長においては、成長開始から5分後に、 NH_3 ガスの流量を40 l/m としている。

10

【0099】

図10に表したように、流量 FR_N が1.0 l/m の試料においては、刃状転位密度 EDD が、 8.05×10^8 (cm^{-2})である。流量 FR_N が2.5 l/m の試料においては、刃状転位密度 EDD が、 4.44×10^8 (cm^{-2})である。流量 FR_N が10 l/m の試料においては、刃状転位密度 EDD が、 5.11×10^8 (cm^{-2})である。流量 FR_N が40 l/m の試料においては、刃状転位密度 EDD が、 1.12×10^9 cm^{-2} である。

【0100】

このように、第2バッファ部52の形成においては、成長開始から5分間の NH_3 ガスの流量 FR_N を2.5 l/m 以上10 l/m 以下にする。つまり、III族元素(例えばガリウム)とV族元素(例えば窒素)との比であるV/III比を、490以上1950以下にする。これにより、転位密度をより適切に低減させることができる。

20

【0101】

一方、第1バッファ層BF1~第nバッファ層BFnにおいて、隣接する2つのバッファ層の、a軸方向の格子不整合率 LMx が、0.3% LMx 0.8%の関係を満たさない第1バッファ部51の上に、シリコン含有部55を設けた参考例がある。参考例は、より具体的には、AlN層(第1バッファ層BF1)と、AlN層の上に設けられた $Al_{0.7}Ga_{0.3}N$ 層と、 $Al_{0.7}Ga_{0.3}N$ 層の上に設けられた $Al_{0.5}Ga_{0.5}N$ 層と、 $Al_{0.5}Ga_{0.5}N$ 層の上に設けられた $Al_{0.25}Ga_{0.75}N$ 層(第nバッファ層BFn)と、 $Al_{0.25}Ga_{0.75}N$ 層の上に設けられたSiN層(シリコン含有部55)と、SiN層の上に設けられたGaN層(第2バッファ部52)と、を含む。この参考例の構造では、隣接する2つのバッファ層の、a軸方向の格子不整合率 LMx において、0.3% LMx 0.8%の関係を満たさない部分が生じる。参考例では、シリコン原料ガスを SiH_4 とし、 SiH_4 の流量を350 l/m とし、成長時間 T_{Si} を6分として、SiN層が形成される。また、参考例では、 NH_3 ガスの流量を20 l/m とし、V/III比を3900として、GaN層が形成される。この参考例においては、刃状転位密度 EDD が、 5.78×10^9 (cm^{-2})である。このように、0.3% LMx 0.8%の関係を満たさない第1バッファ部51の上にシリコン含有部55を設けても、転位密度を低減させる効果は小さい。このように、バッファ層が適切でない場合には、シリコン含有部55を設けても、転位密度を低減させることは難しい。

30

40

【0102】

本願発明者は、クラックの抑制について実験を行う中で、転位密度を評価し、クラックを抑制しつつ転位密度を低減できる構成を見出した。すなわち、隣接する2つのバッファ層において、a軸方向の格子不整合率 LMx が、全て0.3% LMx 0.8%の関係を満たす第1バッファ層BF1~第nバッファ層BFnを設けることで、クラックを抑制できることを見出した。そして、本願発明者は、その実験の過程において、第1バッファ部51と第2バッファ部52との間に、シリコン含有部55を設けることによって、転位密度を低減できることを発見した。第1バッファ部51の上に形成されたシリコン含有部

50

55は、シリコン含有部55の上に形成される窒化物半導体層(上層部15)の膜質に影響を与える(図4(a)~図4(d)参照)。転位密度の低減は、シリコン含有部55を設けることによって、上層部15(この例では第2バッファ部52)の膜質が改善されたためであると考えられる。

【0103】

このように、本実施形態に係る窒化物半導体ウェーハ110では、クラックを抑制し、転位密度を低減させることができる。これは、本願発明者の実験によって初めて導き出された効果である。

【0104】

実施形態において、厚さ t_1 は、例えば、120nm(80nm以上180nm以下)であり、厚さ t_2 は、例えば、100nm(50nm以上150nm以下)であり、厚さ t_3 は、例えば、200nm(150nm以上250nm以下)であり、厚さ t_4 は、例えば、250nm(200nm以上300nm以下)であり、厚さ t_5 は、例えば、330nm(300nm以上350nm以下)である。

10

【0105】

または、厚さ t_1 は、例えば、240nm(200nm以上300nm以下)であり、厚さ t_2 は、例えば、150nm(100nm以上200nm以下)であり、厚さ t_3 は、例えば、300nm(250nm以上350nm以下)であり、厚さ t_4 は、例えば、400nm(350nm以上450nm以下)であり、厚さ t_5 は、例えば、500nm(450nm以上550nm以下)である。

20

【0106】

または、厚さ t_1 は、例えば、360nm(300nm以上400nm以下)であり、厚さ t_2 は、例えば、200nm(150nm以上250nm以下)であり、厚さ t_3 は、例えば、400nm(350nm以上450nm以下)であり、厚さ t_4 は、例えば、500nm(450nm以上550nm以下)であり、厚さ t_5 は、例えば、600nm(550nm以上650nm以下)である。

【0107】

このように、厚さ t_2 、厚さ t_3 、厚さ t_4 、及び、厚さ t_5 は、厚さ t_1 に対応して変化させても良い。なお、厚さ t_1 ~厚さ t_5 は、上記に限らない。例えば、厚さ t_2 、厚さ t_3 、厚さ t_4 、及び、厚さ t_5 は、例えば、バッファ層の成長にともなって窒化物半導体ウェーハ110の曲率 CF が変化する範囲において、任意に設定することができる。

30

【0108】

図11は、第1の実施形態に係る別の窒化物半導体ウェーハの構成を例示する模式的断面図である。

図11に表したように、窒化物半導体ウェーハ111において、第1バッファ部51は、第1バッファ層BF1~第4バッファ層BF4の4層の窒化物半導体層を含む。

この例において、第4バッファ層BF4は、 $Al_{x_4}Ga_{1-x_4}N$ ($0 < x_4 < 1$)を含む。この例において、第4バッファ層BF4は、例えば、AlGa_Nを含む。第4バッファ部BF4のAl組成比 x_4 は、例えば、0.15である。

40

【0109】

$x_0 = 0$ 、及び、 $x_4 = 0.15$ である場合、第4バッファ層BF4(第 n バッファ層BF n)と第2バッファ部52との a 軸方向の格子不整合率 LM_x も、 $0.3\% < LM_x < 0.8\%$ の関係を満たす。このように、第 n バッファ層BF n と第2バッファ部52との a 軸方向の格子不整合率 LM_x が、 $0.3\% < LM_x < 0.8\%$ の関係を満たしてもよい。

【0110】

この窒化物半導体ウェーハ111においても、隣接する2つのバッファ層における a 軸方向の格子不整合率 LM_x が、全て $0.3\% < LM_x < 0.8\%$ の関係を満たす第1バッファ部51と、シリコン含有部55と、を設けることにより、クラックを抑制し、転位密

50

度を低減させることができる。

【0111】

図12は、第1の実施形態に係る別の窒化物半導体ウェーハの構成を例示する模式的断面図である。

図12に表したように、窒化物半導体ウェーハ112において、機能層10sは、第1半導体層10と、第2半導体層20と、発光層30と、積層部32と、を含む。すなわち、窒化物半導体ウェーハ112は、半導体発光素子を窒化物半導体素子として製造するためのウェーハである。

【0112】

第1半導体層10は、窒化物半導体を含む。第1半導体層10は、例えば、第1導電形のGaNを含む。第1導電形はn形であり、第2導電形はp形である。第1導電形がp形であり、第2導電形がn形でもよい。以下では、第1導電形がn形、第2導電形がp形である場合として説明を行う。例えば、第1半導体層10は、n形GaN層である。この例では、例えば、第1半導体層10が不純物含有層ILである。不純物含有層ILは、第2半導体層20でもよい。

10

【0113】

第1半導体層10は、第2バッファ部52の上に設けられる。積層部32は、第1半導体層10の上に設けられる。発光層30は、積層部32の上に設けられる。すなわち、発光層30は、第1半導体層10の上に設けられ、積層部32は、第1半導体層10と発光層30との間に設けられる。第2半導体層20は、発光層30の上に設けられる。第2半導体層20は、窒化物半導体を含み、第2導電形である。第2半導体層20は、例えば、p形GaN層である。第1半導体層10と第2半導体層20とを介して発光層30に電流を流すことで、発光層30から光が放出される。積層部32は、機能層10sに適宜設けられ、省略可能である。

20

【0114】

図13は、第1の実施形態に係る別の窒化物半導体ウェーハの一部の構成を例示する模式的断面図である。

図13に表したように、発光層30は、複数の障壁層33と、複数の障壁層33どうしの間に設けられた井戸層34と、を含む。例えば、複数の障壁層33と複数の井戸層34とが、Z軸方向に沿って交互に積層される。

30

【0115】

井戸層34の数は、1つでも良く、2以上でも良い。すなわち、発光層30は、SQW (Single-Quantum Well) 構造、または、MQW (Multi-Quantum Well) 構造を有することができる。

【0116】

障壁層33のバンドギャップエネルギーは、井戸層34のバンドギャップエネルギーよりも大きい。井戸層34には、例えば $In_{1-N}Ga_N$ ($0 < N < 1$) が用いられる。障壁層33には、例えばGaNが用いられる。

【0117】

障壁層33は、III族元素とV族元素とを含む窒化物半導体を含む。井戸層34は、III族元素とV族元素とを含む窒化物半導体を含む。井戸層34は、例えば、インジウム (In) とガリウム (Ga) を含む窒化物半導体を含む。

40

【0118】

図14は、第1の実施形態に係る別の窒化物半導体ウェーハの一部の構成を例示する模式的断面図である。

図14に表したように、積層部32は、交互に積層された複数の高バンドギャップエネルギー層35と複数の低バンドギャップエネルギー層36とを含む。複数の高バンドギャップエネルギー層35は、窒化物半導体を含む。複数の低バンドギャップエネルギー層36は、窒化物半導体を含む。複数の低バンドギャップエネルギー層36のそれぞれのバンドギャップエネルギーは、複数の高バンドギャップエネルギー層35のそれぞれのバンド

50

ギャップエネルギーよりも低い。複数の低バンドギャップエネルギー層 36 のそれぞれのバンドギャップエネルギーは、複数の井戸層 34 のそれぞれのバンドギャップエネルギーよりも高い。

積層部 32 は、例えば、超格子層である。

【0119】

高バンドギャップエネルギー層 35 は、III 族元素と V 族元素とを含む窒化物半導体を含む。低バンドギャップエネルギー層 36 は、III 族元素と V 族元素とを含む窒化物半導体を含む。低バンドギャップエネルギー層 36 は、例えば、In と Ga を含む窒化物半導体を含む。

【0120】

この例において、窒化物半導体ウェーハ 112 は、中間層 60 を、さらに備える。

中間層 60 は、第 2 バッファ部 52 と機能層 10s との間に設けられる。中間層 60 は、第 1 層 61 と、第 2 層 62 と、第 3 層 63 とを含む。第 2 層 62 は、第 1 層 61 の上に設けられる。第 3 層 63 は、第 1 層 61 の上において、第 1 層 61 と第 2 層 62 との間に設けられる。例えば、第 1 層 61 と第 3 層 63 と第 2 層 62 との順に積層されたセットが、Z 軸方向に沿って複数積層される。

【0121】

第 1 層 61 は、Al を含む窒化物半導体を含む。第 2 層 62 は、第 1 層 61 の Al 組成比よりも低い Al 組成比を有する窒化物半導体を含む。第 3 層 63 は、Al を含む窒化物半導体を含む。第 3 層 63 の Al 組成比は、第 1 層 61 の Al 組成比よりも低く、第 2 層 62 の Al 組成比よりも高い。第 1 層 61 には、例えば、AlN 層が用いられる。第 2 層 62 には、例えば、GaN 層が用いられる。第 3 層 63 には、例えば、AlGaN 層が用いられる。

【0122】

第 1 層 61 の厚さは、例えば、12 nm (例えば 10 nm 以上 14 nm 以下) である。第 2 層 62 の厚さは、例えば、450 nm (例えば 300 nm 以上 600 nm 以下) である。第 3 層 63 の厚さは、例えば、20 nm (例えば 15 nm 以上 25 nm 以下) である。

【0123】

中間層 60 を設けることにより、例えば、シリコン基板 40 と機能層 10s との間における格子不整合による貫通転位などの欠陥の伝搬が抑制される。これにより、例えば、窒化物半導体素子を高性能化できる。なお、中間層 60 において、第 3 層 63 は、必要に応じて設けられ、省略可能である。

【0124】

この例において、窒化物半導体ウェーハ 112 は、下地層 70 を、さらに備える。

下地層 70 は、第 2 バッファ部 52 と機能層 10s との間に設けられる。この例において、下地層 70 は、中間層 60 と機能層 10s との間に設けられる。下地層 70 は、窒化物半導体を含む。下地層 70 に含まれる不純物の濃度は、機能層 10s に含まれる不純物の濃度よりも低い。下地層 70 に含まれる不純物の濃度は、第 1 半導体層 10 に含まれる不純物の濃度よりも低い。下地層 70 には、例えば、ノンドープの GaN 層 (i-GaN 層) が用いられる。下地層 70 の厚さは、例えば、1000 nm 以上である。

【0125】

図 15 は、第 1 の実施形態に係る別の窒化物半導体ウェーハの特性を例示するグラフ図である。

図 15 の縦軸は、刃状転位密度 (cm^{-2}) であり、横軸は、シリコン含有部 55 の成長時間 T_{Si} (minute) である。図 15 は、窒化物半導体ウェーハ 112 の構成において、シリコン含有部 55 の成長時間 T_{Si} を変化させた複数の試料を作製し、これら複数の試料の刃状転位密度を測定した実験の結果を表す。この実験においては、シリコン含有部 55 の成長温度は 1040 である。この実験においては、 SiH_4 が、シリコンの原料ガスとして用いられ、 SiH_4 の流量は、350 l/min である。

10

20

30

40

50

【0126】

図15に表したように、成長時間 T_{Si} が0分の試料においては、刃状転位密度が、 1.6×10^9 (cm^{-2})である。成長時間 T_{Si} が11分の試料においては、刃状転位密度が、 5.77×10^8 (cm^{-2})である。

このように、窒化物半導体ウェーハ112においても、クラックを抑制し、転位密度を低減させることができる。

【0127】

図16は、第1の実施形態に係る別の窒化物半導体ウェーハの構成を例示する模式的断面図である。

図16に表したように、窒化物半導体ウェーハ113において、機能層10sは、第2バッファ部52の上に設けられた第3半導体層83と、第3半導体層83の上に設けられ、第3半導体層83よりも大きいバンドギャップを有する第4半導体層84と、を含む。この窒化物半導体ウェーハ114は、例えば、GaN系HEMTを窒化物半導体素子として製造するためのウェーハである。

【0128】

第3半導体層83は、チャンネル層であり、第4半導体層84は、バリア層である。第3半導体層83と第4半導体層84とは、ヘテロ接合をしている。第3半導体層83には、例えば、AlGaInまたはGaNなどが用いられる。第4半導体層84には、例えば、AlGaInまたはGaNなどが用いられる。第3半導体層83は、例えば、ノンドープである。第3半導体層83は、例えば、不純物を含まない。第4半導体層84は、例えば、ノンドープまたはn形である。第4半導体層84は、例えば、不純物を含まないか、n形の不純物を含む。第3半導体層83は、例えば、ノンドープのGaN層である。第4半導体層84は、例えば、ノンドープまたはn形のAlGaIn層である。

【0129】

第4半導体層84の上には、ソース電極85とドレイン電極86とが互いに離間して設けられる。ソース電極85及びドレイン電極86は、それぞれ第4半導体層84の表面にオーミック接触している。ソース電極85とドレイン電極86との間における第4半導体層84の上には、ゲート電極87が設けられる。ゲート電極87は、第4半導体層84の表面にショットキー接触している。

【0130】

第4半導体層84の格子定数は、第3半導体層83の格子定数よりも小さい。これにより、第4半導体層84に歪みが生じて、ピエゾ効果により第4半導体層84内にピエゾ極が生じる。これにより、第3半導体層83における第4半導体層84との界面付近に2次元電子ガス88が形成される。ゲート電極87に印加する電圧を制御することで、ゲート電極87の下の2次元電子ガス88の濃度が増減する。これにより、ソース電極85とドレイン電極86との間に流れる電流が制御される。

この窒化物半導体ウェーハ113においても、クラックを抑制し、転位密度を低減させることができる。

【0131】

(第2の実施の形態)

図17は、第2の実施形態に係る窒化物半導体素子の構成を例示する模式的断面図である。

図17に表したように、本実施形態に係る窒化物半導体素子210は、第1バッファ部51と、シリコン含有部55と、上層部15と、を備える。上層部15は、第2バッファ部52と機能層10sとを含む。

窒化物半導体素子210は、窒化物半導体ウェーハ110によって製造される。第1バッファ部51は、シリコン基板40の上に形成される。窒化物半導体素子210において、シリコン基板40は、省略可能である。第1バッファ部51、シリコン含有部55、第2バッファ部52及び機能層10sに関しては、第1の実施形態に関して説明した構成を適用することができる。

これにより、クラックを抑制し、転位密度を低減させた窒化物半導体素子 210 が提供される。

【0132】

(第3の実施形態)

本実施形態は、窒化物半導体ウェーハの製造方法に係る。本実施形態は、窒化物半導体素子の製造方法の一部に対応する。

図18(a)~図18(e)は、第3の実施形態に係る窒化物半導体ウェーハの製造方法を例示する工程順模式的断面図である。

図18(a)に表したように、シリコン基板40の上に第1バッファ層BF1を形成する。例えば、120nmの厚さのAlN層を第1バッファ層BF1として形成する。第1バッファ層BF1の上に、第2バッファ層BF2を形成する。例えば、厚さ100nm、Al組成比50%のAlGaN層を第2バッファ層BF2として形成する。第2バッファ層BF2の上に、第3バッファ層BF3を形成する。例えば、厚さ200nm、Al組成比30%のAlGaN層を第3バッファ層BF3として形成する。第3バッファ層BF3の上に、第4バッファ層BF4を形成する。例えば、厚さ250nm、Al組成比15%のAlGaN層を第4バッファ層BF4として形成する。第4バッファ層BF4の上に、第5バッファ層BF5を形成する。例えば、360nmの厚さのGaN層を第5バッファ層BF5として形成する。これにより、シリコン基板40の上に、第1バッファ部51を形成する。

【0133】

第1バッファ部51においては、第2バッファ層BF2~第4バッファ層BF4のAlGaN層のAl組成比を調整することにより、第1バッファ層BF1~第5バッファ層BF5において、隣接する2つのバッファ層におけるa軸方向の格子不整合率LMxが、全て0.3% LMx 0.8%の関係を満たすようにする。これにより、第1バッファ部51において、0.3% LMx 0.8%の関係を満たさない場合よりも大きな圧縮応力が印加される。これにより、後に形成する機能層10sにおいて、クラックの発生が抑制される。

【0134】

図18(b)に表したように、第1バッファ部51(第5バッファ層BF5)の上に、シリコン含有部55を形成する。シリコン含有部55は、例えば、第1バッファ部51を形成したシリコン基板40に、1040にて、350l/minの流量でSiH₄を8分間供給することによって形成される。

【0135】

図18(c)に表したように、シリコン含有部55の上に、1090にて、第2バッファ部52を形成する。例えば、2000nmの厚さのGaN層を第2バッファ部52として形成する。

【0136】

図18(d)に表したように、第2バッファ部52の上に、第1層61を形成する。例えば、12nmの厚さのAlN層を第1層61として形成する。第1層61の上に、第3層63を形成する。例えば、24nmの厚さのAlGaN層を第3層63として形成する。第3層63の上に、第2層62を形成する。例えば、350nmの厚さのGaN層を第2層62として形成する。第1層61、第3層63及び第2層62の形成を複数回繰り返し、第1層61、第3層63及び第2層62のセットを複数積層させる。これにより、第2バッファ部52の上に、中間層60を形成する。

【0137】

中間層60の上に、下地層70を形成する。例えば、1000nmの厚さのi-GaN層を下地層70として形成する。

【0138】

図18(e)に表したように、下地層70の上に、第1半導体層10を形成する。例えば、厚さ1000nmのn形GaN層を第1半導体層10として形成する。

【0139】

第1半導体層10の上に、高バンドギャップエネルギー層35と低バンドギャップエネルギー層36とを交互に複数積層させる。高バンドギャップエネルギー層35には、例えば、GaN層を用いる。低バンドギャップエネルギー層36には、例えば、InGaN層を用いる。これにより、第1半導体層10の上に、積層部32を形成する。

【0140】

積層部32の上に、障壁層33と井戸層34とを交互に複数積層させる。障壁層33には、例えば、GaN層を用いる。井戸層34には、例えば、InGaN層を用いる。これにより、積層部32の上に、発光層30を形成する。

【0141】

発光層30の上に、第2半導体層20を形成する。例えば、厚さ100nmのp形GaN層を第2半導体層20として形成する。これにより、下地層70の上に、機能層10sが形成される。第2バッファ部52と中間層60と下地層70と機能層10sを含む上層部15が、シリコン含有部55の上に形成される。

以上により、窒化物半導体ウェーハ113が完成する。

【0142】

実施形態において、半導体層の成長には、例えば、有機金属気相堆積(Metal-Organic Chemical Vapor Deposition: MOCVD)法、有機金属気相成長(Metal-Organic Vapor Phase Epitaxy: MOVPE)法、分子線エピタキシー(Molecular Beam Epitaxy: MBE)法、及び、ハライド気相エピタキシー法(HVPE)法などを用いることができる。

【0143】

例えば、MOCVD法またはMOVPE法を用いた場合には、各半導体層の形成の際の原料には、以下を用いることができる。Gaの原料として、例えばTMGa(トリメチルガリウム)及びTEGa(トリエチルガリウム)を用いることができる。Inの原料として、例えば、TMIn(トリメチルインジウム)及びTEIn(トリエチルインジウム)などを用いることができる。Alの原料として、例えば、TMAI(トリメチルアルミニウム)などを用いることができる。Nの原料として、例えば、NH₃(アンモニア)、MMHy(モノメチルヒドラジン)及びDMHy(ジメチルヒドラジン)などを用いることができる。Siの原料としては、SiH₄(モノシラン)、Si₂H₆(ジシラン)などを用いることができる。

【0144】

図19は、第3の実施形態に係る窒化物半導体ウェーハの製造方法を例示するフローチャート図である。

図19に表したように、実施形態に係る窒化物半導体ウェーハの製造方法は、第1バッファ部51を形成するステップS110と、シリコン含有部55を形成するステップS120と、上層部15を形成するステップS130と、を含む。

【0145】

ステップS110では、例えば、図18(a)に関して説明した処理を実施する。ステップS120では、例えば、図18(b)に関して説明した処理を実施する。ステップS130では、例えば、図18(c)~図18(e)に関して説明した処理を実施する。

これにより、クラックを抑制し、転位密度を低減させた窒化物半導体ウェーハが製造される。

【0146】

実施形態によれば、クラックを抑制し、転位密度を低減させた窒化物半導体ウェーハ、窒化物半導体素子及び窒化物半導体ウェーハの製造方法が提供される。

【0147】

なお、本明細書において「窒化物半導体」とは、 $B_x In_y Al_z Ga_{1-x-y-z} N$ ($0 < x < 1, 0 < y < 1, 0 < z < 1, x + y + z < 1$)なる化学式において組成比x、y及びzをそれぞれの範囲内で変化させた全ての組成の半導体を含むものとする。またさらに、上記化学式において、N(窒素)以外のV族元素もさらに含むもの、導電形な

10

20

30

40

50

どの各種の物性を制御するために添加される各種の元素をさらに含むもの、及び、意図せずに含まれる各種の元素をさらに含むものも、「窒化物半導体」に含まれるものとする。

【0148】

なお、本願明細書において、「垂直」及び「平行」は、厳密な垂直及び厳密な平行だけではなく、例えば製造工程におけるばらつきなどを含むものであり、実質的に垂直及び実質的に平行であれば良い。

【0149】

以上、具体例を参照しつつ、本発明の実施の形態について説明した。しかし、本発明の実施形態は、これらの具体例に限定されるものではない。例えば、窒化物半導体ウェーハ及び窒化物半導体素子に含まれる、シリコン基板、第1バッファ部、シリコン含有部、上層部、第2バッファ部、機能層、不純物含有層及び第1～第nバッファ層などの各要素の具体的な構成に関しては、当業者が公知の範囲から適宜選択することにより本発明を同様に実施し、同様の効果を得ることができる限り、本発明の範囲に包含される。

10

また、各具体例のいずれか2つ以上の要素を技術的に可能な範囲で組み合わせたものも、本発明の要旨を包含する限り本発明の範囲に含まれる。

【0150】

その他、本発明の実施の形態として上述した窒化物半導体ウェーハ、窒化物半導体素子及び窒化物半導体ウェーハの製造方法を基にして、当業者が適宜設計変更して実施し得る全ての窒化物半導体ウェーハ、窒化物半導体素子及び窒化物半導体ウェーハの製造方法も、本発明の要旨を包含する限り、本発明の範囲に属する。

20

【0151】

その他、本発明の思想の範疇において、当業者であれば、各種の変更例及び修正例に想到し得るものであり、それら変更例及び修正例についても本発明の範囲に属するものと解される。

【0152】

本発明のいくつかの実施形態を説明したが、これらの実施形態は、例として提示したものであり、発明の範囲を限定することは意図していない。これら新規な実施形態は、その他の様々な形態で実施されることが可能であり、発明の要旨を逸脱しない範囲で、種々の省略、置き換え、変更を行うことができる。これら実施形態やその変形は、発明の範囲や要旨に含まれるとともに、特許請求の範囲に記載された発明とその均等の範囲に含まれる。

30

【符号の説明】

【0153】

10...第1半導体層、10s...機能層、15...上層部、20...第2半導体層、30...発光層、32...積層部、33...障壁層、34...井戸層、35...高バンドギャップエネルギー層、36...低バンドギャップエネルギー層、40...シリコン基板、51...第1バッファ部、52...第2バッファ部、55...シリコン含有部、60...中間層、61...第1層、62...第2層、63...第3層、70...下地層、83...第3半導体層、84...第4半導体層、85...ソース電極、86...ドレイン電極、87...ゲート電極、88...2次元電子ガス、110、111、112、113、114...窒化物半導体ウェーハ、210...窒化物半導体素子、BF1...第1バッファ層、BF1a...主面、BF2...第2バッファ層、BF3...第3バッファ層、BF4...第4バッファ層、BF5...第5バッファ層、BFi...第iバッファ層、BFn...第nバッファ層、BF(i+1)...第(i+1)バッファ層、CF、CF2～CF5、CF2a～CF5a、Cfa、Cft...変化量、IL...不純物含有層、LM、LMc、Lmt、LMx、LM2～LM5...格子不整合率、SRi、SR2～SR5...緩和率、t0～t5...厚さ、x2～x4...組成比

40

【要約】

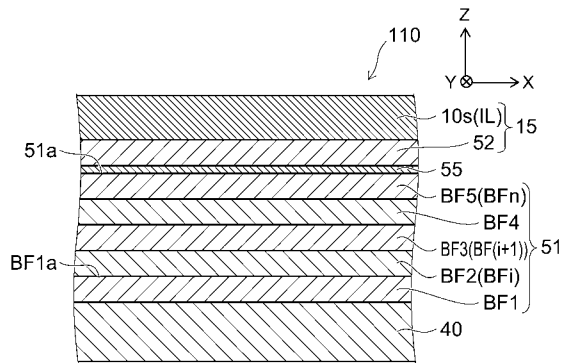
【課題】クラックを抑制し、転位密度の低い窒化物半導体ウェーハ、窒化物半導体素子及び窒化物半導体ウェーハの製造方法を提供する。

50

【解決手段】実施形態によれば、シリコン基板、第1バッファ部、シリコン含有部及び上層部を備えた窒化物半導体ウェーハが提供される。第1バッファ部は、シリコン基板の上に設けられ、窒化物半導体を含む第1～第nバッファ層を有する。第1～第nバッファ層のうちの第iバッファ層は、格子長 W_i を有する。第iバッファ層の上に設けられた第(i+1)バッファ層は、格子長 $W(i+1)$ を有する。第1～第nバッファ層において、前記第iバッファ層及び前記第(i+1)バッファ層は、 $(W(i+1) - W_i) / W_i > 0.008$ の関係を満たす。シリコン含有部は、第1バッファ部の上に設けられる。上層部は、窒化物半導体を含み、シリコン含有部の上に設けられる。

【選択図】図1

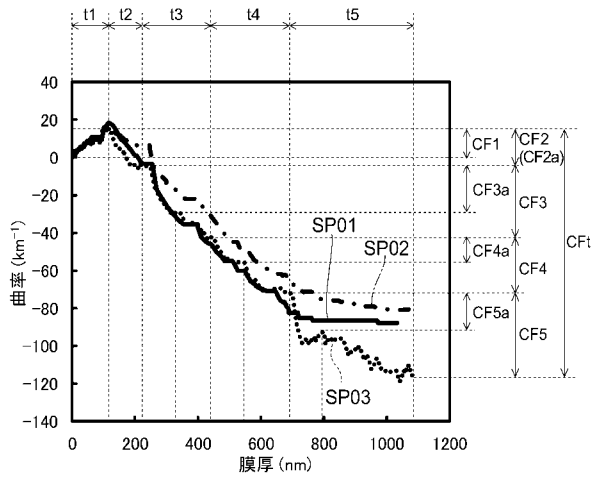
【図1】



【図5】

	SP01	SP02	SP03
t0 (μm)	525	525	950
t1 (nm)	120	120	120
GT1 (°C)	1170	1170	1170
TMA1 (ccm)	25	25	25
N1 (lm)	0.8	0.8	0.8
GR1 (nm/min)	6.1	6.1	6.1
t2 (nm)	100	100	100
x2	0.517	0.713	0.557
GT2 (°C)	1140	1140	1140
TMA2 (ccm)	50	50	50
TMG2 (ccm)	11.0	5.1	9.8
N2 (lm)	2.5	2.5	2.5
GR2 (nm/min)	12.2	12.2	12.2
t3 (nm)	200	200	215
x3	0.292	0.458	0.309
GT3 (°C)	1140	1140	1140
TMA3 (ccm)	30	50	30
TMG3 (ccm)	16.8	12	16.8
N3 (lm)	2.5	2.5	2.5
GR3 (nm/min)	20.8	20.8	20.8
t4 (nm)	250	250	250
x4	0.158	0.252	0.162
GT4 (°C)	1140	1140	1140
TMA4 (ccm)	15.1	25	15.1
TMG4 (ccm)	20.4	18	20.4
N4 (lm)	2.5	2.5	2.5
GR4 (nm/min)	22.7	22.7	22.7
t5 (nm)	365	400	400
GT5 (°C)	1230	1230	1230
TMG5 (ccm)	47	47	47
N5 (lm)	20	20	20
GR5 (nm/min)	36.3	36.3	36.3

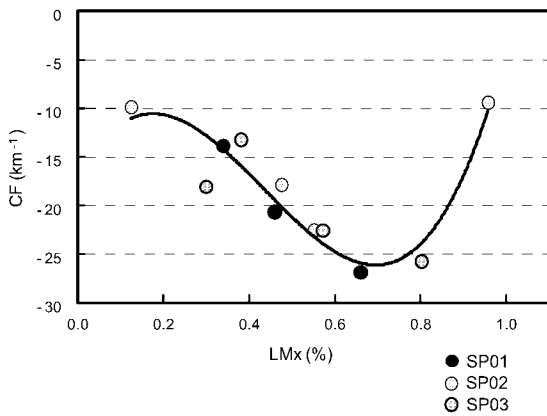
【 図 6 】



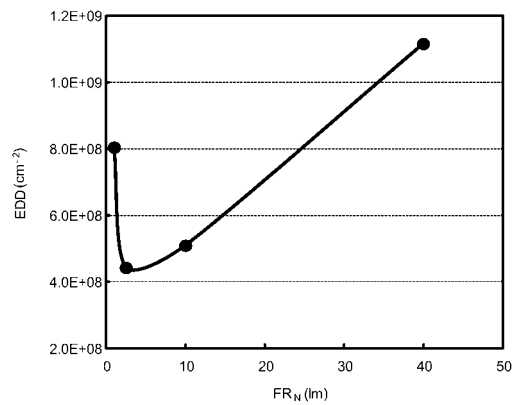
【 図 7 】

	SP01	SP02	SP03
CF1 (km ⁻¹)	18.3	16.4	4.4 (14.4)
LM2 (%)	0.46	0.12	0.30
SR2	0.39	0.18	0.28
CF2a (km ⁻¹)	-20.7	-9.9	-5.5 (-18.1)
CF2 (km ⁻¹)	-20.7	-9.9	-5.5 (-18.1)
LM3 (%)	0.66	0.55	0.80
SR3	0.52	0.46	0.58
CF3a (km ⁻¹)	-26.9	-22.6	-7.9 (-25.8)
CF3 (km ⁻¹)	-41.1	-33.4	-11.8 (-38.5)
LM4 (%)	0.34	0.47	0.38
SR4	0.37	0.41	0.41
CF4a (km ⁻¹)	-13.9	-17.9	-4.1 (-13.3)
CF4 (km ⁻¹)	-33.1	-35.9	-9.1 (-29.8)
LM5 (%)	0.63	0.96	0.57
SR5	0.65	0.74	0.60
CF5a (km ⁻¹)		-9.4	-6.9 (-22.6)
CF5 (km ⁻¹)		-18.0	-13.4 (-44.0)
LMt (%)	2.10	2.12	2.07
CFa (km ⁻¹)		-59.7	-24.4 (-79.8)
CFt (km ⁻¹)		-97.2	-39.8 (-130.4)

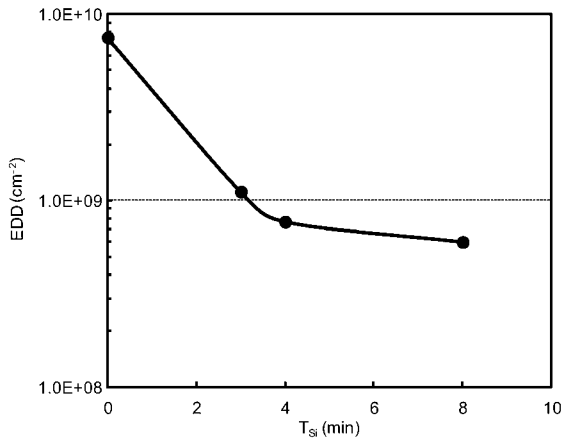
【 図 8 】



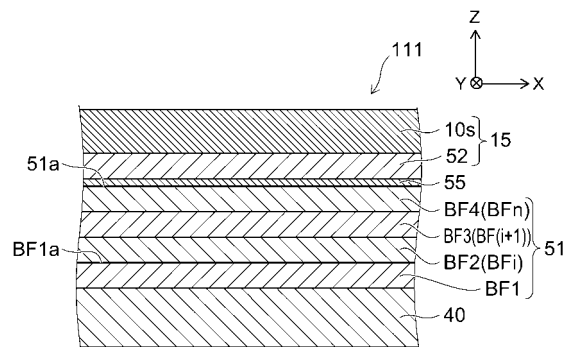
【 図 10 】



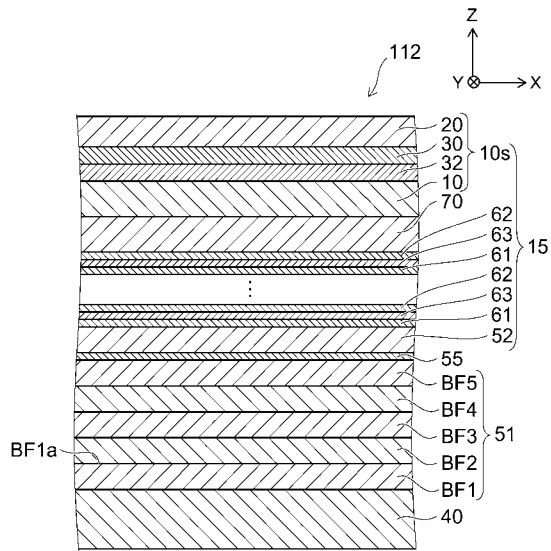
【 図 9 】



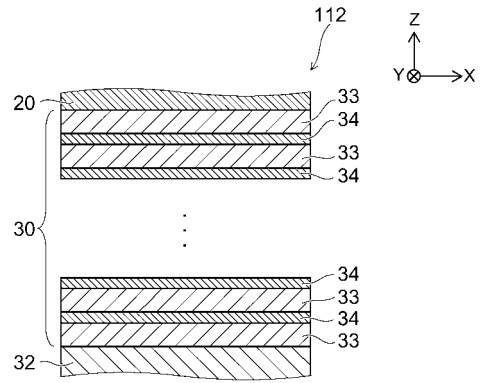
【 図 11 】



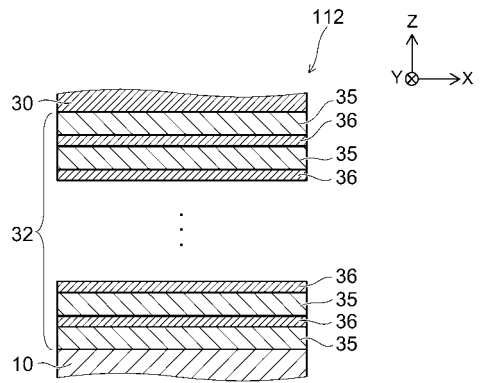
【 図 1 2 】



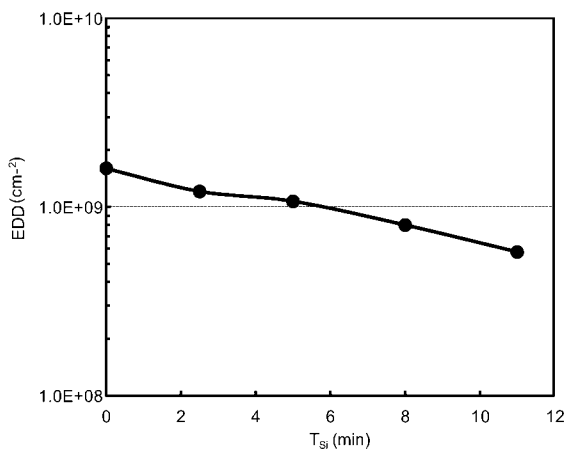
【 図 1 3 】



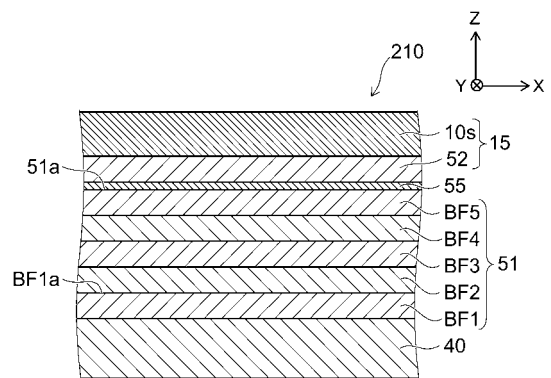
【 図 1 4 】



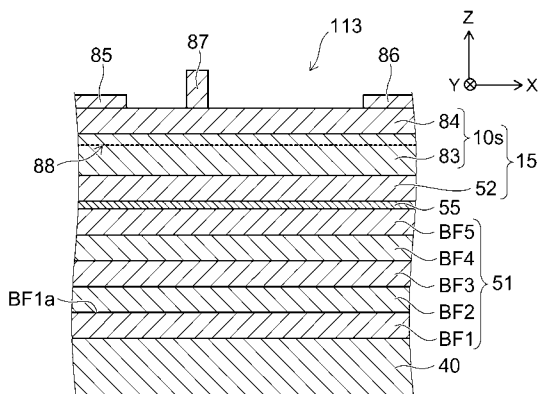
【 図 1 5 】



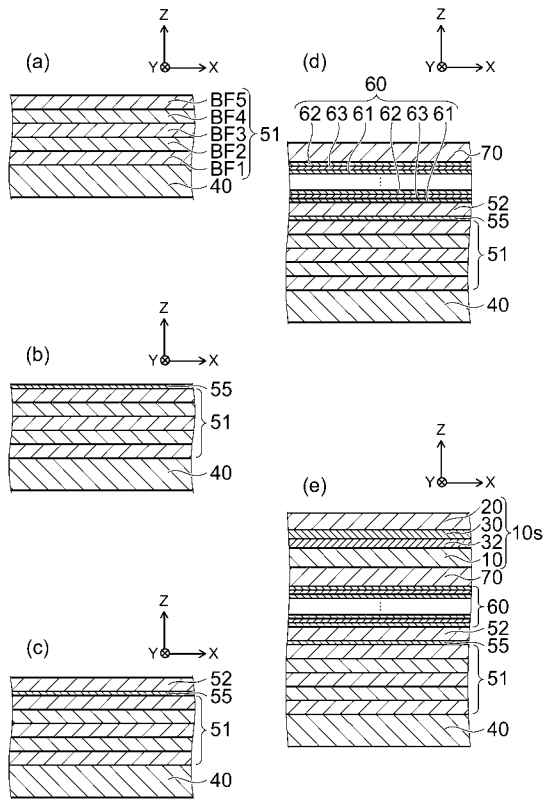
【 図 1 7 】



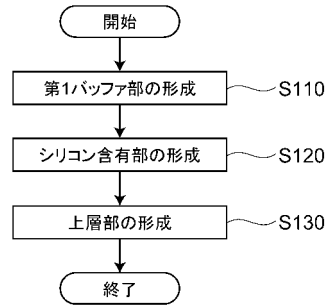
【 図 1 6 】



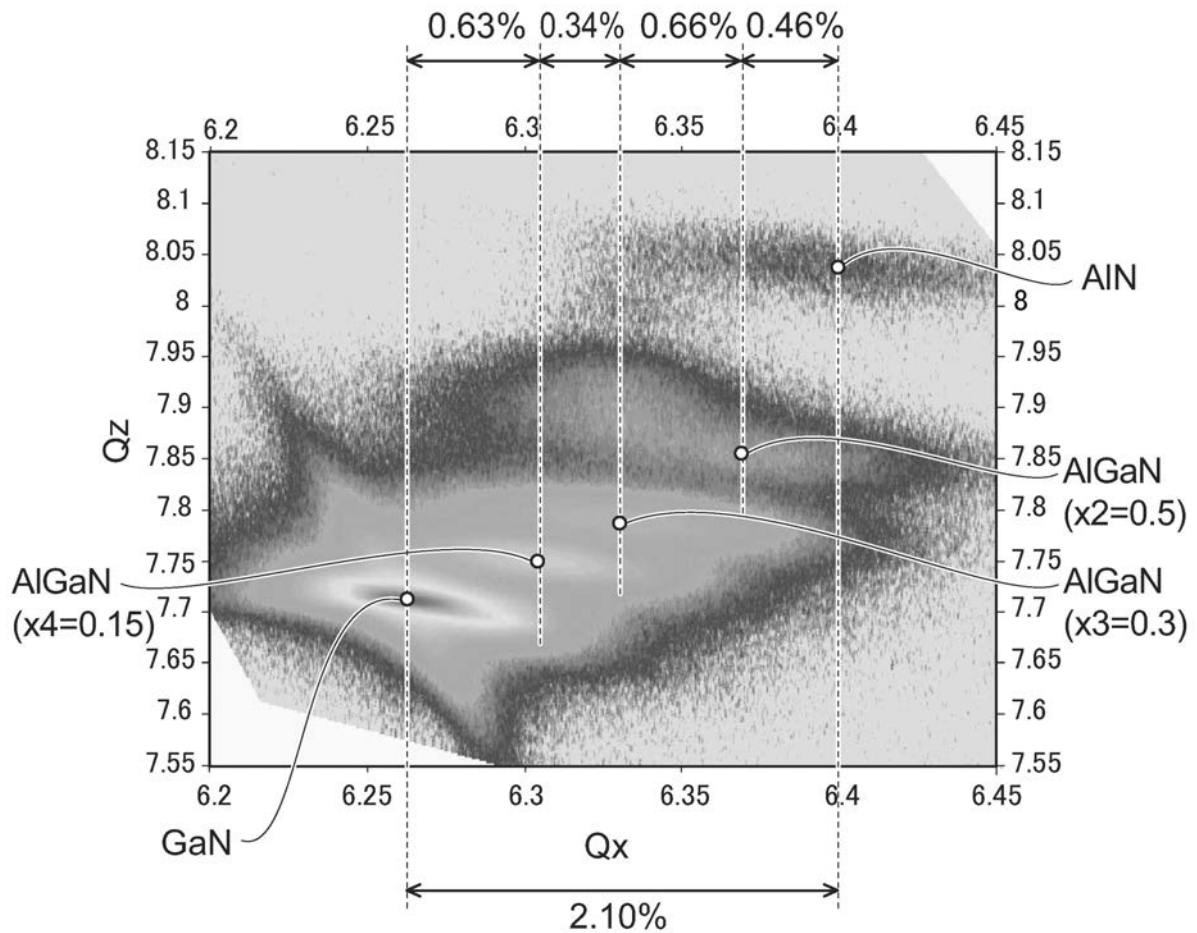
【図18】



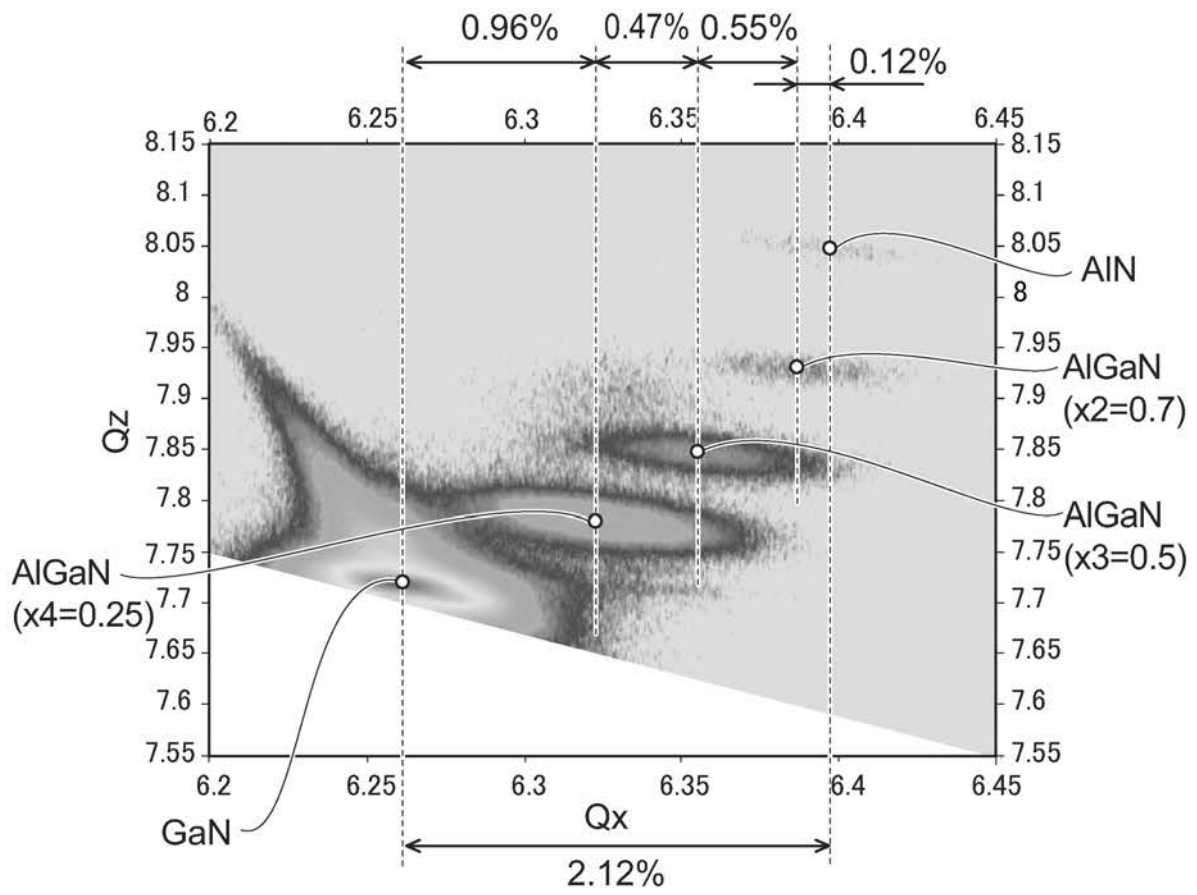
【図19】



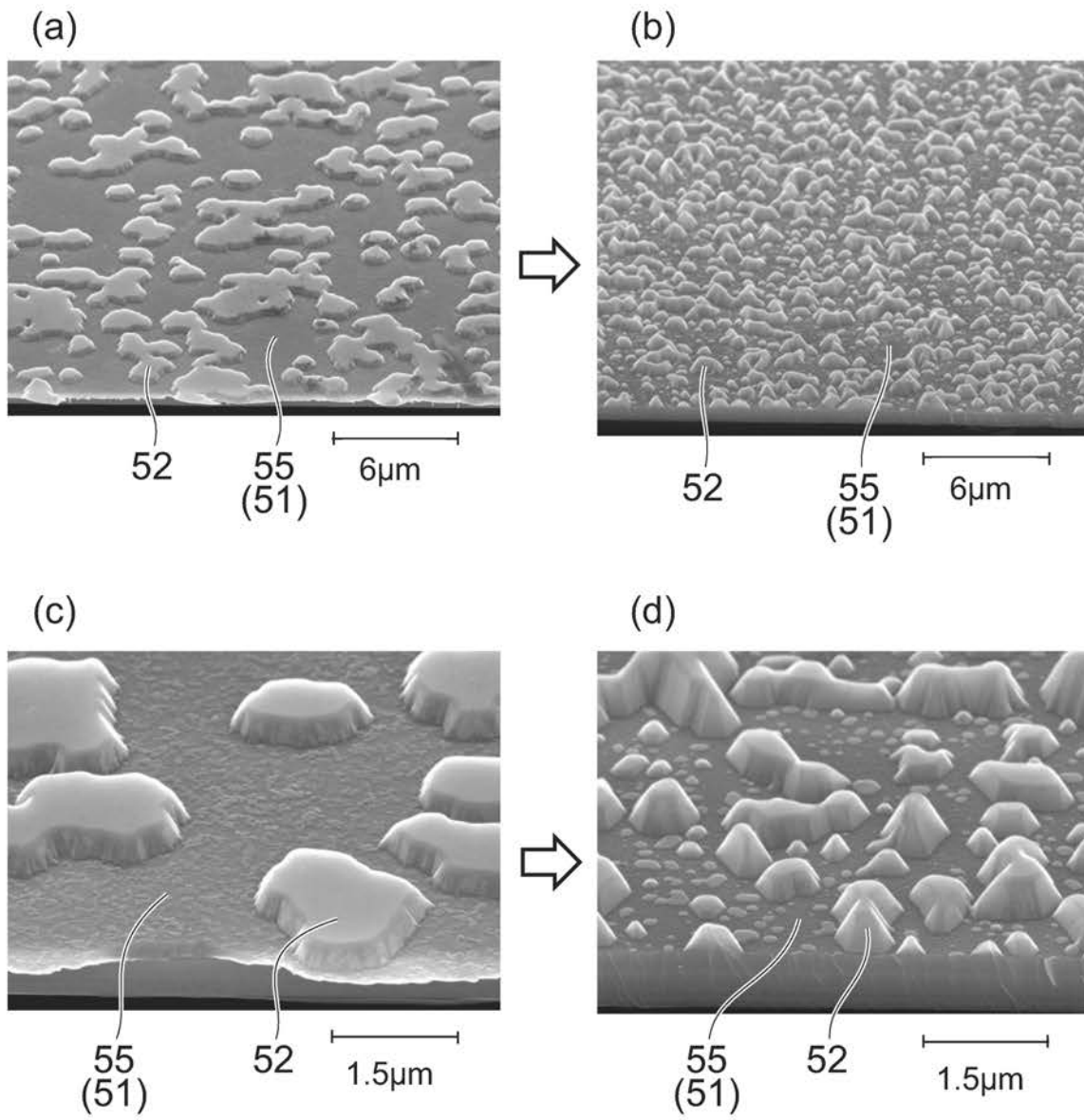
【図2】



【 図 3 】



【 図 4 】



フロントページの続き

- (72)発明者 杉山 直治
東京都港区芝浦一丁目1番1号 株式会社東芝内
- (72)発明者 布上 真也
東京都港区芝浦一丁目1番1号 株式会社東芝内

審査官 大塚 徹

- (56)参考文献 特開2004-289005(JP,A)
特開2001-230447(JP,A)
国際公開第2011/135963(WO,A1)
特開2012-243871(JP,A)

- (58)調査した分野(Int.Cl., DB名)
- | | |
|------|--------|
| H01L | 21/205 |
| C23C | 16/34 |
| H01L | 33/32 |