



(12) 发明专利申请

(10) 申请公布号 CN 105575992 A

(43) 申请公布日 2016. 05. 11

(21) 申请号 201510970419. 4

(22) 申请日 2015. 12. 22

(71) 申请人 深圳市华星光电技术有限公司

地址 518132 广东省深圳市光明新区塘明大道 9-2 号

(72) 发明人 曾勉 萧祥志 张盛东

(74) 专利代理机构 广州三环专利代理有限公司

44202

代理人 郝传鑫 熊永强

(51) Int. Cl.

H01L 27/28(2006. 01)

H01L 21/82(2006. 01)

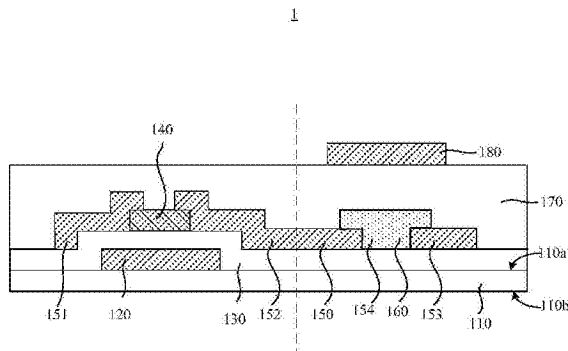
权利要求书3页 说明书8页 附图3页

(54) 发明名称

互补金属氧化物半导体器件及其制备方法

(57) 摘要

本发明提供一种 CMOS 器件及其制备方法。CMOS 器件包括依次层叠设置的基板、第一金属层、绝缘层及第一类型金属氧化物半导体层；还包括分别间隔设置在绝缘层上的第一、第二及第三金属部，第一及第二金属部间隔设置在第一类型金属氧化物半导体层两侧且均与第一类型金属氧化物半导体层接触；设置在第二金属部与第三金属部之间的间隙，以及邻近间隙的第二金属部及第三金属部上的第二类型有机半导体层；设置在第一金属部、第二金属部及第三金属部、第一金属部与第二金属部之间的第一类型金属氧化物半导体层、以及第二类型有机半导体层上的钝化层；设置在钝化层上且对应第二类型有机半导体层的第三金属层。



1. 一种互补金属氧化物半导体器件,其特征在于,所述互补金属氧化物半导体器件包括:

基板,所述基板包括相对设置的第一表面及第二表面;

设置在所述第一表面中部的第一金属层;

设置在所述第一金属层以及未覆盖所述第一金属层的所述第一表面的绝缘层;

设置在所述绝缘层上且对应所述第一金属层设置的第一类型金属氧化物半导体层;

分别间隔设置在所述绝缘层上的第一金属部、第二金属部及第三金属部,所述第一金属部及所述第二金属部间隔设置在所述第一类型金属氧化物半导体层两侧且均与所述第一类型金属氧化物半导体层接触,所述第二金属部设置在所述第一金属部与所述第三金属部之间,其中,所述第一金属部、所述第二金属部及所述第三金属部定义为第二金属层;

第二类型有机半导体层,所述第二类型有机半导体层设置在所述第二金属部与所述第三金属部之间的间隙,以及邻近所述间隙的第二金属部及所述第三金属部上;

钝化层,设置在所述第一金属部、所述第二金属部及所述第三金属部、所述第一金属部与所述第二金属部之间的第一类型金属氧化物半导体层、以及所述第二类型有机半导体层上;

第三金属层,设置在所述钝化层上且对应所述第二类型有机半导体层设置。

2. 如权利要求1所述的互补金属氧化物半导体器件,其特征在于,所述互补金属氧化物半导体器件还包括:

第一蚀刻阻挡层,所述第一蚀刻阻挡层上设置第一通孔,所述第一蚀刻阻挡层设置在所述第一金属部与第一类型金属氧化物半导体层之间,所述第一金属部通过所述第一通孔与所述第一类型金属氧化物半导体层连接。

3. 如权利要求2所述的互补金属氧化物半导体器件,其特征在于,所述互补金属氧化物半导体器件还包括:

第二蚀刻阻挡层,所述第二蚀刻阻挡层上设置第二通孔,所述第二蚀刻阻挡层设置在所述第二金属部与所述第一类型金属氧化物半导体层之间,所述第二金属部通过所述第二通孔与所述第一类型金属氧化物半导体层连接。

4. 如权利要求1所述的互补金属氧化物半导体器件,其特征在于,所述第一类型金属氧化物半导体层为N型金属氧化物半导体层,所述第二类型有机半导体层为P型有机半导体层;或者所述第一类型金属氧化物半导体层为P型金属氧化物半导体层,所述第二类型有机半导体层为N型有机半导体层。

5. 如权利要求4所述的互补金属氧化物半导体器件,其特征在于,所述当所述第一类型金属氧化物半导体层为N型金属氧化物半导体层时,所述第一类型金属氧化物半导体层为IGZO或者ITZO。

6. 一种互补金属氧化物半导体器件的制备方法,其特征在于,所述互补金属氧化物半导体器件的制备方法包括:

提供一基板,所述基板包括相对设置的第一表面及第二表面;

在所述第一表面中部形成第一金属层;

形成覆盖所述第一金属层及未覆盖所述第一金属层的所述第一表面的绝缘层;

在所述绝缘层上且对应所述第一金属层形成第一类型金属氧化物半导体层;

在所述绝缘层上形成间隔设置的第一金属部、第二金属部及第三金属部,所述第一金属部及所述第二金属部间隔设置在所述第一类型金属氧化物半导体层两侧且均与所述第一类型金属氧化物半导体层接触,所述第二金属部设置在所述第一金属部与所述第三金属部之间,其中,所述第一金属部、所述第二金属部及所述第三金属部定义为第二金属层;

对应所述第二金属部与所述第三金属部之间的间隙,以及邻近所述间隙的第二金属部及第三金属部上形成第二类型有机半导体层;

在所述第二类型有机半导体层上形成钝化层;

形成设置在所述钝化层上且对应所述第二类型有机半导体层设置的第三金属层。

7.如权利要求6所述的互补金属氧化物半导体器件的制备方法,其特征在于,所述互补金属氧化物半导体器件的制备方法还包括:

形成第一蚀刻阻挡层,在所述第一蚀刻阻挡层上形成第一通孔,所述第一蚀刻阻挡层设置在所述第一金属部与第一类型金属氧化物半导体层之间,所述第一金属部通过所述第一通孔与所述第一类型金属氧化物半导体层连接;

形成第二蚀刻阻挡层,在所述第二蚀刻阻挡层上形成第二通孔,所述第二蚀刻阻挡层设置在所述第二金属部与所述第一类型金属氧化物半导体层之间,所述第二金属部通过所述第二通孔与所述第一类型金属氧化物半导体层连接。

8.如权利要求6所述的互补金属氧化物半导体器件的制备方法,其特征在于,所述步骤“在所述第一表面中部形成第一金属层”包括:

在所述第一表面上形成一整层材料为金属的第一导电层;

在所述第一导电层上覆盖第一光阻层;

对所述第一光阻层进行曝光,以移除覆盖在所述第一导电层两侧的第一光阻层;

对未被所述第一光阻层覆盖的第一导电层进行蚀刻,以移除未被所述第一光阻层覆盖的第一导电层;

剥离剩余的第一光阻层,以形成所述第一金属层。

9.如权利要求6所述的互补金属氧化物半导体器件的制备方法,其特征在于,所述步骤“在所述绝缘层上且对应所述第一金属层形成第一类型金属氧化物半导体层”包括:

在所述绝缘层上形成整层的第一半导体层;

在整层的第一半导体层上覆盖第二光阻层;

对第二光阻层进行曝光,以移除覆盖在所述第一半导体层两侧的第二光阻层,保留对应所述第一金属层的第二光阻层;

对未被所述第二光阻层覆盖的第一半导体层进行蚀刻,以移除未被所述第二光阻层覆盖的第一半导体层;

剥离剩余的第二光阻层,以形成所述第一类型金属氧化物半导体层。

10.如权利要求6所述的互补金属氧化物半导体器件的制备方法,其特征在于,所述步骤“在所述绝缘层上形成间隔设置的第一金属部、第二金属部及第三金属部,所述第一金属部及所述第二金属部间隔设置在所述第一类型金属氧化物半导体层两侧且均与所述第一类型金属氧化物半导体层接触,所述第二金属部设置在所述第一金属部与所述第三金属部之间,其中,所述第一金属部、所述第二金属部及所述第三金属部定义为第二金属层”包括:

在所述绝缘层上形成一整层材料为金属的第二导电层;

在所述第二导电层上覆盖第三光阻层；

对所述第三光阻层进行曝光,以在所述第三光阻层上形成对应所述第一类型金属氧化物半导体层中部的第一孔以及与所述第一孔间隔设置的第二孔以裸露部分所述第二导电层；

对未覆盖所述第三光阻层第二导电层部分进行蚀刻,以移除未被所述第三光阻层覆盖的第二导电层；

剥离剩余的第三光阻层,以形成所述第一金属部、所述第二金属部以及所述第三金属部。

互补金属氧化物半导体器件及其制备方法

技术领域

[0001] 本发明涉及半导体领域,尤其涉及一种互补金属氧化物半导体器件及其制备方法。

背景技术

[0002] 互补金属氧化物半导体(Complementary Metal Oxide Semiconductor, COMS)器件由P型沟道金属氧化物半导体(P-channel Metal Oxide Semiconductor, PMOS)以及N型沟道金属氧化物半导体(N-channel Metal Oxide Semiconductor, NMOS)共同构成,CMOS器件是液晶显示装置(Liquid Crystal Display, LCD)中驱动芯片的最基本的电路结构。在传统的LCD中,驱动芯片和基板(比如,玻璃基板)是没有集成的分离式设计,这使得LCD的制造成本较高且难以实现轻薄化设计。若能将驱动芯片直接做在基板上,这对于LCD等显示装置而言,无疑是一个非常大的进步。目前,一般采用低温多晶硅(Low Temperature Polysilicon, LTPS)技术将COMS器件制备到基板上,相较于驱动芯片和基板分离设计有了一定的进步。然而,LTPS技术分别制备CMOS器件中PMOS和NMOS的半导体层,其制备工艺中包括激光退火、掺杂、粒子注入等相对复杂的工艺流程,因此成本较高。

发明内容

[0003] 本发明提供一种互补金属氧化物半导体器件,所述互补金属氧化物半导体器件包括:

[0004] 基板,所述基板包括相对设置的第一表面及第二表面;

[0005] 设置在所述第一表面中部的第一金属层;

[0006] 设置在所述第一金属层以及未覆盖所述第一金属层的所述第一表面的绝缘层;

[0007] 设置在所述绝缘层上且对应所述第一金属层设置的第一类型金属氧化物半导体层;

[0008] 分别间隔设置在所述绝缘层上的第一金属部、第二金属部及第三金属部,所述第一金属部及所述第二金属部间隔设置在所述第一类型金属氧化物半导体层两侧且均与所述第一类型金属氧化物半导体层接触,所述第二金属部设置在所述第一金属部与所述第三金属部之间,其中,所述第一金属部、所述第二金属部及所述第三金属部定义为第二金属层;

[0009] 第二类型有机半导体层,所述第二类型有机半导体层设置在所述第二金属部与所述第三金属部之间的间隙,以及邻近所述间隙的第二金属部及所述第三金属部上;

[0010] 钝化层,设置在所述第一金属部、所述第二金属部及所述第三金属部、所述第一金属部与所述第二金属部之间的第一类型金属氧化物半导体层、以及所述第二类型有机半导体层上;

[0011] 第三金属层,设置在所述钝化层上且对应所述第二类型有机半导体层设置。

[0012] 其中,所述互补金属氧化物半导体器件还包括:

[0013] 第一蚀刻阻挡层,所述第一蚀刻阻挡层上设置第一通孔,所述第一蚀刻阻挡层设置在所述第一金属部与第一类型金属氧化物半导体层之间,所述第一金属部通过所述第一通孔与所述第一类型金属氧化物半导体层连接。

[0014] 其中,所述互补金属氧化物半导体器件还包括:

[0015] 第二蚀刻阻挡层,所述第二蚀刻阻挡层上设置第二通孔,所述第二蚀刻阻挡层设置在所述第二金属部与所述第一类型金属氧化物半导体层之间,所述第二金属部通过所述第二通孔与所述第一类型金属氧化物半导体层连接。

[0016] 其中,所述第一类型金属氧化物半导体层为N型金属氧化物半导体层,所述第二类型有机半导体层为P型有机半导体层;或者所述第一类型金属氧化物半导体层为P型金属氧化物半导体层,所述第二类型有机半导体层为N型有机半导体层。

[0017] 其中,所述当所述第一类型金属氧化物半导体层为N型金属氧化物半导体层时,所述第一类型金属氧化物半导体层为IGZO或者ITZO。

[0018] 本发明还提供了一种互补金属氧化物半导体器件的制备方法,所述互补金属氧化物半导体器件的制备方法包括:

[0019] 提供一基板,所述基板包括相对设置的第一表面及第二表面;

[0020] 在所述第一表面中部形成第一金属层;

[0021] 形成覆盖所述第一金属层及未覆盖所述第一金属层的所述第一表面的绝缘层;

[0022] 在所述绝缘层上且对应所述第一金属层形成第一类型金属氧化物半导体层;

[0023] 在所述绝缘层上形成间隔设置的第一金属部、第二金属部及第三金属部,所述第一金属部及所述第二金属部间隔设置在所述第一类型金属氧化物半导体层两侧且均与所述第一类型金属氧化物半导体层接触,所述第二金属部设置在所述第一金属部与所述第三金属部之间,其中,所述第一金属部、所述第二金属部及所述第三金属部定义为第二金属层;

[0024] 对应所述第二金属部与所述第三金属部之间的间隙,以及邻近所述间隙的第二金属部及第三金属部上形成第二类型有机半导体层;

[0025] 在所述第二类型有机半导体层上形成钝化层;

[0026] 形成设置在所述钝化层上且对应所述第二类型有机半导体层设置的第三金属层。

[0027] 其中,所述互补金属氧化物半导体器件的制备方法还包括:

[0028] 形成第一蚀刻阻挡层,在所述第一蚀刻阻挡层上形成第一通孔,所述第一蚀刻阻挡层设置在所述第一金属部与第一类型金属氧化物半导体层之间,所述第一金属部通过所述第一通孔与所述第一类型金属氧化物半导体层连接;

[0029] 形成第二蚀刻阻挡层,在所述第二蚀刻阻挡层上形成第二通孔,所述第二蚀刻阻挡层设置在所述第二金属部与所述第一类型金属氧化物半导体层之间,所述第二金属部通过所述第二通孔与所述第一类型金属氧化物半导体层连接。

[0030] 其中,所述步骤“在所述第一表面中部形成第一金属层”包括:

[0031] 在所述第一表面上形成一整层材料为金属的第一导电层;

[0032] 在所述第一导电层上覆盖第一光阻层;

[0033] 对所述第一光阻层进行曝光,以移除覆盖在所述第一导电层两侧的第一光阻层;

[0034] 对未被所述第一光阻层覆盖的第一导电层进行蚀刻,以移除未被所述第一光阻层

覆盖的第一导电层；

[0035] 剥离剩余的第一光阻层,以形成所述第一金属层。

[0036] 其中,所述步骤“在所述绝缘层上且对应所述第一金属层形成第一类型金属氧化物半导体层”包括:

[0037] 在所述绝缘层上形成整层的第一半导体层;

[0038] 在整层的第一半导体层上覆盖第二光阻层;

[0039] 对第二光阻层进行曝光,以移除覆盖在所述第一半导体层两侧的第二光阻层,保留对应所述第一金属层的第二光阻层;

[0040] 对未被所述第二光阻层覆盖的第一半导体层进行蚀刻,以移除未被所述第二光阻层覆盖的第一半导体层;

[0041] 剥离剩余的第二光阻层,以形成所述第一类型金属氧化物半导体层。

[0042] 其中,所述步骤“在所述绝缘层上形成间隔设置的第一金属部、第二金属部及第三金属部,所述第一金属部及所述第二金属部间隔设置在所述第一类型金属氧化物半导体层两侧且均与所述第一类型金属氧化物半导体层接触,所述第二金属部设置在所述第一金属部与所述第三金属部之间,其中,所述第一金属部、所述第二金属部及所述第三金属部定义为第二金属层”包括:

[0043] 在所述绝缘层上形成一整层材料为金属的第二导电层;

[0044] 在所述第二导电层上覆盖第三光阻层;

[0045] 对所述第三光阻层进行曝光,以在所述第三光阻层上形成对应所述第一类型金属氧化物半导体层中部的第一孔以及与所述第一孔间隔设置的第二孔以裸露部分所述第二导电层;

[0046] 对未覆盖所述第三光阻层第二导电层部分进行蚀刻,以移除未被所述第三光阻层覆盖的第二导电层;

[0047] 剥离剩余的第三光阻层,以形成所述第一金属部、所述第二金属部以及所述第三金属部。

[0048] 相较于现有技术,本发明的CMOS器件以及CMOS器件的制备方法中的NMOS以及PMOS分别使用第一类型金属氧化物半导体层以及第二类型有机半导体层来制备,因此,省去了现有技术中使用LTPS工艺中所需要的激光退火、掺杂、粒子注入等工艺流程,以及这些工艺流程所需要的高成本的制备设备,从而可以简化CMOS器件的制备流程,降低了CMOS器件的生产成本。且NMOS的漏极和PMOS的源极连接在一起,不用再单独将NMOS的漏极和PMOS的源极再连接在一起,进一步简化了CMOS器件的制备流程。

附图说明

[0049] 为了更清楚地说明本发明实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0050] 图1为本发明一较佳实施方式的互补金属氧化物半导体器件的电路结构示意图。

[0051] 图2为图1中互补金属氧化物半导体器件的电路版图。

[0052] 图3为图2中沿I-I线的一较佳实施方式的剖面结构示意图。

[0053] 图4为图3中沿I-I线的另一较佳实施方式的剖面结构示意图。

[0054] 图5为本发明一较佳实施方式的互补金属氧化物半导体器件的制备方法的流程图。

具体实施方式

[0055] 下面将结合本发明实施例中的附图,对本发明实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例仅仅是本发明一部分实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都属于本发明保护的范围。

[0056] 请一并参阅图1,图2及图3,图1为本发明一较佳实施方式的互补金属氧化物半导体器件的电路结构示意图;图2为图1中互补金属氧化物半导体器件的电路版图;图3为图2中沿I-I线的剖面结构示意图。所述互补金属氧化物半导体(Complementary Metal Oxide Semiconductor, COMS)器件1包括基板110,所述基板110包括相对设置的第一表面110a及第二表面110b;设置在所述第一表面110a中部的第一金属层120;设置在所述第一金属层120及未覆盖所述第一金属层120的所述第一表面110a的绝缘层130;设置在所述绝缘层130上且对应所述第一金属层120设置的第一类型金属氧化物半导体层140;分别间隔设置在所述绝缘层130上的第一金属部151、第二金属部152及第三金属部153,所述第一金属部151及所述第二金属部152间隔设置在所述第一类型金属氧化物半导体层140两侧且均与所述第一类型金属氧化物半导体层140接触,所述第二金属部152设置在所述第一金属部151及所述第三金属部153之间,其中,所述第一金属部151、所述第二金属部152及所述第三金属部153定义为第二金属层150;第二类型有机半导体层160,所述第二类型有机半导体层160设置在所述第二金属部152与所述第三金属部153之间的间隙154,以及邻近所述间隙154的第二金属部152及所述第三金属部153上;钝化层170,设置在所述第一金属部151、所述第二金属部152、所述第三金属部153、所述第一金属部151与所述第二金属部152之间的第一类型金属氧化物半导体层140、以及所述第二类型有机半导体层160上;第三金属层180,设置在所述钝化层170上且对应所述第二类型有机半导体层160设置。

[0057] 在本实施方式中,所述第一类型金属氧化物半导体层140为N型金属氧化物半导体层,所述第二类型有机半导体层160为P型有机半导体层。可以理解地,在另一实施方式中,所述第一类型金属氧化物半导体层140为P型金属氧化物半导体层,所述第二类型有机半导体层160为N型有机半导体层。所述当所述第一类型金属氧化物半导体层140为N型金属氧化物半导体层时,所述第一类型金属氧化物半导体层140为铟镓锌氧化物((Indium Gallium Zinc Oxide, IGZO)或者为铟锡锌氧化物(Indium Tin Zinc Oxide, ITZO)。

[0058] 下面以所述第一类型金属氧化物半导体层140为N型金属氧化物半导体层,所述第二类型有机半导体层160为P型有机半导体层为例进行介绍。此时,包含所述第一类型金属氧化物半导体层140的为N型沟道金属氧化物半导体(N-channel Metal Oxide Semiconductor, NMOS),包含所述第二类型有机半导体层160的为P型沟道金属氧化物半导体(P-channel Metal Oxide Semiconductor, PMOS),即在图3中,位于虚线左侧的为NMOS,位于虚线右侧的为PMOS。所述第一金属层120为NMOS的栅极,位于所述第一金属层120上的

绝缘层120为所述NMOS的栅极绝缘层,所述第一金属部151为NMOS的源极,位于虚线左侧的第二金属部152为NMOS的漏极。而,位于虚线右侧的绝缘层120构成PMOS的缓冲层,此时,所述NMOS的栅极绝缘层与PMOS的缓冲层共用同一层,位于虚线右侧的第二金属部152为PMOS的源极,由于所述第二金属部152为一整体,因此,NMOS的漏极与PMOS的源极共用。所述第三金属部153构成PMOS的漏极,所述第二类型有机半导体层160为PMOS的沟道层,位于所述第二类型有机半导体层160上的钝化层170构成所述PMOS的栅极绝缘层,此时,所述NMOS的钝化层与PMOS的栅极绝缘层共用同一层。所述第三金属层180构成PMOS的栅极。

[0059] 在本实施方式中以CMOS的各个层结构直接或者间接设置在所述第一表面100a上为例进行描述,可以理解地,在其他实施方式中,CMOS的各个层结构也可以之间或者间接地设置在所述第二表面100b上。

[0060] 请参阅图4,图4为图3中沿I-I线的另一较佳实施方式的剖面结构示意图。在本实施方式中,所述CMOS器件1还包括第一蚀刻阻挡层191,所述第一蚀刻阻挡层191上设置第一通孔191a,所述第一蚀刻阻挡层191设置在所述第一金属部151与所述第一类型金属氧化物半导体层140之间,所述第一金属部151通过所述第一通孔191a与所述第一类型金属氧化物半导体层140连接。所述CMOS器件还包括第二蚀刻阻挡层192,所述第二蚀刻阻挡层192上设置第二通孔192a,所述第二蚀刻阻挡层192设置在所述第二金属部152与所述第一类型金属氧化物半导体层140之间,所述第二金属部152通过所述第二通孔192a与所述第一类型金属氧化物半导体层140连接。所述第一蚀刻阻挡层191及所述第二蚀刻阻挡层191均用于保护所述第一类型金属氧化物半导体层140,以免在所述第二类型有机半导体层160形成的过程中的干蚀刻制程对所述第一类型金属氧化物半导体层140造成影响。

[0061] 可以理解地,在一实施方式中,所述CMOS器件1中仅仅包括第一蚀刻阻挡层191,不包括第二蚀刻阻挡层192;或者在另一实施方式中,所述CMOS器件1仅仅包括第二蚀刻阻挡层192,不包括第一蚀刻阻挡层191。当所述CMOS器件1中包括一个蚀刻阻挡层(第一蚀刻阻挡层191或者第二蚀刻阻挡层192)时,相较于不设置蚀刻阻挡层的CMOS器件而言,也能够起到保护所述第一类型金属氧化物半导体层140,以免在所述第二类型有机半导体层160形成的过程中的干蚀刻制程对所述第一类型金属氧化物半导体层140造成影响;当所述CMOS器件1中同时包含第一蚀刻阻挡层191及第二蚀刻阻挡层192时,能够更好地起到保护所述第一类型金属氧化物半导体层140,以免在所述第二类型有机半导体层160形成的过程中的干蚀刻制程对所述第一类型金属氧化物半导体层140造成影响。优选地,当所述CMOS器件1同时包含第一蚀刻阻挡层191及所述第二蚀刻阻挡层192时,所述第一蚀刻阻挡层191及所述第二蚀刻阻挡层192位于同一层,以便所述第一蚀刻阻挡层191及所述第二蚀刻阻挡层192的形成。

[0062] 下面结合前面介绍和附图对本发明一较佳实施方式的互补金属氧化物半导体器件的制备方法进行介绍。请参阅图5,图5为本发明一较佳实施方式的互补金属氧化物半导体器件的制备方法的流程图。所述互补金属氧化物半导体器件的制备方法包括但不限于以下步骤。

[0063] 步骤S101,提供一基板110,所述基板110包括相对设置的第一表面110a及第二表面110b。所述基板110可以为但不限于玻璃基板或者为塑料基板。

[0064] 步骤S102,在所述第一表面110a中部形成第一金属层120。具体地,所述步骤S102

包括如下步骤。

[0065] 步骤S102a,在所述第一表面110a上形成一整层材料为金属的第一导电层。所述第一导电层可以通过溅射的方式形成。所述第一导电层的材料可以包括Mo/Al、或者Cu/Ti等材料。

[0066] 步骤S102b,图案化整层的第一导电层以形成设置在所述第一表面110a中部的所述第一金属层120。所述步骤S102b具体包括如下步骤。

[0067] 步骤I,在所述第一导电层上覆盖第一光阻层。

[0068] 步骤II,对所述第一光阻层进行曝光,以移除覆盖在所述第一导电层两侧的第一光阻层。

[0069] 步骤III,对未被所述第一光阻层覆盖的第一导电层进行蚀刻,以移除未被所述第一光阻层覆盖的第一导电层。

[0070] 步骤IV,剥离剩余的第一光阻层,以形成第一金属层120。

[0071] 步骤S103,形成覆盖所述第一金属层120以及未覆盖所述第一金属层120的所述第一表面110的绝缘层130。所述绝缘层130可以通过化学气相沉积(CheicalVaporDeposition,CVD)或者涂布的方式形成。

[0072] 步骤S104,在所述绝缘层130上且对应所述第一金属层120形成第一类型金属氧化物半导体层140。具体地,所述步骤S104包括如下步骤。

[0073] 步骤S104a,在所述绝缘层130上形成整层的第一半导体层。

[0074] 步骤S104b,在整层的第一半导体层上覆盖第二光阻层。

[0075] 步骤S104c,对第二光阻层进行曝光,以移除覆盖在所述第一半导体层两侧的第二光阻层,保留对应所述第一金属层的第二光阻层。

[0076] 步骤S104d,对未被所述第二光阻层覆盖的第一半导体层进行蚀刻,以移除未被所述第二光阻层覆盖的第一半导体层。

[0077] 步骤S104e,剥离剩余的第二光阻层,以形成所述第一类型金属氧化物半导体层140。

[0078] 步骤S105,在所述绝缘层130上形成间隔设置的第一金属部151、第二金属部152及第三金属部153,所述第一金属部151及所述第二金属部152间隔设置在所述第一类型金属氧化物半导体层140两侧且均与所述第一类型金属氧化物半导体层140接触,所述第二金属部152设置在所述第一金属部151与所述第三金属部153之间,其中,所述第一金属部151、所述第二金属部152及所述第三金属部153定义为第二金属层150。具体地,所述步骤S105包括如下步骤。

[0079] 步骤S105a,在所述绝缘层上130形成一整层材料为金属的第二导电层。

[0080] 步骤S105b,在所述第二导电层上覆盖第三光阻层。

[0081] 步骤S105c,对所述第三光阻层进行曝光,以在所述第三光阻层上形成对应所述第一类型金属氧化物半导体层140中部的第一孔以及与所述第一孔间隔设置的第二孔以裸露部分所述第二导电层。

[0082] 步骤S105d,对未覆盖所述第三光阻层第二导电层部分进行蚀刻,以移除未被所述第三光阻层覆盖的第二导电层。

[0083] 步骤S105e,剥离剩余的第三光阻层,以形成所述第一金属部151、所述第二金属部

152以及所述第三金属部153。

[0084] 步骤S106,对应所述第二金属部152及所述第三金属部153之间的间隙154,以及邻近所述间隙154的第二金属部152及第三金属部153上形成第二类型有机半导体层160。具体地,所述步骤S106包括如下步骤。

[0085] 步骤S106a,覆盖一整层的第二有机半导体层。所述第二有机半导体层的材料可以为并五苯等。

[0086] 步骤S106b,图案化所述第二有机半导体层,保留对应所述第二金属部152及所述第三金属部153之间的间隙154、邻近所述间隙154的第二金属部152以及邻近所述间隙154的第三金属部153的第二有机半导体层,以形成所述第二类型有机半导体层160。

[0087] 步骤S107,在所述第二类型有机半导体层160上形成钝化层170。所述钝化层170的形成可以采用CVD或者涂布的方式形成。

[0088] 步骤S108,形成设置在所述钝化层170上且对应所述第二类型有机半导体层160设置的第三金属层180。具体地,所述步骤S108包括以下步骤。

[0089] 步骤S108a,在所述钝化层170上形成一整层材料为金属的第三导电层。所述第三导电层可以通过溅射的方式形成。所述第三导电层的材料可以包括Mo/Al、或者Cu/Ti等材料。所述第一金属层120、所述第二金属层150及所述第三金属层180的材料可以相同也可以各不相同。

[0090] 步骤S108b,在所述第三导电层上覆盖第四光阻层。

[0091] 步骤S108c,对所述第四光阻层进行曝光,以保留对应所述第二类型有机半导体层160的第四光阻层,移除剩余部分的第四光阻层。

[0092] 步骤S108d,对未覆盖所述第四光阻层的所述第三导电层进行蚀刻,以移除未被所述第四光阻层覆盖的第三导电层;

[0093] 步骤S108e,剥离剩余的第四光阻层,以形成所述第三金属层180。

[0094] 在一实施方式中,所述CMOS器件的制备方法还包括如下步骤。

[0095] 步骤S109,形成第一蚀刻阻挡层191,在所述第一蚀刻阻挡层191上形成第一通孔191a,所述第一蚀刻阻挡层191设置在所述第一金属部151与所述第一类型金属氧化物半导体层140之间,所述第一金属部151通过所述第一通孔191a与所述第一类型金属氧化物半导体层140连接。

[0096] 步骤S110,形成第二蚀刻阻挡层192,在所述第二蚀刻阻挡层192上形成第二通孔192a,所述第二蚀刻阻挡层192设置在所述第二金属部152与所述第一类型金属氧化物半导体层140之间,所述第二金属部152通过所述第二通孔192a与所述第一类型金属氧化物半导体层140连接。

[0097] 在本实施方式中,所述第一类型金属氧化物半导体层140为N型金属氧化物半导体层,所述第二类型有机半导体层160为P型有机半导体层。可以理解地,在另一实施方式中,所述第一类型金属氧化物半导体层140为P型金属氧化物半导体层,所述第二类型有机半导体层160为N型有机半导体层。所述当所述第一类型金属氧化物半导体层140为N型金属氧化物半导体层时,所述第一类型金属氧化物半导体层140为IGZO或者为ITZO。

[0098] 相较于现有技术,本发明的CMOS器件1以及CMOS器件1的制备方法中的NMOS以及PMOS分别使用第一类型金属氧化物半导体层140以及第二类型有机半导体层160来制备,因

此,省去了现有技术中使用LTPS工艺中所需要的激光退火、掺杂、粒子注入等工艺流程,以及这些工艺流程所需要的高成本的制备设备,从而可以简化CMOS器件的制备流程,降低了CMOS器件的生产成本。且NMOS的漏极和PMOS的源极连接在一起,不用再单独将NMOS的漏极和PMOS的源极再连接在一起,简化了CMOS器件的制备流程。

[0099] 以上所揭露的仅为本发明一种较佳实施例而已,当然不能以此来限定本发明之权利范围,本领域普通技术人员可以理解实现上述实施例的全部或部分流程,并依本发明权利要求所作的等同变化,仍属于发明所涵盖的范围。

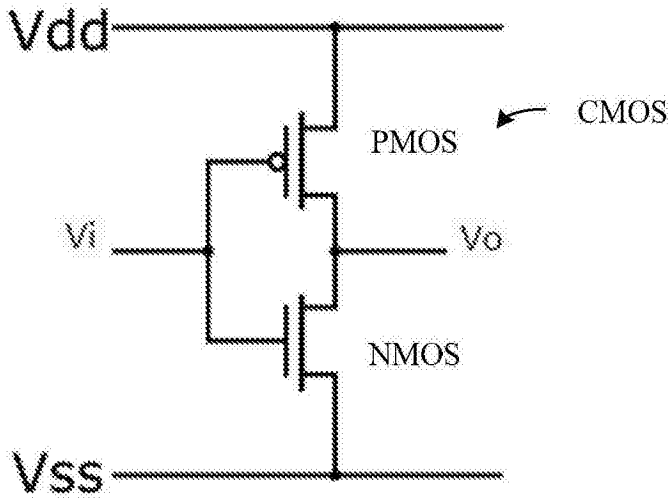


图1

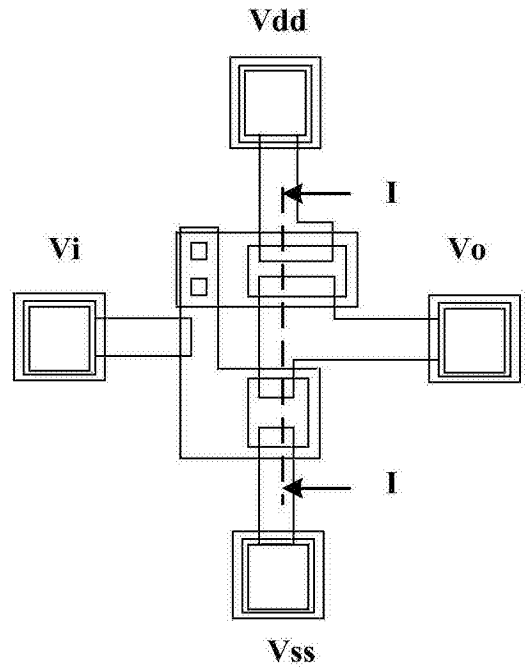


图2

1

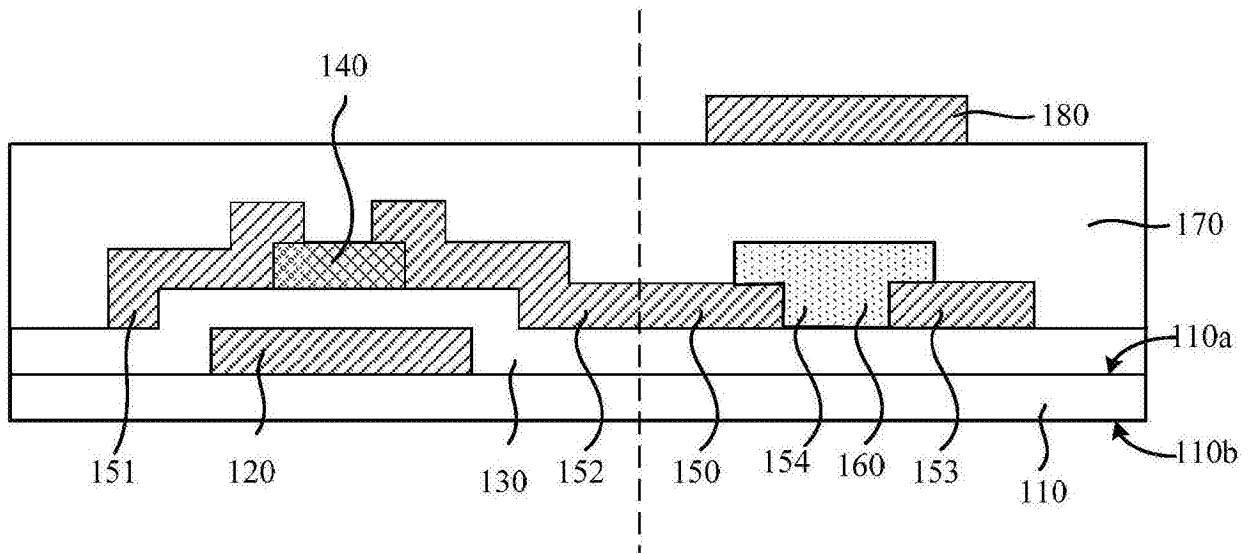


图3

1

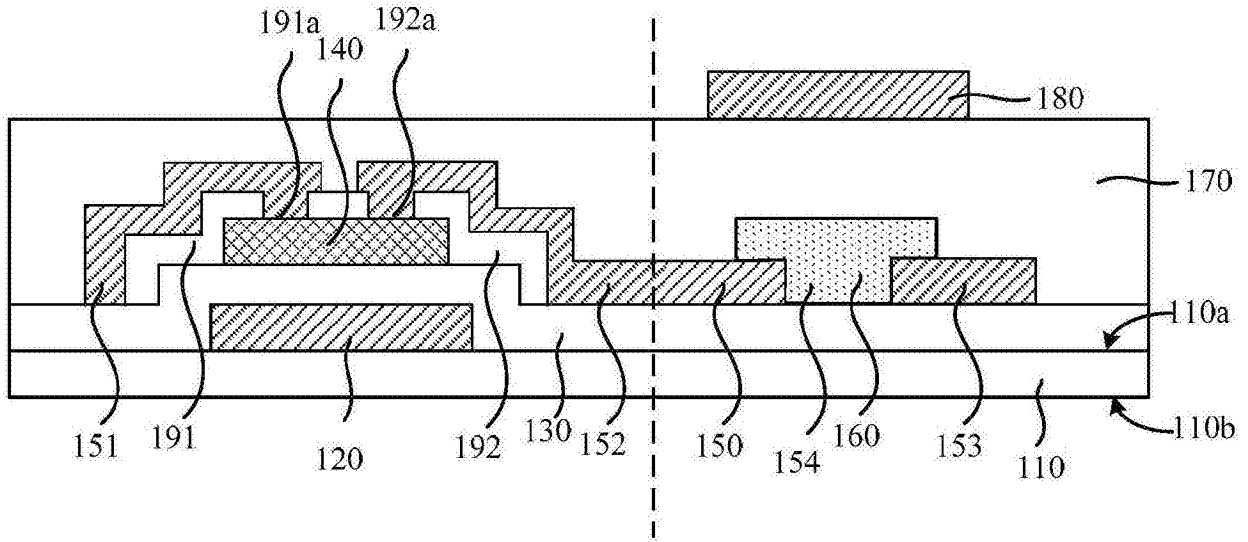


图4

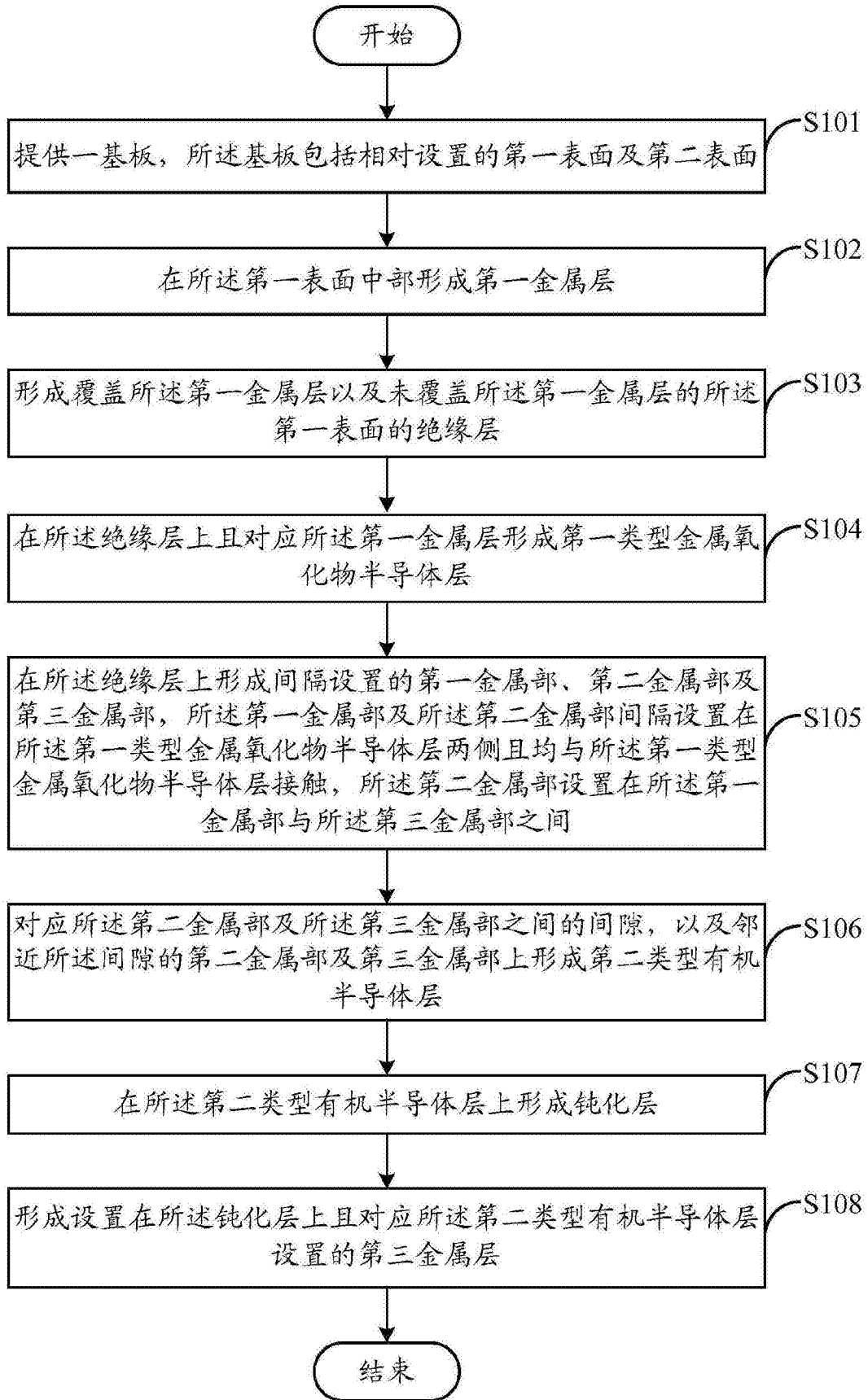


图5