



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2023년07월06일
(11) 등록번호 10-2552423
(24) 등록일자 2023년07월03일

- (51) 국제특허분류(Int. Cl.)
H01G 4/12 (2006.01) C04B 35/468 (2006.01)
C04B 35/47 (2006.01) H01B 3/12 (2006.01)
H01G 4/30 (2006.01)
- (52) CPC특허분류
H01G 4/1227 (2013.01)
C04B 35/468 (2013.01)
- (21) 출원번호 10-2022-0088933(분할)
- (22) 출원일자 2022년07월19일
심사청구일자 2022년07월27일
- (65) 공개번호 10-2022-0106097
- (43) 공개일자 2022년07월28일
- (62) 원출원 특허 10-2017-0108794
원출원일자 2017년08월28일
심사청구일자 2020년07월21일
- (56) 선행기술조사문헌
JP2000223351 A*
JP2015044735 A*
US20160086735 A1*
*는 심사관에 의하여 인용된 문헌

- (73) 특허권자
삼성전기주식회사
경기도 수원시 영통구 매영로 150 (매탄동)
- (72) 발명자
김진우
경기도 수원시 영통구 매영로 150 (매탄동)
최창학
경기도 수원시 영통구 매영로 150 (매탄동)
(뒷면에 계속)
- (74) 대리인
특허법인씨엔에스

전체 청구항 수 : 총 29 항

심사관 : 전한철

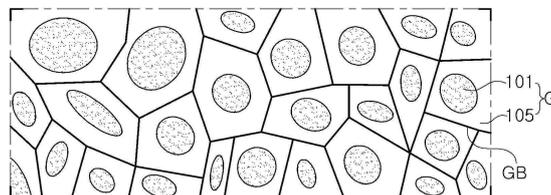
(54) 발명의 명칭 유전체 파우더 및 이를 이용한 적층형 세라믹 전자부품

(57) 요약

본 발명의 실시예에 따른 적층형 세라믹 전자부품은, 유전층 및 유전층을 사이에 두고 서로 대향하도록 배치되는 내부 전극들을 포함하는 바디부, 및 바디부의 외측에 배치되며 내부 전극들과 전기적으로 연결되는 외부 전극을 포함하며, 유전층은, ABO_3 (A는 Ba, Sr 및 Ca 중 적어도 하나이고 B는 Ti, Zr 및 Hf 중 적어도 하나임)로 표시되는 모재 및 희토류 원소를 포함하는 도핑 물질을 포함하는 반도체성 또는 도전성의 결정립(grain) 코어 영역 및 결정립 코어 영역을 둘러싸는 절연성의 결정립 쉘 영역을 포함한다.

대표도 - 도3

100



(52) CPC특허분류

C04B 35/47 (2013.01)

H01B 3/12 (2013.01)

H01G 4/30 (2013.01)

(72) 발명자

허강현

경기도 수원시 영통구 매영로 150 (매탄동)

이승호

경기도 수원시 영통구 매영로 150 (매탄동)

윤석현

경기도 수원시 영통구 매영로 150 (매탄동)

명세서

청구범위

청구항 1

ABO₃(A는 Ba, Sr 및 Ca 중 적어도 하나이고 B는 Ti, Zr 및 Hf 중 적어도 하나임)로 표시되는 모재 및 희토류 원소를 포함하는 도핑 물질을 포함하는 반도체 또는 도전성의 코어 영역; 및
 상기 코어 영역을 둘러싸는 절연성의 셸 영역을 포함하고,
 상기 코어 영역의 직경이 상기 셸 영역의 두께 보다 크거나 같고,
 상기 코어 영역의 직경과 상기 셸 영역의 두께의 비가 2.5:1 내지 4:1의 범위를 가지는, 유전체 파우더.

청구항 2

제1 항에 있어서,
 상기 셸 영역은, Ba, Sr 및 Nb 중 상기 모재와 다른 적어도 하나의 원소를 포함하는 유전체 파우더.

청구항 3

제2 항에 있어서,
 상기 모재는 BaTiO₃이고, 상기 셸 영역은 Sr 및 Nb 중 적어도 하나를 포함하는 유전체 파우더.

청구항 4

제1 항에 있어서,
 상기 도핑 물질은 Dy, Ho, Sm, La, Gd, Er 및 Y 중 적어도 하나인 유전체 파우더.

청구항 5

제1 항에 있어서,
 상기 도핑 물질은 상기 코어 영역 내에 상기 코어 영역의 전체 100몰 대비 1 mol 내지 10 mol의 함량으로 도핑된 유전체 파우더.

청구항 6

제1 항에 있어서,
 상기 셸 영역은, Si, Ba 및 Al 중 적어도 하나의 제2 부성분을 포함하는 유전체 파우더.

청구항 7

제1 항에 있어서,

상기 셸 영역은, Na, Li, K 및 B 중 적어도 하나의 제3 부성분을 포함하는 유전체 파우더.

청구항 8

제1 항에 있어서,

상기 셸 영역은, Zr, Mg, Mn 및 V 중 적어도 하나의 제4 부성분을 포함하는 유전체 파우더.

청구항 9

제1 항에 있어서,

상기 셸 영역은,

Si, Ba 및 Al 중 적어도 하나의 제2 부성분; 및

Zr, Mg, Mn 및 V 중 적어도 하나의 제4 부성분을 포함하는 유전체 파우더.

청구항 10

제1 항에 있어서,

상기 셸 영역은,

Na, Li, K 및 B 중 적어도 하나의 제3 부성분; 및

Zr, Mg, Mn 및 V 중 적어도 하나의 제4 부성분을 포함하는 유전체 파우더.

청구항 11

제1 항에 있어서,

상기 셸 영역은,

Si, Ba 및 Al 중 적어도 하나의 제2 부성분;

Na, Li, K 및 B 중 적어도 하나의 제3 부성분; 및

Zr, Mg, Mn 및 V 중 적어도 하나의 제4 부성분을 포함하는 유전체 파우더.

청구항 12

제1 항에 있어서,

입경이 30 내지 80nm인 유전체 파우더.

청구항 13

유전층 및 상기 유전층을 사이에 두고 서로 대향하도록 배치되는 내부 전극들을 포함하는 바디부; 및

상기 바디부의 외측에 배치되며 상기 내부 전극들과 전기적으로 연결되는 외부 전극을 포함하며,

상기 유전층은, ABO_3 (A는 Ba, Sr 및 Ca 중 적어도 하나이고 B는 Ti, Zr 및 Hf 중 적어도 하나임)로 표시되는 모재 및 희토류 원소를 포함하는 도핑 물질을 포함하는 반도체 또는 도전성의 결정립(grain) 코어 영역 및 상기 결정립 코어 영역을 둘러싸는 절연성의 결정립 셸 영역을 포함하고,

상기 코어 영역의 직경이 상기 셸 영역의 두께 보다 크거나 같고,

상기 코어 영역의 직경과 상기 셸 영역의 두께의 비가 2.5:1 내지 4:1의 범위를 가지는, 적층형 세라믹 전자부품.

청구항 14

제13 항에 있어서,

상기 결정립 셸 영역은, Ba, Sr 및 Nb 중 상기 모재와 다른 적어도 하나의 원소를 포함하는 적층형 세라믹 전자부품.

청구항 15

제14 항에 있어서,

상기 모재는 BaTiO₃이고, 상기 결정립 셸 영역은 Sr 및 Nb 중 적어도 하나를 포함하는 적층형 세라믹 전자부품.

청구항 16

제14 항에 있어서,

상기 모재는 SrTiO₃이고, 상기 결정립 셸 영역은 Ba 및 Nb 중 적어도 하나를 포함하는 적층형 세라믹 전자부품.

청구항 17

제13 항에 있어서,

상기 결정립 코어 영역의 평균 크기는 50 nm 내지 500 nm인 적층형 세라믹 전자부품.

청구항 18

제13 항에 있어서,

상기 도핑 물질은 Dy, Ho, Sm, La, Gd, Er 및 Y 중 적어도 하나인 적층형 세라믹 전자부품.

청구항 19

제13 항에 있어서,

상기 도핑 물질은 상기 결정립 코어 영역에 상기 결정립 코어 영역의 전체 100몰 대비 1 mol 내지 10 mol의 함량으로 포함되는 적층형 세라믹 전자부품.

청구항 20

제13 항에 있어서,

상기 결정립 셸 영역도 상기 도핑 물질을 포함하며,

상기 도핑 물질의 농도는 상기 결정립 코어 영역에서보다 상기 결정립 셸 영역에서 낮은 적층형 세라믹 전자부품.

청구항 21

제20 항에 있어서,

상기 도핑 물질은 상기 결정립 셸 영역에 0.5 mol%보다 낮은 함량으로 포함되는 적층형 세라믹 전자부품.

청구항 22

제13 항에 있어서,

상기 셸 영역은, Si, Ba 및 Al 중 적어도 하나의 제2 부성분을 포함하는 적층형 세라믹 전자부품.

청구항 23

제13 항에 있어서,

상기 셸 영역은, Na, Li, K 및 B 중 적어도 하나의 제3 부성분을 포함하는 적층형 세라믹 전자부품.

청구항 24

제13 항에 있어서,

상기 셸 영역은, Zr, Mg, Mn 및 V 중 적어도 하나의 제4 부성분을 포함하는 적층형 세라믹 전자부품.

청구항 25

제13 항에 있어서,

상기 셸 영역은,

Si, Ba 및 Al 중 적어도 하나의 제2 부성분; 및

Zr, Mg, Mn 및 V 중 적어도 하나의 제4 부성분을 포함하는 적층형 세라믹 전자부품.

청구항 26

제13 항에 있어서,

상기 셸 영역은,

Na, Li, K 및 B 중 적어도 하나의 제3 부성분; 및

Zr, Mg, Mn 및 V 중 적어도 하나의 제4 부성분을 포함하는 적층형 세라믹 전자부품.

청구항 27

제13 항에 있어서,

상기 결정립 셸 영역은,

Si, Ba 및 Al 중 적어도 하나의 제2 부성분;

Na, Li, K 및 B 중 적어도 하나의 제3 부성분; 및

Zr, Mg, Mn 및 V 중 적어도 하나의 제4 부성분을 포함하는 적층형 세라믹 전자부품.

청구항 28

Ba(OH)₂ 및 Sr(OH)₂ 중 적어도 하나를 마련하고, 여기에 도핑을 위한 희토류 원소 및 TiO₂를 투입하고, 치환 및 도핑하고 입성장시켜 코어 영역을 형성하는 단계;

셸 영역을 이루는 시드(seed) 물질 및 부성분에 해당하는 물질들을 투입하고 입성장시켜 상기 코어 영역의 둘레에 셸 영역을 형성하는 단계; 및

건조 공정을 수행하여 유전체 파우더를 제조하는 단계; 를 포함하고,

상기 시드 물질이 BaTiO₃계 또는 SrTiO₃계 물질이며,

상기 코어 영역의 직경과 상기 셸 영역의 두께의 비가 2.5:1 내지 4:1의 범위를 가지도록 하는, 유전체 파우더 제조 방법.

청구항 29

제28항에 있어서,

상기 셸 영역을 형성하는 단계 이후에, 상기 셸 영역의 표면에 최외곽층을 형성하는 단계를 더 포함하는, 유전체 파우더 제조 방법.

발명의 설명

기술 분야

[0001] 본 발명은 유전체 파우더 및 이를 이용한 적층형 세라믹 전자부품에 관한 것이다.

배경 기술

[0003] 일반적으로 적층형 세라믹 커패시터(MLCC: Multilayered Ceramic Capacitor)는 소형이면서 고용량이 보장되고 실장이 용이한 장점을 갖는 전자부품이며, 이동통신 단말기, 노트북, 컴퓨터, 개인 휴대용 단말기(PDA) 등의 여러 전자제품의 회로 기판에 장착되어 전기를 충전시키거나 또는 방전시키는 역할을 하는 칩 형태의 콘텐츠이다.

[0005] 이와 같은 적층형 세라믹 전자부품은 최근 전자제품의 소형화 및 고속화 추세에 따라 초소형화 및 초고용량화가 요구되고 있다. 그러나, 적층형 세라믹 전자부품은 적층할 수 있는 유전체층 수의 한계가 있고, 이로 인해 정전 용량 증가의 한계가 발생되고 있다. 이에, 초소형 제품으로 동일 사이즈에서의 고용전율을 구현하기 위해서는 유전체 재료 자체에서 고용전율을 구현하는 것이 요구된다.

[0007] 또한, 유전체 재료의 미립화로 인해 완전한 소성을 진행할 경우 입성장이 수반되고, 이로 인해 DC 전계에서 유효 용량의 확보가 어려운 문제가 있다. 따라서 고온에서도 입성장은 동반하지 않으며 동시에 입성장의 미동반에 따른 유전율 저하를 개선한 유전체 조성물이 요구된다.

발명의 내용

해결하려는 과제

[0009] 본 발명의 목적 중 하나는 유전율이 높고 신뢰성이 우수한 유전체 파우더와 이를 이용한 적층형 세라믹 전자부품을 제공하는 것이다.

과제의 해결 수단

[0011] 상술한 과제를 해결하기 위한 방법으로, 본 발명은 일 실시 형태를 통하여 유전체 파우더를 제안하고자 한다. 구체적으로, 상기 유전체 파우더는, ABO₃(A는 Ba, Sr 및 Ca 중 적어도 하나이고 B는 Ti, Zr 및 Hf 중 적어도 하나)

나임)로 표시되는 모재 및 희토류 원소를 포함하는 도핑 물질을 포함하는 반도체 또는 도전성의 코어 영역, 및 상기 코어 영역을 둘러싸는 절연성의 셸 영역을 포함한다.

[0013] 또한, 본 발명은 상기 유전체 파우더를 이용한 적층형 세라믹 전자부품을 제안하고자 한다. 구체적으로, 상기 적층형 세라믹 전자부품은, 유전층 및 상기 유전층을 사이에 두고 서로 대향하도록 배치되는 내부 전극들을 포함하는 바디부, 및 상기 바디부의 외측에 배치되며 상기 내부 전극들과 전기적으로 연결되는 외부 전극을 포함하며, 상기 유전층은, ABO_3 (A는 Ba, Sr 및 Ca 중 적어도 하나이고 B는 Ti, Zr 및 Hf 중 적어도 하나임)로 표시되는 모재 및 희토류 원소를 포함하는 도핑 물질을 포함하는 반도체 또는 도전성의 결정립(grain) 코어 영역 및 상기 결정립 코어 영역을 둘러싸는 절연성의 결정립 셸 영역을 포함한다.

발명의 효과

[0015] 본 발명은 반도체 또는 도전성의 코어와 절연성의 셸을 포함하는 코어-셸 구조를 가짐으로써 고유전율 및 향상된 신뢰성을 가지는 유전체 파우더를 제공할 수 있다. 또한, 본 발명은 반도체 또는 도전성의 코어와 절연성의 셸을 포함하는 코어-셸 구조를 가짐으로써 정전용량의 대용량화를 구현하면서 신뢰성이 향상된 적층형 세라믹 전자부품의 구현을 구현할 수 있다.

[0016] 본 발명의 다양하면서도 유익한 장점과 효과는 상술한 내용에 한정되지 않으며, 본 발명의 구체적인 실시예를 설명하는 과정에서 보다 쉽게 이해될 수 있을 것이다.

도면의 간단한 설명

[0018] 도 1 및 도 2는 본 발명의 일 실시예에 따른 유전체 파우더를 개략적으로 나타내는 부분 사시도이다.

도 3은 본 발명의 일 실시예에 따른 유전체 파우더를 이용한 유전체의 미세 구조를 개략적으로 나타내는 단면도이다.

도 4는 본 발명의 일 실시예에 따른 적층형 세라믹 전자부품을 개략적으로 나타내는 사시도이다.

도 5는 도 4의 V-V'의 절단선을 따른 적층형 세라믹 전자부품의 개략적인 단면도이다.

발명을 실시하기 위한 구체적인 내용

[0019] 이하, 구체적인 실시예 및 첨부된 도면을 참조하여 본 발명의 실시예를 설명한다. 그러나, 본 발명의 실시예는 여러 가지 다른 형태로 변형될 수 있으며, 본 발명의 범위가 이하 설명하는 실시형태로 한정되는 것은 아니다. 또한, 본 발명의 실시예는 통상의 기술자에게 본 발명을 더욱 완전하게 설명하기 위해서 제공되는 것이다. 따라서, 도면에서의 요소들의 형상 및 크기 등은 보다 명확한 설명을 위해 과장될 수 있으며, 도면상의 동일한 부호로 표시되는 요소는 동일한 요소이다.

[0021] 유전체 파우더

[0023] 도 1 및 도 2는 본 발명의 일 실시예에 따른 유전체 파우더를 개략적으로 나타내는 부분 사시도이다.

[0024] 도 1을 참조하면, 유전체 파우더(10)는 코어 영역(1) 및 셸 영역(5)을 포함한다. 유전체 파우더(10)는 코어-셸 구조를 가질 수 있다. 유전체 파우더(10)는 평균 입경이 100 nm보다 작은 구 형상을 가질 수 있으며, 예를 들어, 30 nm 내지 80 nm의 범위를 가질 수 있다. 따라서, 유전체 파우더(10)를 소성하여 제조되는 소결체에서, 결정립(grain)의 크기도 상대적으로 작게 제조될 수 있다.

[0026] 코어 영역(1)은 반도체(semiconducting) 또는 도전성 영역일 수 있다. 코어 영역(1)은 비저항이 예를 들어, 수 내지 수십 옴(Ω m)일 수 있다. 코어 영역(1)은 구형의 형상을 가질 수 있다.

[0027] 코어 영역(1)은 ABO_3 로 표시되는 페롭스카이트 구조의 모재 및 희토류 원소를 포함하는 도핑 물질을 포함할 수 있다. A는 Ba, Sr 및 Ca 중 적어도 하나이고 B는 Ti, Zr 및 Hf 중 적어도 하나일 수 있다. 예를 들어, 상기 모재는 $BaTiO_3$, $SrTiO_3$, $(Ba_{1-x}Sr_x)TiO_3$, $(Ba_{1-x}Ca_x)TiO_3$, $Ba(Ti_{1-y}Hf_y)O_3$, $(Ba_{1-x}Sr_x)(Ti_{1-y}Zr_y)O_3$ 및 $Ba(Ti_{1-y}Zr_y)O_3$ 중 하나일 수 있다.

[0028] 상기 희토류 원소는 유전체 파우더가 도전성 또는 반도체성을 갖도록 하기 위하여 코어 영역(1)에 포함될 수 있다. 상기 희토류 원소는 상기 모재의 Ba 또는 Sr과 치환될 수 있다. 상기 희토류 원소는 Dy, Ho, Sm, La, Gd, Er 및 Y 중 적어도 하나일 수 있으며, 산화수 3+인 금속 원소일 수 있다. 상기 희토류 원소는 코어 영역(1) 내

에 코어 영역(1)ml 전체 100몰 대비 1 mol 내지 10 mol의 함량으로 포함될 수 있다.

- [0030] 셸 영역(5)은 절연 영역일 수 있다. 셸 영역(5)은 코어 영역(1)을 둘러싸도록 배치될 수 있다. 고유전율의 확보를 위해, 코어 영역(1)의 직경(D_c)은 셸 영역(2)의 두께(T_s) 보다 크거나 같을 수 있다. 코어 영역(1)의 직경(D_c)과 셸 영역(2)의 두께(T_s)의 비는, 예를 들어, 약 2.5:1 내지 4:1의 범위를 가질 수 있다.
- [0031] 셸 영역(5)은 ABO_3 로 표시되는 페롭스카이트 구조의 모재 및 부성분들을 포함할 수 있다. A는 Ba, Sr 및 Ca 중 적어도 하나이고 B는 Ti, Zr 및 Hf 중 적어도 하나일 수 있다. 예를 들어, 상기 모재는 $BaTiO_3$, $SrTiO_3$, $(Ba_{1-x}Sr_x)TiO_3$, $(Ba_{1-x}Ca_x)TiO_3$, $Ba(Ti_{1-y}Hf_y)O_3$, $(Ba_{1-x}Sr_x)(Ti_{1-y}Zr_y)O_3$ 및 $Ba(Ti_{1-y}Zr_y)O_3$ 중 하나일 수 있으며, 코어 영역(1)의 모재와 동일하거나 다를 수 있다. 상기 부성분들은 제1 내지 제4 부성분들일 수 있다.
- [0033] 상기 제1 부성분은 Ba, Sr 및 Nb 중 코어 영역(1)의 모재와 다른 적어도 하나의 원소를 포함할 수 있다. 예를 들어, 코어 영역(1)의 모재가 $BaTiO_3$ 인 경우, 상기 제1 부성분은 Sr 및 Nb 중 적어도 하나를 포함할 수 있다. 예를 들어, 코어 영역(1)의 모재가 $SrTiO_3$ 인 경우, 상기 제1 부성분은 Ba 및 Nb 중 적어도 하나를 포함할 수 있다. 상기 제1 부성분은 유전체 파우더(10)의 유전율을 상승시키기 위한 성분일 수 있다.
- [0034] 상기 제2 부성분은 Si, Ba 및 Al 중 적어도 하나를 포함할 수 있다. 상기 제2 부성분은 글라스 성분일 수 있으며, 셸 영역(5)의 절연 특성을 위해 포함될 수 있다.
- [0035] 상기 제3 부성분은 Na, Li, K 등의 알칼리 금속 및 B 중 적어도 하나를 포함할 수 있다. 상기 제3 부성분은 소결조제로서 포함될 수 있으며 소성 온도를 낮추는 역할을 할 수 있다.
- [0036] 상기 제4 부성분은 전이 금속을 포함할 수 있으며, Zr, Mg, Mn 및 V 중 적어도 하나를 포함할 수 있다. 상기 제4 부성분은 억셉터(acceptor) 성분일 수 있으며, 저항 특성을 확보하는 데 기여할 수 있다.
- [0038] 도 2를 참조하면, 유전체 파우더(10a)는 코어 영역(1) 및 셸 영역(5a) 이외에 최외각층(7)을 더 포함한다.
- [0039] 최외각층(7)은 상술한 실시예의 유전체 파우더(10)에서 셸 영역(5)의 제1 부성분과 동일한 성분을 포함할 수 있다. 최외각층(7)은 Ba, Sr 및 Nb 중 코어 영역(1)의 모재에 포함되지 않은 적어도 하나의 원소를 포함한다. 예를 들어, 코어 영역(1)의 모재가 $BaTiO_3$ 인 경우, 코팅층(7)은 Sr 및 Nb 중 적어도 하나를 포함할 수 있다. 예를 들어, 코어 영역(1)의 모재가 $SrTiO_3$ 인 경우, 코팅층(7)은 Ba 및 Nb 중 적어도 하나를 포함할 수 있다. 코팅층(7)은 유전체 파우더(10a)의 유전율을 상승시키는 역할을 할 수 있다.
- [0040] 이 경우, 셸 영역(5a)은 상술한 실시예의 유전체 파우더(10)에서 셸 영역(5)의 상기 제1 부성분을 제외하고 상기 제2 내지 제4 부성분만을 포함하거나, 상기 제1 부성분을 상대적으로 낮은 농도로 포함할 수 있다. 즉, 최외각층(7)은 상술한 실시예의 유전체 파우더(10)와 유사한 구조를 갖지만, 셸 영역(5)에서 특정 성분이 최외각층(7)에 주로 배치된 구조를 갖는 것으로 이해될 수 있다.
- [0042] 이하, 본 발명의 일 실시예에 따른 유전체 파우더의 제조 방법을 설명한다.
- [0044] 일 실시예에 따르면, 유전체 파우더(10, 10a)는 액상법, 특히 수열법을 이용하여 제조될 수 있다. 먼저 $Ba(OH)_2$ 및 $Sr(OH)_2$ 중 적어도 하나를 마련하고, 여기에 도핑을 위한 희토류 원소 및 TiO_2 를 투입하고, 치환 및 도핑하고 입성장시켜 코어 영역(1)을 형성한다.
- [0045] 다음으로, 셸 영역(5, 5a)을 이루는 시드(seed) 물질 및 상기 부성분에 해당하는 물질들을 투입하고 입성장시켜 코어 영역(1)의 둘레에 셸 영역(5, 5a)을 형성한다. 상기 시드 물질은 $BaTiO_3$ 계 또는 $SrTiO_3$ 계 물질일 수 있다.
- [0046] 이후, 실시예에 따라 셸 영역(5a)의 표면에 최외각층(7)을 더 형성할 수 있다.
- [0047] 다음으로, 건조 공정을 수행하여 최종적으로 유전체 파우더(10, 10a)를 제조할 수 있다.
- [0049] 도 3은 본 발명의 일 실시예에 따른 유전체 파우더를 이용한 유전체의 미세 구조를 개략적으로 나타내는 단면도이다.
- [0050] 도 3을 참조하면, 유전체(100)는 결정립 코어 영역들(101) 및 결정립 셸 영역들(105)을 포함하는 결정립들(G), 및 결정립계(GB)를 포함한다. 유전체(100)는 본 발명의 유전체 파우더를 소성하여 형성된 소결체이다.

- [0051] 결정립들(G)은 다각형의 형상을 가질 수 있으나, 이에 한정되는 것은 아니다. 각각의 결정립들(G)에서, 결정립 코어 영역들(101)은 결정립 셸 영역들(105)에 의해 둘러싸인 형태로 배치될 수 있다. 결정립 셸 영역들(105)은 결정립계(GB)에 인접한 영역들일 수 있다. 결정립들(G)은 평균 크기가 500 nm보다 작을 수 있으며, 예를 들어, 50 nm 내지 500 nm의 범위를 가질 수 있다. 상기 평균 크기는 결정립들(G)의 직경의 평균을 의미한다.
- [0053] 결정립 코어 영역들(101)은 반도체성 또는 도전성 영역일 수 있다. 결정립 코어 영역(101)은 내부에 전하 캐리어를 포함하여 계면 분극 효과를 구현하므로, 쌍극자(dipole)에 의한 분극 특성에 비하여 높은 변위(displacement) 특성을 가지므로 고유전율의 확보가 가능할 수 있다.
- [0054] 결정립 코어 영역(101)은 상술한 유전체 파우더(10)의 코어 영역(1)과 유사한 성분으로 이루어질 수 있다. 결정립 코어 영역(101)은 ABO_3 로 표시되는 페롭스카이트 구조의 모재 및 희토류 원소를 포함하는 도핑 물질을 포함할 수 있다. A는 Ba, Sr 및 Ca 중 적어도 하나이고 B는 Ti, Zr 및 Hf 중 적어도 하나일 수 있다. 상기 희토류 원소는 Dy, Ho, Sm, La, Gd, Er 및 Y 중 적어도 하나일 수 있으며, 산화수 3+인 금속 원소일 수 있다. 상기 희토류 원소는 결정립 코어 영역(101) 내에 결정립 코어 영역(101)의 전체 100mol 대비 1 mol 내지 10 mol의 함량으로 포함될 수 있다.
- [0055] 결정립 코어 영역(101)은 이외에도 결정립 셸 영역(105)을 이루는 물질들을 결정립 코어 영역(101)의 전체 100 mol 대비 0.1 mol 이하로 포함할 수 있다.
- [0057] 결정립 셸 영역(105)은 절연 영역일 수 있다. 결정립 셸 영역(105)은 결정립 코어 영역(101)을 둘러싸도록 배치될 수 있다. 결정립 셸 영역(105)의 적어도 일부는 절연 특성을 가져서 결정립 코어 영역들(101)에 의한 비저항 감소를 보상하여 절연 저항 특성을 확보하게 할 수 있다.
- [0058] 결정립 셸 영역(105)은 상술한 유전체 파우더(10)의 셸 영역(5)과 유사한 성분으로 이루어질 수 있다. 결정립 셸 영역(105)은 ABO_3 로 표시되는 페롭스카이트 구조의 모재 및 부성분들을 포함할 수 있다. A는 Ba, Sr 및 Ca 중 적어도 하나이고 B는 Ti, Zr 및 Hf 중 적어도 하나일 수 있다. 상기 부성분들은 제1 내지 제4 부성분들일 수 있다.
- [0059] 상기 제1 부성분은 Ba, Sr 및 Nb 중 결정립 코어 영역(101)의 모재에 포함되지 않은 적어도 하나의 원소를 포함할 수 있다. 예를 들어, 결정립 코어 영역(101)의 모재가 $BaTiO_3$ 인 경우, 상기 제1 부성분은 Sr 및 Nb 중 적어도 하나를 포함할 수 있다. 예를 들어, 결정립 코어 영역(101)의 모재가 $SrTiO_3$ 인 경우, 상기 제1 부성분은 Ba 및 Nb 중 적어도 하나를 포함할 수 있다.
- [0060] 상기 제2 부성분은 Si, Ba 및 Al 중 적어도 하나를 포함할 수 있다. 상기 제3 부성분은 Na, Li, K 등의 알칼리 금속 및 B 중 적어도 하나를 포함할 수 있다. 상기 제4 부성분은 Zr, Mg, Mn 및 V 중 적어도 하나를 포함할 수 있다. 본 발명의 일 실시예에서, 도 2를 참조하여 상술한 유전체 파우더(10a)를 소성하여 제조된 유전체(100)는, 특히 결정립계(GB)에 상기 제1 부성분인 Ba, Sr 및 Nb 중 적어도 하나가 포함될 수 있다.
- [0061] 결정립 셸 영역(105)은 이외에도 결정립 코어 영역(101)을 이루는 물질을 상대적으로 소량으로 포함할 수 있다. 이는 결정립 코어 영역(101)으로부터 확산되어 함유될 수 있다. 예를 들어, 결정립 셸 영역(105)은 상기 희토류 원소를 0.5 mol%보다 낮은 함량으로 포함할 수 있다.
- [0063] 이와 같이 구성된 유전체(100)는 각각의 결정립들(G)의 내부에는 도전성 또는 반도체성의 결정립 코어 영역들(101)이 배치되고, 결정립계(GB)를 따라서는 절연성의 결정립 셸 영역들(105)이 서로 연결된 형태로 배치될 수 있다. 따라서, 결정립 코어 영역들(101)에 의해 고유전율이 확보될 수 있으며, 결정립 셸 영역들(105)에 의해 저항 특성이 확보되어 DC 전계 하에서도 유효 용량의 확보가 가능할 수 있다.
- [0064]
- [0065] **적층형 세라믹 전자부품**
- [0067] 도 4는 본 발명의 일 실시예에 따른 적층형 세라믹 전자부품을 개략적으로 나타내는 사시도이다.
- [0068] 도 5는 도 4의 V-V'의 절단선을 따른 적층형 세라믹 전자부품의 개략적인 단면도이다.
- [0069] 도 4 및 도 5를 참조하면, 일 실시예에 따른 적층 세라믹 커패시터(1000)는 바디부(110) 및 바디부(110)의 외측에 배치되는 제1 및 제2 외부 전극(131, 132)을 포함한다. 이하에서는, 전자부품의 일례로서 적층 세라믹 커패시터에 대하여 설명하나, 본 발명은 본유전체 파우더를 이용하는 다양한 전자제품, 예를 들어, 인덕터, 압전체

소자, 바리스터, 또는 서미스터 등에도 적용될 수 있을 것이다.

- [0071] 바디부(110)는 교대로 적층된 유전층들(111)과 제1 및 제2 내부 전극들(121, 122)을 포함할 수 있다. 바디부(110)는 예를 들어 육면체 형상을 가질 수 있다.
- [0073] 유전층들(111)은 도 3을 참조하여 상술한 유전체(100)로 이루어진 유전층일 수 있다. 유전층들(111)은 ABO_3 로 표시되는 페로스카이트 구조의 모재 및 희토류 원소를 포함하는 도핑 물질을 포함하는 반도체 또는 도전성의 결정립 코어 영역 및 상기 결정립 코어 영역을 둘러싸는 절연성의 결정립 셸 영역을 포함하는 결정립들을 포함하는 소결체로 이루어질 수 있다. 상기 A는 Ba, Sr 및 Ca 중 적어도 하나이고 상기 B는 Ti, Zr 및 Hf 중 적어도 하나일 수 있다.
- [0074] 유전층들(111)은 평균 두께는 2 μm 이하일 수 있으며, 예를 들어, 0.5 μm 이하일 수 있으나, 이에 한정되지는 않는다. 본 발명의 일 실시예에 따른 유전층들(111)은 유전층들(111)을 이루는 상기 결정립들의 크기가 상대적으로 작게 형성될 수 있어, 유전층들(111)의 두께도 최소화될 수 있다.
- [0076] 제1 및 제2 내부 전극들(121, 122)은 각각의 유전층들(111)을 사이에 두고 서로 대향하도록 배치될 수 있다. 제1 내부 전극들(121)은 적어도 일 측면이 바디부(110)의 일 단부와 접하고, 제2 내부 전극들(122)은 적어도 일 측면이 바디부(110)의 타 단부와 접하도록 교대로 적층될 수 있다. 제1 및 제2 내부 전극들(121, 122)은 예를 들어, 은(Ag), 납(Pb), 백금(Pt), 니켈(Ni), 구리(Cu) 및 이들의 합금들 중 적어도 하나를 포함할 수 있다. 제1 및 제2 내부 전극들(121, 122)은 도전성 페이스트를 이용하여 형성될 수 있다.
- [0078] 제1 및 제2 외부 전극(131, 132)은 바디부(111)의 양 단부에 배치될 수 있다. 제1 및 제2 외부 전극(131, 132)은 제1 및 제2 내부 전극들(121, 122)과 전기적으로 연결되어 커패시터 회로를 구성할 수 있다. 제1 및 제2 외부 전극(131, 132)은 예를 들어, 구리(Cu), 니켈(Ni), 은(Ag), 은-팔라듐(Ag-Pd) 및 이들의 합금들 중 적어도 하나를 포함할 수 있다.
- [0080] 이하, 본 발명의 일 실시예에 따른 적층형 세라믹 전자부품의 제조 방법을 설명한다.
- [0082] 일 실시예에 따르면, 먼저 본 발명의 유전체 파우더로 세라믹 그린시트를 마련한다. 다음으로, 상기 세라믹 그린시트에 제1 및 제2 내부 전극들(121, 122)을 인쇄한다. 다음으로, 제1 및 제2 내부 전극들(121, 122)이 인쇄된 상기 세라믹 그린 시트를 적층·압착·절단하여 바디부(111)를 마련하고 이를 소성한다. 다음으로, 소성된 바디부(111)에 구리(Cu) 페이스트로 터미네이션 공정 및 전극 소성을 거쳐 제1 및 제2 외부 전극(131, 132)을 형성한다.
- [0084] 본 개시에서 사용된 "일 실시예(example)"라는 표현은 서로 동일한 실시예를 의미하지 않으며, 각각 서로 다른 고유한 특징을 강조하여 설명하기 위해서 제공된 것이다. 그러나, 상기 제시된 일 실시예들은 다른 실시예의 특징과 결합되어 구현되는 것을 배제하지 않는다. 예를 들어, 특정한 일 실시예에서 설명된 사항이 다른 실시예에서 설명되어 있지 않더라도, 다른 실시예에서 그 사항과 반대되거나 모순되는 설명이 없는 한, 다른 실시예에 관련된 설명으로 이해될 수 있다.
- [0086] 본 개시에서 사용된 용어는 단지 일 실시예를 설명하기 위해 사용된 것으로, 본 개시를 한정하려는 의도가 아니다. 이때, 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다.

부호의 설명

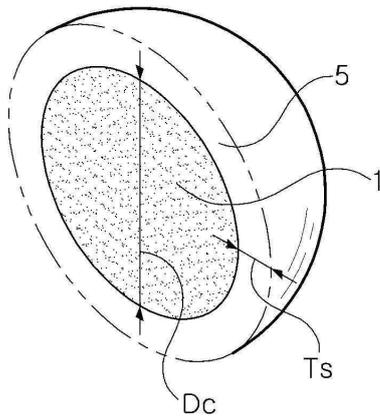
- [0088] 1: 코어 영역
- 5, 5a: 셸 영역
- 7: 최외각층
- 10, 10a: 유전체 파우더
- 100: 유전체
- 101: 결정립 코어 영역
- 105: 결정립 셸 영역
- 110: 바디부

- 111: 유전층
- 121: 제1 내부 전극
- 122: 제2 내부 전극
- 131: 제1 외부 전극
- 132: 제2 외부 전극

도면

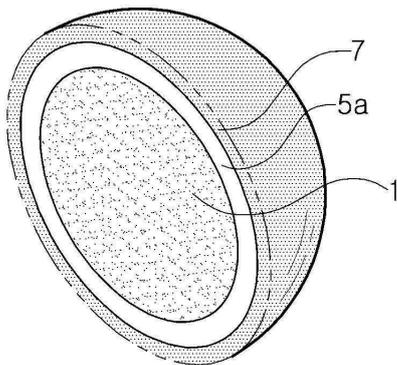
도면1

10

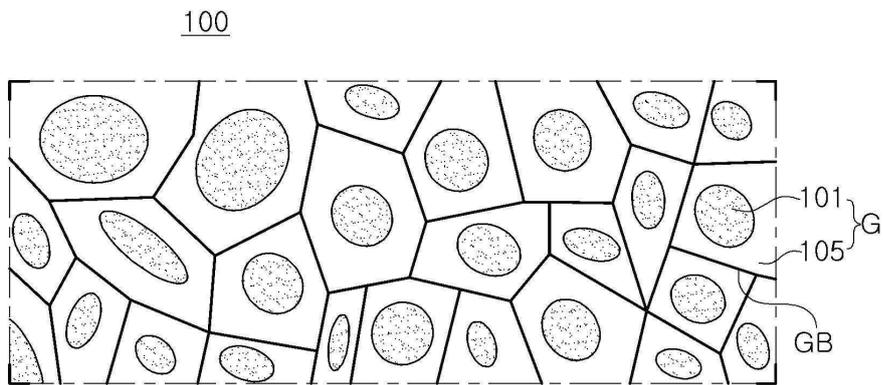


도면2

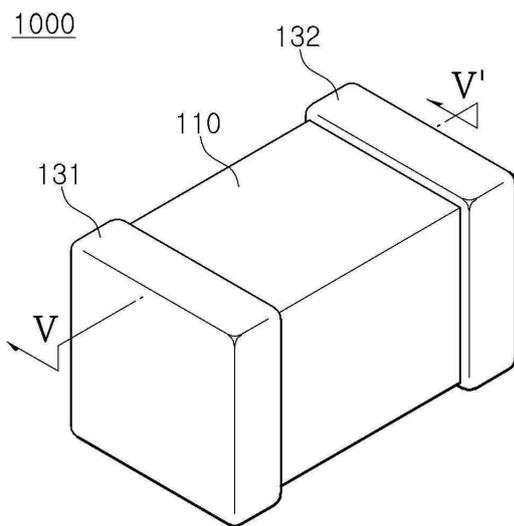
10a



도면3



도면4



도면5

