

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5410465号  
(P5410465)

(45) 発行日 平成26年2月5日(2014.2.5)

(24) 登録日 平成25年11月15日(2013.11.15)

(51) Int.Cl.	F I
HO 1 L 23/48 (2006.01)	HO 1 L 23/48 P
HO 1 L 23/28 (2006.01)	HO 1 L 23/28 A
HO 1 L 23/12 (2006.01)	HO 1 L 23/12 5 O 1 T
HO 1 L 23/50 (2006.01)	HO 1 L 23/50 A
	HO 1 L 23/50 R

請求項の数 22 (全 15 頁)

(21) 出願番号	特願2011-38169 (P2011-38169)	(73) 特許権者	000116024
(22) 出願日	平成23年2月24日 (2011.2.24)		ローム株式会社
(62) 分割の表示	特願2001-260637 (P2001-260637) の分割		京都府京都市右京区西院溝崎町2 1 番地
原出願日	平成13年8月30日 (2001.8.30)	(74) 代理人	100086380
(65) 公開番号	特開2011-101065 (P2011-101065A)		弁理士 吉田 稔
(43) 公開日	平成23年5月19日 (2011.5.19)	(74) 代理人	100103078
審査請求日	平成23年2月24日 (2011.2.24)		弁理士 田中 達也
		(74) 代理人	100115369
			弁理士 仙波 司
		(74) 代理人	100130650
			弁理士 鈴木 泰光
		(74) 代理人	100135389
			弁理士 臼井 尚

最終頁に続く

(54) 【発明の名称】 半導体装置および半導体装置の製造方法

(57) 【特許請求の範囲】

【請求項 1】

リードフレームを用いて半導体装置を製造する方法であって、  
上記リードフレームは、  
板状導体に対して貫通孔を形成する貫通孔形成工程と、  
上記板状導体の厚みに対して相対的に厚みが小さく、上記貫通孔の内方を向く自由端を有する薄状部を形成する薄状部形成工程と、  
上記板状導体に対して、少なくとも上記薄状部の一部を除去して当該薄状部に由来する薄肉部を形成する不要部分除去工程と、  
上記薄肉部の上面ないしこれに連続する上記薄肉部以外の部分の上面にわたって半導体チップを搭載する工程と、  
を含んで製造されることを特徴とする、半導体装置の製造方法。

【請求項 2】

リードフレームを用いて半導体装置を製造する方法であって、  
上記リードフレームは、  
板状導体に対して貫通孔を形成する貫通孔形成工程と、  
半導体チップを搭載する面の反対側からの加工により、上記貫通孔に沿って上記板状導体の厚みに対して相対的に厚みが小さい薄状部を形成する薄状部形成工程と、  
上記板状導体に対して、少なくとも上記薄状部の一部を除去して当該薄状部に由来する薄肉部を形成する不要部分除去工程と、

上記薄肉部の上面ないしこれに連続する上記薄肉部以外の部分の上面にわたって半導体チップを搭載する工程と、  
を含んで製造されることを特徴とする、半導体装置の製造方法。

【請求項3】

リードフレームを用いて半導体装置を製造する方法であって、  
上記リードフレームは、  
板状導体に対して内方に向けて突出する半島部を有する貫通孔を形成する貫通孔形成工程と、

上記半島部に、上記板状導体の厚みに対して相対的に厚みが小さい薄状部を形成する薄状部形成工程と、

上記板状導体に対して、少なくとも上記薄状部の一部を除去して当該薄状部に由来する薄肉部を形成する不要部分除去工程と、

上記薄肉部の上面ないしこれに連続する上記薄肉部以外の部分の上面にわたって半導体チップを搭載する工程と、  
を含んで製造されることを特徴とする、半導体装置の製造方法。

【請求項4】

上記薄状部は、上記半島部の先端方に形成される、請求項3に記載の半導体装置の製造方法。

【請求項5】

上記貫通孔形成工程では、上記半島部の基端部に位置する第2の貫通孔が同時に形成される、請求項4に記載の半導体装置の製造方法。

【請求項6】

上記薄状部は、上記半島部の先端方に形成される部分から、上記半島部の幅方向中央領域を通して上記第2の貫通孔までつながるように形成される、請求項5に記載の半導体装置の製造方法。

【請求項7】

上記不要部分除去工程では、上記半島部に由来する幅方向左右一対の厚肉部と、上記薄状部に由来する薄肉部とが、全体として矩形半島状に形成される、請求項6に記載の半導体装置の製造方法。

【請求項8】

リードフレームを用いて半導体装置を製造する方法であって、  
上記リードフレームは、  
板状導体に対して、外方に向けて凹入する切欠を有する貫通孔を形成する貫通孔形成工程と、

上記板状導体の厚みに対して相対的に厚みが小さく、上記切欠を埋める薄状部を形成する薄状部形成工程と、

上記板状導体に対して、少なくとも上記薄状部の一部を除去して当該薄状部に由来する薄肉部を形成する不要部分除去工程と、を含んで製造され、

上記不要部分除去工程では、上記切欠の幅方向両側に位置していた部分により形成された一対の矩形厚肉部の各先端方から互いに向かい合って延びる一対の上記薄肉部が形成されることを特徴とする、半導体装置の製造方法。

【請求項9】

リードフレームを用いて半導体装置を製造する方法であって、  
上記リードフレームは、  
板状導体に対して、内方に向けて突出する半島部と、当該半島部と対向する部位において外方に向けて凹入する切欠を有する貫通孔を形成する貫通孔形成工程と、

上記半島部の先端方に、上記板状導体の厚みに対して相対的に厚みが小さい第1の薄状部と、上記切欠を埋め、上記板状導体に対して相対的に厚みが小さい第2の薄状部とを形成する薄状部形成工程と、

上記板状導体に対して、少なくとも上記第1の薄状部の一部および上記第2の薄状部の

10

20

30

40

50

一部を除去して、第 1 および第 2 の薄状部にそれぞれ由来する薄肉部を形成する不要部分除去工程と、  
を含み、

上記貫通孔形成工程では、上記半島部の基端部に位置する第 2 の貫通孔が同時に形成され、

上記第 1 の薄状部は、上記半島部の先端方に形成される部分から、上記半島部の幅方向中央領域を通過して上記第 2 の貫通孔までつながるように形成され、

上記不要部分除去工程では、上記半島部に由来する幅方向左右一対の厚肉部と、上記第 1 の薄状部に由来する第 1 の薄肉部とが、全体として矩形半島状の第 1 部分として形成されるとともに、上記切欠の幅方向両側に位置していた部分により形成された一対の矩形厚肉部の各先端方から互いに向かい合って延びる一対の上記第 2 の薄状部に由来する第 2 の薄肉部とが、全体として矩形外形をもつ第 2 部分として形成されることを特徴とする、半導体装置の製造方法。

10

【請求項 10】

上記第 1 部分と上記第 2 部分とは、同一幅を有している、請求項 9 に記載の半導体装置の製造方法。

【請求項 11】

上記第 1 部分の第 1 面は平面であり、当該第 1 面と反対側の第 2 面は、上記左右一対の厚肉部が凸部を形成しているとともに、上記第 2 部分の第 1 面は平面であり、当該第 1 面と反対側の第 2 面は、上記一対の矩形厚肉部が凸部を形成している、請求項 10 に記載の半導体装置の製造方法。

20

【請求項 12】

上記第 1 部分の第 1 面には、半導体チップが搭載され、上記第 2 部分の第 1 面には、上記半導体チップに導通するワイヤが接続される、請求項 11 に記載の半導体装置の製造方法。

【請求項 13】

上記第 1 部分、上記第 2 部分、上記半導体チップおよび上記ワイヤが、樹脂封止されて樹脂パッケージング工程が行われる、請求項 12 に記載の半導体装置の製造方法。

【請求項 14】

上記樹脂パッケージング工程においては、上記第 1 部分の第 2 面の凸部と、上記第 2 部分の第 2 面の凸部とが、合計 4 つの端子として樹脂パッケージの底面に露出させられる、請求項 13 に記載の半導体装置の製造方法。

30

【請求項 15】

上記合計 4 つの端子が、樹脂パッケージの矩形底面の 4 隅に対応して位置するようにダイシングされる、請求項 14 に記載の半導体装置の製造方法。

【請求項 16】

上記リードフレームは連続しており、当該リードフレームにより、複数の半導体装置が製造される、請求項 1 ないし 15 のいずれかに記載の半導体装置の製造方法。

【請求項 17】

請求項 1 ないし 16 のいずれかに記載の方法によって製造されたことを特徴とする、半導体装置。

40

【請求項 18】

端子面および半導体チップと機械的または電氣的に接続される接続面のうちの少なくとも一方を有する複数の導体を備えるとともに、上記端子面が露出または延出するようにして上記半導体チップが樹脂パッケージ内に封止された半導体装置であって、上記複数の導体を半導体装置製造用のフレームから形成し、かつ上記複数の導体のうちの少なくとも 1 つが薄肉部を有する半導体装置を製造する方法において、

上記半導体装置製造用のフレームは、板状導体に対して貫通孔を形成した後に半導体チップを搭載する面の反対側から加工を施して相対的に厚みが小さく、かつ上記フレームにつながる基端から先端の自由端まで延びる薄状部を形成し、その後上記薄状部の不要部

50

分を除去して上記薄肉部を形成することにより製造され、

上記半導体チップは、上記薄肉部の上面ないしこれに連続する上記薄肉部以外の部分の上面にわたって搭載されることを特徴とする、半導体装置の製造方法。

【請求項 19】

上記貫通孔の形成においては、第1導体となるべき領域の周りに位置するとともに、上記薄状部形成の際の上記薄状部の上記自由端の拡がりを許容する貫通孔を形成する、請求項 18 に記載の半導体装置の製造方法。

【請求項 20】

請求項 18 または 19 の方法によって製造される半導体装置であって、上記薄肉部を有する上記導体は、上記薄肉部が上記樹脂パッケージ中に埋設されるようにしてその一面が上記端子面として上記樹脂パッケージの底面に面一に露出していることを特徴とする、半導体装置。

10

【請求項 21】

上記樹脂パッケージの底面は矩形状であり、その底面には、4つ以下の上記端子面が面一状に露出している、請求項 20 に記載の半導体装置。

【請求項 22】

ロール状に巻き取られたフープ状の板状導体を用いて半導体装置を製造する方法であって、

上記板状導体に対して貫通孔を形成する貫通孔形成工程と、

上記板状導体の厚みに対して相対的に厚みが小さく、上記貫通孔の内方を向く自由端を有する薄状部を形成する薄状部形成工程と、

20

上記板状導体に対して、少なくとも上記薄状部の一部を除去して当該薄状部に由来する薄肉部を形成する不要部分除去工程と、

上記薄肉部の上面ないしこれに連続する上記薄肉部以外の部分の上面にわたって半導体チップを搭載する工程と、

を含んで製造されることを特徴とする、半導体装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本願発明は、半導体装置および半導体装置の製造方法に関する。

30

【背景技術】

【0002】

半導体装置としては、従来より図15(a)に示したようなものがある。この図に示した半導体装置9は、第1および第2導体90, 91、半導体チップ92を有している。第1および第2導体90, 91は、端子面90a, 91aおよび接続面90b, 91bを有している。第1導体90は、端子面90aに対応する部分以外は、厚み寸法(図の上下方向の寸法)の小さい薄肉部90cとされている。

【0003】

半導体チップ92は、上面および下面に電極(図示略)が形成されている。第1導体90の接続面90b上には、下面の電極と導通するようにして半導体チップ92が搭載されている。この半導体チップ92の上面の電極は、ワイヤ93を介して第2導体91の接続面91bと導通接続されている。半導体チップ92およびワイヤ93は、樹脂パッケージ94により封止されており、この樹脂パッケージ94の底面94aからは第1および第2導体90, 91の端子面90a, 91aが露出している。

40

【0004】

このような半導体装置9は、次のようにして製造される。まず、第1および第2導体90, 91となるべき要素が形成された半導体装置製造用のフレームに対して、半導体チップ92を搭載した後に、ワイヤ93をボンディングを行う。そして、半導体チップ92およびワイヤ93を樹脂封止した後にダイシングを行うことにより、図15(a)に示したような半導体装置9が得られる。

50

## 【 0 0 0 5 】

半導体装置 9 では、第 1 導体 9 0 に薄肉部 9 0 c が形成されているため、先に説明した半導体装置 9 の製造方法では、エッチング処理により半導体装置製造用のフレームが製造されていた。より具体的には、図 1 6 ( a ) に示したように板状導体 9 5 の両面にマスク 9 6 を形成し、板状導体 9 5 の両面からエッチング処理を施すことにより形成される。マスク 9 6 は、エッチング処理すべき部分に対応した開口 9 7 A , 9 7 B を有している。そのため、図 1 6 ( b ) に示したようにエッチング液により板状導体 9 5 の厚みの半分程度にまでエッチング処理を施せば、板状導体 9 5 の一面側にのみ開口 9 7 B が形成されている部分については板状導体 9 5 の厚みの半分程度の薄肉部 9 8 とされる。一方、板状導体 9 5 の両面側に開口 9 7 A , 9 7 B が形成された部分については貫通孔 9 9 とされる。このようなマスク 9 6 は、フォトリソグラフィの手法により形成することができる。

10

## 【 0 0 0 6 】

しかしながら、板状導体 9 5 に対してマスク 9 6 を形成し、この状態でエッチング処理を施して半導体装置製造用のフレームを製造する場合には、次の問題があった。

## 【 0 0 0 7 】

第 1 に、フープ状とされた板状導体については、フープラインでのマスク形成およびエッチング処理が困難であるため、たとえば短冊状の板状導体についてマスク 9 6 を形成した後に、エッチング処理を施す必要がある。そのため、フープラインにおいて、半導体装置製造用のフレームの製造、半導体チップの実装、およびワイヤボンディングを一連に行うことができないため、作業性が悪化する。

20

## 【 0 0 0 8 】

第 2 に、半導体装置製造用のフレームの製造に当たっては、板状導体 9 5 にマスク 9 6 を形成する必要があるばかりか、エッチング処理後にマスク 9 6 を除去する必要もあるため、作業性が悪く、しかもコスト高となってしまう。

## 【 0 0 0 9 】

第 3 に、図 1 5 ( b ) に示したように、エッチング処理では、第 1 導体 9 0 を平面視矩形形状の形態とすべく開口 9 7 a に直角な角部を設けたとしても、エッチング液の回り込みにより第 1 導体 9 0 の角部が丸まってしまう。そのため、半導体チップ 9 2 が平面視矩形形状である場合には、第 1 導体 9 2 の周縁部 9 2 a を半導体チップ 9 2 の実装領域として有効に利用できないばかりか、半導体装置 9 の大型化を招来してしまう。

30

## 【 発明の概要 】

## 【 発明が解決しようとする課題 】

## 【 0 0 1 0 】

本願発明は、このような事情のもとに考えだされたものであって、大型化を招来することなく、作業性良く、コスト的に有利に製造できる半導体装置およびその製造方法を提供することを課題としている。

## 【 0 0 1 1 】

本願発明では、上記した課題を解決するために次の技術的手段を講じている。

## 【 課題を解決するための手段 】

## 【 0 0 1 2 】

すなわち、本願発明により提供される半導体装置の製造方法は、リードフレームを用いて半導体装置を製造する方法であって、上記リードフレームは、板状導体に対して貫通孔を形成する貫通孔形成工程と、上記板状導体の厚みに対して相対的に厚みが小さく、上記貫通孔の内方を向く自由端を有する薄状部を形成する薄状部形成工程と、上記板状導体に対して、少なくとも上記薄状部の一部を除去して当該薄状部に由来する薄肉部を形成する不要部分除去工程と、上記薄肉部の上面ないしこれに連続する上記薄肉部以外の部分の上面にわたって半導体チップを搭載する工程と、を含んで製造されることを特徴としている。

40

## 【 0 0 1 3 】

本願発明により提供される半導体装置の製造方法はまた、リードフレームを用いて半導

50

体装置を製造する方法であって、上記リードフレームは、板状導体に対して貫通孔を形成する貫通孔形成工程と、半導体チップを搭載する面の反対側からの加工により、上記貫通孔に沿って上記板状導体の厚みに対して相対的に厚みが小さい薄状部を形成する薄状部形成工程と、上記板状導体に対して、少なくとも上記薄状部の一部を除去して当該薄状部に由来する薄肉部を形成する不要部分除去工程と、上記薄肉部の上面ないしこれに連続する上記薄肉部以外の部分の上面にわたって半導体チップを搭載する工程と、を含んで製造されることをも特徴とする。

【0014】

本願発明により提供される半導体装置の製造方法はさらに、リードフレームを用いて半導体装置を製造する方法であって、上記リードフレームは、板状導体に対して内方に向けて突出する半島部を有する貫通孔を形成する貫通孔形成工程と、上記半島部に、上記板状導体の厚みに対して相対的に厚みが小さい薄状部を形成する薄状部形成工程と、上記板状導体に対して、少なくとも上記薄状部の一部を除去して当該薄状部に由来する薄肉部を形成する不要部分除去工程と、上記薄肉部の上面ないしこれに連続する上記薄肉部以外の部分の上面にわたって半導体チップを搭載する工程と、を含んで製造されることをも特徴とする。

10

【0015】

この場合において好ましい実施の形態では、上記薄状部は、上記半島部の先端方に形成される。

【0016】

この場合において好ましい実施の形態では、上記貫通孔形成工程では、上記半島部の基端部に位置する第2の貫通孔が同時に形成される。

20

【0017】

この場合において好ましい実施の形態では、上記薄状部は、上記半島部の先端方に形成される部分から、上記半島部の幅方向中央領域を通して上記第2の貫通孔までつながるように形成される。

【0018】

この場合において好ましい実施の形態では、上記不要部分除去工程では、上記半島部に由来する幅方向左右一対の厚肉部と、上記薄状部に由来する薄肉部とが、全体として矩形半島状に形成される。

30

【0019】

好ましい実施の形態では、上記薄状部は、スタンピング加工によって形成される。

【0020】

本願発明のその他の利点および特徴については、以下に行う発明の実施の形態の説明から、より明らかとなるであろう。

【図面の簡単な説明】

【0021】

【図1】本願発明の半導体装置の一例を示す全体斜視図である。

【図2】図1の半導体装置を底面側からみた全体斜視図である。

【図3】図1のIII-III線に沿う断面図である。

40

【図4】本願発明に係る半導体装置の製造方法を説明するためのフープラインの一例を示す概略図である。

【図5】フープにおける第1回目の打ち抜き加工を施した部分を示す要部斜視図である。

【図6】フープにおけるスタンピング加工を施した部分を示す要部斜視図である。

【図7】フープにおける第2回目の打ち抜き加工を施した部分を示す要部斜視図である。

【図8】フープラインでの作業を終了した中間製造物を示す全体斜視図である。

【図9】本願発明の半導体装置の他の例を示す断面図である。

【図10】本願発明の半導体装置のさらに他の例を示す断面図である。

【図11】本願発明の半導体装置のさらに他の例を示す断面図である。

【図12】本願発明の半導体装置のさらに他の例を示す断面図である。

50

【図 1 3】本願発明の半導体装置のさらに他の例を示す断面図である。

【図 1 4】本願発明の半導体装置のさらに他の例を示す断面図である。

【図 1 5】エッチング処理によりリードフレームが製造された半導体装置の一例を示す断面図である。

【図 1 6】リードフレームの製造方法を説明するための要部断面図である。

【発明を実施するための形態】

【0022】

以下、本願発明の好ましい実施の形態について、図面を参照して具体的に説明する。図 1 ないし図 3 は、本願発明に係る半導体装置の一例を示している。

【0023】

半導体装置 X 1 は、第 1 導体 1、2 つの第 2 導体 2、半導体チップ 3、ワイヤ 4 および樹脂パッケージ 5 を有している。

【0024】

第 1 導体 1 は、平面視矩形形状の形態を有している。第 1 導体 1 の第 1 面 1 1 は平坦面とされており、第 1 面 1 1 が接続面を構成している。一方、第 1 導体 1 の第 2 面 1 2 は、2 つの凸部 1 3 が設けられて凹凸状とされている。凸部 1 3 の表面 1 4 は平坦面とされており、この平坦面は、樹脂パッケージ 5 の底面 5 0 から露出して端子面を構成している。第 1 導体 1 は、凸部 1 3 が形成された部分以外は、厚み寸法が小さくされており、当該部分が薄肉部 1 5 を構成している。

【0025】

第 2 導体 2 は、直方体状の本体部 2 0 から薄肉部 2 1 が延出した形態とされている。この第 2 導体の第 1 面 2 2 は、平坦面とされて接続面を構成している。第 2 面 2 3 は、本体部 2 0 が突出して凸面とされており、本体部 2 0 の表面 2 4 が樹脂パッケージ 5 の底面 5 0 から露出して端子面を構成している。

【0026】

半導体チップ 3 は、図面上に表れていないが上面および下面に電極が形成されている。この半導体チップ 3 は、ハンダペーストや銀ペーストなどの導電性材料を用いた実装作業により第 1 導体 1 の接続面 1 1 上に実装されている。半導体チップ 3 の下面には電極が形成されていることから、導電性材料を用いて第 1 導体 1 上に半導体チップ 3 を実装すれば、第 1 導体 1 と半導体チップ 3 の下面の電極とが導通する。一方、半導体チップ 3 の上面の電極は、ワイヤ 4 を介して第 2 導体 2 の接続面 2 2 と導通接続されている。

【0027】

樹脂パッケージ 5 は、半導体チップ 3 およびワイヤ 4 を封止している。この樹脂パッケージ 5 の底面 5 0 からは、上述したように端子面 1 4, 2 4 が露出している。これにより、半導体装置 X 1 が回路基板などに対して面実装可能とされている。また、第 1 および第 2 導体 1, 2 は、薄肉部 1 5, 2 1 を有しているため、この薄肉部 1 5, 2 1 が樹脂パッケージ 4 に食い込むことによって樹脂パッケージ 4 と第 1 および第 2 導体 1, 2 とが分離することが抑制されている。

【0028】

以上の構成を有する半導体装置 X 1 は、半導体装置製造用のフレームの製造工程、ダイボンディング工程、ワイヤボンディング工程、フレームカット工程、樹脂パッケージング工程、およびダイシング工程（あるいはフレームカット工程）を経て製造される。なお、以下に説明する製造方法においては、上記した工程のうち、フレームの製造工程、ダイボンディング工程、ワイヤボンディング工程およびフレームカット工程が同一のフープラインにおいて行われるものとする。

【0029】

図 4 に示したように、フープラインにおいては、ロール状に巻き取られたフープ状の板状導体 6 が、ロール R から引き出されつつ支持台 6 0 に沿ってピッチ送りされる。フレーム製造工程においては、板状導体 6 の搬送が停止した瞬間に、板状導体 6 に対して第 1 回目の打ち抜き加工、スタンピング加工、および第 2 回目の打ち抜き加工が施される。第 1

10

20

30

40

50

回目および第 2 回目の打ち抜き加工は、打ち抜き領域に対応して打ち抜き刃が形成された金型 70, 71 を上方側から押し付けることにより行われる。スタンピング加工は、スタンピング領域に対応した凸部を有する金型 72 を、下方側から押し付けることにより行われる。

【0030】

第 1 回目の打ち抜き加工を施した場合には、たとえば図 5 (板状導体 6 を裏面側から見た状態を示してある) に示したように半導体装置 X 1 における第 1 および第 2 導体 1, 2 となるべき領域 E が複数形成される。各領域 E には、大小の貫通孔 E 1, E 2 が設けられている。大の貫通孔 E 1 は、略矩形状の領域から半島部 e 1 が突出した形態とされているとともに、切欠 e 2 が形成されている。

10

【0031】

スタンピング加工においては、図 6 (板状導体 6 を裏面側から見た状態を示してある) に示したように半島部 e 1、小の貫通孔 E 2 における半島部 e 1 側の周辺部、および切欠 e 2 の周辺部が、板状導体 6 の厚みの半分程度にまで押し潰されてスタンピング部 e 3, e 4 が形成される。これらのスタンピング部 e 3, e 4 は、後において半導体装置 X 1 の薄肉部 15, 21 を構成するものである。板状導体 6 には大小の貫通孔 E 1, E 2 や切欠 e 2 が設けられているから、スタンピング加工を施した場合には、上記した部位 E 1, E 2, e 2 を利用してスタンピング領域を拡げることができる。そのため、スタンピング領域に作用する応力がスタンピング領域が拡がることによって緩和されるため、形成されたスタンピング部 e 3, e 4 にはさほど大きな応力が残存することもなく、歪みの発生が抑制される。

20

【0032】

第 2 回目の打ち抜き加工においては、図 7 (板状導体 6 を裏面側から見た状態を示してある) に示したように半導体装置 X 1 における第 1 および第 2 導体 1, 2 となるべき第 1 および第 2 部分 1A, 2A やそれらを支持するフレーム F 1, F 2, F 3 を除いた領域が打ち抜かれる。つまり、スタンピング部 e 3, e 4 の周縁部を含む不要部分が除去されてフレーム 6A が形成される。このとき、半導体装置 X 1 の薄肉部 15, 21 となるべき薄肉部 e 3, e 4 が形成される。スタンピング部 e 3, e 4 については、周縁部の厚みが他の部分に比べて小さくてエッジがシャープではないが、その周縁部を打ち抜き加工により除去した薄肉部 e 3, e 4 では、厚みが一樣で、エッジ (端面) が平坦面とされた薄肉部 15, 21 を形成することができる。薄肉部 15, 21 に限らず、第 1 部分 1A の他の端面および第 2 部分 2A の端面についても、平坦面とすることができる。このため、半導体装置 X 1 が製造されたときに第 1 および第 2 部分 1A, 2A の端面が樹脂パッケージ 5 から露出する場合には、図 15 (a) に示したようにエッチング処理により端面が非平坦面になる場合に比べれば、その部分への樹脂バリの付着が抑制され、バリ取りも容易となる。また、エッチング処理を施す場合では、図 15 (b) を参照して説明したようにエッチング液の周り込みにより角部が丸まってしまうが、打ち抜き加工では、金型 71 の打ち抜き刃の形状に則して第 1 部分 1A の形状を設定できるため、図 7 に良く表れているように第 1 部分 1A や第 2 部分 2A の角部を直角に近づけることができる。そのため、第 1 部分 1A の周縁により近いところまでを半導体チップ 3 の実装領域とすることができる。半導体チップ 3 の実装領域を大きく確保できるようになる、また第 2 部分 2A におけるワイヤボンディング領域を大きく確保できるようになる。

30

40

【0033】

ダイボンディング工程は、図 4 に示したように下面の電極にハンダペーストなどの導電性材料が塗布された半導体チップ 3 を、吸着コレット 73 を用いてリードフレーム 6A の第 1 部分 1A の一面側に載置した後に、加熱炉 74 においてハンダペーストなどをリフローさせることにより行われる。

【0034】

ワイヤボンディング工程は、既存のワイヤボンダーを用いて行われる。より具体的には、ワイヤボンディング工程は、ワイヤボンダーのキャピラリ 75 から突出したワイヤ 4 の

50

先端部を溶融させて半導体チップ3における上面の電極に押し付けた後、キャピラリ75からワイヤを引出しつつ第2部分2Aの上面(図7参照)にワイヤ4を押し付けて切断することにより行われる。

【0035】

板状導体6Aでは、第1および第2部分1A, 2Aでの歪みの発生が抑制されているために第1および第2部分1A, 2Aにおけるダイボンディング部位やワイヤボンディング部位の平坦性が十分に確保されており、ダイボンディング工程およびワイヤボンディング工程を適切に行うことができる。

【0036】

リードカット工程は、切断刃76を有する金型を用いて行われ、これにより図8に示したように短寸のフレーム6Bが得られる。

10

【0037】

樹脂パッケージング工程は、短寸のフレーム6Bに対して、上金型および下金型を用いて行われる。これらの金型は、型締め状態においてキャピティ空間を形成するものである。すなわち、樹脂パッケージング工程は、キャピティ空間内に半導体チップ3およびワイヤ4を収容した状態でキャピティ空間内に熱硬化性樹脂を注入した後に熱硬化性樹脂を熱硬化させることにより行われる。なお、樹脂パッケージング工程においては、全ての半導体チップ3を収容する1つのキャピティを形成可能な金型を用いて、全ての半導体チップ3に対して一括して樹脂封止を行ってもよいし、複数のキャピティを形成可能な金型を用いて、個々の半導体チップ3毎に個別に樹脂封止を行ってもよい。

20

【0038】

ダイシング工程は、ダイヤモンドカッタなどの既存の切断手段により、フレームF2, F3やこれに対応する樹脂封止部分を切断することにより行うことができる。これにより、図1ないし図3に示したような個々の半導体装置X1が複数得られる。また、個々の半導体チップ3に対して個別に樹脂パッケージ3を形成する場合には、必ずしも樹脂パッケージ3を切断する必要はなく、その場合にはダイシング工程は不要となる。その代わりに、フレームF2, F3などを切断するためのフレームカット工程が必要となる。

【0039】

以上に説明した半導体装置X1の製造方法では、打ち抜き加工とスタンピング加工とを組み合わせた機械的加工により、図7に示したような薄肉部を有するフレーム6Aを製造

30

【0040】

上記した半導体装置の製造方法は、図1ないし図3を参照して説明した半導体装置X1に限らず、薄肉部を有する半導体装置の全般、たとえば図9ないし図14に例示した半導体装置X2~X15にも適用可能である。

【0041】

図9に示した半導体装置X2は、第1および第2導体1, 2を有し、第1導体1に薄肉部15が形成され、第1導体1に半導体チップ3が搭載されている点において先に説明した半導体装置X1と共通している。その一方で、半導体装置X2においては、ワイヤ4に代えて、導体片を折り曲げた接続片4によって半導体チップ3の上面の電極と第2導体2との導通接続が図られている点において異なっている。

40

【0042】

図10に示した半導体装置X3は、第1導体1と第2導体2との間を跨ぐようにして半導体チップ3が搭載されている点において半導体装置X1と異なっている。半導体装置X3においても、図9に示した半導体装置X2と同様に、ワイヤ4に代えて導体片4を用いて半導体チップ3と第2導体2との間の導通接続を図ったものであってもよい。

50

## 【 0 0 4 3 】

図 1 1 に示した半導体装置 X 4 は、第 1 導体 1 の全体が薄肉部 1 5 とされ、この第 1 導体 1 の両サイドに第 2 導体 2 が配置されている。この半導体装置 X 4 においては、第 1 導体 1 の一部が図 1 1 に仮想線で示したように凸部とされていてもよい。もちろん、ワイヤ 4 に代えて図 9 に示した半導体装置 X 2 のように導体片 4 を用いて半導体チップ 3 と第 2 導体 2 との間を導通接続してもよい。

## 【 0 0 4 4 】

図 1 2 に示した半導体装置 X 5 は、第 1 および第 2 導体 1 , 2 の双方が薄肉部 1 5 , 2 5 を有するとともに、これらの導体部を繋ぐようにして半導体チップ 3 が搭載されている。そして、第 1 および第 2 導体 1 , 2 とはワイヤ 4 を介して半導体チップ 3 が導通接続されている。半導体装置 X 5 においては、ワイヤ 4 を用いずに、半導体チップ 3 をフェイスダウン方式で実装し、半導体チップ 3 の電極と第 1 および第 2 導体 1 , 2 との間を接続したものであってもよい。

10

## 【 0 0 4 5 】

図 1 3 ( a ) ないし ( e ) に示した半導体装置 X 6 ~ X 1 0 のように、先に説明した半導体装置 X 1 ~ X 5 において、第 1 および第 2 導体 1 , 2 に端部を上方側から下方に凹入させて、第 1 および第 2 導体 1 , 2 の端部に薄肉部 1 5 2 5 を形成したものであってもよい。

## 【 0 0 4 6 】

さらに、図 1 4 ( a ) ないし ( e ) に示した半導体装置 X 1 1 ~ X 1 5 のように、第 1 および第 2 導体 1 , 2 の端子面 1 4 , 2 3 が樹脂パッケージ 5 の外部に延出した形態のものであっても、薄肉部を有する限りは、本願発明の技術思想を適用することができる。もちろん、端子面 1 4 , 2 3 の全体が樹脂パッケージ 5 の外部に延出しているものであってもよい。

20

## 【 符号の説明 】

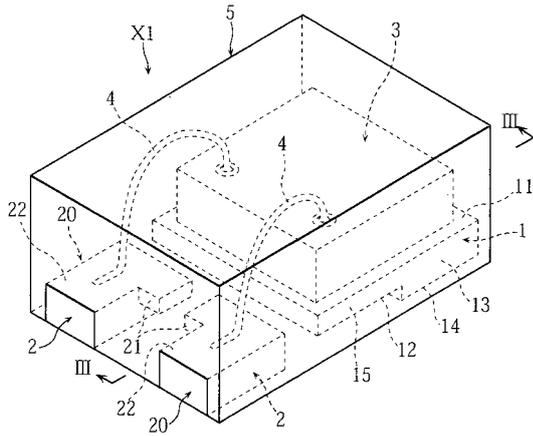
## 【 0 0 4 7 】

- X 1 ~ X 1 5 半導体装置
- 1 第 1 導体
- 1 1 ( 第 1 導体の ) 接続面
- 1 4 ( 第 1 導体の ) 端子面
- 1 5 薄肉部
- 2 第 2 導体
- 2 1 薄肉部
- 2 2 ( 第 2 導体の ) 接続面
- 2 4 ( 第 2 導体の ) 端子面
- 5 樹脂パッケージ
- 5 0 ( 樹脂パッケージの ) 底面
- 6 板状導体
- 6 A ( フープ状の ) フレーム
- 6 B ( 短寸の ) フレーム
- E 2 貫通孔
- e 2 切欠
- e 3 スタンピング部

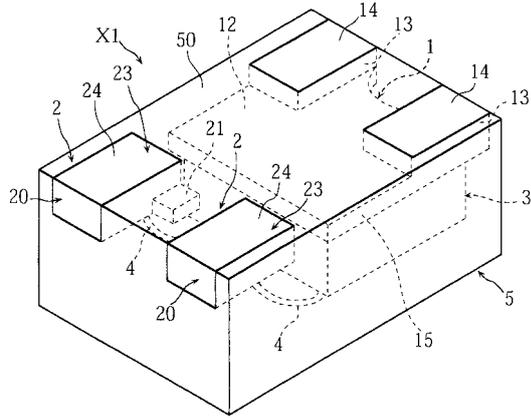
30

40

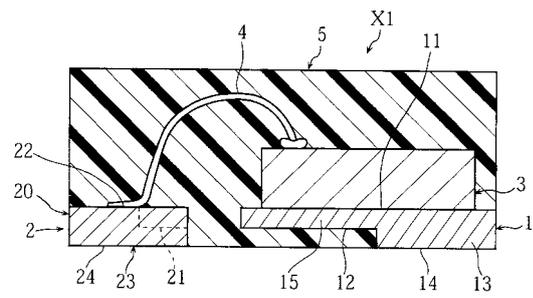
【図1】



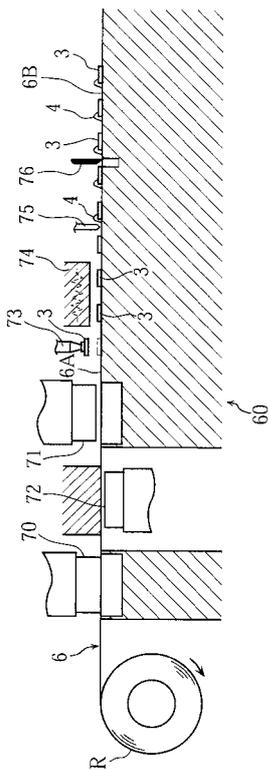
【図2】



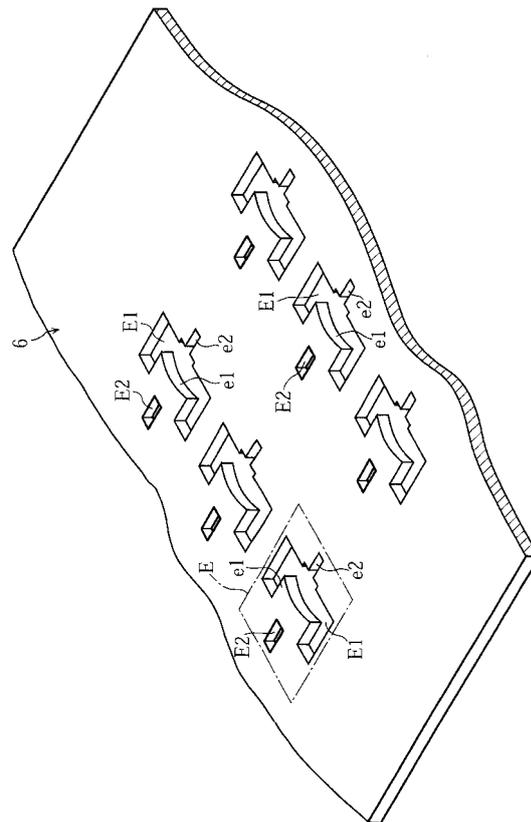
【図3】



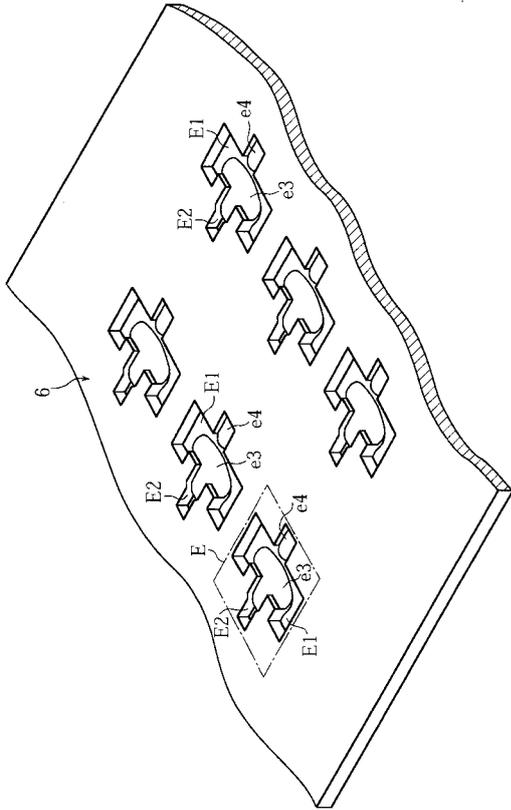
【図4】



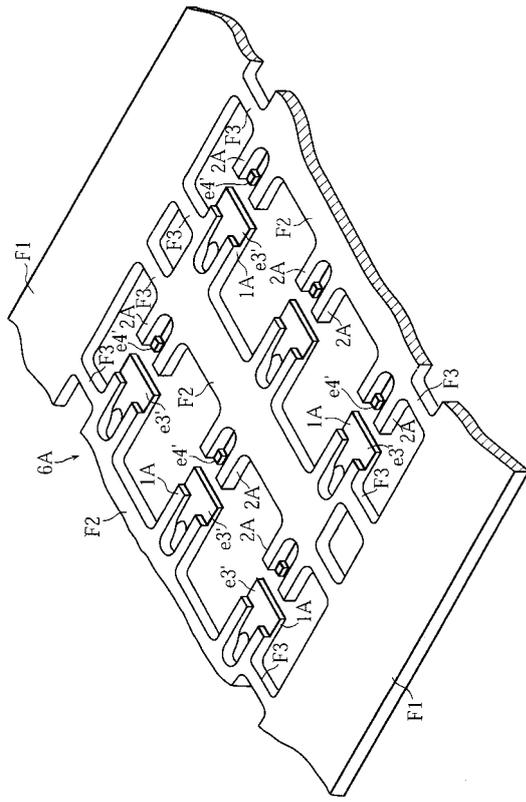
【図5】



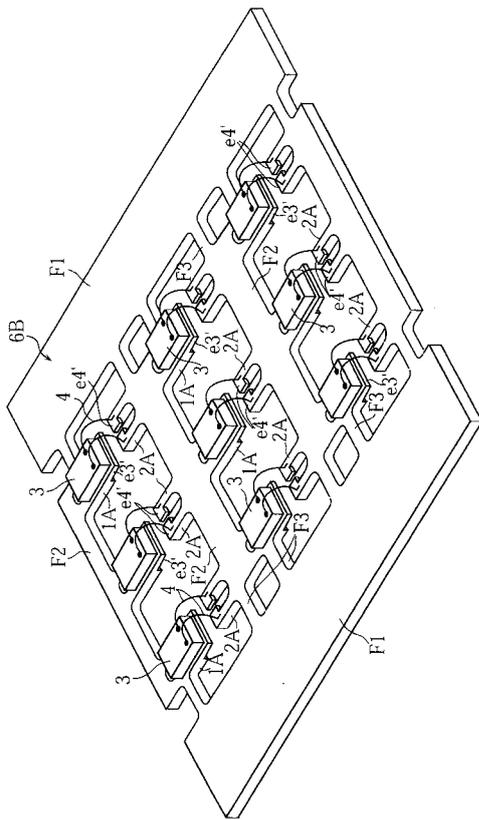
【図6】



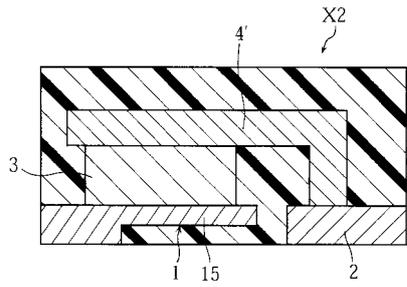
【図7】



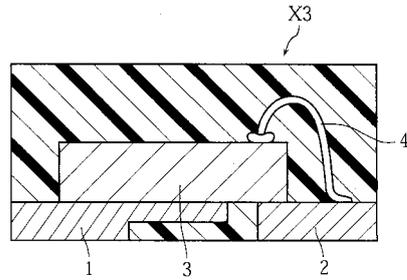
【図8】



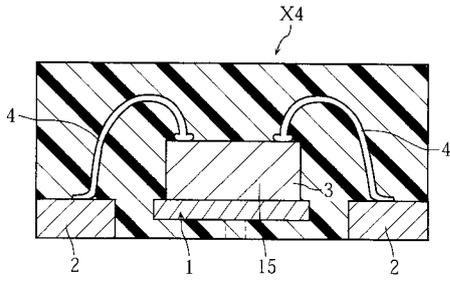
【図9】



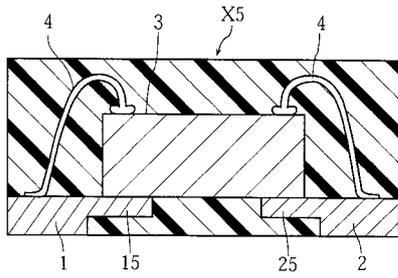
【図10】



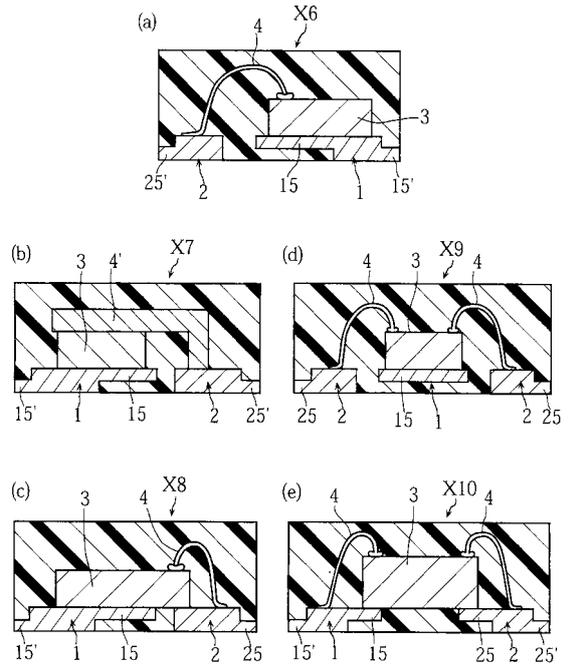
【図11】



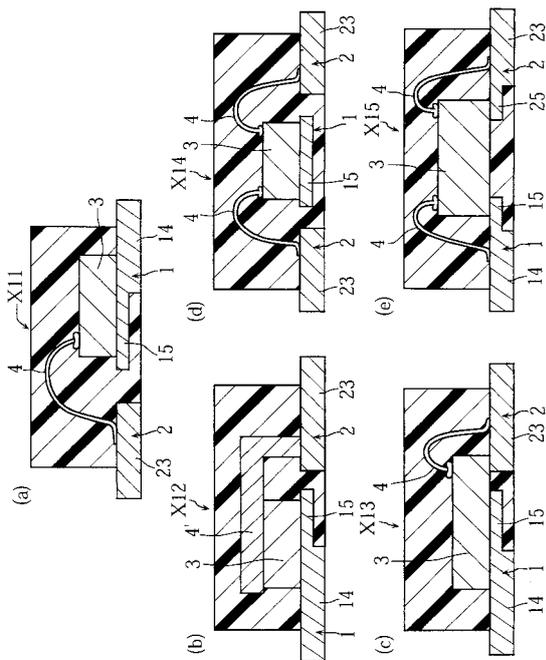
【図12】



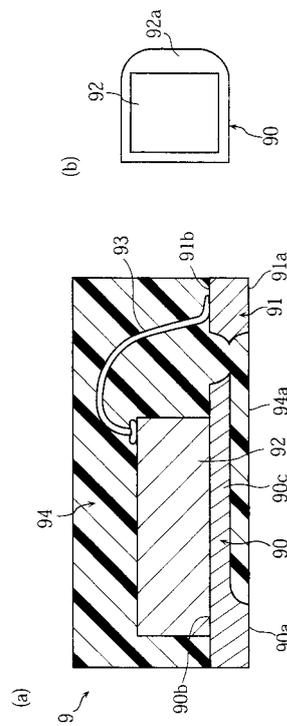
【図13】



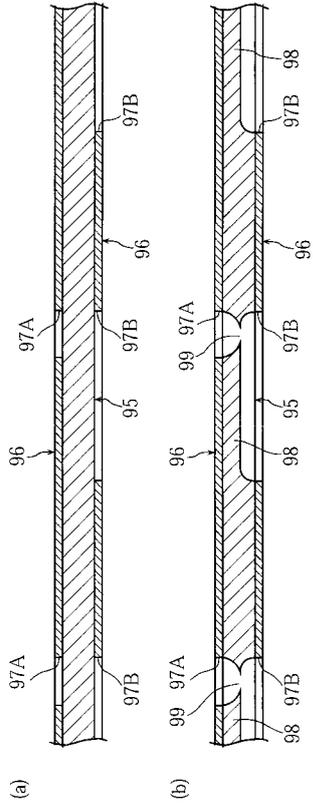
【図14】



【図15】



【 図 16 】



---

フロントページの続き

- (72)発明者 小早川 正彦  
京都市右京区西院溝崎町21番地 ローム株式会社内
- (72)発明者 前田 雅秀  
京都市右京区西院溝崎町21番地 ローム株式会社内

審査官 瀧澤 佳世

- (56)参考文献 特開2001-028420(JP,A)  
特開2000-311976(JP,A)  
特開平09-298256(JP,A)  
特開平07-147359(JP,A)  
特開平10-335566(JP,A)  
特開平07-147360(JP,A)  
特開昭60-103653(JP,A)  
特許第2520482(JP,B2)

- (58)調査した分野(Int.Cl., DB名)
- |      |       |
|------|-------|
| H01L | 23/48 |
| H01L | 23/12 |
| H01L | 23/28 |
| H01L | 23/50 |