



(12)发明专利

(10)授权公告号 CN 105355593 B

(45)授权公告日 2018.07.10

(21)申请号 201510894341.2

(22)申请日 2015.12.07

(65)同一申请的已公布的文献号  
申请公布号 CN 105355593 A

(43)申请公布日 2016.02.24

(73)专利权人 深圳市华星光电技术有限公司  
地址 518132 广东省深圳市光明新区塘明大道9-2号

(72)发明人 李亚 徐源竣

(74)专利代理机构 深圳市德力知识产权代理事务  
所 44265

代理人 林才桂

(51)Int.Cl.

H01L 21/77(2017.01)

H01L 27/12(2006.01)

(56)对比文件

- CN 101086968 A, 2007.12.12,
- CN 101404295 A, 2009.04.08,
- CN 101527320 A, 2009.09.09,
- US 2011133197 A1, 2011.06.09,

审查员 沈冬云

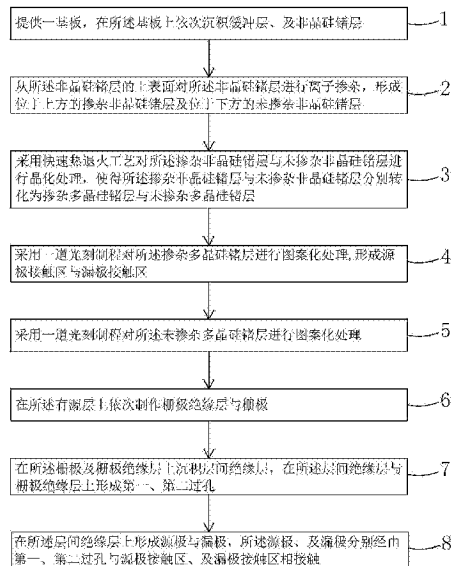
权利要求书1页 说明书6页 附图5页

(54)发明名称

TFT基板的制作方法

(57)摘要

本发明提供一种TFT基板的制作方法。本发明的TFT基板的制作方法,通过在基板上沉积缓冲层与非晶硅锗层,在所述非晶硅锗层的上部植入掺杂离子,形成掺杂非晶硅锗层,然后采用快速热退火工艺对所述掺杂非晶硅锗层和未掺杂非晶硅锗层进行晶化处理,由于该晶化过程是从掺杂非晶硅锗层开始,且掺杂非晶硅锗层的晶化温度较低,因此该晶化过程可以在较低的温度下进行,而与掺杂非晶硅锗层接触的未掺杂非晶硅锗层在该低温下可以继续结晶,从而得到掺杂多晶硅锗层和未掺杂多晶硅锗层,相较于现有的固相晶化等结晶工艺来说,本发明的结晶制程可以在更低的温度下进行,并且能够缩短结晶时间,改善结晶效果,可制得更大更均匀的晶粒。



1. 一种TFT基板的制作方法,其特征在于,包括如下步骤:

步骤1、提供一基板(10),在所述基板(10)上依次沉积缓冲层(20)、及非晶硅锗层(30);

步骤2、从所述非晶硅锗层(30)的上表面对所述非晶硅锗层(30)进行离子掺杂,从而在所述非晶硅锗层(30)中形成位于上方的掺杂非晶硅锗层(31)及位于下方的未掺杂非晶硅锗层(32);

步骤3、采用快速热退火工艺对所述掺杂非晶硅锗层(31)与未掺杂非晶硅锗层(32)进行晶化处理,使得所述掺杂非晶硅锗层(31)与未掺杂非晶硅锗层(32)分别转化为掺杂多晶硅锗层(33)与未掺杂多晶硅锗层(34),所述掺杂多晶硅锗层(33)与未掺杂多晶硅锗层(34)共同构成有源层(40);

步骤4、采用一道光刻制程对所述掺杂多晶硅锗层(33)进行图案化处理,形成间隔设置的源极接触区(41)与漏极接触区(42);

步骤5、采用一道光刻制程对所述未掺杂多晶硅锗层(34)进行图案化处理,使其左、右两侧分别与源极接触区(41)的左侧、及漏极接触区(42)的右侧相对应,所述未掺杂多晶硅锗层(34)上对应所述源极接触区(41)与漏极接触区(42)之间的部分形成沟道区(43);

步骤6、在所述有源层(40)上沉积栅极绝缘层(50),在所述栅极绝缘层(50)上沉积第一金属层,采用一道光刻制程对所述第一金属层进行图案化处理,得到对应沟道区(43)上方的栅极(60);

步骤7、在所述栅极(60)、及栅极绝缘层(50)上沉积层间绝缘层(70),采用一道光刻制程对所述层间绝缘层(70)与栅极绝缘层(50)进行图案化处理,在所述层间绝缘层(70)与栅极绝缘层(50)上形成分别对应于源极接触区(41)、及漏极接触区(42)的第一、第二过孔(71、72);

步骤8、在所述层间绝缘层(70)上沉积第二金属层,采用一道光刻制程对所述第二金属层进行图案化处理,得到源极(81)与漏极(82),所述源极(81)、及漏极(82)分别经由第一、第二过孔(71、72)与源极接触区(41)、及漏极接触区(42)相接触。

2. 如权利要求1所述的TFT基板的制作方法,其特征在于,所述基板(10)为玻璃基板;所述缓冲层(20)为氧化硅层、氮化硅层、或者由氧化硅层与氮化硅层叠加构成的复合层。

3. 如权利要求1所述的TFT基板的制作方法,其特征在于,在所述非晶硅锗层(30)中掺杂的离子为N型离子或P型离子,所述离子掺杂的方式为离子植入机植入掺杂或者气相沉积掺杂。

4. 如权利要求3所述的TFT基板的制作方法,其特征在于,所述N型离子为磷离子或砷离子;所述P型离子为硼离子或镓离子。

5. 如权利要求1所述的TFT基板的制作方法,其特征在于,所述层间绝缘层(70)为氧化硅层、氮化硅层、或者由氧化硅层与氮化硅层叠加构成的复合层;所述第一金属层、第二金属层的材料为钼、钛、铝、铜中的一种或多种的堆栈组合。

## TFT基板的制作方法及其TFT基板

### 技术领域

[0001] 本发明涉及显示技术领域,尤其涉及一种TFT基板的制作方法及其TFT基板。

### 背景技术

[0002] 随着显示技术的发展,液晶显示器(Liquid Crystal Display,LCD)等平面显示装置因具有高画质、省电、机身薄及应用范围广等优点,而被广泛的应用于手机、电视、个人数字助理、数字相机、笔记本电脑、台式计算机等各种消费性电子产品,成为显示装置中的主流。

[0003] 现有市场上的液晶显示装置大部分为背光型液晶显示器,其包括液晶显示面板及背光模组(backlight module)。液晶显示面板的工作原理是在两片平行的玻璃基板当中放置液晶分子,两片玻璃基板中间有许多垂直和水平的细小电线,通过通电与否来控制液晶分子改变方向,将背光模组的光线折射出来产生画面。

[0004] 通常液晶显示面板由彩膜(CF,Color Filter)基板、薄膜晶体管(TFT,Thin Film Transistor)基板、夹于彩膜基板与薄膜晶体管基板之间的液晶(LC,Liquid Crystal)及密封胶框(Sealant)组成,其成型工艺一般包括:前段阵列(Array)制程(薄膜、黄光、蚀刻及剥膜)、中段成盒(Cell)制程(TFT基板与CF基板贴合)及后段模组组装制程(驱动IC与印刷电路板压合)。其中,前段Array制程主要是形成TFT基板,以便于控制液晶分子的运动;中段Cell制程主要是在TFT基板与CF基板之间添加液晶;后段模组组装制程主要是驱动IC压合与印刷电路板的整合,进而驱动液晶分子转动,显示图像。

[0005] 如图1所示,现有的TFT基板的制作方法为:先在基板100上沉积缓冲层200、及非晶硅(a-Si)层,所述非晶硅层经由结晶制程转变为多晶硅(poly-Si)层300,然后经过光刻制程得到所需多晶硅层300的图形,最后在多晶硅层300上依次制作栅极绝缘层400、栅极500、层间绝缘层600、及源/漏极700等结构,得到如图1所示的TFT基板。

[0006] 目前常用的非晶硅(a-Si)的结晶制程有化学气相沉积(CVD)、准分子激光晶化(ELA)、固相晶化(SPC)、金属诱导晶化(MIC)、金属横向诱导法(MILC)等,然而,采用CVD结晶制程制得的poly-Si晶粒尺寸特别小,且沉积速率低;采用传统的SPC结晶制程需要高温且耗时长,导致基板易变形,成本高;采用MIC、MILC结晶制程制得的poly-Si层金属残留大,导致TFT特性变差;采用ELA结晶制程制得的poly-Si缺陷态密度低,设备昂贵且难以制作大面积poly-Si薄膜。

### 发明内容

[0007] 本发明的目的在于提供一种TFT基板的制作方法,采用快速热退火工艺对非晶硅层进行晶化处理制得多晶硅层,与现有的结晶工艺相比,该结晶制程在较低的温度下进行,且结晶时间更短,结晶效果好。

[0008] 本发明的目的在于还提供一种TFT基板,采用掺杂多晶硅层作为有源层的源、漏极接触区,从而具有较好的电学性能。

- [0009] 为实现上述目的,本发明提供一种TFT基板的制作方法,包括如下步骤:
- [0010] 步骤1、提供一基板,在所述基板上依次沉积缓冲层、及非晶硅锗层;
- [0011] 步骤2、从所述非晶硅锗层的上表面对所述非晶硅锗层进行离子掺杂,从而在所述非晶硅锗层中形成位于上方的掺杂非晶硅锗层及位于下方的未掺杂非晶硅锗层;
- [0012] 步骤3、采用快速热退火工艺对所述掺杂非晶硅锗层与未掺杂非晶硅锗层进行晶化处理,使得所述掺杂非晶硅锗层与未掺杂非晶硅锗层分别转化为掺杂多晶硅锗层与未掺杂多晶硅锗层,所述掺杂多晶硅锗层与未掺杂多晶硅锗层共同构成有源层;
- [0013] 步骤4、采用一道光刻制程对所述掺杂多晶硅锗层进行图案化处理,形成间隔设置的源极接触区与漏极接触区;
- [0014] 步骤5、采用一道光刻制程对所述未掺杂多晶硅锗层进行图案化处理,使其左、右两侧分别与源极接触区的左侧、及漏极接触区的右侧相对应,所述未掺杂多晶硅锗层上对应所述源极接触区与漏极接触区之间的部分形成沟道区;
- [0015] 步骤6、在所述有源层上沉积栅极绝缘层,在所述栅极绝缘层上沉积第一金属层,采用一道光刻制程对所述第一金属层进行图案化处理,得到对应沟道区上方的栅极;
- [0016] 步骤7、在所述栅极、及栅极绝缘层上沉积层间绝缘层,采用一道光刻制程对所述层间绝缘层与栅极绝缘层进行图案化处理,在所述层间绝缘层与栅极绝缘层上形成分别对应于源极接触区、及漏极接触区的第一、第二过孔;
- [0017] 步骤8、在所述层间绝缘层上沉积第二金属层,采用一道光刻制程对所述第二金属层进行图案化处理,得到源极与漏极,所述源极、及漏极分别经由第一、第二过孔与源极接触区、及漏极接触区相接触。
- [0018] 所述基板为玻璃基板;所述缓冲层为氧化硅层、氮化硅层、或者由氧化硅层与氮化硅层叠加构成的复合层。
- [0019] 在所述非晶硅锗层中掺杂的离子为N型离子或P型离子,所述离子掺杂的方式为离子植入机植入掺杂或者气相沉积掺杂。
- [0020] 所述N型离子为磷离子或砷离子;所述P型离子为硼离子或镓离子。
- [0021] 所述层间绝缘层为氧化硅层、氮化硅层、或者由氧化硅层与氮化硅层叠加构成的复合层;所述第一金属层、第二金属层的材料为钼、钛、铝、铜中的一种或多种的堆栈组合。
- [0022] 本发明还提供一种TFT基板,包括基板、设于所述基板上的缓冲层、设于所述缓冲层上的有源层、设于所述有源层上的栅极绝缘层、设于所述栅极绝缘层上的栅极、设于所述栅极及栅极绝缘层上的层间绝缘层、及设于所述层间绝缘层上的源极与漏极;
- [0023] 其中,所述有源层包括未掺杂多晶硅锗层、及位于所述未掺杂多晶硅锗层上方的掺杂多晶硅锗层,所述掺杂多晶硅锗层包括分别对应所述未掺杂多晶硅锗层两侧的源极接触区与漏极接触区,所述层间绝缘层与栅极绝缘层上设有分别对应于源极接触区、及漏极接触区的第一、第二过孔,所述源极、及漏极分别经由第一、第二过孔与源极接触区、及漏极接触区相接触。
- [0024] 所述未掺杂多晶硅锗层上对应所述源极接触区与漏极接触区之间的部分形成沟道区,所述栅极对应沟道区上方设置。
- [0025] 所述基板为玻璃基板;所述缓冲层为氧化硅层、氮化硅层、或者由氧化硅层与氮化硅层叠加构成的复合层。

[0026] 所述掺杂多晶硅锗层为N型掺杂多晶硅锗层或P型掺杂多晶硅锗层；所述N型掺杂多晶硅锗层中掺杂的离子为磷离子或砷离子；所述P型掺杂多晶硅锗层中掺杂的离子为硼离子或镓离子。

[0027] 所述层间绝缘层为氧化硅层、氮化硅层、或者由氧化硅层与氮化硅层叠加构成的复合层；所述栅极、源极、及漏极的材料为钼、钛、铝、铜中的一种或多种的堆栈组合。

[0028] 本发明的有益效果：本发明提供的一种TFT基板的制作方法，通过在基板上沉积缓冲层与非晶硅锗层，在所述非晶硅锗层的上部植入掺杂离子，形成掺杂非晶硅锗层，然后采用快速热退火工艺对所述掺杂非晶硅锗层和未掺杂非晶硅锗层进行晶化处理，由于该晶化过程是从掺杂非晶硅锗层开始，且掺杂非晶硅锗层的晶化温度较低，因此该晶化过程可以在较低的温度下进行，而与掺杂非晶硅锗层接触的未掺杂非晶硅锗层在该低温下可以继续结晶，从而得到掺杂多晶硅锗层和未掺杂多晶硅锗层，相较于现有的固相晶化等结晶工艺来说，本发明的结晶制程可以在更低的温度下进行，并且能够缩短结晶时间，改善结晶效果，可制得更大更均匀的晶粒。本发明提供的一种TFT基板，采用掺杂多晶硅锗层作为有源层的源、漏极接触区，导电性能好，可以与源、漏极之间形成良好的欧姆接触，提高了TFT基板的电学性能。

[0029] 为了能更进一步了解本发明的特征以及技术内容，请参阅以下有关本发明的详细说明与附图，然而附图仅提供参考与说明用，并非用来对本发明加以限制。

## 附图说明

[0030] 下面结合附图，通过对本发明的具体实施方式详细描述，将使本发明的技术方案及其它有益效果显而易见。

[0031] 附图中，

[0032] 图1为采用现有技术制得的TFT基板的结构示意图；

[0033] 图2为本发明的TFT基板的制作方法的示意流程图；

[0034] 图3为本发明的TFT基板的制作方法的步骤1的示意图；

[0035] 图4为本发明的TFT基板的制作方法的步骤2的示意图；

[0036] 图5为本发明的TFT基板的制作方法的步骤3的示意图；

[0037] 图6为本发明的TFT基板的制作方法的步骤4的示意图；

[0038] 图7为本发明的TFT基板的制作方法的步骤5的示意图；

[0039] 图8为本发明的TFT基板的制作方法的步骤6的示意图；

[0040] 图9为本发明的TFT基板的制作方法的步骤7的示意图；

[0041] 图10为本发明的TFT基板的制作方法的步骤8的示意图暨本发明的TFT基板的结构示意图。

## 具体实施方式

[0042] 为更进一步阐述本发明所采取的技术手段及其效果，以下结合本发明的优选实施例及其附图进行详细描述。

[0043] 请参阅图2，本发明提供一种TFT基板的制作方法，包括如下步骤：

[0044] 步骤1、如图3所示，提供一基板10，在所述基板10上依次沉积缓冲层20、及非晶硅

锗(a-SiGe)层30。

[0045] 优选的,所述基板10为玻璃基板。

[0046] 优选的,所述缓冲层20为氧化硅( $\text{SiO}_x$ )层、氮化硅( $\text{SiN}_x$ )层、或者由氧化硅层与氮化硅层叠加构成的复合层。

[0047] 步骤2、如图4所示,从所述非晶硅锗层30的上表面对所述非晶硅锗层30进行离子掺杂,从而在所述非晶硅锗层30中形成位于上方的掺杂非晶硅锗层31及位于下方的未掺杂非晶硅锗层32。

[0048] 具体的,在所述非晶硅锗层30中掺杂的离子为N型离子或P型离子。具体的,所述N型离子可以为磷(P)离子或砷(As)离子;所述P型离子可以为硼(B)离子或镓(Ga)离子。

[0049] 具体的,所述离子掺杂的方式可以为离子植入机植入掺杂或者气相沉积掺杂。

[0050] 步骤3、如图5所示,采用快速热退火(RTA)工艺对所述掺杂非晶硅锗层31与未掺杂非晶硅锗层32进行晶化处理,使得所述掺杂非晶硅锗层31与未掺杂非晶硅锗层32分别转化为掺杂多晶硅锗(poly-SiGe)层33与未掺杂多晶硅锗(poly-SiGe)层34,所述掺杂多晶硅锗层33与未掺杂多晶硅锗层34共同构成有源层40。

[0051] 具体的,本发明采用快速热退火(RTA)工艺对所述掺杂非晶硅锗层31与未掺杂非晶硅锗层32进行晶化处理,由于该晶化过程是从掺杂非晶硅锗层31开始,且掺杂非晶硅锗层31的晶化温度较低,因此该晶化过程可以在较低的温度下进行,而与掺杂非晶硅锗层31接触的未掺杂非晶硅锗层32在该低温下可以继续结晶,从而得到掺杂多晶硅锗层33和未掺杂多晶硅锗层34,相较于现有的固相晶化(SPC)等结晶工艺来说,本发明的结晶制程可以在更低的温度下进行,并且能够缩短结晶时间,改善结晶效果,可制得更大更均匀的晶粒。

[0052] 步骤4、如图6所示,采用一道光刻制程对所述掺杂多晶硅锗层33进行图案化处理,形成间隔设置的源极接触区41与漏极接触区42。

[0053] 值得一提的是,该步骤4中也可以通过干法蚀刻制程将所述掺杂多晶硅锗层33全部去除,从而后续步骤中所形成的源极、漏极可直接与所述未掺杂多晶硅锗层34的两侧区域相接触。

[0054] 步骤5、如图7所示,采用一道光刻制程对所述未掺杂多晶硅锗层34进行图案化处理,使其左、右两侧分别与源极接触区41的左侧、及漏极接触区42的右侧相对应,所述未掺杂多晶硅锗层34上对应所述源极接触区41与漏极接触区42之间的部分形成沟道区43。

[0055] 步骤6、如图8所示,在所述有源层40上沉积栅极绝缘层50,在所述栅极绝缘层50上沉积第一金属层,采用一道光刻制程对所述第一金属层进行图案化处理,得到对应沟道区43上方的栅极60。

[0056] 具体的,所述第一金属层的材料可以是钼(Mo)、钛(Ti)、铝(Al)、铜(Cu)中的一种或多种的堆栈组合。

[0057] 步骤7、如图9所示,在所述栅极60、及栅极绝缘层50上沉积层间绝缘层70,采用一道光刻制程对所述层间绝缘层70与栅极绝缘层50进行图案化处理,在所述层间绝缘层70与栅极绝缘层50上形成分别对应于源极接触区41、及漏极接触区42的第一、第二过孔71、72。

[0058] 具体的,所述层间绝缘层70可为氧化硅( $\text{SiO}_x$ )层、氮化硅( $\text{SiN}_x$ )层、或者由氧化硅层与氮化硅层叠加构成的复合层。

[0059] 步骤8、如图10所示,在所述层间绝缘层70上沉积第二金属层,采用一道光刻制程

对所述第二金属层进行图案化处理,得到源极81与漏极82,所述源极81、及漏极82分别经由第一、第二过孔71、72与源极接触区41、及漏极接触区42相接触。

[0060] 具体的,所述第二金属层的材料可以是钼(Mo)、钛(Ti)、铝(Al)、铜(Cu)中的一种或多种的堆栈组合。

[0061] 本发明提供的一种TFT基板的制作方法,通过在基板上沉积缓冲层与非晶硅锗(a-SiGe)层,在所述非晶硅锗层的上部植入掺杂离子,形成掺杂非晶硅锗层,然后采用快速热退火(RTA)工艺对所述掺杂非晶硅锗层和未掺杂非晶硅锗层进行晶化处理,由于该晶化过程是从掺杂非晶硅锗层开始,且掺杂非晶硅锗层的晶化温度较低,因此该晶化过程可以在较低的温度下进行,而与掺杂非晶硅锗层接触的未掺杂非晶硅锗层在该低温下可以继续结晶,从而得到掺杂多晶硅锗(poly-SiGe)层和未掺杂多晶硅锗(poly-SiGe)层,相较于现有的固相晶化(SPC)等结晶工艺来说,本发明的结晶制程可以在更低的温度下进行,并且能够缩短结晶时间,改善结晶效果,可制得更大更均匀的晶粒。

[0062] 请参阅图10,基于上述制作方法,本发明还提供一种TFT基板,包括基板10、设于所述基板10上的缓冲层20、设于所述缓冲层20上的有源层40、设于所述有源层40上的栅极绝缘层50、设于所述栅极绝缘层50上的栅极60、设于所述栅极60及栅极绝缘层50上的层间绝缘层70、及设于所述层间绝缘层70上的源极81与漏极82;

[0063] 其中,所述有源层40包括未掺杂多晶硅锗层34、及位于所述未掺杂多晶硅锗层34上方的掺杂多晶硅锗层33,所述掺杂多晶硅锗层33包括分别对应所述未掺杂多晶硅锗层34两侧的源极接触区41与漏极接触区42,所述层间绝缘层70与栅极绝缘层50上设有分别对应于源极接触区41、及漏极接触区42的第一、第二过孔71、72,所述源极81、及漏极82分别经由第一、第二过孔71、72与源极接触区41、及漏极接触区42相接触。

[0064] 具体的,所述未掺杂多晶硅锗层34上对应所述源极接触区41与漏极接触区42之间的部分形成沟道区43,所述栅极60对应沟道区43上方设置。

[0065] 优选的,所述基板10为玻璃基板。

[0066] 优选的,所述缓冲层20为氧化硅( $\text{SiO}_x$ )层、氮化硅( $\text{SiN}_x$ )层、或者由氧化硅层与氮化硅层叠加构成的复合层。

[0067] 具体的,所述掺杂多晶硅锗层33为N型掺杂多晶硅锗层或P型掺杂多晶硅锗层。具体的,所述N型掺杂多晶硅锗层中掺杂的离子可以为磷(P)离子或砷(As)离子;所述P型掺杂多晶硅锗层中掺杂的离子可以为硼(B)离子或镓(Ga)离子。

[0068] 具体的,所述层间绝缘层70可为氧化硅( $\text{SiO}_x$ )层、氮化硅( $\text{SiN}_x$ )层、或者由氧化硅层与氮化硅层叠加构成的复合层。

[0069] 具体的,所述栅极60、源极81、及漏极82的材料可以是钼(Mo)、钛(Ti)、铝(Al)、铜(Cu)中的一种或多种的堆栈组合。

[0070] 综上所述,本发明提供的一种TFT基板的制作方法,通过在基板上沉积缓冲层与非晶硅锗(a-SiGe)层,在所述非晶硅锗层的上部植入掺杂离子,形成掺杂非晶硅锗层,然后采用快速热退火(RTA)工艺对所述掺杂非晶硅锗层和未掺杂非晶硅锗层进行晶化处理,由于该晶化过程是从掺杂非晶硅锗层开始,且掺杂非晶硅锗层的晶化温度较低,因此该晶化过程可以在较低的温度下进行,而与掺杂非晶硅锗层接触的未掺杂非晶硅锗层在该低温下可以继续结晶,从而得到掺杂多晶硅锗(poly-SiGe)层和未掺杂多晶硅锗(poly-SiGe)层,相

较于现有的固相晶化 (SPC) 等结晶工艺来说,本发明的结晶制程可以在更低的温度下进行,并且能够缩短结晶时间,改善结晶效果,可制得更大更均匀的晶粒。本发明提供的一种TFT基板,采用掺杂多晶硅锗 (poly-SiGe) 层作为有源层的源、漏极接触区,导电性能好,可以与源、漏极之间形成良好的欧姆接触,提高了TFT基板的电学性能。

[0071] 以上所述,对于本领域的普通技术人员来说,可以根据本发明的技术方案和技术构思作出其他各种相应的改变和变形,而所有这些改变和变形都应属于本发明权利要求的保护范围。



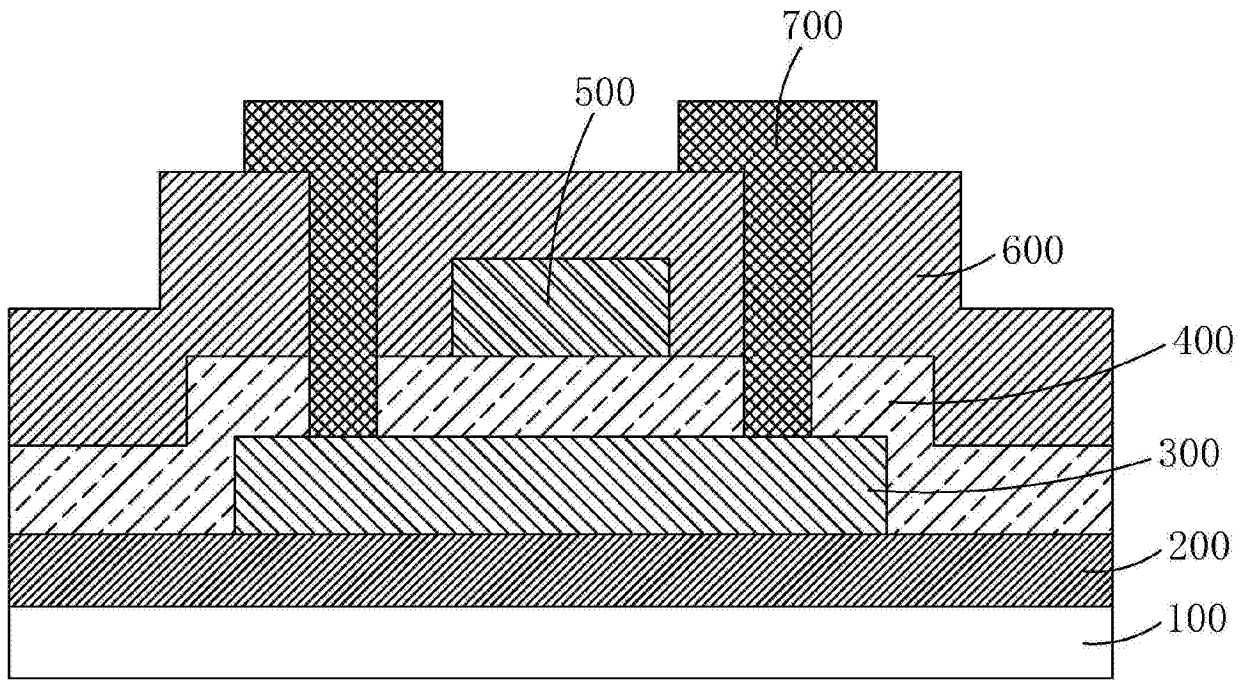


图1

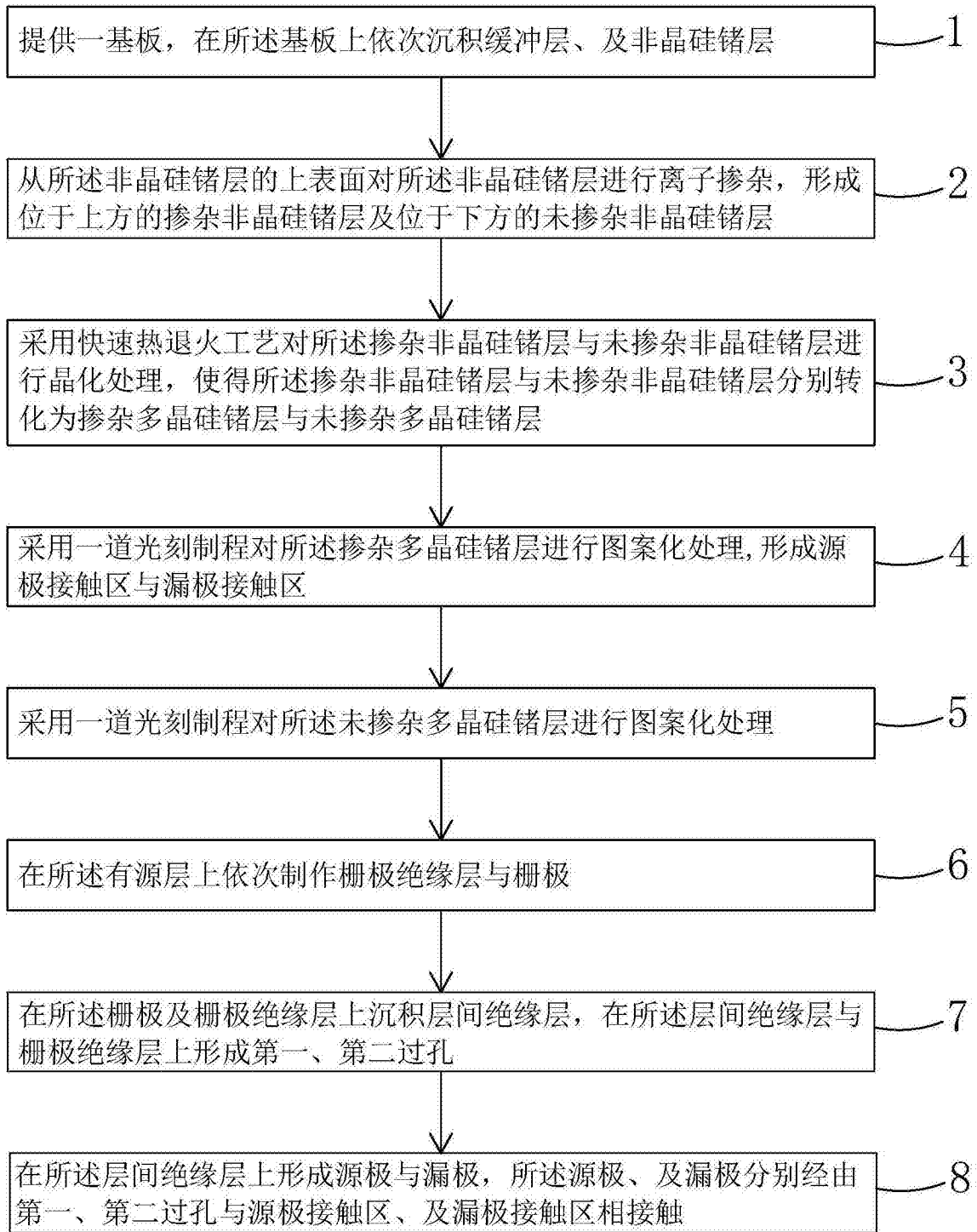


图2

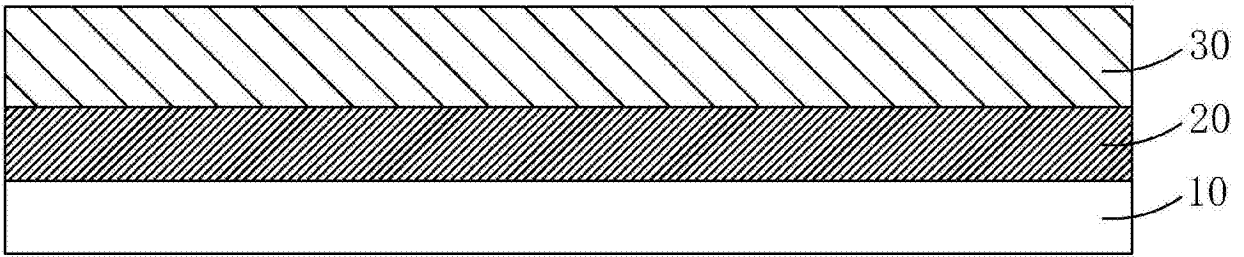


图3

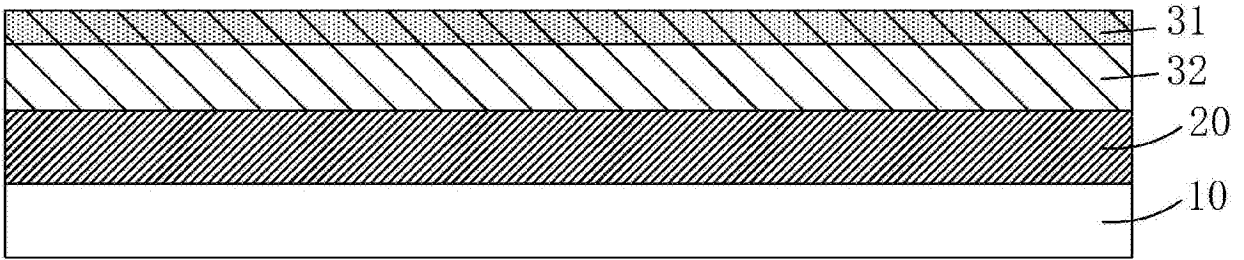


图4

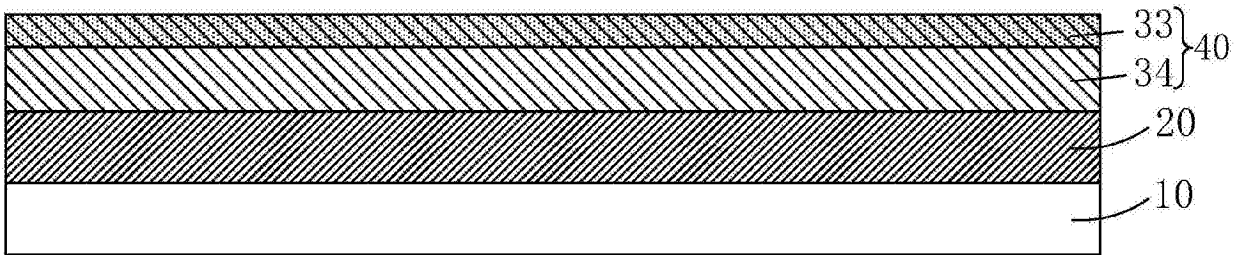


图5

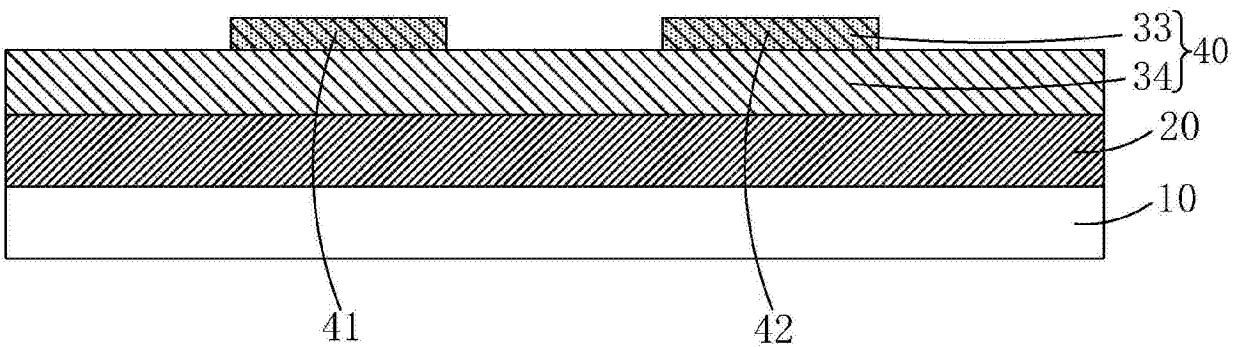


图6

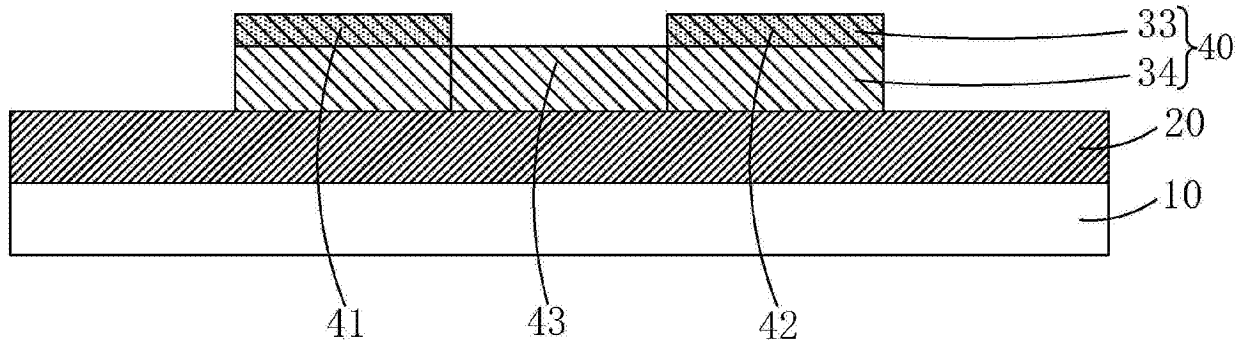


图7

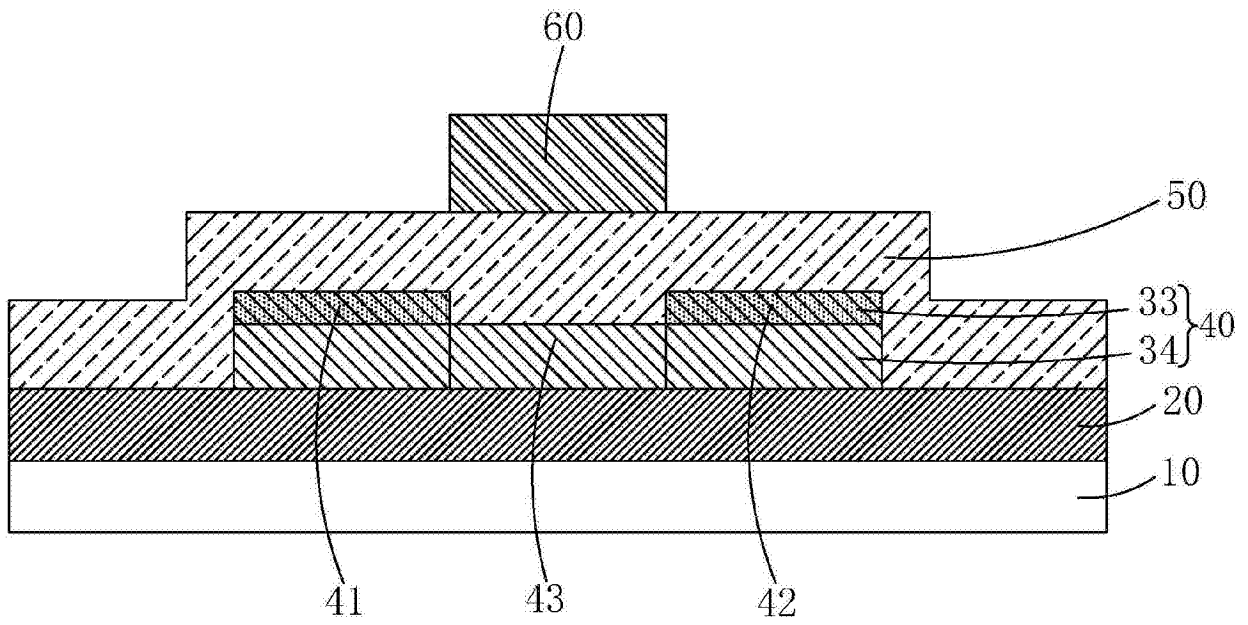


图8

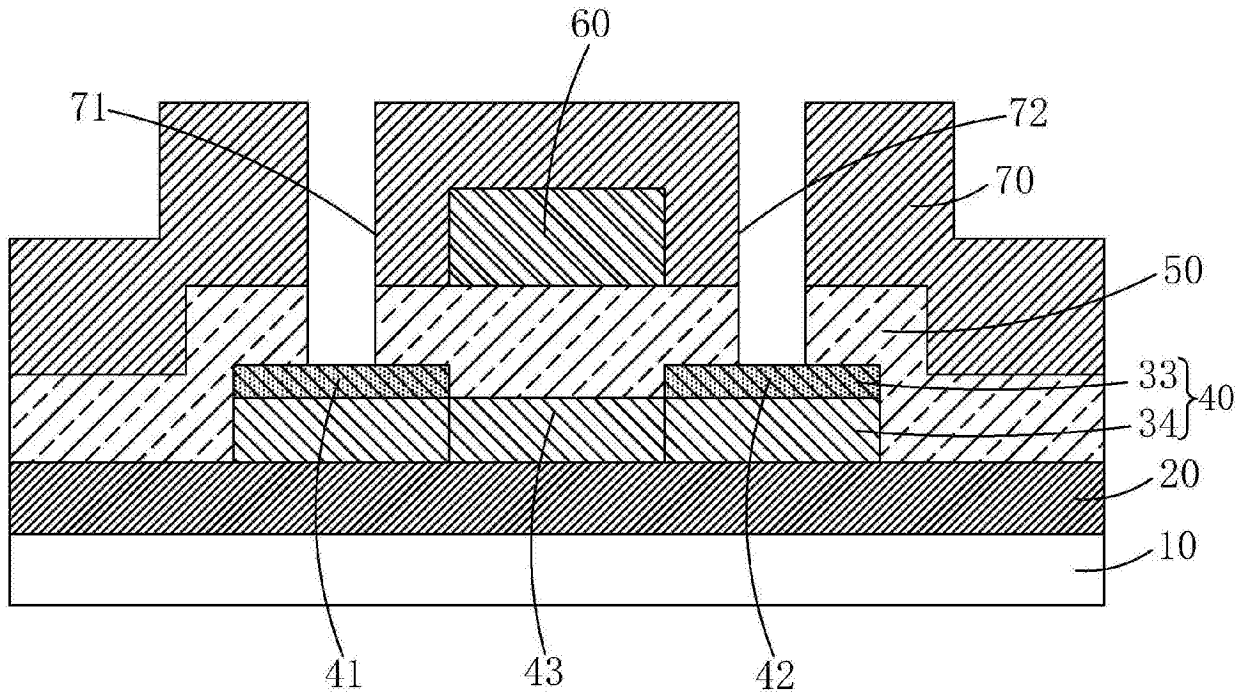


图9

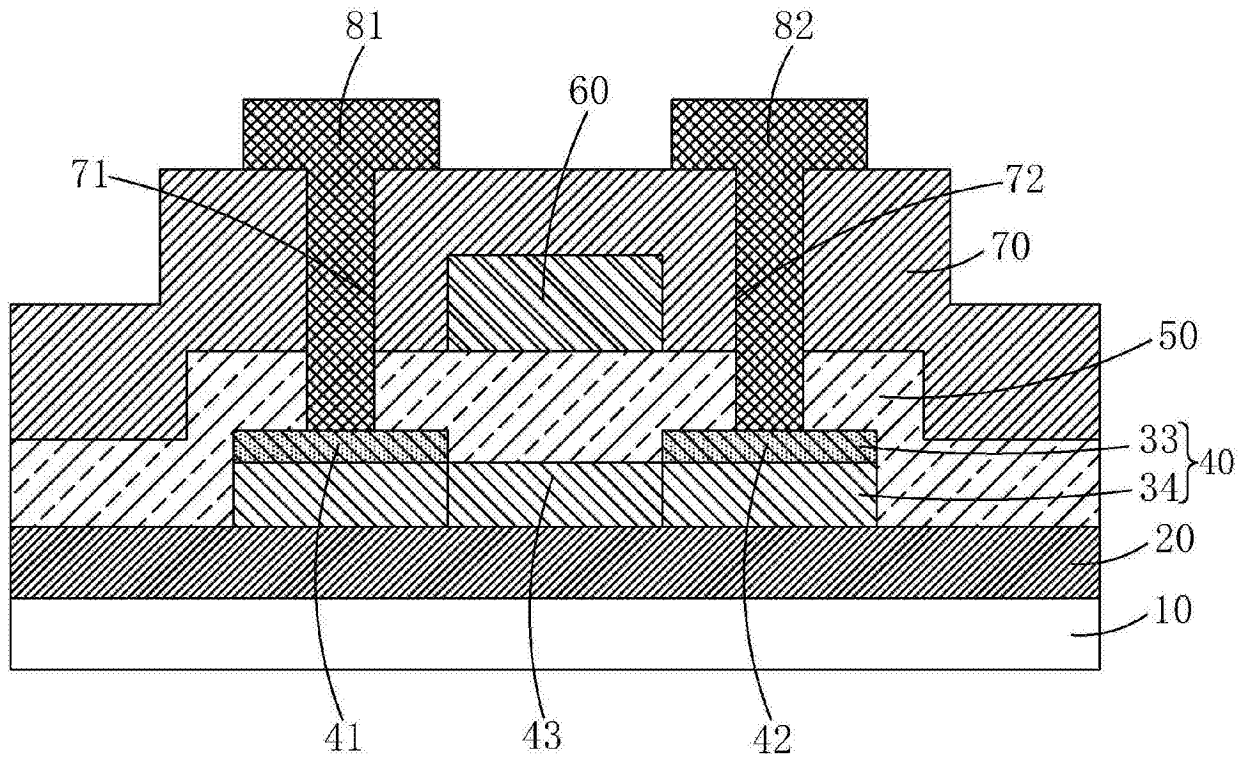


图10