

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第3887093号

(P3887093)

(45) 発行日 平成19年2月28日(2007.2.28)

(24) 登録日 平成18年12月1日(2006.12.1)

(51) Int. Cl.

F I

G09G	3/36	(2006.01)	G09G	3/36	
G02F	1/133	(2006.01)	G02F	1/133	505
G09G	3/20	(2006.01)	G09G	3/20	612D
G05F	1/10	(2006.01)	G09G	3/20	670E
H02M	3/07	(2006.01)	G09G	3/20	670K

請求項の数 7 (全 13 頁) 最終頁に続く

(21) 出願番号 特願平10-17410
 (22) 出願日 平成10年1月29日(1998.1.29)
 (65) 公開番号 特開平11-219147
 (43) 公開日 平成11年8月10日(1999.8.10)
 審査請求日 平成16年8月30日(2004.8.30)

(73) 特許権者 591049893
 株式会社 沖マイクロデザイン
 宮崎県宮崎郡清武町大字木原7083番地
 (73) 特許権者 000000295
 沖電気工業株式会社
 東京都港区虎ノ門1丁目7番12号
 (74) 代理人 100115417
 弁理士 鈴木 弘一
 (72) 発明者 長屋 雅文
 宮崎県宮崎市大和町9番2号 株式会社沖
 マイクロデザイン宮崎内

審査官 濱本 禎広

最終頁に続く

(54) 【発明の名称】 表示装置

(57) 【特許請求の範囲】

【請求項1】

所定電圧に基づいて複数の表示用電圧を生成し、該複数の表示用電圧により表示手段における所望の表示を行う表示装置において、

前記所定電圧を受けて前記複数の表示用電圧を生成し、第1の制御信号により該複数の表示用電圧の生成が禁止される表示用電圧生成手段と、前記複数の表示用電圧のいずれかをそれぞれ伝達する複数の配線と、

前記複数の配線それぞれに接続された複数の電荷蓄積手段と、

第2の制御信号により、前記複数の配線の電圧を一定値に設定する設定手段と、

前記所定電圧を受けて該所定電圧の低下を監視して、該所定電圧の低下を検出した時に第3の制御信号を発生し、前記1の制御信号または該第3の制御信号を前記第2の制御信号として出力する監視手段とを有し、

前記監視手段は、前記複数の配線にそれぞれ接続された前記複数の電荷蓄積手段の1つに蓄積された電荷により駆動可能としたことを特徴とする表示装置。

【請求項2】

請求項1記載の表示装置において、

前記表示装置は、前記表示用電圧生成手段による表示用電圧生成を指示する第4の制御信号により生成処理が制御され、

前記監視手段を駆動可能にするために用いられる前記複数の電荷蓄積手段の1つと接続される前記複数の配線の1つに対して、該第4の制御信号に応答して、前記所定電圧を一時

10

20

的に供給する一時供給手段を設けたことを特徴とする表示装置。

【請求項 3】

請求項 2 記載の表示装置において、前記監視手段を駆動可能にするために用いられる前記複数の電荷蓄積手段の 1 つと接続される前記複数の配線の 1 つと前記設定手段との間に抵抗手段を設けたことを特徴とする表示装置。

【請求項 4】

請求項 2 記載の表示装置において、前記監視手段を駆動可能にするために用いられる前記複数の電荷蓄積手段の 1 つの蓄積容量を他の電荷蓄積手段の蓄積容量より大きくしたことを特徴とする表示装置。

【請求項 5】

請求項 2 記載の表示装置において、前記設定手段は、一方の電極が前記複数の配線の対応する 1 つに接続され、他方の電極には前記一定値の電圧が供給され、制御電極には前記第 2 の制御信号が与えられる複数のトランジスタからなり、前記監視手段を駆動可能にするために用いられる前記複数の電荷蓄積手段の 1 つに接続される該複数のトランジスタの 1 つのオン抵抗は、該設定手段を構成する他のトランジスタのオン抵抗より大きいことを特徴とする表示装置。

【請求項 6】

請求項 1 記載の表示装置において、前記所定電圧は取り外し可能な電圧供給手段から供給されることを特徴とする表示装置。

【請求項 7】

請求項 6 記載の表示装置において、該表示装置及び前記電圧供給手段は携帯機器に取付けられることを特徴とする表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、液晶表示装置等の表示装置に関し、特に、表示用電圧を発生する駆動回路の表示用電圧の制御に関するものである。

【0002】

【従来の技術】

近年、電話やパーソナルコンピュータ等、表示装置を有する電子機器が増加している。特に、ノートブック型のパーソナルコンピュータ、携帯電話、小型テレビ等の携帯機器における機能の増加及びその携帯機器の普及に伴い、これらの携帯機器に液晶表示装置（以下、LCD と称する）を有するものが増えている。

【0003】

LCD は、表示手段であるディスプレイ部分を駆動するために LCD 駆動回路を有する。この LCD 駆動回路は、表示手段にて必要とされる複数の表示用電圧を発生するものである。これら複数の表示用電圧は昇圧回路を動作させることにより発生させている。昇圧回路は、電源電圧源から供給される電源電圧、例えば、VDD に基づいて複数の表示用電圧を生成するものである。

【0004】

昇圧回路としては、チャージポンプ方式のものが知られている。この場合、昇圧回路から発生する複数の表示用電圧を伝達する信号線と基準電圧源、例えば、接地電圧源との間に、表示手段の電源として使用される電荷を蓄積したキャパシタが必要となる。

【0005】

【発明が解決しようとする課題】

このような LCD 駆動回路において、何らかの原因により電源電圧源の電源電圧 VDD が急激に低下した場合、上述のキャパシタに充電された電荷が放電されないことがある。このため、表示用電圧を伝達する信号線に長時間電荷が残ることとなる。これにより、表示手段であるディスプレイ部分に表示が残るため、表示情報が第三者に不用意に見られてしまうこと、表示手段の寿命の低下、再起動時の誤動作等の課題があった。

10

20

30

40

50

【0006】

特に、携帯機器においては、電池を電源とするものや充電式バッテリーを電源とするため、機器の動作中に、電源遮断をスイッチにて行わずに、電池の取り外しをしたり、充電した電荷が無くなったりすることがある。よって、携帯機器において、上述の課題の解決は特に要求される。

【0007】

また、上記課題の解決手段としては、電源電圧が急激に低下しても、確実に動作することが要求される。

【0008】

さらに、上記課題の解決手段としては、できるだけ簡易な構成で実現し、表示装置自身の小型化、低コスト化を阻害しないことが望ましい。 10

【0009】

本発明は上記の課題を解決するため、電源電圧の急激な低下に対しても表示手段であるディスプレイ部分に表示が残らない表示装置の実現を目的とする。

【0010】

また、本発明は、上記目的を、電源電圧が急激に低下しても確実に達成する表示装置を実現することを目的とする。

【0011】

また、本発明は、上記目的を、表示装置自身の小型化、低コスト化を阻害することなく実現することを目的とする。 20

【0012】

【課題を解決するための手段】

上記目的を達成するため、本発明の表示装置は、所定電圧に基づいて複数の表示用電圧を生成し、複数の表示用電圧により表示手段における所望の表示を行う表示装置において、所定電圧を受けて複数の表示用電圧を生成し、第1の制御信号により複数の表示用電圧の生成が禁止される表示用電圧生成手段と、複数の表示用電圧のいずれかをそれぞれ伝達する複数の配線と、複数の配線それぞれに接続された複数の電荷蓄積手段と、第2の制御信号により、複数の配線の電圧を一定値に設定する設定手段と、所定電圧を受けて所定電圧の低下を監視して、所定電圧の低下を検出した時に第3の制御信号を発生し、1の制御信号または第3の制御信号を第2の制御信号として出力する監視手段とを有するものである 30

【0013】

また、本発明の表示装置は、監視手段は複数の配線にそれぞれ接続された複数の電荷蓄積手段の1つに蓄積された電荷により駆動可能としたものであってもよい。

【0014】

また、本発明の表示装置は、表示用電圧生成手段による表示用電圧生成を指示する第4の制御信号により生成処理が制御され、監視手段を駆動可能にするために用いられる複数の電荷蓄積手段の1つと接続される複数の配線の1つに対して、第4の制御信号に応答して、所定電圧を一時的に供給する一時供給手段を設けたものであってもよい。

【0015】

また、本発明の表示装置は、監視手段を駆動可能にするために用いられる複数の電荷蓄積手段の1つと接続される複数の配線の1つと設定手段との間に抵抗手段を設けたものであってもよい。 40

【0016】

また、本発明の表示装置は、監視手段を駆動可能にするために用いられる複数の電荷蓄積手段の1つの蓄積容量を他の電荷蓄積手段の蓄積容量より大きくしたものであってもよい。

【0017】

また、本発明の表示装置は、設定手段は、一方の電極が複数の配線の対応する1つに接続され、他方の電極には一定値の電圧が供給され、制御電極には第2の制御信号が与えられる複数のトランジスタからなり、監視手段を駆動可能にするために用いられる複数の電荷 50

蓄積手段の1つに接続される複数のトランジスタの1つのオン抵抗は、設定手段を構成する他のトランジスタのオン抵抗より大きいものであってもよい。

【0018】

また、本発明の表示装置は、所定電圧は取り外し可能な電圧供給手段から供給されるものであってもよい。

【0019】

また、本発明の表示装置は、表示装置及び電圧供給手段は携帯機器に取付けられるものであってもよい。

【0020】

【発明の実施の形態】

本発明の表示装置についてを図面を用いて以下に詳細に説明する。図1は本発明の第1の実施の形態における表示装置の特に駆動回路100の回路図である。実施例においては、表示装置としてLCDを用いるものとする。

【0021】

なお、駆動回路100における第1の電源電圧として、例えば、電源電圧VDDは、電源電圧源として、例えば、電子装置の外部から供給されるものであったり、電子装置内に内蔵されたバッテリーから供給されるものであったり、その供給源は様々のものがある。特に、バッテリーとしては充電式のもの、電子装置から取り外し可能なものであってもよい。

【0022】

図1において、駆動回路100は、表示用電圧生成手段である昇圧回路10、設定手段であるNチャンネル型MOSトランジスタ22、24、26、電荷蓄積手段であるキャパシタ32、34、36、監視手段50から構成されている。

【0023】

昇圧回路10には、端子2から電源電圧VDDが供給され、端子4から電源電圧VDDより低い基準電圧VREFが供給される。昇圧回路10は電源電圧VDDまたは基準電圧VREFを昇圧することにより複数の表示用電圧V1、V2、V3を発生する。なお、実施例では、表示用電圧をV1～V3の3つとしているが、これは、本発明を簡略的に説明するために単に3つの表示用電圧としているにすぎず、4つ以上の表示用電圧を準備するものとしてもよい。なお、昇圧回路10の具体的な回路図は示さないが、チャージポンプ方式で複数の表示用電圧を生成する構成とする。

【0024】

昇圧回路10にて発生された表示用電圧V1、V2、V3はそれぞれ表示用電圧を伝達する配線42、44、46にて伝達される。このため、配線42に接続された端子12は表示用電圧V1に設定可能となり、配線44に接続された端子14は表示用電圧V2に設定可能となり、配線46に接続された端子16は表示用電圧V3に設定可能となる。

【0025】

また、昇圧回路10は、端子6から入力される第1の制御信号としての昇圧停止信号であるリセット信号により、昇圧動作が停止可能となる。このリセット信号は、図示せぬ中央処理装置（以下、CPUとも称する）から昇圧の停止時に発生されるものである。

【0026】

トランジスタ22の第1電極は配線42に接続され、第2電極は接地電圧VSSが供給される。トランジスタ24の第1電極は配線44に接続され、第2電極は接地電圧VSSが供給される。トランジスタ26の第1電極は配線46に接続され、第2電極は接地電圧VSSが供給される。トランジスタ22、24、26のゲート電極には監視手段50の出力である第2の制御信号としてのリセット信号を受信するように構成されている。このため、トランジスタ22、24、26は監視手段50の出力であるリセット信号により、配線42、44、46と接地電圧VSSとを電氣的に導通状態とするものである。

【0027】

キャパシタ32、34、36はそれぞれ配線42、44、46と第2の電源として、例えば接地電圧VSSとの間に接続されている。これらのキャパシタはそれぞれ対応する配線

10

20

30

40

50

と接地電圧VSSとの間で必要となる電荷を充電するものである。この充電された電荷に基づき端子12、14、16に接続された図示せぬ表示手段を駆動する。なお、これらキャパシタはMOSトランジスタ構成のMOSキャパシタとしてもよい。このようにすれば、他の構成の製造工程同時に形成でき、また、素子レイアウト上でも他のトランジスタのレイアウトとともに考慮することができる。

【0028】

監視手段50は、比較手段であるコンパレータ60、キャパシタ62、インピーダンス素子である抵抗64、整流素子であるダイオード66、リセット信号を発生する論理回路であるNOR70により構成されている。

【0029】

コンパレータ60の一方の入力端子である負側端子は端子2と接続されることにより、電源電圧VDDが供給されている。コンパレータ60の他方の入力端子である正側端子はキャパシタ62の一方の端子に接続されている。キャパシタ62の他方の端子には接地電圧VSSが供給されている。抵抗64はキャパシタ62と並列接続されている。つまり、抵抗64は、一端がコンパレータ60の正側端子に接続され、他端に接地電圧VSSが供給されている。ダイオード66はP側端子であるアノードがコンパレータ60の負側端子に接続され、N側端子であるカソードがコンパレータ60の正側端子に接続されている。

【0030】

コンパレータ60の出力端子から出力される、第3の制御信号である検出信号はNOR70の一方の入力端子に入力される。NOR70の他方の入力端子には端子6から入力されるリセット信号が入力される。NOR70の出力は、監視手段50の出力としてトランジスタ22、24、26のゲート電極へそれぞれ供給される。

【0031】

また、コンパレータ60には、配線42の電圧と、接地電圧VSSとが供給される。つまり、コンパレータ60は配線42の電圧と接地電圧VSSにより、負側端子及び正側端子からの入力に対する比較動作を実施可能な構成となっている。

【0032】

なお、キャパシタ62をMOSトランジスタ構成のMOSキャパシタ、抵抗64をMOS抵抗、ダイオード66をMOSトランジスタをダイオード接続したMOSダイオードで構成してもよい。このようにすれば、他の構成の製造工程で同時に形成でき、また、素子レイアウト上でも他のトランジスタのレイアウトとともに考慮することができる。

【0033】

このように構成された駆動回路100の動作について、図面を用いて以下に説明する。図2は駆動回路100の動作を説明するタイミングチャートである。

【0034】

図2において、aは端子2から入力される電源電圧VDDの電圧レベル(コンパレータ60の負側端子に供給される電圧レベルでもある)、bは配線42にて伝達される表示用電圧V1の電圧レベル、cはコンパレータ60の正側端子に供給される電圧レベル、dはコンパレータ60の出力の電圧レベル、eは端子6から入力されるリセット信号の電圧レベル、fは監視手段50の出力となるNOR70の出力の電圧レベルである。なお、図2中のHはハイレベル(ここでは、電源電圧VDDの電圧レベルとする)、Lはローレベル(ここでは、接地電圧VSSの電圧レベルとする)を示すものとする。

【0035】

図2において、初期状態であるタイミングt0において、電源電圧VDDはハイレベルに設定されているものとする。また、配線42も昇圧回路10にて昇圧された電圧レベルVDD+ (は電源電圧VDDより昇圧された分の電圧)に設定されているものとする。コンパレータ60の負側端子は、電源電圧VDDからダイオード66、抵抗64を通して電流が流れるため、電圧レベルVDD-VBE (VBEはダイオード66に順方向電流を流した場合のP側端子とN側端子との間の電圧差)に設定されている。

【0036】

10

20

30

40

50

また、コンパレータ60は配線42の電圧レベルが昇圧されていることにより動作状態である。ここで、負側端子に供給されている電圧VDDと正側端子に供給されている電圧 $VDD - VBE$ とは $VDD > VDD - VBE$ である。このため、コンパレータ60の出力はローレベルとなっている。

【0037】

また、端子6から入力されるリセット信号もローレベル(ここでは、リセット信号がローレベルの場合は昇圧回路10の昇圧動作を停止指示していないものとし、リセット信号がハイレベルの場合は昇圧回路10の昇圧動作を停止指示するものとする)に設定されている。よって、NOR70の2つの入力に供給される電圧はともにローレベルのため、NOR70の出力電圧はローレベルとなる。このため、トランジスタ22、24、26は非活性状態(オフ状態であり、各トランジスタにおけるソースとドレイン間が電氣的に非導通状態)である。

10

【0038】

なお、図示していないが、配線44、46にもそれぞれ表示用電圧V2、V3が伝達されているものとする。このため、キャパシタ32、34、36はそれぞれ電荷が充電されているものとする。また、キャパシタ62にも電荷が充電されているものとする。

【0039】

タイミングt1において、例えば、バッテリーが取り外される等の何らかの原因により、電源電圧VDDが低下した場合、ダイオード66及び抵抗64を通して流れる電流も低下する。このため、コンパレータ60の正側端子の電圧はキャパシタ62と抵抗64の時定数により接地電圧VSSレベルへ低下する。ここで、キャパシタ62と抵抗64の時定数に基づくキャパシタ62の放電により、コンパレータ60の正側端子の電圧の低下速度は電源電圧VDDの低下速度より十分に遅いものとしておく。

20

【0040】

また、配線42にて伝達される表示用電圧V1は、電源電圧VDDの低下に伴う昇圧回路10の昇圧動作停止のため、昇圧はされなくなる。しかしながら、キャパシタ32の放電により、配線42の電圧の低下速度は遅い。これは、配線44、46も同様である。このため、電源電圧VDDが低下しても、表示手段であるディスプレイ部分に表示用電圧が供給されていることとなる。第1の実施の形態はこれを解決する。

【0041】

なお、コンパレータ60は電圧の低下速度が遅い配線42の電圧により動作可能状態となっている。しかしながら、負側端子に供給される電源電圧VDDの電圧が低下した初期時点では、正側端子に供給される電圧 $VDD - VBE$ より高いため、コンパレータ60の出力電圧はローレベルのままである。

30

【0042】

また、電源電圧VDDの低下のため、図示せぬCPUからリセット信号も発生されないため、リセット信号の電圧はローレベルのままである。このため、NOR70の2つの入力に供給される電圧はともにローレベルのため、NOR70の出力電圧はローレベルのままである。このため、トランジスタ22、24、26は非活性状態である。負側端子に供給される電源電圧VDD及び正側端子に供給される電圧 $VDD - VBE$ はともに低下するが、この状態は、負側端子に供給される電圧が正側端子に供給される電圧より低くなるまで維持される。

40

【0043】

タイミングt2において、コンパレータ60の負側端子に供給される電圧VDDの電圧レベルが正側端子に供給される電圧 $VDD - VBE$ より低くなるものとする。このため、コンパレータ60は、正側端子の電圧より負側端子の電圧が低くなったことを検出し、その結果として、コンパレータ60の出力電圧をハイレベルにする。

【0044】

コンパレータ60の出力電圧のレベル変化に伴い、監視手段50の出力である、NOR70の出力電圧もハイレベルとなる。NOR70の出力電圧のレベル変化に伴い、トランジ

50

スタ22、24、26はそれぞれ活性化状態（オン状態であり、各トランジスタにおけるソースとドレイン間が電氣的に導通状態）となる。

【0045】

トランジスタ22、24、26の活性化により、キャパシタ32、34、36の電荷を放電し、配線42、44、46の電圧を接地電圧VSSに引き下げる。よって、表示手段であるディスプレイ部分へ表示用電圧を供給することを防ぐことができる。これらの動作時において、ダイオード66の両端子にかかる電圧は逆方向電圧となるため、キャパシタ62の電荷は放電されることはない。このため、例えば、駆動回路100を再動作（再び、電源電圧VDDをハイレベルにすること）する場合、コンパレータ60をより早期にもとの状態に戻せることが期待できる。

10

【0046】

タイミングt3において、配線42の電圧がローレベルになったことに伴い、コンパレータ60の動作が不能となるので、コンパレータ60出力電圧は不定（高抵抗状態）となる。図2においては、説明を簡略化するためローレベルとしている。これに伴い、NOR70の出力電圧もローレベルとなる。なお、このコンパレータ60の出力が不定な状態は、コンパレータ60に動作電圧を供給する配線42の電圧がVDD以上になるまで続くが、図2においてはローレベルとしている。

【0047】

なお、タイミングt2、t3において、リセット信号はローレベルのままである。

【0048】

20

この後、例えば、タイミングt4において、駆動回路100を再動作し、電源電圧VDD、配線42、44、46のそれぞれの電圧、正側端子の電圧、コンパレータ60の出力電圧、リセット端子6の電圧、NORの出力電圧を、それぞれ初期状態（タイミングt0）と同様の状態とする。

【0049】

タイミングt5において、例えば、図示せぬCPUからの指示によりリセット信号の電圧をハイレベルにされた場合、NOR70の出力電圧はハイレベルに変化する。このため、トランジスタ22、24、26は導通状態となため、配線42、44、46の電圧を接地電圧VSSに低下することが可能である。

【0050】

30

以上、詳細に説明したように、第1の実施の形態によれば、表示装置の動作中に、電源電圧VDDが何らかの原因で立ち下がった場合に、表示用電圧を接地電圧VSSレベルにすることができる。よって、表示手段であるディスプレイ部分に表示が残らない表示装置を提供できる。

【0051】

また、第1の実施の形態における駆動回路100のコンパレータ60は、電源電圧VDD以外の電圧により動作するため、確実に表示用電圧を接地電圧VSSにすることができる。上記実施の形態においては、コンパレータ60は配線42の電圧により動作可能としているが、他の電源電圧VDDの電圧低下に影響されない電圧供給手段を設けて、その電圧供給手段からの電圧によりコンパレータ60を動作させるようにしてもよい。ただし、上記実施の形態にすれば、特別な電圧供給手段を準備する必要がないため、より好ましい。また、コンパレータ60は配線42から動作のための電圧を供給されているが、他の配線44あるいは配線46から供給されるものであってもよい。

40

【0052】

さらに、第1の実施の形態における起動回路100においては、監視手段50を素子数が少なく簡単な構成としており、表示装置自身の小型化、低コスト化を阻害することがない。

【0053】

次に、本発明の第2の実施の形態における表示装置についてを図面を用いて以下に詳細に説明する。図3は本発明の第2の実施の形態における表示装置の特に駆動回路200の回

50

路図である。なお、図3において、第1の実施の形態における駆動回路100と同様な構成においては、同様な符号を付けている。

【0054】

図3において、特徴的なのは、一時供給手段としてのスタートアップ回路150を有することである。スタートアップ回路150は端子102から伝達されるセット信号に応答して、電源電圧VDDが供給される端子2とコンパレータ60の動作のための電圧を供給する配線42とを一時的（例えば、一定時間）に短絡する機能を有するものである。ここで、セット信号とは、昇圧回路10の昇圧動作の開始を指示する信号であり、図示せぬCPUから供給されるものである。図3においては、セット信号がローレベルの場合は昇圧回路10の昇圧動作の開始指示していないものとし、セット信号が一時的にハイレベルになった時、そのレベル変化により、昇圧回路10の昇圧動作を開始指示するものとする。このため、セット信号は昇圧回路10にも伝達されている。なお、セット信号が一時的でなくハイレベルの時は、そのレベルにより、昇圧回路10の昇圧動作を開始指示するものとしてもよい。

10

【0055】

なお、第1の実施の形態においてはセット信号を示していないが、駆動回路100においても、セット信号により昇圧動作を開始するようにしてもよいことはいうまでもない。駆動回路100においては、スタートアップ回路150を準備していないもののため、例えば、リセット信号がローレベルの時に昇圧動作を開始する構成としてもよい。

【0056】

図3における他の構成については、第1の実施の形態の駆動回路100と同様である。

20

【0057】

第2の実施の形態の駆動回路200の動作についてを以下に図面を用いて詳細に説明する。図4は第2の実施の形態における駆動回路200の動作を説明するタイミングチャートである。

【0058】

図4において、初期状態であるタイミングt0において、既にセット信号の電圧が一時的にハイレベルとなっているものとしている。このため、タイミングt0における電源電圧VDD、配線42、44、46のそれぞれの電圧、正側端子の電圧、コンパレータ60の出力電圧、リセット端子6の電圧、NORの出力電圧は図2の場合と同様である。また、セット信号の電圧をローレベルとしているので、駆動回路200の各構成は駆動回路100と同様な動作状態となるため、タイミングt3まで図2の場合と同様である。

30

【0059】

タイミングt3以降において、配線42の電圧が接地電圧となるため、コンパレータ60に対する動作のための電圧が接地電圧VSSとなる。このため、コンパレータ60は不能となり、コンパレータ60の出力電圧は不定となる。これに伴い、NOR70の出力電圧も不定となる。よって、この場合、トランジスタ22、24、26は活性化状態となって、昇圧回路10の動作時に、配線42、44、46の電圧の上昇を妨げてしまうことが考慮される。第2の実施の形態ではこれを解決するものである。

【0060】

タイミングt4において、駆動回路200を再動作し、端子2の電圧を電源電圧VDDレベルにする。これに伴い、コンパレータ60の正側端子の電圧もVDD-VBEレベルになる。なお、昇圧回路10は動作していないため、コンパレータ60には配線42から動作可能となる電圧は供給されていない。

40

【0061】

タイミングt4'において、電源電圧がVDDレベルで安定化し、図示せぬCPUからの指示により、セット信号の電圧がローレベルからハイレベルへ変化する。このため、昇圧回路10は昇圧動作を開始するとともに、スタートアップ回路150は端子2と端子12を一時的に短絡する。このスタートアップ回路150の動作により、電源電圧VDDに基づく電荷を高速にキャパシタ32に充電することができる。この時、トランジスタ22が

50

活性化状態であったとしても、トランジスタ 22 のオン抵抗によりキャパシタ 32 への充電ができる。キャパシタ 32 への充電をより確実にするため、トランジスタ 22 のオン抵抗をトランジスタ 24、26 のオン抵抗より高くしておいてもよい。トランジスタ 22、24、26 のオン抵抗を全て高くしてもよいが、本発明の目的をより確実に実施することを考慮すれば、トランジスタ 22 のみ高くすることが好ましい。

【0062】

この結果、配線 42 の電圧が VDD レベルとなると、コンパレータ 60 は動作可能となる。この時、コンパレータ 60 の負側端子には VDD レベルの電源電圧が供給され、正側端子には VDD - VBE レベルの電圧が供給されているので、コンパレータ 60 の出力電圧をローレベルに確定することができる。よって、この後、リセット信号がハイレベルになった時（タイミング t5 時）または電源電圧 VDD が低下した時以外はトランジスタ 22、24、26 は非活性化状態となる。

10

【0063】

以上、詳細に説明したように、第 2 の実施の形態によれば、上記第 1 の実施の形態での目的を達成することができる上、コンパレータ 60 の出力電圧が不定となることによる、コンパレータ 60 の動作のための電圧の供給が妨げられることを防ぎ、本願発明の目的をより確実に実現することができる。

【0064】

また、第 2 の実施の形態においては、スタートアップ回路 150 が追加されるのみであり、例えば、スタートアップ回路 150 の簡単な構成として、セット信号により端子 2 と端子 12 の間を短絡するスイッチとすれば、駆動回路 200 の構成を大幅に増加することもない。また、スイッチとしてトランジスタを用いたとすれば、駆動回路の他の構成の製造工程で同時に準備することができる。

20

【0065】

次に、第 3 の実施の形態における表示装置について、図面を用いて以下に説明する。図 5 は本発明の第 3 の実施の形態における表示装置の特に駆動回路 300 の回路図である。なお、図 5 において、第 2 の実施の形態における駆動回路 200 と同様な構成においては、同様な符号を付けている。

【0066】

図 5 において特徴的な構成は、端子 12 とトランジスタ 22 とを接続する配線にインピーダンス素子である抵抗 202 を設けていることである。図 5 における他の構成は図 3 の駆動回路 200 と同様である。

30

【0067】

図 5 における駆動回路 300 の動作について、以下に説明する。なお、駆動回路 300 の動作は、抵抗 202 に関わる部分を除き、駆動回路 200 の動作とほぼ同様のため、動作説明には図 4 のタイミングチャートを用いるものとする。

【0068】

図 4 におけるタイミング t0 ~ t2 までは、駆動回路 300 は駆動回路 200 と同様である。

【0069】

タイミング t2 において、コンパレータ 60 の出力電圧がローレベルからハイレベルとなり、これに伴い、NOR 70 の出力電圧もローレベルからハイレベルとなる。このため、トランジスタ 22、24、26 は活性化状態となる。よって、キャパシタ 32、34、36 の電荷が、各キャパシタと各トランジスタのオン抵抗による時定数に基づき放電される。この時、抵抗 202 を設けているため、配線 42 における電圧の時定数は $C1 \times (Rt1 + RX)$ となる。ここで、C1 はキャパシタ 32 の容量値、Rt1 はトランジスタ 22 のオン抵抗値、RX は抵抗 202 の抵抗値である。

40

【0070】

このように、配線 42 に対する時定数は配線 44、46 に対する時定数より長い。よって、配線 42 の放電にかかる時間は、配線 44、46 の放電にかかる時間より長くなる。つ

50

まり、配線 4 2 はより長い時間コンパレータ 6 0 の動作のための電圧を供給することができる。よって、配線 4 4、4 6 を完全に放電させる前にコンパレータ 6 0 の動作が停止することが抑制される。よって、本発明の目的をより確実に実現することができる。また、第 2 の実施の形態における効果（キャパシタ 3 2 への充電）もより確実に行うことができる。

【 0 0 7 1 】

また、第 3 の実施の形態と同様な効果は、抵抗 2 0 2 を設ける代わりに、キャパシタ 3 2 の容量を他のキャパシタ 3 4、3 6 の容量より大きくしておくことでも達成することができる。

【 0 0 7 2 】

また、抵抗 2 0 2 を MOS 抵抗とすれば、駆動回路 3 0 0 の他の構成の製造工程にて同時に準備することができるので、より好ましい。

【 0 0 7 3 】

以上、本発明の表示装置、特に駆動回路について、詳細に説明したが、本発明の表示装置は上述の構成に限られるものではなく、様々な変形が可能である。

【 0 0 7 4 】

例えば、Nチャネル型 MOS トランジスタと Pチャネル型 MOS トランジスタとを逆にしてもよい。この場合、NOR 等の構成も、上記実施の形態の動作を満足するように変更が必要となることも考慮される。

【 0 0 7 5 】

また、LCD として上記実施の形態を説明したが、本発明と同様な駆動回路を用いることが可能な他の表示装置であれば、本発明を適用することは可能である。

【 0 0 7 6 】

【 発明の効果 】

本発明の表示装置を適用することにより、電源電圧の急激な低下に対しても表示手段であるディスプレイ部分に表示が残らない表示装置を実現することができる。

【 0 0 7 7 】

また、本発明の表示装置を適用することにより、上記目的を、電源電圧が急激に低下しても確実に達成する表示装置を実現することができる。

【 0 0 7 8 】

また、本発明の表示装置を適用することにより、上記目的を、表示装置自身の小型化、低コスト化を阻害することなく実現することができる。

【 図面の簡単な説明 】

【 図 1 】 本発明の第 1 の実施の形態における表示装置の特に、表示手段を駆動する駆動回路 1 0 0 の回路図である。

【 図 2 】 図 1 の駆動回路 1 0 0 の動作を説明するタイミングチャートである。

【 図 3 】 本発明の第 2 の実施の形態における表示装置の特に、表示手段を駆動する駆動回路 2 0 0 の回路図である。

【 図 4 】 図 3 の駆動回路 2 0 0 の動作を説明するタイミングチャートである。

【 図 5 】 本発明の第 3 の実施の形態における表示装置の特に、表示手段を駆動する駆動回路 3 0 0 の回路図である。

【 符号の説明 】

1 0 0、2 0 0、3 0 0 駆動回路
 1 0 昇圧回路
 2 2、2 4、2 6 トランジスタ
 3 2、3 4、3 6、6 2 キャパシタ
 4 2、4 4、4 6 配線
 5 0 監視手段
 6 0 コンパレータ
 6 4、2 0 2 抵抗

10

20

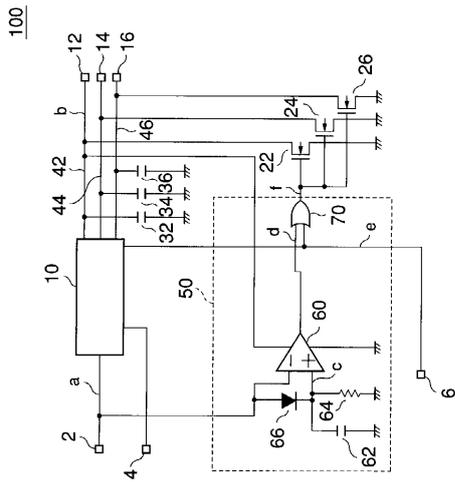
30

40

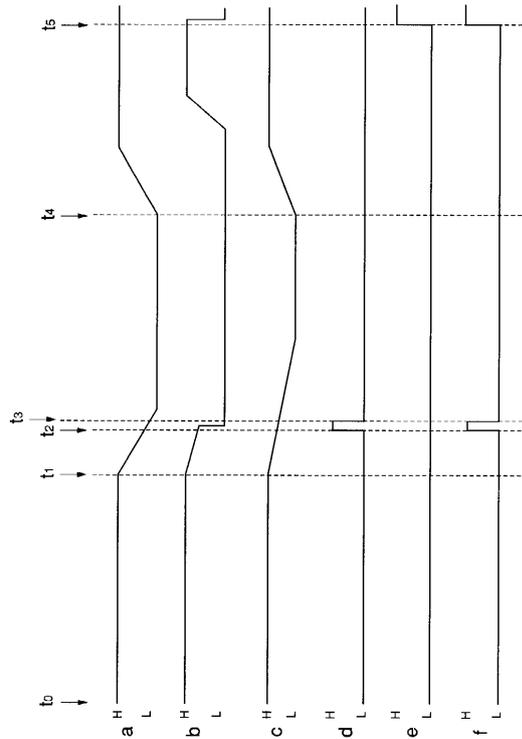
50

- 66 ダイオード
- 70 NOR
- 150 スタートアップ回路

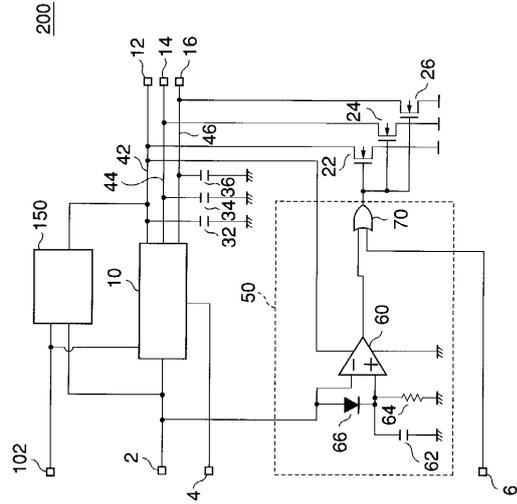
【図1】



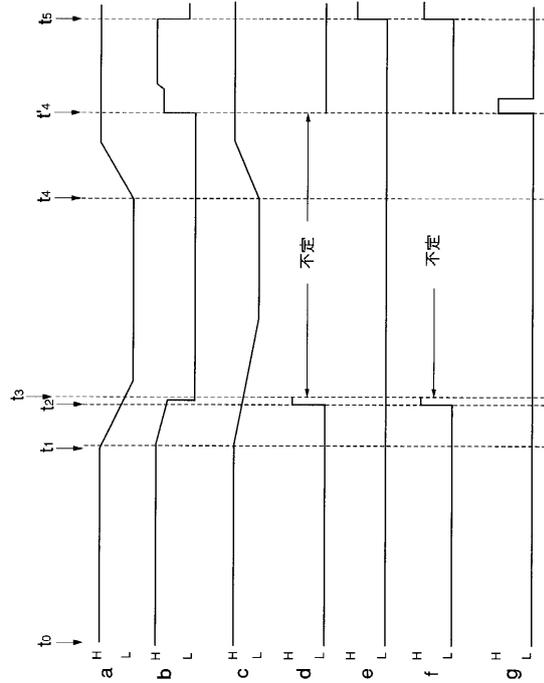
【図2】



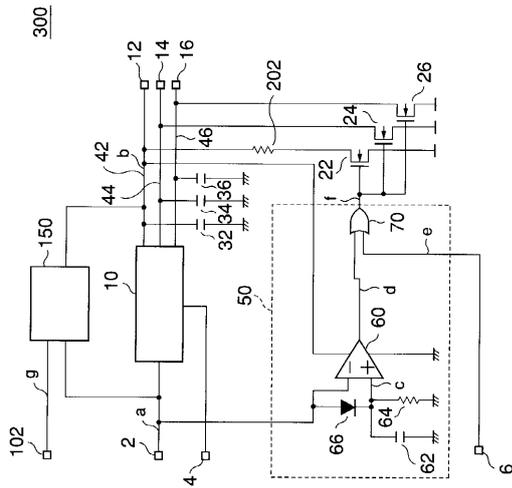
【 図 3 】



【 図 4 】



【 図 5 】



フロントページの続き

(51) Int.Cl.

F I

G 0 9 G 3/20 6 8 0 S

G 0 5 F 1/10 3 0 4 F

H 0 2 M 3/07

(56) 参考文献 特開平 0 9 - 3 1 1 3 1 1 (J P , A)

特開平 0 9 - 0 6 8 9 5 1 (J P , A)

特開平 0 7 - 1 0 4 7 1 1 (J P , A)

(58) 調査した分野(Int.Cl. , D B名)

G09G 3/00-3/38

G02F 1/133