



(12) 发明专利申请

(10) 申请公布号 CN 104409361 A

(43) 申请公布日 2015. 03. 11

(21) 申请号 201410784031. 0

(22) 申请日 2014. 12. 16

(71) 申请人 京东方科技集团股份有限公司  
地址 100015 北京市朝阳区酒仙桥路 10 号

(72) 发明人 谢应涛 欧阳世宏 蔡述澄 石强  
刘则 方汉铿

(74) 专利代理机构 北京同达信恒知识产权代理  
有限公司 11291

代理人 黄志华

(51) Int. Cl.

H01L 21/336(2006. 01)

H01L 21/28(2006. 01)

H01L 29/786(2006. 01)

H01L 29/423(2006. 01)

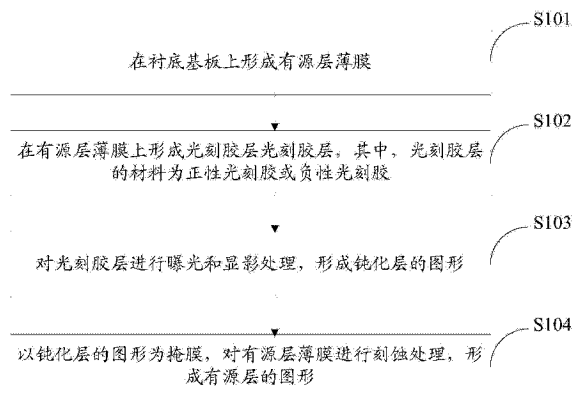
权利要求书2页 说明书7页 附图7页

(54) 发明名称

一种薄膜晶体管、其制备方法、阵列基板及显示装置

(57) 摘要

本发明公开了一种薄膜晶体管、其制备方法、阵列基板及显示装置,由于钝化层的材料为负性光刻胶或正性光刻胶,因此,在通过一次构图工艺形成有源层的图形、以及覆盖有源层的钝化层的图形时,可以利用钝化层作为制备有源层的图形的光刻胶,并且,在构图后不对残留在有源层上的负性光刻胶或正性光刻胶材料的钝化层进行去胶处理,因此,与现有技术相比,可以避免在去胶过程中存在的对有源层的性能的直接破坏作用,从而保证薄膜晶体的性能。另外,保留的钝化层可以作为有源层的保护层防止杂质从有源层的上方进入有源层,从而进一步保证薄膜晶体的性能。



1. 一种薄膜晶体管的制备方法,包括在衬底基板上形成栅电极、源电极以及漏电极的图形,其特征在于,还包括:

通过一次构图工艺形成有源层的图形、以及覆盖所述有源层的钝化层的图形;其中,所述钝化层的材料为负性光刻胶或正性光刻胶,所述有源层与所述栅电极相互绝缘,所述有源层分别与所述源电极和所述漏电极电连接。

2. 如权利要求1所述的制备方法,其特征在于,通过一次构图工艺形成有源层、以及覆盖所述有源层的钝化层的图形,具体包括:

在所述衬底基板上形成有源层薄膜;

在所述有源层薄膜上形成光刻胶层,其中,所述光刻胶层的材料为正性光刻胶或负性光刻胶;

对所述光刻胶层进行曝光和显影处理,形成钝化层的图形;

以所述钝化层的图形为掩膜,对所述有源层薄膜进行刻蚀处理,形成有源层的图形。

3. 如权利要求2所述的制备方法,其特征在于,对所述有源层薄膜进行刻蚀处理,具体为:

采用氧气等离子体对所述有源层薄膜进行干法刻蚀处理。

4. 如权利要求2所述的制备方法,其特征在于,在形成钝化层的图形之后,还包括:对形成有所述钝化层的衬底基板进行高温退火处理;其中,

退火温度为形成所述钝化层的正性光刻胶材料或负性光刻胶材料的固化温度。

5. 如权利要求1-4任一项所述的制备方法,其特征在于,所述钝化层的厚度为100nm~1000nm。

6. 如权利要求1-4任一项所述的制备方法,其特征在于,所述有源层的厚度为40nm~60nm。

7. 如权利要求1-4任一项所述的制备方法,其特征在于,在衬底基板上形成栅电极、源电极、漏电极、有源层和钝化层的图形,具体包括:

在所述衬底基板上形成栅电极的图形;

在形成所述栅电极的衬底基板上形成覆盖所述栅电极以及所述衬底基板的栅极绝缘层;

通过一次构图工艺在所述栅极绝缘层上形成源电极和漏电极的图形;

通过一次构图工艺在所述源电极和漏电极的上方形成有源层和钝化层的图形。

8. 如权利要求1-4任一项所述的制备方法,其特征在于,在衬底基板上形成栅电极、源电极、漏电极、有源层和钝化层的图形,具体包括:

通过一次构图工艺在所述衬底基板上形成源电极和漏电极的图形;

通过一次构图工艺在所述源电极和所述漏电极的上方形成有源层和钝化层的图形;

在所述衬底基板上形成覆盖所述钝化层的栅极绝缘层;

在所述栅极绝缘层上形成栅电极的图形。

9. 一种采用权利要求1-8任一项所述的制备方法制备的薄膜晶体管,其特征在于,包括:

衬底基板、位于所述衬底基板上的栅电极、与所述栅电极相互绝缘的有源层、分别与有源层电连接的源电极和漏电极,以及覆盖所述有源层的钝化层,且所述钝化层的材料

为负性光刻胶或正性光刻胶。

10. 一种阵列基板,其特征在于,包括如权利要求 9 所述的薄膜晶体管。
11. 一种显示装置,其特征在于,包括如权利要求 10 所述的阵列基板。

## 一种薄膜晶体管、其制备方法、阵列基板及显示装置

### 技术领域

[0001] 本发明涉及半导体技术领域,尤指一种薄膜晶体管、其制备方法、阵列基板及显示装置。

### 背景技术

[0002] 有机薄膜晶体管 (OTFT) 是采用有机半导体为有源层的逻辑单元器件,具有适合大面积加工、适用于柔性基板、工艺成本低等优点,在平板显示、传感器、存储卡、射频识别标签等领域显现出应用前景。因此,有机薄膜晶体管的研究和开发在国际上受到广泛关注。

[0003] 目前,传统的有机薄膜晶体管的图形化工艺一般通过喷墨打印或者光刻技术实现。但是喷墨打印法只能满足低像素的应用,而且需要全新的打印生产设备才能实现量产化,因此,工艺成本较低的光刻技术作为图形化方法更适合于有机薄膜晶体管的量产化生产。

[0004] 但是,利用光刻技术制备有机薄膜晶体管的有源层时,首先需要在有源层上涂覆光刻胶层;并对光刻胶层直接进行曝光、显影,在光刻胶层中定义出有源层的图形;然后以定义出的有源层的图形为掩膜,对有源层进行刻蚀,形成有源层的图形;最后对残留在有源层上的光刻胶层进行去胶处理,形成有源层。在上述制备过程中,由于光刻胶层是直接有源层接触的,因此,在对残留在有源层上的光刻胶层进行去胶处理时,会直接破坏有源层的性能,从而影响有机薄膜晶体管的性能。

### 发明内容

[0005] 有鉴于此,本发明实施例提供了一种薄膜晶体管、其制备方法、阵列基板及显示装置,用以解决现有技术中存在的在对残留在有源层上的光刻胶层进行去胶处理时,会直接破坏有源层的性能,从而影响薄膜晶体管的性能的问题。

[0006] 因此,本发明实施例提供一种薄膜晶体管的制备方法,包括在衬底基板上形成栅电极、源电极以及漏电极的图形,还包括:

[0007] 通过一次构图工艺形成有源层的图形、以及覆盖所述有源层的钝化层的图形;其中,

[0008] 所述钝化层的材料为负性光刻胶或正性光刻胶,所述有源层与所述栅电极相互绝缘,所述有源层分别与所述源电极和所述漏电极电连接。

[0009] 较佳地,在本发明实施例提供的上述制备方法中,通过一次构图工艺形成有源层、以及覆盖所述有源层的钝化层的图形,具体包括:

[0010] 在所述衬底基板上形成有源层薄膜;

[0011] 在所述有源层薄膜上形成光刻胶层,其中,所述光刻胶层的材料为正性光刻胶或负性光刻胶;

[0012] 对所述光刻胶层进行曝光和显影处理,形成钝化层的图形;

[0013] 以所述钝化层的图形为掩膜,对所述有源层薄膜进行刻蚀处理,形成有源层的图

形。

[0014] 较佳地,为了避免激光刻蚀存在刻蚀面积大、耗能高等问题,在本发明实施例提供的上述制备方法中,对所述有源层薄膜进行刻蚀处理,具体为:

[0015] 采用氧气等离子体对所述有源层薄膜进行干法刻蚀处理。

[0016] 较佳地,为了提高薄膜晶体管的性能,在本发明实施例提供的上述制备方法中,在形成钝化层的图形之后,还包括:对形成有所述钝化层的衬底基板进行高温退火处理;其中,

[0017] 退火温度为形成所述钝化层的正性光刻胶材料或负性光刻胶材料的固化温度。

[0018] 较佳地,在本发明实施例提供的上述制备方法中,所述钝化层的厚度为 100nm ~ 1000nm。

[0019] 较佳地,在本发明实施例提供的上述制备方法中,所述有源层的厚度为 40nm ~ 60nm。

[0020] 具体地,在本发明实施例提供的上述制备方法中,在衬底基板上形成栅电极、源电极、漏电极、有源层和钝化层的图形,具体包括:

[0021] 在所述衬底基板上形成栅电极的图形;

[0022] 在形成所述栅电极的衬底基板上形成覆盖所述栅电极以及所述衬底基板的栅极绝缘层;

[0023] 通过一次构图工艺在所述栅极绝缘层上形成源电极和漏电极的图形;

[0024] 通过一次构图工艺在所述源电极和漏电极的上方形形成有源层和钝化层的图形。

[0025] 具体地,在本发明实施例提供的上述制备方法中,在衬底基板上形成栅电极、源电极、漏电极、有源层和钝化层的图形,具体包括:

[0026] 通过一次构图工艺在所述衬底基板上形成源电极和漏电极的图形;

[0027] 通过一次构图工艺在所述源电极和所述漏电极的上方形形成有源层和钝化层的图形;

[0028] 在所述衬底基板上形成覆盖所述钝化层的栅极绝缘层;

[0029] 在所述栅极绝缘层上形成栅电极的图形。

[0030] 相应地,本发明实施例还提供了一种采用本发明实施例提供的制备方法制备的薄膜晶体管,包括:

[0031] 衬底基板、位于所述衬底基板上的栅电极、与所述栅电极相互绝缘的有源层、分别与所述有源层电连接的源电极和漏电极,以及覆盖所述有源层的钝化层,且所述钝化层的材料为负性光刻胶或正性光刻胶。

[0032] 相应地,本发明实施例还提供了一种阵列基板,包括本发明实施例提供的薄膜晶体管。

[0033] 相应地,本发明实施例还提供了一种显示装置,包括本发明实施例提供的阵列基板。

[0034] 本发明实施例提供的上述薄膜晶体管、其制备方法、阵列基板及显示装置,由于钝化层的材料为负性光刻胶或正性光刻胶,因此,在通过一次构图工艺形成有源层的图形、以及覆盖有源层的钝化层的图形时,可以利用钝化层作为制备有源层的图形的光刻胶,并且,在构图后不对残留在有源层上的负性光刻胶或正性光刻胶材料的钝化层进行去胶处理,因

此,与现有技术相比,可以避免在去胶过程中存在的对有源层的性能的直接破坏作用,从而保证薄膜晶体管的性能。另外,保留的钝化层可以作为有源层的保护层防止杂质从有源层的上方进入有源层,从而进一步保证薄膜晶体管的性能。

#### 附图说明

[0035] 图 1 为本发明实施例提供的通过一次构图工艺形成有源层的图形、以及覆盖有源层的钝化层的图形的流程示意图;

[0036] 图 2 为本发明实施例提供的制备方法用于制备底栅型薄膜晶体管时的流程示意图;

[0037] 图 3 为本发明实施例提供的制备方法用于制备顶栅型薄膜晶体管时的流程示意图;

[0038] 图 4a 至图 4h 分别为按照本发明实例一提供的制备方法执行各步骤后的结构示意图;

[0039] 图 5a 至图 5h 分别为按照本发明实例二提供的制备方法执行各步骤后的结构示意图。

#### 具体实施方式

[0040] 下面结合附图,对本发明实施例提供的薄膜晶体管、其制备方法、阵列基板及显示装置的具体实施方式进行详细地说明。

[0041] 附图中各膜层的形状和大小不反映薄膜晶体管的真实比例,目的只是示意说明本发明内容。

[0042] 本发明实施例提供的一种薄膜晶体管的制备方法,包括在衬底基板上形成栅电极、源电极以及漏电极的图形,还包括:

[0043] 通过一次构图工艺形成有源层的图形、以及覆盖有源层的钝化层的图形;其中,

[0044] 钝化层的材料为负性光刻胶或正性光刻胶,有源层与栅电极相互绝缘,有源层分别与源电极和漏电极电连接。

[0045] 本发明实施例提供的上述制备方法,由于钝化层的材料为负性光刻胶或正性光刻胶,因此,在通过一次构图工艺形成有源层的图形、以及覆盖有源层的钝化层的图形时,可以利用钝化层作为制备有源层的图形的光刻胶,并且,在构图后不对残留在有源层上的负性光刻胶或正性光刻胶材料的钝化层进行去胶处理,因此,与现有技术相比,可以避免在去胶过程中存在的对有源层的性能的直接破坏作用,从而保证薄膜晶体管的性能。另外,保留的钝化层可以作为有源层的保护层防止杂质从有源层的上方进入有源层,从而进一步保证薄膜晶体管的性能。

[0046] 较佳地,在本发明实施例提供的上述制备方法中,通过一次构图工艺形成有源层、以及覆盖有源层的钝化层的图形,如图 1 所示,具体可以包括:

[0047] S101、在衬底基板上形成有源层薄膜;

[0048] S102、在有源层薄膜上形成光刻胶层,其中,光刻胶层的材料为正性光刻胶或负性光刻胶;

[0049] S103、对光刻胶层进行曝光和显影处理,形成钝化层的图形;

[0050] S104、以钝化层的图形为掩膜,对有源层薄膜进行刻蚀处理,形成有源层的图形。

[0051] 进一步地,在本发明实施例提供的上述制备方法中,对光刻胶层进行显影处理时,显影液可以采用弱碱或者浓度为 2.38% 的四甲基氢氧化铵 (THAH),在此不作限定。

[0052] 较佳地,在本发明实施例提供的上述制备方法中,对有源层薄膜进行刻蚀处理,具体可以为:

[0053] 采用氧气等离子体对有源层薄膜进行干法刻蚀处理,从而避免了现有技术采用激光刻蚀所带来的刻蚀面积大、耗能高等问题。

[0054] 较佳地,为了提高薄膜晶体管的性能,在本发明实施例提供的上述制备方法中,在形成钝化层的图形之后,还可以包括:

[0055] 对形成有钝化层的衬底基板进行高温退火处理;其中,退火温度为形成钝化层的正性光刻胶材料或负性光刻胶材料的固化温度。这里对形成有钝化层的衬底基板进行高温退火处理的主要目的是为了快速消除钝化层中的溶剂,使钝化层固化,从而对有源层起到更好的保护作用。并且,对钝化层进行高温退火处理后,还能有效的降低薄膜晶体管的关态电流,从而大幅度提高薄膜晶体管的开关比。

[0056] 较佳地,在本发明实施例提供的上述制备方法中,钝化层的厚度控制在 100nm ~ 1000nm 之间效果为佳,在此不作限定。

[0057] 进一步地,在本发明实施例提供的上述制备方法中,有源层的材料为有机半导体材料。具体地,有机半导体材料可以为有机小分子聚合物或有机高分子聚合物,在此不作限定。

[0058] 具体地,在具体实施时,在本发明实施例提供的上述制备方法中,有源层的厚度可以控制在 10nm ~ 100nm 之间。较佳地,有源层的厚度控制在 40nm ~ 60nm 之间效果为佳。

[0059] 需要说明的是,本发明实施例提供的上述制备方法,适用于顶栅型结构的薄膜晶体管的制备,也适用于顶栅型薄膜晶体管的制备,在此不作限定。

[0060] 具体地,当本发明实施例提供的上述制备方法用于底栅型薄膜晶体管的制备时,在衬底基板上形成栅电极、源电极、漏电极、有源层和钝化层的图形,如图 2 所示,具体可以包括以下步骤:

[0061] S201、在衬底基板上形成栅电极的图形;

[0062] S202、在形成栅电极的衬底基板上形成覆盖栅电极以及衬底基板的栅极绝缘层;

[0063] S203、通过一次构图工艺在栅极绝缘层上形成源电极和漏电极的图形;

[0064] S204、通过一次构图工艺在源电极和漏电极的上方形成有源层和钝化层的图形。

[0065] 具体地,当本发明实施例提供的上述制备方法用于底栅型薄膜晶体管的制备时,在衬底基板上形成栅电极、源电极、漏电极、有源层和钝化层的图形,如图 3 所示,具体可以包括以下步骤:

[0066] S301、通过一次构图工艺在衬底基板上形成源电极和漏电极的图形;

[0067] S302、通过一次构图工艺在源电极和漏电极的上方形成有源层和钝化层的图形;

[0068] S303、在衬底基板上形成覆盖钝化层的栅极绝缘层;

[0069] S304、在栅极绝缘层上形成栅电极的图形。

[0070] 具体地,在本发明实施例提供的上述制备方法中,栅电极的厚度控制在 20nm ~ 200nm 之间效果较佳。栅电极的材料可以为金属、铟锡氧化物 (ITO)、掺杂硅或有机导电物

等,在此不作限定。

[0071] 具体地,在本发明实施例提供的上述制备方法中,栅极绝缘层的厚度控制在100nm~500nm之间效果更佳。栅极绝缘层的材料可以为:氧化硅(SiO<sub>x</sub>)、氮化硅(SiN<sub>x</sub>)、金属氧化物、金属氮化物、有机材料等,在此不作限定。

[0072] 具体地,在本发明实施例提供的上述制备方法中,同层制备的源电极和漏电极的厚度可以控制在20nm~300nm之间效果更佳。源电极和漏电极的材料可以为:金属或铟锡氧化物(ITO),在此不作限定。具体地,当源电极和漏电极的材料为金属时,可以选金(Au)、银(Ag)、钼(Mo)、铝(Al)、铜(Cu)等,在此不作限定。

[0073] 进一步地,在本发明实施例提供的上述制备方法中,源漏电极还可以具有修饰层,该修饰层包含有机小分子、自组装小分子等。

[0074] 下面通过两个具体的实施例说明本发明实施例提供的上述制备方法。

[0075] 实例一:

[0076] 制备一种底栅型结构的薄膜晶体管,具体包括以下步骤:

[0077] (1) 在衬底基板1上形成栅电极01的图形,如图4a所示;

[0078] 具体地,在具体实施时,可以采用热蒸镀或者溅射的方式在衬底基板上形成栅电极层,然后通过光刻工艺形成栅电极的图形,在此不作限定。

[0079] (2) 在形成栅电极01的衬底基板1上形成覆盖栅电极01以及衬底基板1的栅极绝缘层02,如图4b所示;

[0080] 具体地,在具体实施时,栅极绝缘层可以采用蒸镀、溅射或旋涂的方法形成,在此不作限定。

[0081] (3) 通过一次构图工艺在栅极绝缘层02上形成源电极03和漏电极04的图形,如图4c所示;

[0082] 具体地,在具体实施时,可以采用蒸镀、旋涂或者溅射的方式在栅极绝缘层上形成源漏电极层,然后通过光刻工艺形成源电极和漏电极的图形,在此不作限定。

[0083] (4) 在源电极03和漏电极04的上方形成有源层薄膜05,如图4d所示;

[0084] 具体地,在具体实施时,有源层薄膜可以采用旋涂的方式形成,在此不作限定。

[0085] (5) 在有源层薄膜05上形成有正性光刻胶材料的光刻胶层06,如图4e所示;

[0086] 具体地,在具体实施时,光刻胶层可以采用旋涂的方式形成,在此不作限定。

[0087] (6) 采用正掩膜板07对光刻胶层06进行曝光处理,如图4f所示;

[0088] 具体地,在具体实施时,进行曝光处理时可以采用365nm-线曝光,在此不作限定。

[0089] (7) 对经过曝光处理的光刻胶层06进行显影处理,保留光刻胶层06中未被曝光的区域a,去除光刻胶层06中被曝光的区域b,从而在光刻胶层06中形成钝化层09的图形,如图4g所示;

[0090] 具体地,在具体实施时,进行显影处理时可以将衬底基板在浓度为2.38%的四甲基氢氧化铵(TMAH)中浸泡约1分钟后,用纯净水清洗,在此不作限定。

[0091] (8) 以钝化层09的图形为掩膜,采用氧气等离子体对有源层薄膜05进行干法刻蚀处理,形成有源层10的图形,如图4h所示;

[0092] (9) 对上述衬底基板1进行高温退火处理,使钝化层09发生固化。



[0093] 具体地,经过上述步骤(1)至(9)之后,得到一底栅型结构的薄膜晶体管。

[0094] 实例二:

[0095] 制备一种顶栅型结构的薄膜晶体管,具体包括以下步骤:

[0096] (1)通过一次构图工艺在衬底基板1上形成源电极03和漏电极04的图形,如图5a所示;

[0097] 具体地,在具体实施时,可以采用蒸镀、旋涂或者溅射的方式在衬底基板上形成源漏电极层,然后通过光刻工艺形成源电极和漏电极的图形,在此不作限定。

[0098] (2)在源电极03和漏电极04的上方形成有源层薄膜05,如图5b所示;

[0099] 具体地,在具体实施时,有源层薄膜可以采用旋涂的方式形成,在此不作限定。

[0100] (3)在有源层薄膜05上形成有负性光刻胶材料的光刻胶层06,如图5c所示;

[0101] 具体地,在具体实施时,光刻胶层可以采用旋涂的方式形成,在此不作限定。

[0102] (4)采用负掩模板08对光刻胶层06进行曝光处理,如图5d所示;

[0103] 具体地,在具体实施时,进行曝光处理时可以采用365nm-线曝光,在此不作限定。

[0104] (5)对经过曝光处理的光刻胶层06进行显影处理,保留光刻胶层06中被曝光的区域b,去除光刻胶层06中未被曝光的区域a,从而在光刻胶层06中形成钝化层09的图形,如图5e所示;

[0105] 具体地,在具体实施时,进行显影处理时可以将衬底基板在浓度为2.38%的四甲基氢氧化铵(TMAH)中浸泡约1分钟后,用纯净水清洗,在此不作限定。

[0106] (6)以钝化层09的图形为掩膜,采用氧气等离子体对有源层薄膜05进行干法刻蚀处理,形成有源层10的图形,如图5f所示;

[0107] (7)对上述衬底基板1进行高温退火处理,使钝化层09发生固化;

[0108] (8)在衬底基板1上形成覆盖钝化层09的栅极绝缘层02,如图5g所示;

[0109] 具体地,在具体实施时,栅极绝缘层可以采用蒸镀、溅射或旋涂的方法形成,在此不作限定。

[0110] (9)在栅极绝缘层02上形成栅电极01的图形,如图5h所示。

[0111] 具体地,在具体实施时,可以采用热蒸镀或者溅射的方式在衬底基板上形成栅电极层,然后通过光刻工艺形成栅电极的图形,在此不作限定。

[0112] 具体地,经过上述步骤(1)至(9)之后,得到一顶栅型结构的薄膜晶体管。

[0113] 基于同一发明构思,本发明实施例还提供了一种采用上述制备方法制备的薄膜晶体管,如图4h和图5h所示,包括:

[0114] 衬底基板1、位于衬底基板1上的栅电极01、与栅电极01相互绝缘的有源层10、分别与有源层10电连接的源电极03和漏电极04,以及覆盖有源层10的钝化层09,且钝化层09的材料为负性光刻胶或正性光刻胶。

[0115] 本发明实施例提供的上述薄膜晶体管,由于钝化层的材料为负性光刻胶或正性光刻胶,因此,在通过一次构图工艺形成有源层的图形、以及覆盖有源层的钝化层的图形时,可以利用钝化层作为制备有源层的图形的光刻胶,并且,在构图后不对残留在有源层上的负性光刻胶或正性光刻胶材料的钝化层进行去胶处理,因此,与现有技术相比,可以避免在去胶过程中存在的对有源层的性能的直接破坏作用,从而保证薄膜晶体管的性能。另外,保

留的钝化层可以作为有源层的保护层防止杂质从有源层的上方进入有源层,从而进一步保证薄膜晶体管的性能。

[0116] 基于同一发明构思,本发明实施例还提供了一种阵列基板,包括本发明实施例提供的上述薄膜晶体管,对于阵列基板的其它必不可少的组成部分均为本领域的普通技术人员应该理解具有的,在此不做赘述,也不应作为对本发明的限制。该阵列基板的实施可以参见上述薄膜晶体管的实施例,重复之处不再赘述。

[0117] 具体地,本发明实施提供的上述阵列基板可以应用于液晶显示(Liquid Crystal Display,LCD)面板,当然也可以应用于有机发光二极管(Organic Light Emitting Diode,OLED)显示面板,在此不做限定。

[0118] 基于同一发明构思,本发明实施例还提供了一种显示装置,包括本发明实施例提供的上述阵列基板,该显示装置可以为:手机、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。对于该显示装置的其它必不可少的组成部分均为本领域的普通技术人员应该理解具有的,在此不做赘述,也不应作为对本发明的限制。该显示装置的实施可以参见上述阵列基板的实施例,重复之处不再赘述。

[0119] 本发明实施例提供的薄膜晶体管、其制备方法、阵列基板及显示装置,由于钝化层的材料为负性光刻胶或正性光刻胶,因此,在通过一次构图工艺形成有源层的图形、以及覆盖有源层的钝化层的图形时,可以利用钝化层作为制备有源层的图形的光刻胶,并且,在构图后不对残留在有源层上的负性光刻胶或正性光刻胶材料的钝化层进行去胶处理,因此,与现有技术相比,可以避免在去胶过程中存在的对有源层的性能的直接破坏作用,从而保证薄膜晶体管的性能。另外,保留的钝化层可以作为有源层的保护层防止杂质从有源层的上方进入有源层,从而进一步保证薄膜晶体管的性能。

[0120] 显然,本领域的技术人员可以对本发明进行各种改动和变型而不脱离本发明的精神和范围。这样,倘若本发明的这些修改和变型属于本发明权利要求及其等同技术的范围之内,则本发明也意图包含这些改动和变型在内。

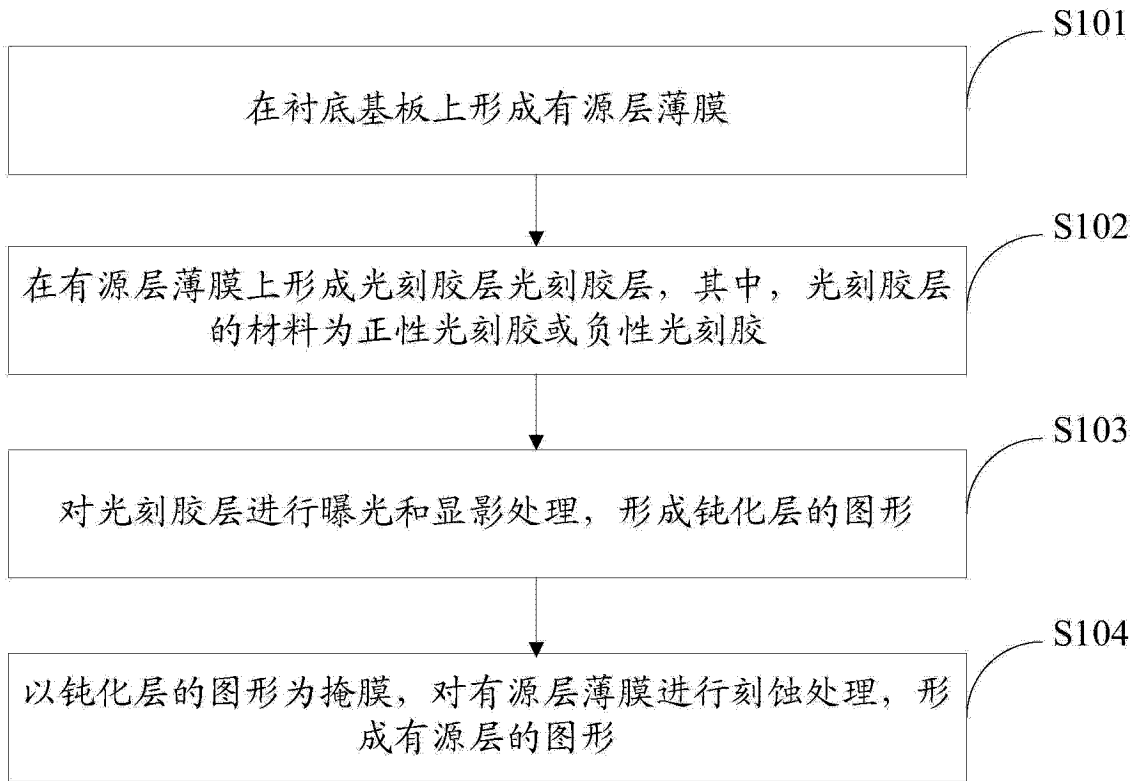


图 1

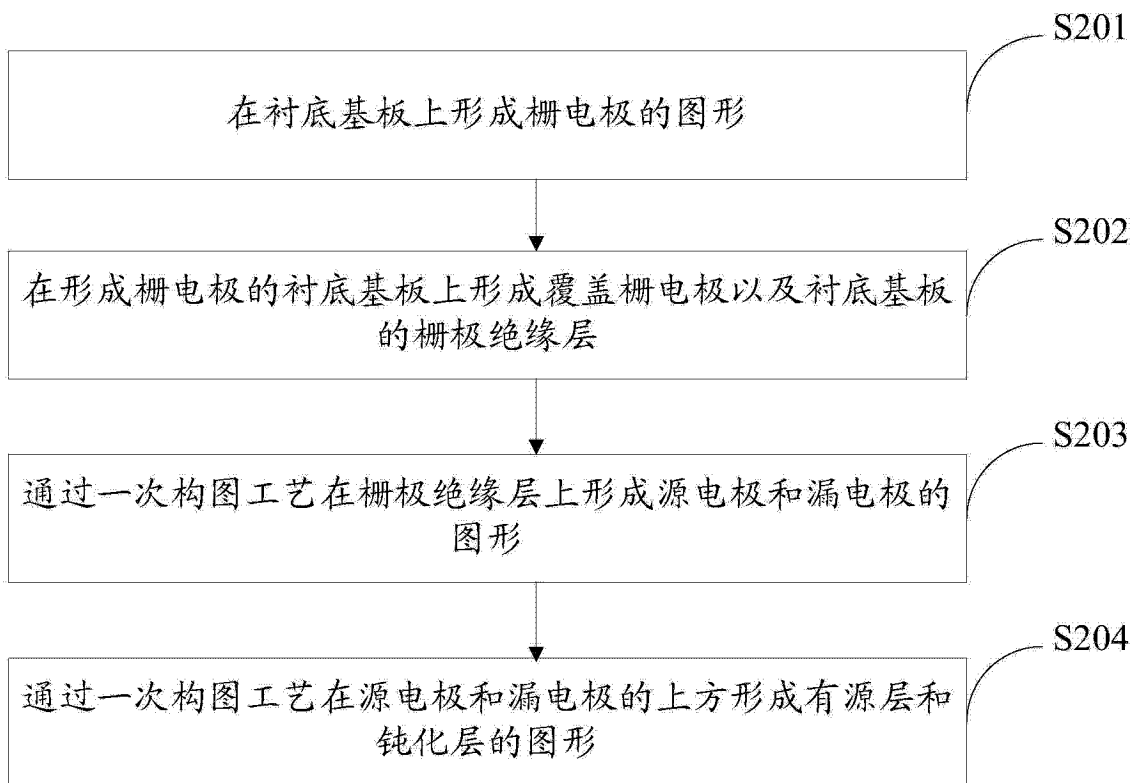


图 2

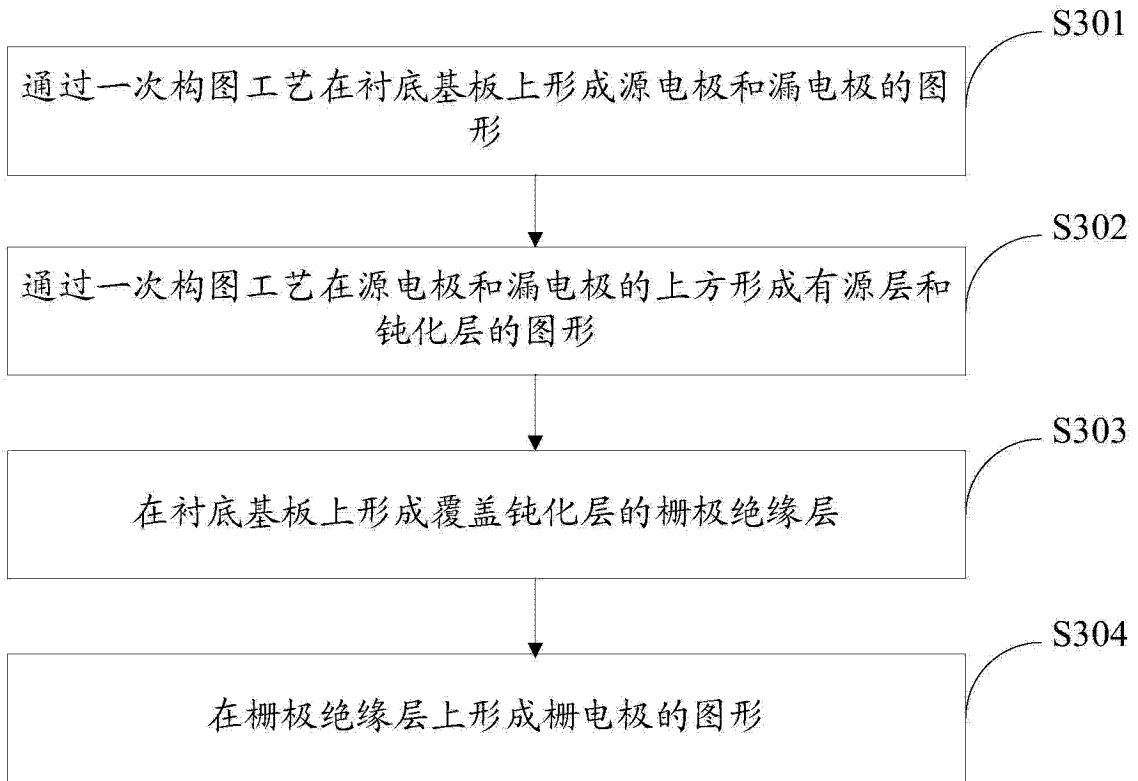


图 3

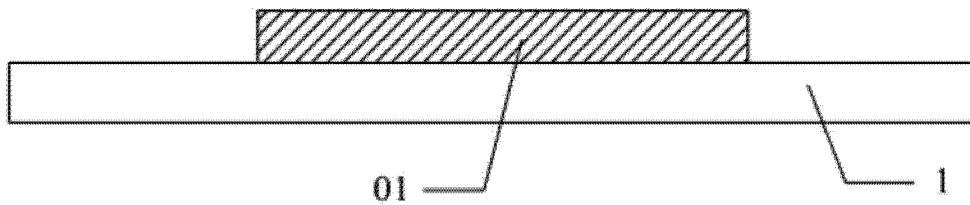


图 4a

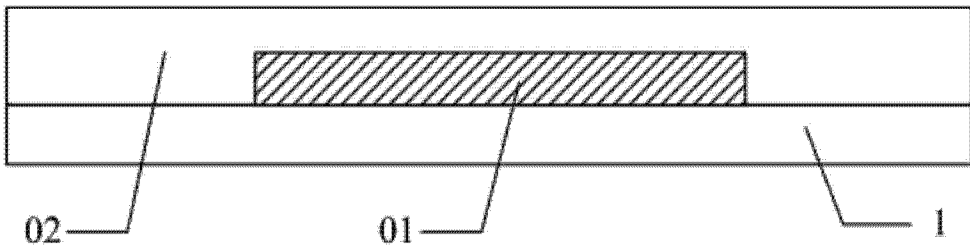


图 4b

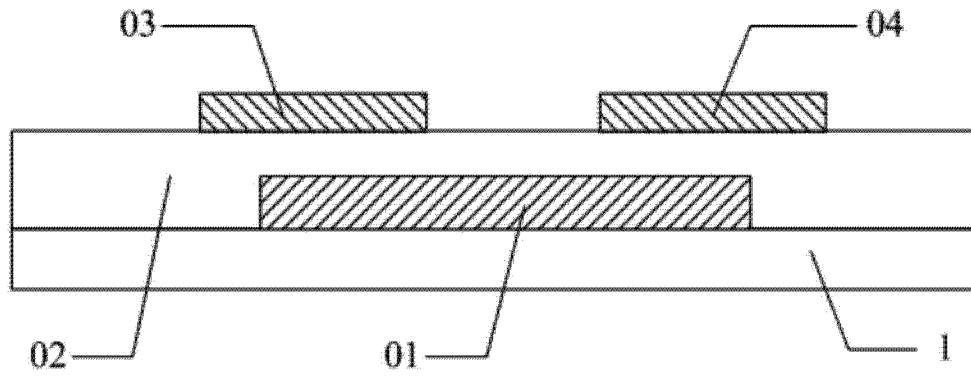


图 4c

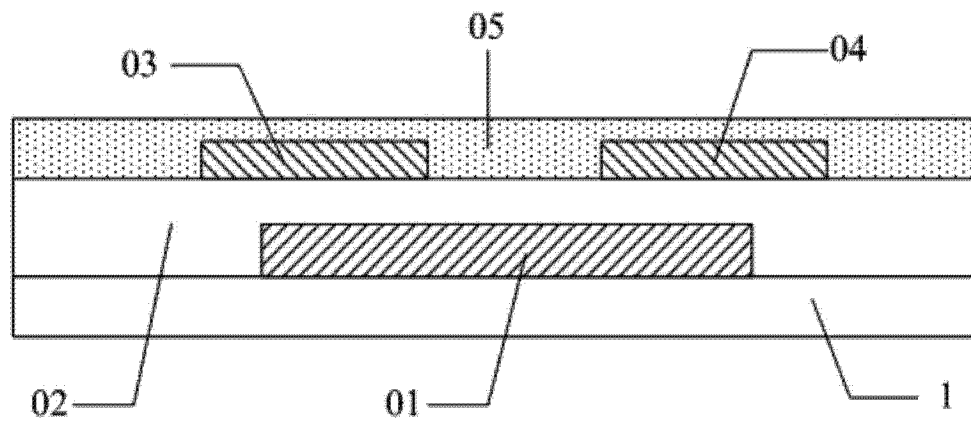


图 4d

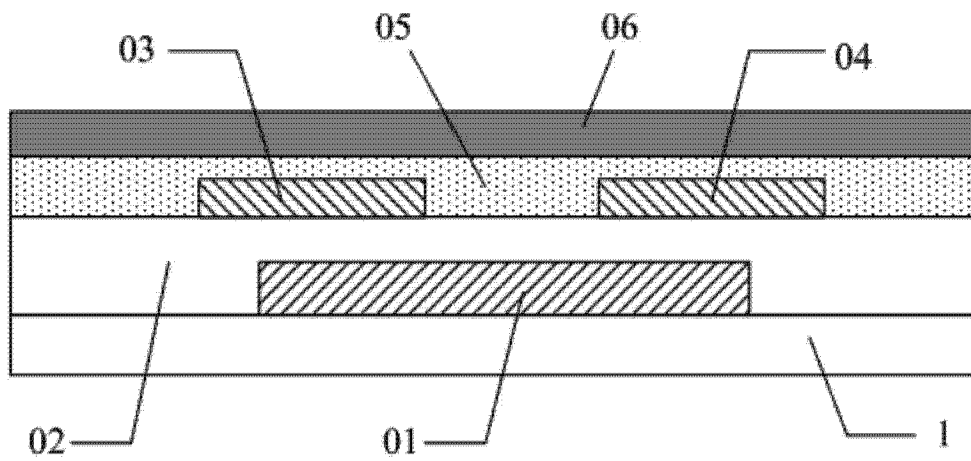


图 4e

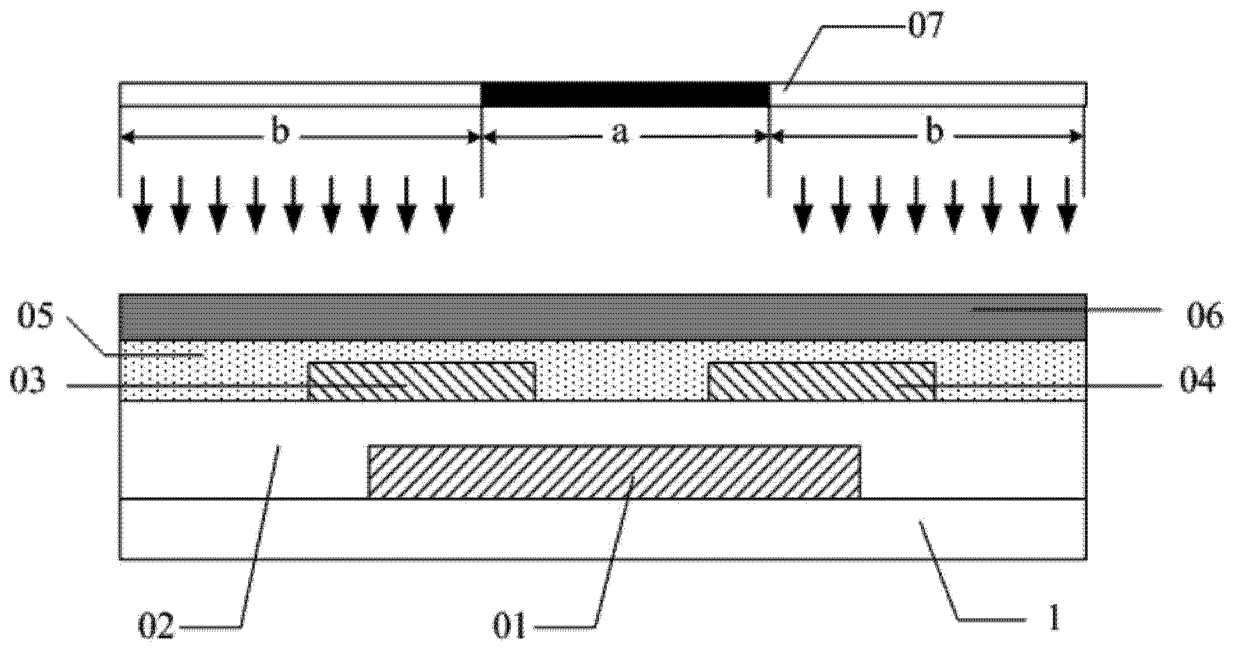


图 4f

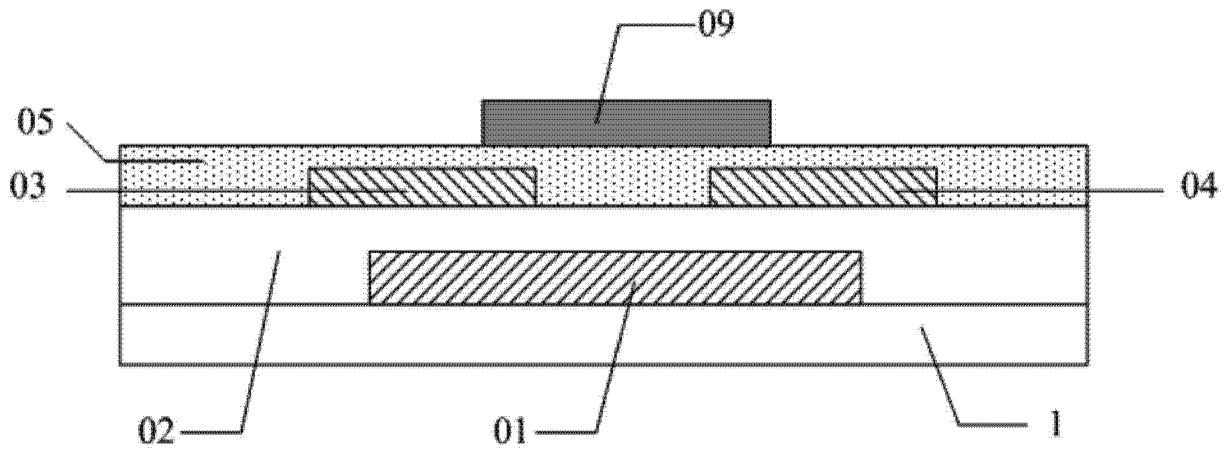


图 4g

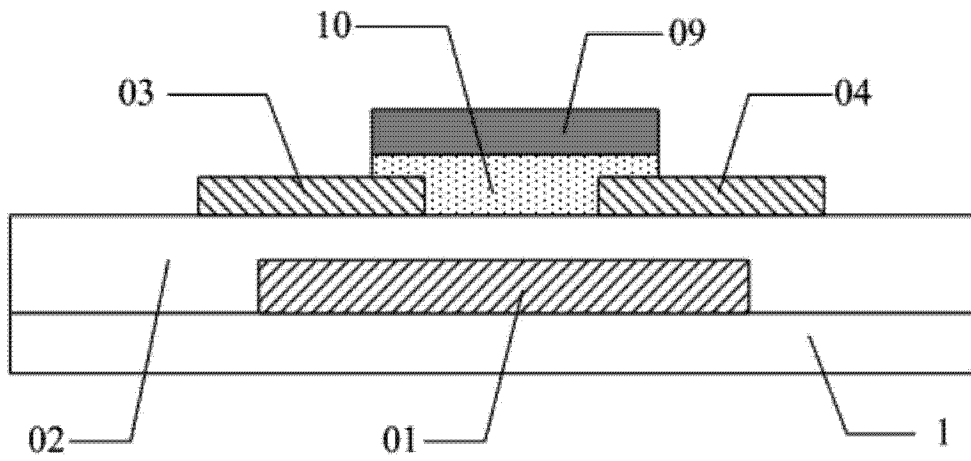


图 4h

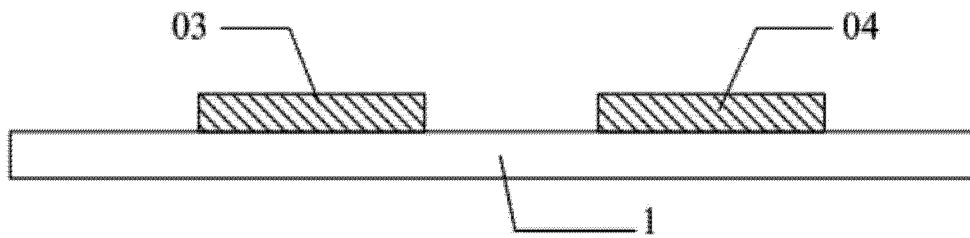


图 5a

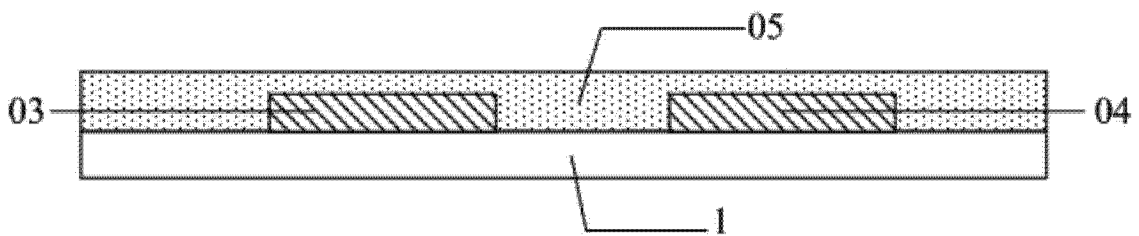


图 5b

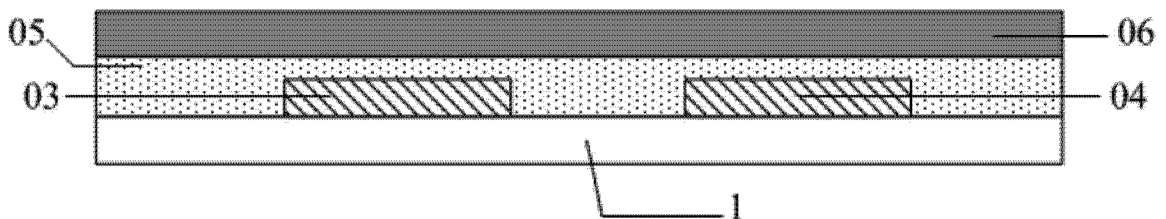


图 5c

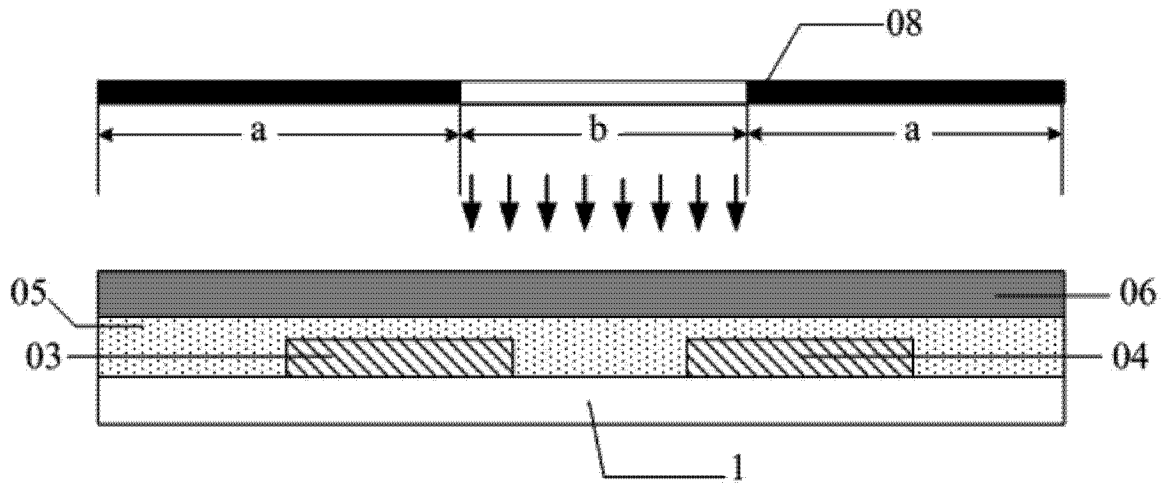


图 5d

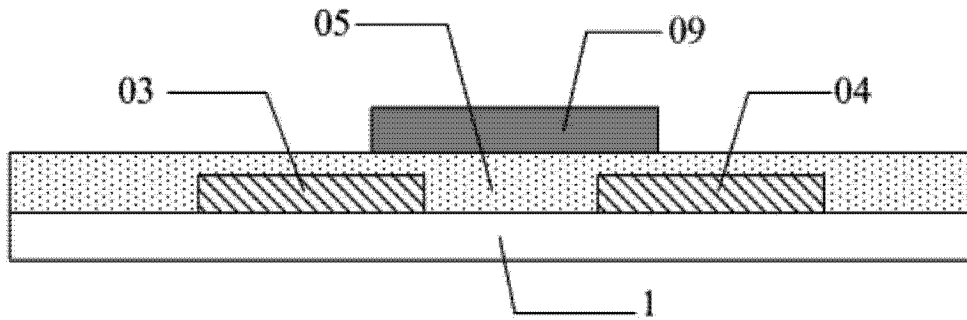


图 5e

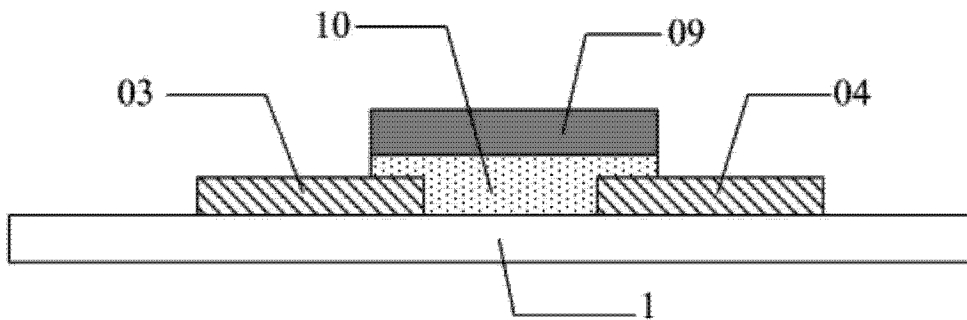


图 5f



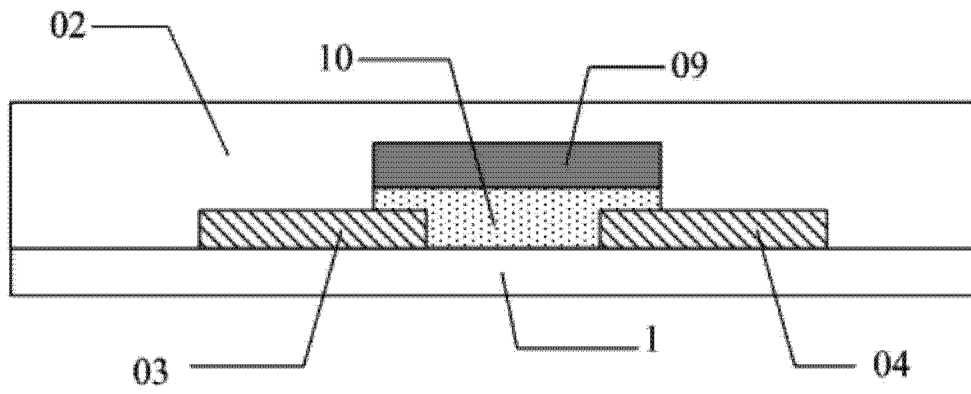


图 5g

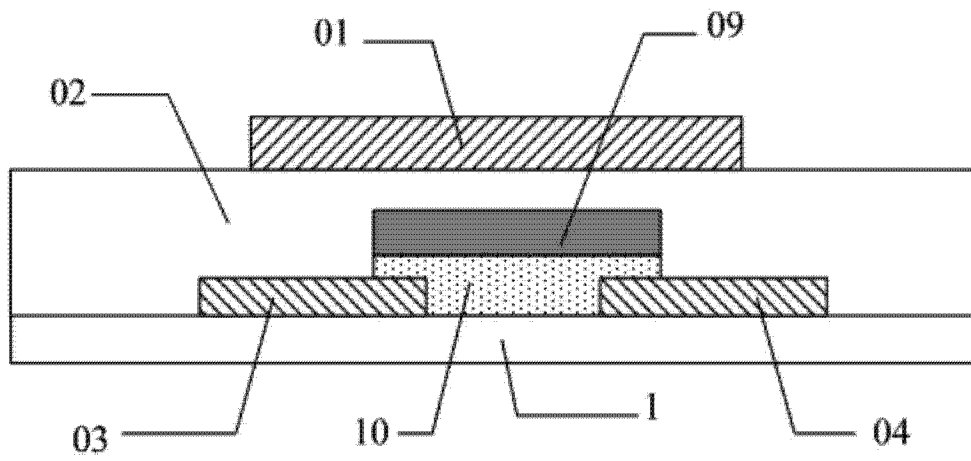


图 5h