

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2016-92962  
(P2016-92962A)

(43) 公開日 平成28年5月23日(2016.5.23)

(51) Int.Cl.			F I			テーマコード (参考)		
<b>HO2H</b>	<b>9/02</b>	<b>(2006.01)</b>	HO2H	9/02	E	5G013		
<b>B60L</b>	<b>11/18</b>	<b>(2006.01)</b>	B60L	11/18	A	5G065		
<b>HO2J</b>	<b>1/00</b>	<b>(2006.01)</b>	HO2H	9/02	D	5G165		
			HO2J	1/00	309R	5H125		

審査請求 未請求 請求項の数 6 O L (全 12 頁)

(21) 出願番号 特願2014-224592 (P2014-224592)  
(22) 出願日 平成26年11月4日 (2014.11.4)

(71) 出願人 000006895  
矢崎総業株式会社  
東京都港区三田1丁目4番28号  
(74) 代理人 110001771  
特許業務法人虎ノ門知的財産事務所  
(72) 発明者 森本 充晃  
静岡県裾野市御宿1500 矢崎総業株式会社内  
(72) 発明者 大石 英一郎  
静岡県裾野市御宿1500 矢崎総業株式会社内  
Fターム(参考) 5G013 AA02 AA04 BA01 CA07 CA10  
5G065 BA04 EA02 GA09 HA07 LA02  
NA02 NA05

最終頁に続く

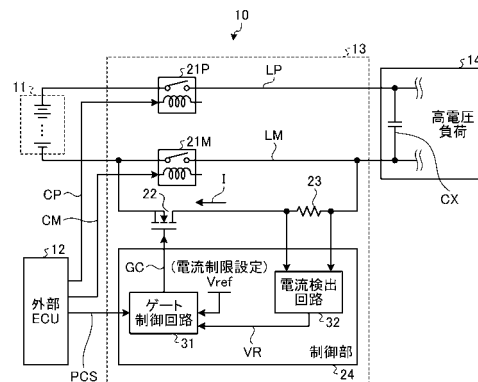
(54) 【発明の名称】 電流制限回路

(57) 【要約】

【課題】 小型化が可能な電流制限回路を提供する。

【解決手段】 実施形態の電流制限回路は、高電圧バッテリー及び高電圧負荷の間に介挿された高電位側メインリレー及び低電位側メインリレーと、低電位側メインリレー又は高電位側メインリレーと並列に接続された電流制限抵抗と、電流制限抵抗に直列に接続され、電流制御信号に基づいて電流量が可変な電流可変部と、電流制限抵抗に流れる電流が一定となるように電流制御信号を出力する制御部と、を備える。

【選択図】 図1



**【特許請求の範囲】****【請求項 1】**

高電圧バッテリー及び高電圧負荷の間に介挿された高電位側メインリレー及び低電位側メインリレーと、

前記低電位側メインリレー又は前記高電位側メインリレーと並列に接続された電流制限抵抗と、

前記電流制限抵抗に直列に接続され、電流制御信号に基づいて電流量が可変な電流可変部と、

前記電流制限抵抗に流れる電流が一定となるように前記電流制御信号を出力する制御部と、

を備えた電流制限回路。

10

**【請求項 2】**

前記制御部は、前記電流制限抵抗を流れる電流を検出する電流検出部と、

前記電流検出部の検出結果に基づいて前記電流制御信号を出力する電流制御部と、

を備えた請求項 1 記載の電流制限回路。

**【請求項 3】**

前記電流検出部は、前記電流制限抵抗の端子間電圧を検出し、

前記電流制御部は、前記端子間電圧と所定の電流制限基準電圧との差に基づいて、前記電流制御信号を生成し出力する、

請求項 2 記載の電流制限回路。

20

**【請求項 4】**

高電圧バッテリー及び高電圧負荷の間に介挿された高電位側メインリレー及び低電位側メインリレーと、

前記高電圧バッテリーから前記高電圧負荷に流れる電流を検出する電流検出部と、

前記低電位側メインリレー又は前記高電位側メインリレーと並列に接続され、電流制御信号に基づいて電流量が可変な電流可変部と、

前記高電圧バッテリーから前記高電圧負荷に流れる電流が一定となるように前記電流制御信号を出力する制御部と、

を備えた電流制限回路。

**【請求項 5】**

前記電流可変部は、半導体素子として構成されている、

請求項 1 乃至請求項 4 のいずれか一項に記載の電流制限回路。

30

**【請求項 6】**

前記半導体素子は、MOSFET あるいは IGBT として構成されている、

請求項 5 記載の電流制限回路。

**【発明の詳細な説明】****【技術分野】****【0001】**

本発明の実施形態は、電流制限回路に関する。

**【背景技術】**

40

**【0002】**

電気自動車 (EV: Electric Vehicle) やハイブリッド電気自動車 (HEV: Hybrid Electric Vehicle) 等には、駆動モータ等の高電圧負荷を駆動するための電源としてリチウムイオン二次電池等の高電圧バッテリーが搭載されている。

上記構成においては、高電圧バッテリーと高電圧負荷との遮断を目的としてリレーが使用されている。

**【0003】**

さらに上記構成においては、リレーがオンするときの突入電流を回避し、リレー接点の溶着などの故障を防止するために、高電圧バッテリーと高電圧負荷の間には、電流制限回路が設けられているのが一般的である。

50

## 【先行技術文献】

## 【特許文献】

## 【0004】

【特許文献1】特開2005-102471号公報

【特許文献2】特開2010-193588号公報

## 【発明の概要】

## 【発明が解決しようとする課題】

## 【0005】

電流制限回路の一つの態様としては、プリチャージリレー及び電流制限抵抗を直列に接続したプリチャージ回路が知られている。

ここで、電流制限抵抗を用いたプリチャージ回路により電流制限を行う場合の消費電力の大半は、電流制限抵抗で消費（電気エネルギーの熱エネルギーへの変換）される。

## 【0006】

したがって、高電圧バッテリーの突入電流を抑制するためには、抵抗値の大きな電流制限抵抗を用いる必要があり、抵抗での消費電力が大きくなるため電流制限抵抗のサイズが大きくなってしまっていた。

## 【0007】

また、電流制限回路の他の態様としては、複数の半導体スイッチング素子を使用し、PWM駆動を行うプリチャージ回路が知られている。

このようなプリチャージ回路では、複数の半導体スイッチング素子を使用し、PWM駆動を行っているため、ノイズが発生してしまうとともに、部品点数が増加し、回路構成が複雑となっていた。

## 【0008】

本発明は、上記に鑑みてなされたものであって、小型化が可能な電流制限回路を提供することを目的としている。

## 【課題を解決するための手段】

## 【0009】

実施形態の電流制限回路は、高電圧バッテリー及び高電圧負荷の間に介挿された高電位側メインリレー及び低電位側メインリレーと、低電位側メインリレー又は高電位側メインリレーと並列に接続された電流制限抵抗と、電流制限抵抗に直列に接続され、電流制御信号に基づいて電流量が可変な電流可変部と、電流制限抵抗に流れる電流が一定となるように電流制御信号を出力する制御部と、を備える。

## 【0010】

この場合において、制御部は、電流制限抵抗を流れる電流を検出する電流検出部と、電流検出部の検出結果に基づいて電流制御信号を出力する電流制御部と、を備えるようにしてもよい。

## 【0011】

また、電流検出部は、電流制限抵抗の端子間電圧を検出し、電流制御部は、端子間電圧と所定の電流制限基準電圧との差に基づいて、電流制御信号を生成し出力する、ようにしてもよい。

## 【0012】

また、実施形態の電流制限回路は、高電圧バッテリー及び高電圧負荷の間に介挿された高電位側メインリレー及び低電位側メインリレーと、高電圧バッテリーから高電圧負荷に流れる電流を検出する電流検出部と、低電位側メインリレー又は高電位側メインリレーと並列に接続され、電流制御信号に基づいて電流量が可変な電流可変部と、高電圧バッテリーから高電圧負荷に流れる電流が一定となるように前記電流制御信号を出力する制御部と、を備える。

## 【0013】

これらの場合において、電流可変部は、半導体素子として構成されている。

また、半導体素子は、MOSFETあるいはIGBTとして構成されている。

10

20

30

40

50

## 【発明の効果】

## 【0014】

実施形態の電流制限回路によれば、安価で小型化が可能であるとともに、電流制限を行える。

## 【図面の簡単な説明】

## 【0015】

【図1】図1は、第1実施形態の電力供給システムの概要構成ブロック図である。

【図2】図2は、電力供給システムの動作タイミングチャートである。

【図3】図3は、第1実施形態及び従来例の主要回路の構成説明図である。

【図4】図4は、実施形態及び従来例におけるプリチャージ電流波形の説明図である。

10

【図5】図5は、第1実施形態における電力消費量の算出説明図である。

【図6】図6は、従来例における電力消費量の算出説明図である。

【図7】図7は、第2実施形態の電力供給システムの概要構成ブロック図である。

## 【発明を実施するための形態】

## 【0016】

次に図面を参照して実施形態について説明する。

以下の説明においては、電気自動車に搭載される電力供給システムを例とする。

## [1] 第1実施形態

図1は、第1実施形態の電力供給システムの概要構成ブロック図である。

電力供給システム10は、複数の電池セルが直列接続された高電圧バッテリー11と、車載された外部ECU12と、外部ECU12の制御下で高電圧バッテリー11の電力供給の制御を行う高電圧ジャンクションボックス13と、高電圧ジャンクションボックス13を介して供給された高電圧バッテリー11の電力により動作する高電圧負荷14と、を備えている。

20

## 【0017】

上記構成において、高電圧バッテリー11は、電池セルとして、例えば、リチウムイオン電池セルを備えている。

外部ECU12は、高電圧ジャンクションボックス13を制御するための高電位側メインリレー状態信号CP、プリチャージリレー状態信号PCS、低電位側メインリレー状態信号CMを出力する。

30

## 【0018】

高電圧ジャンクションボックス13は、高電位側電流流路LPに挿入されて、高電圧バッテリー11の高電位側端子（正極端子）に一端が接続され、他端が高電圧負荷14に接続された高電位側メインリレー21Pと、低電位側電流流路LMに挿入されて、高電圧バッテリー11の低電位側端子（負極端子）に一端が接続され、他端が高電圧負荷14に接続された低電位側メインリレー21Mと、NチャネルMOSFETとして構成され、低電位側メインリレー21Mと並列に接続され、電流可変部として機能するプリチャージリレー22と、低電位側メインリレー21Mと並列、かつ、プリチャージリレー22に直列に接続された電流制限抵抗23と、プリチャージリレー22及び電流制限抵抗23を流れるプリチャージ電流Iを監視し、プリチャージ電流Iを一定に制御する制御部24と、を備えている。

40

ここで、高電圧ジャンクションボックス13は、電流制限回路として機能している。

また、プリチャージリレー22として、NチャネルMOSFETを用いているので、電流制限能力を電流制限抵抗23とともに担うことができ、電流制限抵抗23の小型化が確実に図れる。

## 【0019】

制御部24は、後述する電流制限値Ilimに相当する電流制限基準信号Vref及び電流検出信号VRに基づいてゲート制御信号GCを出力し、プリチャージリレー22を構成しているNチャネルMOSFETのゲート電圧を制御して、プリチャージ電流Iを一定に制御するゲート制御回路31と、電流Iに相当する電流制限抵抗23の端子間電圧を測

50

定し電流検出信号VRを出力する電流検出回路32と、を備えている。

ここで、ゲート制御信号GCは、電流制御信号として機能し、ゲート制御回路31は、電流制御部として機能し、電流検出回路32は、電流検出部として機能する。

【0020】

まず、通常時の電力供給システム10の動作について説明する。

図2は、電力供給システムの動作タイミングチャートである。図2中において、高電位側メインリレー21Pは、メインリレー(+)と表記し、低電位側メインリレー21Mは、メインリレー(-)と表記している(以下、各図において同様)。

【0021】

初期状態においては、高電位側メインリレー21P、低電位側メインリレー21M及びプリチャージリレー22は全て開状態(オフ状態)であるものとする。

時刻t0において、外部ECU12から高電位側メインリレー21Pを閉状態(オン状態)とするための高電位側メインリレー状態信号CPが入力されると、高電位側メインリレー21Pの接点駆動用コイルに電流が流れ、高電位側メインリレー21Pは、閉状態(オン状態)となる。これにより、電力供給システム10は、システムオン状態(動作状態)に移行する。

【0022】

続いて、時刻t1において、外部ECU12からプリチャージリレー22を閉状態(オン状態)とするためのプリチャージリレー状態信号PCSが入力されると、制御部24のゲート制御回路31は、図2に示す電流制限抵抗23に流される最大電流である電流制限値Ilimに相当する電流制限基準信号Vrefと、電流検出回路32が出力した電流検出信号VRが等しくなるまで、プリチャージリレー22を構成しているNチャンネルMOSFETのゲート電圧を上昇させる。

【0023】

これにより、高電圧バッテリー11から高電位側メインリレー21Pを介して高電圧負荷14を構成しているコンデンサ(静電容量)CXのプリチャージをプリチャージ電流Iを一定に制御した状態で行う。

【0024】

その後、コンデンサCXのプリチャージが進行すると、徐々にプリチャージ電流Iは減少し、外部ECU12は、プリチャージがほぼ完了したと推定される時刻t2において、低電位側メインリレー21Mを閉状態(オン状態)とするための低電位側メインリレー状態信号CMを出力する。

【0025】

これにより、低電位側メインリレー21Mの接点駆動用コイルに電流が流れ、低電位側メインリレー21Mは、閉状態(オン状態)となる。

【0026】

この結果、高電圧バッテリー11からの電力は、高電位側メインリレー21P 高電圧負荷 低電位側メインリレー21Mと流れて高電圧負荷14に供給されて高電圧負荷14が通常動作に移行可能となる。

【0027】

そして、時刻t2から所定のプリチャージリレー22の切り離し待機時間が経過した時刻t3において、外部ECU12からプリチャージリレー22を開状態(オフ状態)とするためのプリチャージリレー状態信号PCS(="L"レベル)が入力されると、プリチャージリレー22は、開状態(オフ状態)に移行する。

【0028】

その後、高電圧負荷14への電力供給の必要がなくなった時刻t4において、外部ECU12から低電位側メインリレー21Mを開状態(オフ状態)とするための低電位側メインリレー状態信号CMが入力されると、低電位側メインリレー21Mの接点駆動用コイルへの電流が遮断され、低電位側メインリレー21Mは、開状態(オフ状態)となる。これにより、電力供給システム10は、システムオフ状態(動作状態)に移行する。

10

20

30

40

50

## 【 0 0 2 9 】

時刻  $t_4$  から更に時間が経過した時刻  $t_5$  において、外部 ECU 12 から高電位側メインリレー 21P を開状態（オフ状態）とするための高電位側メインリレー状態信号 CP が入力されると、高電位側メインリレー 21P の接点駆動用コイルへの電流が遮断され、高電位側メインリレー 21P は、開状態（オフ状態）となり、初期状態へと移行する。

## 【 0 0 3 0 】

次に実施形態の効果について、従来例と比較して説明する。

図 3 は、第 1 実施形態及び従来例の主要回路の構成説明図である。

図 3 に示すように、電流制限抵抗 23 として、従来のように電流制限抵抗の抵抗値を利用して電流制限を行う構成の場合には、電流制限抵抗 23 の抵抗値  $R_p$  は、実施形態の電流制限抵抗 23 の抵抗値  $R$  と比較して大きくなっている。

$$R_p > R$$

## 【 0 0 3 1 】

そして、従来のように電流制限抵抗の抵抗値を利用して電流制限を行う構成においては、プリチャージリレー 22 は、スイッチとして機能し、オン/オフ動作を行うだけとなっている。

## 【 0 0 3 2 】

図 4 は、実施形態及び従来例におけるプリチャージ電流波形の説明図である。

図 4 に示すように、従来のように電流制限抵抗の抵抗値を利用して電流制限を行う構成の場合には、図 4 中、破線で示すように、プリチャージリレー 22 をオンした瞬間に最も電流値が大きくなり（＝電流制限値  $I_{lim}$  に相当する電流値）、その後は時間経過に従って徐々に電流が減少していくようになる。

## 【 0 0 3 3 】

これに対して、第 1 実施形態のようにプリチャージリレー 22 を構成している N チャンネル MOSFET により電流制限を行う方式においては、電流検出回路で検出した電流値が電流制限値  $I_{lim}$  に相当する電流値を維持するように定電流制御を行うため、図 4 中、実線で示すように、電流制限値  $I_{lim}$  に相当する電流値が長い時間流れることとなる。

したがって、第 1 実施形態のようにプリチャージリレー 22 を構成している N チャンネル MOSFET により電流制限を行う方式によれば、従来例と比較して短時間でコンデンサ CX のプリチャージを完了できることがわかる。

## 【 0 0 3 4 】

ここで、実施形態及び従来例における電流制限方法による消費電力量について検討する。

図 5 は、第 1 実施形態における電力消費量の算出説明図である。

まず定電流期間  $t$  における電流制限抵抗 23 の消費電力  $P_{1R}$  は、(1) 式により表される。

$$P_{1R} = I^2 R \cdot t / T \quad \dots (1)$$

## 【 0 0 3 5 】

また、コンデンサ CX の容量を  $C$  とした場合の定電流期間  $t$  におけるコンデンサ CX の電圧  $V_c$  は、(2) 式で表される。

$$V_c = I \cdot t / C \quad \dots (2)$$

## 【 0 0 3 6 】

また、定電流期間  $t$  におけるコンデンサ CX の電圧  $V_c$  は、高電圧バッテリー 11 の電圧を  $V_B$  とすると、(3) 式によっても表される。

$$V_c = V_B - I \cdot R \quad \dots (3)$$

したがって、(2) 式及び (3) 式に基づいて、定電流期間  $t$  を求めると、次式のようになる。

$$t = C \cdot (V_B - I \cdot R) / I \quad \dots (4)$$

## 【 0 0 3 7 】

よって、(1) 式及び (4) 式より、定電流期間  $t$  における電流制限抵抗 23 の消費電

10

20

30

40

50

力  $P_{1R}$  は、(5)式により表される。

$$P_{1R} = I^2 R \cdot (C/T) \cdot \{ (VB - I \cdot R) / I \} \quad \dots (5)$$

【0038】

また、定電流期間  $t$  経過後の過渡期間における消費電力  $P_{2R}$  は、(6)式により表される。

$$P_{2R} = I^2 R \cdot (C \cdot R / T) \quad \dots (6)$$

【0039】

従って、第1実施形態における消費電力の合計  $P_R$  は、(7)式の通りとなる。

$$\begin{aligned} P_R &= P_{1R} + P_{2R} \\ &= I^2 R \cdot (C/T) \cdot \{ (VB - I \cdot R) / I + R \} \quad \dots (7) \end{aligned}$$

10

【0040】

ここで、従来例との比較のために、(7)式を抵抗値  $R_p$  を用いて変換すると、

$$VB / I = R_p$$

であるので、実施形態における消費電力の合計  $P_R$  は、(8)式で表されることとなる。

$$P_R = I^2 R \cdot (C \cdot R_p / T) \quad \dots (8)$$

【0041】

次に従来例における電力消費量について算出する。

図6は、従来例における電力消費量の算出説明図である。

従来例における電流制限抵抗23(図3参照)の抵抗値を  $R_p$  とし、プリチャージリレー22を構成している  $N$  チャンネル MOSFET のオン抵抗を  $R_{on}$  とすると、 $R_p \gg R_{on}$  である。

20

従って、電流制限抵抗23の消費電力  $P_{R_p}$  は、(9)式で表される。

$$P_{R_p} = I^2 R_p \cdot (C \cdot R_p / T) \quad \dots (9)$$

【0042】

そして、(8)式及び(9)式より、第1実施形態の電力消費量と従来例における電力消費量の比は、(10)式で表される。

$$P_R / P_{R_p} = R / R_p < 1 \quad \dots (10)$$

【0043】

したがって、第1実施形態によれば、電流制限抵抗の抵抗値によりプリチャージ時の電流を制限する従来例と比較して電流制限抵抗23における消費電力量を  $R / R_p$  の比率で低減することができる。

30

【0044】

また、従来例におけるプリチャージリレー22を構成している  $N$  チャンネル MOSFET の消費電力  $P_{R_{on}}$  は、(11)式で表される。

$$P_{R_{on}} = I^2 R_{on} \cdot (C \cdot R_p / T) \quad \dots (11)$$

【0045】

ここで、従来例における電流制限と、第1実施形態における電流制限とで、電流制限回路全体における消費電力の合計は等しくなるため、第1実施形態のプリチャージリレー22を構成している  $N$  チャンネル MOSFET の消費電力  $P_{FET}$  は、(12)式の通りとなる。

40

$$\begin{aligned} P_{FET} &= P_{R_p} + P_{R_{on}} - P_R \\ &= I^2 \cdot (C \cdot R_p / T) \cdot (R_p - R + R_{on}) \quad \dots (12) \end{aligned}$$

【0046】

したがって、第1実施形態のプリチャージリレー22を構成している  $N$  チャンネル MOSFET の消費電力  $P_{FET}$  を満足するように選択する必要がある。

【0047】

以上の説明のように、第1実施形態によれば、従来においては全て電流制限抵抗で消費していた電力を、プリチャージリレー22を構成している  $N$  チャンネル MOSFET 及び電流制限抵抗23に分配することで、電流制限抵抗23の抵抗値を低く設定することが可能となり、小型化を図ることが可能となる。

50

また、プリチャージリレー 22 を半導体素子としての N チャンネル MOSFET で構成しているため、消費電力を小さくできるとともに、電流制限回路としての高電圧ジャンクションボックス 13 の小型化が図れる。

【0048】

さらにプリチャージリレー 22 を構成している N チャンネル MOSFET を金属製の筐体や、放熱板に取り付けることにより、より一層プリチャージリレー 22 の消費電力を増加させることができ、より一層、電流制限抵抗 23 のサイズを小さくすることが可能となる。

さらに電流制限抵抗 23 をプリチャージリレー 22 を流れるプリチャージ電流 I を検出する電流検出用抵抗として用いることで、さらなる部品増加を抑制し、高電圧ジャンクションボックス 13 の小型化を図ることができる。

【0049】

[2] 第 2 実施形態

上記第 1 実施形態は、高電圧バッテリー 11 からの高電圧負荷に対する電流を検出する電流検出回路が設けられていない場合の例であったが、第 2 実施形態は、高電圧バッテリー 11 からの高電圧負荷 14 に対する電流を検出する電流検出回路が設けられており、プリチャージ時の電流を検出可能な場合の実施形態である。

【0050】

図 7 は、第 2 実施形態の電力供給システムの概要構成ブロック図である。

図 7 において、図 1 と同様の部分は、同一の符号を付すものとする。

図 7 の第 2 実施形態の電力供給システム 10 A が図 1 の第 1 実施形態の電力供給システム 10 と異なる点は、電流制限抵抗 23 をなくし、プリチャージリレー 22 単独でプリチャージ時の電流制限を行うとともに、電流検出回路 32 に高電位側電流流路 LP を流れる電流を検出する電流センサ 41 を接続した点である。

【0051】

本第 2 実施形態によれば、プリチャージ時に高電位側電流流路 LP を流れるプリチャージ電流の電流量を電流センサ 41 で検出し、プリチャージ電流を一定電流値となるようにプリチャージリレー 22 を制御している点である。

【0052】

動作については、電流センサ 41 で電流を検出する以降は、第 1 実施形態と同様である。

本第 2 実施形態によれば、第 1 実施形態と同様の効果に加えて、電流制限抵抗を全く用いる必要が無いため、さらなる装置コストの削減と、小型化が可能となる。

【0053】

各実施形態では、低電位側メインリレーに並列にプリチャージリレーや電流制限抵抗を配置しているが、高電位側メインリレーに並列に配置しても同様の効果を得ることができる。なお、この場合、図 2 に示すタイミングチャートにおいて、高電位側メインリレー 21 P 及び低電位側メインリレー 21 M のタイミングは逆になる。

【0054】

[3] 実施形態の効果

以上の説明のように、各実施形態によれば、プリチャージリレー 22 を構成している N チャンネル MOSFET (半導体素子) の性能を十分に生かし、プリチャージ時における電流制限抵抗の消費電力を低減し、あるいは、なくすることができるので、電流制限抵抗 23 の小型化、あるいは、電流制限抵抗 23 をなくすることによる、電流制限抵抗 23 の設置スペースの削減が図れ、ひいては、電流制限回路全体の小型化が可能となる。

【0055】

さらに電流制限抵抗 23 を用いる場合には、電流検出用抵抗として用いることができ、電流検出回路の設置スペースおよび部品数を削減することができる。

これらの結果、製造コストが低く、小型化が図れる電流制限回路を提供できる。

【0056】

10

20

30

40

50



以上、本発明を実施形態をもとに説明したが、これらの実施形態は例示であり、それらの各構成要素及びその組合せにいろいろな変形例が可能なこと、またそうした変形例も本発明の範囲にあることは当業者に理解されるところである。

【0057】

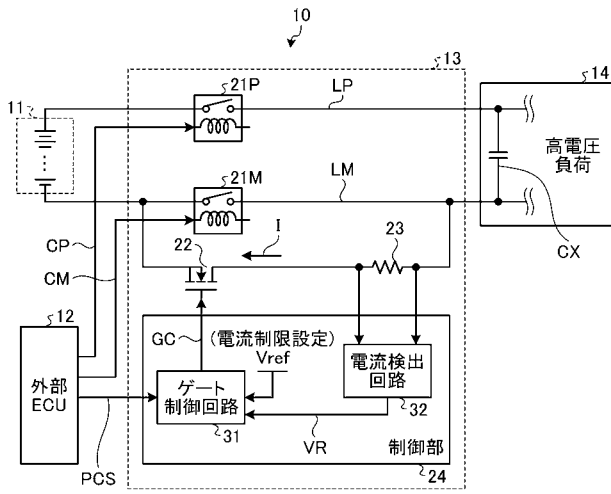
以上の説明においては、プリチャージリレー22として、MOSFETを用いていたが、IGBT (Insulated Gate Bipolar Transistor) 等の他の半導体素子を用いるように構成することも可能である。

【符号の説明】

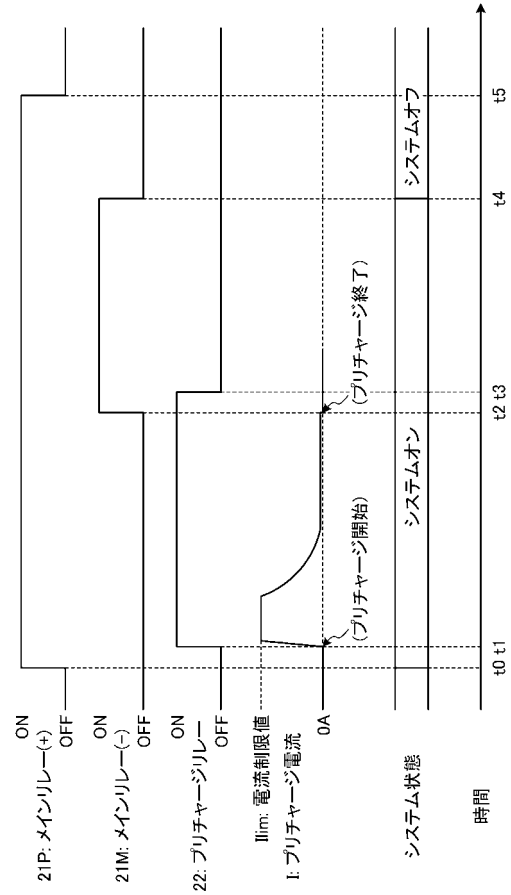
【0058】

10、10A	電力供給システム	10
11	高電圧バッテリー	
12	外部ECU	
13	高電圧ジャンクションボックス	
14	高電圧負荷	
21M	低電位側メインリレー	
21P	高電位側メインリレー	
22	プリチャージリレー (電流可変部)	
23	電流制限抵抗	
24	制御部	
31	ゲート制御回路 (電流制御部)	20
32	電流検出回路 (電流検出部)	
41	電流センサ (電流検出部)	
CM	低電位側メインリレー状態信号	
CP	高電位側メインリレー状態信号	
CX	コンデンサ	
GC	ゲート制御信号 (電流制御信号)	
I	プリチャージ電流	
Ilim	電流制限値	
LM	低電位側電流流路	
LP	高電位側電流流路	30
MOSFET	Nチャネル	
PCS	プリチャージリレー状態信号	
R	抵抗値	
Rp	抵抗値	
VR	電流検出信号	
Vc	電圧	
Vref	電流制限基準信号	
t	定電流期間	

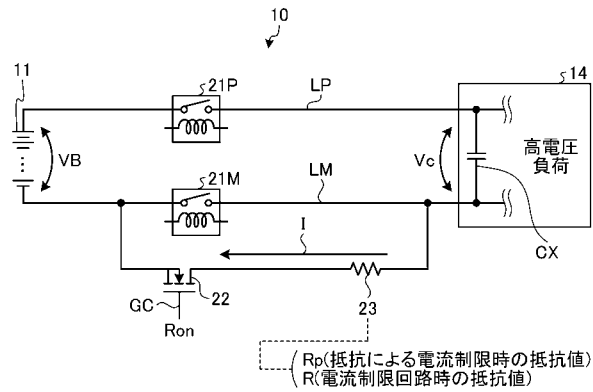
【図1】



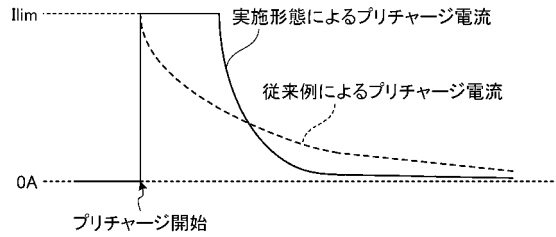
【図2】



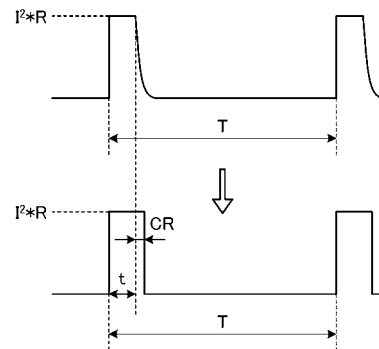
【図3】



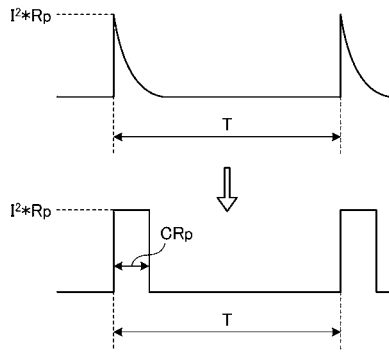
【図4】



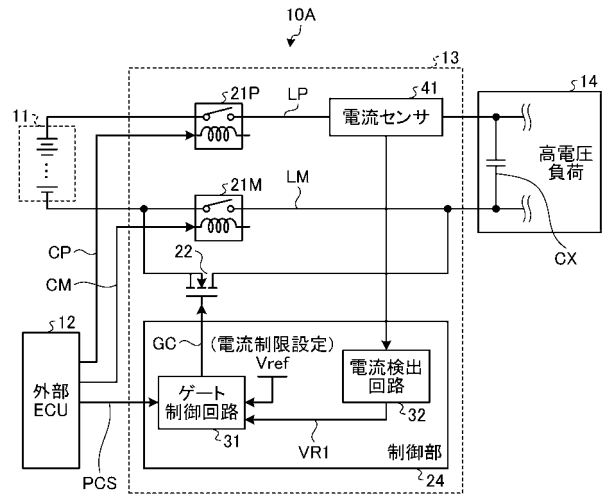
【図5】



【図6】



【図7】



---

フロントページの続き

Fターム(参考) 5G165 BB04 BB05 EA02 GA09 HA07 LA02 NA02 NA05  
5H125 AA01 AC12 BC02 EE22 EE23