



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2008년12월22일
 (11) 등록번호 10-0875164
 (24) 등록일자 2008년12월15일

(51) Int. Cl.

H01L 21/304 (2006.01)

(21) 출원번호 10-2007-0062809

(22) 출원일자 2007년06월26일

심사청구일자 2007년06월26일

(56) 선행기술조사문헌

KR100205262 B1*

KR1020040035721 A*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

주식회사 동부하이텍

서울특별시 강남구 대치동 891-10

(72) 발명자

이상섭

서울 강동구 성내3동 439-4번지

(74) 대리인

김용인, 박영복

전체 청구항 수 : 총 13 항

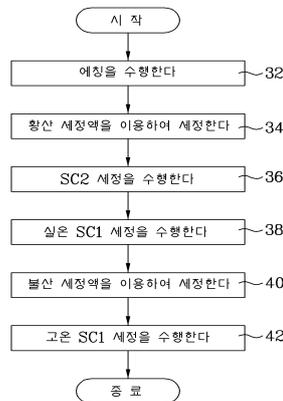
심사관 : 이창희

(54) 웨이퍼의 세정 방법

(57) 요약

웨이퍼의 세정 방법이 개시된다. 이 방법은, 웨이퍼에서 금속이 반응하여 혼합물이 형성될 표면에 잔류하는 제1 잔여물을 황산 세정액, 제1 및 제2 혼합 세정액들을 이용하여 제거하는 단계와, 표면에 잔류하는 산화막을 희석된 불산 세정액을 이용하여 제거하는 단계 및 웨이퍼상에 존재하며 산화막의 제거시 유발된 파티클을 포함하는 제2 잔여물을 제1 혼합 세정액을 이용하여 제거하는 단계를 구비하고, 제1 혼합 세정액은 암모니아, 과산화수소 및 물이 혼합된 세정액이고, 제2 혼합 세정액은 염산, 과산화수소 및 물이 혼합된 세정액인 것을 특징으로 한다. 그러므로, 웨이퍼에서 금속이 반응하여 혼합물이 형성될 표면 예를 들면 실리사이드가 형성될 게이트 전극 및/또는 소스/드레인 영역의 표면에 잔류하는 제1 및 제2 잔여물들을 효과적으로 제거하여 추후 진행 공정 즉, 실리사이드 형성 공정에서 잔여물로 인한 실리사이드의 불완전한 형성을 미연에 방지할 수 있어, 잔여물로 인한 실리사이드 형성의 수율 손실을 예방할 수 있는 효과를 갖는다.

대표도 - 도1



특허청구의 범위

청구항 1

게이트 전극과 소스/드레인 영역을 갖는 웨이퍼의 세정 방법에 있어서,

상기 웨이퍼에서 금속이 반응하여 혼합물이 형성될 표면에 잔류하는 제1 잔여물을 황산 세정액, 제 2 혼합 세정액 및 제 1 혼합 세정액들을 차례대로 이용하여 제거하는 단계;

상기 표면에 잔류하는 산화막을 희석된 불산 세정액을 이용하여 제거하는 단계; 및

상기 웨이퍼상에 존재하며 상기 산화막의 제거시 유발된 파티클을 포함하는 제2 잔여물을 상기 제1 혼합 세정액을 이용하여 제거하는 단계를 구비하고,

상기 제1 혼합 세정액은 암모니아, 과산화수소 및 물이 혼합된 세정액이고, 상기 제2 혼합 세정액은 염산, 과산화수소 및 물이 혼합된 세정액인 것을 특징으로 하는 웨이퍼의 세정 방법.

청구항 2

제1 항에 있어서, 상기 제2 잔여물을 제거할 때 이용되는 제1 혼합 세정액의 세정시 분위기 온도는 상기 제1 잔여물을 제거할 때 사용되는 상기 제1 혼합 세정액의 세정시 분위기 온도보다 높은 것을 특징으로 하는 웨이퍼의 세정 방법.

청구항 3

제1 항에 있어서, 상기 웨이퍼의 세정 방법은

상기 제1 잔여물을 제거하는 단계들이 수행된 후에, 상기 산화막과 상기 제2 잔여물을 제거하는 단계가 수행되는 것을 특징으로 하는 웨이퍼의 세정 방법.

청구항 4

삭제

청구항 5

제1 항에 있어서, 상기 불산 세정액을 이용하여 상기 산화막을 제거하는 단계는 복수 횟수만큼 반복하여 수행되는 것을 특징으로 하는 웨이퍼의 세정 방법.

청구항 6

제1 항에 있어서, 상기 웨이퍼의 세정 방법은 게이트 스페이서를 상기 웨이퍼의 기판에 형성한 이후 및 상기 표면에 상기 혼합물을 형성하기 이전에 수행되는 것을 특징으로 하는 웨이퍼의 세정 방법.

청구항 7

제1 항에 있어서, 상기 희석된 불산 세정액의 세정시 분위기 온도는 20 내지 30℃인 것을 특징으로 하는 웨이퍼의 세정 방법.

청구항 8

제1 항에 있어서, 상기 제2 잔여물을 제거할 때 이용되는 상기 제1 혼합 세정액의 세정시 분위기 온도는 50 내지 60℃인 것을 특징으로 하는 웨이퍼의 세정 방법.

청구항 9

제1 항에 있어서, 상기 황산 세정액의 황산과 과산화수소의 세정시 분위기 온도는 85 내지 115℃인 것을 특징으로 하는 웨이퍼의 세정 방법.

청구항 10

제1 항에 있어서, 상기 제2 혼합 세정액의 세정시 분위기 온도는 20 내지 30℃인 것을 특징으로 하는 웨이퍼의

세정 방법.

청구항 11

제1 항에 있어서, 상기 제1 잔여물을 제거할 때 이용되는 상기 제1 혼합 세정액의 세정시 분위기 온도는 20 내지 30℃인 것을 특징으로 하는 웨이퍼의 세정 방법.

청구항 12

제1 항에 있어서, 상기 웨이퍼의 세정 방법에 있어서, 상기 혼합물은 상기 게이트 전극 및 상기 소스/드레인 영역중 적어도 하나에 형성되는 실리사이드에 해당하는 것을 특징으로 하는 웨이퍼의 세정 방법.

청구항 13

제1 항에 있어서, 상기 웨이퍼의 세정 방법은

상기 제1 잔여물이 제거된 후에 스핀 드라이어에 의해 상기 웨이퍼를 건조하는 단계를 더 구비하는 것을 특징으로 하는 웨이퍼의 세정 방법.

청구항 14

제1 항에 있어서, 상기 웨이퍼의 세정 방법은

상기 제2 잔여물이 제거된 후에 스핀 드라이어에 의해 상기 웨이퍼를 건조하는 단계를 더 구비하는 것을 특징으로 하는 웨이퍼의 세정 방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <10> 본 발명은 세정에 관한 것으로서, 특히, 웨이퍼의 세정 방법에 관한 것이다.
- <11> 반도체의 집적도가 비약적으로 증가함에 따라 콘택(contact)을 통하여 금속과 접촉하는 접합(junction)인 소스/드레인 또는 게이트는 모두 실리콘 상태이므로 면 저항(RS)가 높다. 특히, 게이트의 폴리 실리콘은 면 저항이 5 내지 40Ω/sq로서 매우 높다. 따라서, 칩의 구동 속도를 향상시키기 위해서는 접합과 금속 배선이 연결되는 부위의 면 저항을 낮추어야 한다. 폴리 실리콘은 높은 비저항으로 인해 시정수(RC) 지연의 원인이 되는 면 저항값을 증가시켜 집적도 증가의 한계 인자로 작용한다.
- <12> 폴리 실리콘의 성질과 열적 안정성을 유지하면서 비저항을 낮출 수 있는 새로운 배선 재료로 금속과 접촉하는 접합의 면 저항을 감소시킬 수 있는 금속 실리사이드(silicide)에 대한 연구가 진행되어 왔다. 폴리 실리콘 게이트 형성 및 게이트와 접합을 분리시키기 위한 게이트 사이드 웰(sidewall) 스페이서(spacer)를 형성시킨 후, 스퍼터(sputter) 방식으로 티타늄(Ti: Titanium) 또는 코발트(Co: cobalt)를 증착한다. 이후, 금속 열처리(RTP: Rapid Thermal Process)를 시행하면 Ti나 Co가 실리콘과 접촉한 부위에서만 금속의 반응에 의해 면 저항이 작은 혼합물(compound)인 실리사이드(TiSi₂ 또는 CoSi₂)로 형성된다. 이 때, 습식 식각 용액으로 처리하면 사이드 웰 스페이서 등 절연막 상부에서 실리사이드가 형성되지 않은 미 반응 물질인 Ti나 Co만 선택적으로 제거된다. 후속하여, 실리사이드는 어닐링(annealing)될 수 있다. 이와 같이 패터닝이 필요하지 않은 실리사이드 형성 방식을 셀리사이드(Salicide: Self Aligned Silicide)라고 한다. 이 때, Co를 이용한 실리사이드의 고유한 특징인 낮은 비 저항값의 장점을 유지할 수 있는 반면, 접촉 저항과 전도도의 특성을 개선시키기 위해 기관에 이온 주입된 불순물들이 확산되어 2차 상(CoSi₂)을 형성하고, 형성된 2차 상은 표면 거칠음(surface roughness)의 증가와 접촉 저항을 증가시킬 수 있는 문제점을 발생시킨다.

발명이 이루고자 하는 기술적 과제

- <13> 본 발명이 이루고자 하는 기술적 과제는, 웨이퍼에서 금속이 반응하여 혼합물이 형성될 웨이퍼의 표면에 잔류하는 잔류물들을 효과적으로 세정하여 후속 공정을 원활히 하여 수율을 높일 수 있는 웨이퍼의 세정 방법을 제공

하는 데 있다.

발명의 구성 및 작용

- <14> 상기 과제를 이루기 위한 본 발명에 의한 웨이퍼의 세정 방법은, 상기 웨이퍼에서 금속이 반응하여 혼합물이 형성될 표면에 잔류하는 제1 잔여물을 황산 세정액, 제 2 혼합 세정액 및 제 1 혼합 세정액들을 차례대로 이용하여 제거하는 단계, 상기 표면에 잔류하는 산화막을 희석된 불산 세정액을 이용하여 제거하는 단계 및 상기 웨이퍼상에 존재하며 상기 산화막의 제거시 유발된 파티클을 포함하는 제2 잔여물을 상기 제1 혼합 세정액을 이용하여 제거하는 단계로 이루어지고, 상기 제1 혼합 세정액은 암모니아, 과산화수소 및 물이 혼합된 세정액이고, 상기 제2 혼합 세정액은 염산, 과산화수소 및 물이 혼합된 세정액인 것이 바람직하다.
- <15> 이하, 본 발명에 의한 웨이퍼의 세정 방법의 실시예를 첨부한 도면들을 참조하여 다음과 같이 설명한다.
- <16> 도 1은 본 발명에 의한 웨이퍼의 세정 방법을 설명하기 위한 플로우차트이다. 도 2는 본 발명에 의한 웨이퍼의 세정 방법의 이해를 돕기 위한 일반적인 반도체 소자의 예시적인 단면도를 나타낸다.
- <17> 도 1에 도시된 본 발명에 의한 웨이퍼의 세정 방법을 설명하기에 앞서, 웨이퍼 세정 방법이 적용될 수 있는 일반적인 반도체 소자들중 하나의 일례를 도 2를 참조하여 다음과 같이 설명한다. 도 2에 도시된 반도체 소자는 도 1에 도시된 본 발명에 의한 웨이퍼 세정 방법의 이해를 돕기 위한 예시적인 도면에 불과하며 본 발명은 이에 국한되지 않는다.
- <18> 도 2를 참조하면, 소자 분리막(51)은 소자가 형성될 소자 영역과 소자를 분리하기 위한 활성 영역을 기판(50)상에 정의하는 역할을 한다. 게이트 절연막(52)이 기판(50)상에 형성되어 있고, 게이트 절연막(52)의 상부에 게이트 전극(54)이 형성되어 있다. 게이트 전극(54)의 양측 아래의 활성 영역 내에 저농도 도핑(LDD:Lightly Doped Drain) 영역(56)이 형성되어 있고, 할로 이온 주입 공정이 진행되어 할로 이온 주입 영역(58)이 형성되어 있다. 또한, 게이트 전극(54)의 측면에 게이트 스페이서(62)가 형성되어 있다. 소스/드레인 영역(64)은 고농도 이온 주입 공정을 통해 형성된다. 또한, 게이트 전극(54)의 상부에 실리사이드(68)가 형성되어 있고, 소스/드레인 영역(64) 상에도 실리사이드(66)가 형성되어 있다.
- <19> 도 1 및 도 2를 참조하면, 웨이퍼(미도시)의 기판(50)상에 게이트 스페이서(62)를 게이트 전극(54)의 사이드에 형성한 후에, 에칭(ashing)을 수행한다(제32 단계).
- <20> 제32 단계 후에, 금속이 반응하여 혼합물이 형성될 웨이퍼의 표면에 잔류하는 제1 잔여물을 황산 세정액, 제1 및 제2 혼합 세정액들 중 적어도 하나를 이용하여 제거한다(제34 내지 제38 단계들). 웨이퍼에서 금속이 반응하여 혼합물이 형성될 표면이란, 도 2에 도시된 게이트 전극(54)의 표면 및 소스/드레인 영역(64)의 표면과 같은 콘택 표면을 의미할 수 있다. 금속은 혼합물을 형성할 코발트(Co) 또는 티타늄(Ti) 등이 될 수 있으며, 혼합물은 코발트나 티타늄에 의해 셀리사이드 방법으로 형성되는 살리사이드가 될 수 있다.
- <21> 부연하면, 황산 세정액을 이용하여 제1 잔여물을 제거한다(제34 단계). 여기서, 황산 세정액에 의해 제거될 수 있는 제1 잔여물은 이온 주입 이후에 잔존하는 감광막의 잔여물 등을 의미한다. 도 2를 예로 하면, 소스/드레인 영역(64)을 형성하기 위한 고농도 이온 주입, LDD 영역(56)을 형성하기 위한 저농도의 이온 주입 및/또는 할로 이온 주입 영역(58)을 형성하기 위한 할로 이온 주입 등에 의해 표면들(54 및 64)에 잔류하는 잔여물이 황산 세정액에 의해 제거될 수 있다. 여기서, 황산 세정액이란, 황산(H₂SO₄)과 과산화수소(H₂O₂)를 혼합한 세정액을 의미한다. 예를 들어, 세정시 분위기 온도를 85 내지 115℃로 한 황산 세정액에 약 5 내지 10분 동안 웨이퍼를 딥핑(dipping)하여 제34 단계를 수행할 수 있다. 황산 세정액은 감광막 같은 잔여물의 제거율은 뛰어나지만 아세닉(As) 같은 불순물 이온 주입에 이용된 금속에 의하여 표면에 금속 합성물이 존재하는 결점(defect)을 제거할 수 없다.
- <22> 따라서, 제34 단계에서 아직 제거되지 않은 표면에 잔류하는 불순물 이온 금속과 같은 제1 잔여물을 제2 혼합 세정액(SC2)(여기서, SC는 Standard Clean이다.)을 이용하여 제거한다(제36 단계). 제2 혼합 세정액(SC2)은 염산(HCl), 과산화수소 및 물(H₂O)을 혼합한 세정액으로서, 세정시 분위기 온도는 20 내지 30℃가 될 수 있다.
- <23> 제36 단계 후에, 실온의 제1 혼합 세정액(SC1)을 이용하여 표면에 잔류하는 아직 제거되지 않은 미세 유기물, 미세 무기물, 파티클 등의 제1 잔여물을 제거할 수 있다(제38 단계). 제1 혼합 세정액(SC1)은 암모니아(NH₄OH), 과산화수소 및 물이 혼합된 세정액이다. 예를 들어, 세정시 분위기 온도를 20 내지 30℃로 한 제1 혼합 세정액에 웨이퍼를 5 내지 10분 동안 딥핑하여 제38 단계를 수행할 수 있다.

- <24> 제38 단계 후에, 실리사이드(66 및 68)가 형성될 부분(54 및 64)의 표면에 잔류하는 산화막을 희석된(dilute) 불산 세정액을 이용하여 제거한다(제40 단계). 실리사이드(66 및 68)가 형성될 영역(54 및 64)의 표면에 잔류하는 네이티브(native) 산화막이나 산화물 찌꺼기가 불산 세정액에 의해 제40 단계에서 제거될 수 있다. 일반적으로, 게이트 전극(54)을 포함한 기관(50)의 전면에 산화막(buffer oxide)을 형성하고, 산화막을 전면 식각하여 게이트 스페이서(62)를 형성한다. 이 때, 전면 식각에 의해 야기되는 산화물 찌꺼기가 제40 단계에서 제거될 수 있다. 희석된 불산 세정액이란 물과 불산(HF)이 혼합된 세정액을 의미한다. 예를 들어, 세정시 분위기 온도를 20 내지 30℃로 하는 세정액에 웨이퍼를 200초 동안 딥핑하여 제40 단계를 수행할 수 있다. 본 발명에 의하면, 불산 세정액을 이용하여 산화막을 제거하는 제40 단계는 복수 횟수만큼 반복하여 수행될 수 있다. 예를 들어, 전술한 세정 분위기에서 100초 동안 웨이퍼를 반복적으로 2회에 걸쳐 디핑할 수 있다.
- <25> 제40 단계후에, 웨이퍼상에 존재하며 산화막의 제거시 유발된 산화물 파티클, 표면의 무기물 및 유기물 또는 물반점(water mark)을 포함하는 제2 잔여물을 고온의 제1 혼합 세정액을 이용하여 제거한다(제42 단계). 제42 단계가 수행되므로 잔여물의 형성이 억제될 수도 있다. 제2 잔여물을 제거할 때 이용되는 고온의 제1 혼합 세정액의 세정시 분위기 온도는 제1 잔여물을 제거할 때 사용되는 실온의 제1 혼합 세정액의 세정시 분위기 온도보다 높다. 예를 들어, 세정시 분위기 온도를 50 내지 60℃로 하는 제1 혼합 세정액에 의해 제42 단계가 수행될 수 있다.
- <26> 도 1의 경우 제34 단계가 수행된 후에 제36 단계가 수행되고, 제36 단계가 수행된 후에 제38 단계가 수행되었다. 그러나, 제34 내지 제38 단계들은 제1 잔여물을 제거할 때, 서로 무관한 순서로 수행될 수 있다. 그렇지만, 제34 내지 제36 단계들은 제40 및 제42 단계들보다 먼저 수행된다.
- <27> 한편, 제1 및 제2 잔여물들이 제거된 후에 스핀 드라이어(spin dryer)(미도시)에 의해 웨이퍼를 건조할 수 있다. 다음 표 1은 전술한 제32 내지 제44 단계들이 수행되는 세정 시간 및 건조 시간과 온도를 예시적으로 나타낸다.

표 1

세정액	황산	HQDR	SC2	HQDR	실온SC1	HQDR	F/R	S/D	HF	EDR	고온SC1	HQDR	F/R	S/D
온도(℃)	100±15	N/A	25±5	N/A	25±5	N/A	N/A	N/A	25±5	N/A	55±5	N/A	N/A	N/A
시간(초)	60 ~ 600	600	60~600	600	60~600	600	600	600	300~600	600	2350	600	600	600

- <29> 여기서, HQDR은 고온 급속 덤프 수세(Hot Quick Dump Rinse)를 의미하고, F/R은 최종 수세(Final Rinse)를 의미하고, S/D는 스핀 드라이어 방식의 건조를 의미하고, EDR은 엔드 덤프 세수(End Dump Rinse)를 의미하고, N/A는 해당 없음을 의미한다.
- <30> 도 1에 도시된 본 발명에 의한 웨이퍼 세정 방법은 게이트 스페이서를 기관에 형성한 이후이면서, 실리사이드를 형성하기 위해 코발트나 티타늄 같은 금속을 스퍼터(sputter) 하기 이전에 수행될 수 있다. 그러나, 본 발명은 이에 국한되지 않으며, 금속이 스퍼터되는 곳의 표면에 제1 및 제2 잔여물들을 제거하기 위해서는 어느 경우에나 적용될 수 있다.
- <31> 도 3 (a) 및 (b)는 종래의 웨이퍼 세정 방법에 의할 경우 형성되는 흠(defect)을 갖는 실리사이드의 모습을 나타내는 도면들이다. 패턴 라인(pattern line)에 따라 실리사이드의 모습은 도 3 (a) 또는 도 3 (b)에 도시된 바와 같이 보여진다.
- <32> 실리사이드가 형성될 표면에 제1 및 제2 잔여물들이 존재하는 상태에서 실리사이드가 형성될 경우, 도 3 (a) 또는 (b)에 도시된 바와 같이 실리사이드는 흠을 갖게 된다. 그러나, 본 발명에 의하면, 실리사이드를 형성하기 이전에, 실리사이드가 형성될 부분의 표면에 잔류하는 제1 및 제2 잔여물들을 제32 내지 제42 단계들을 통해 제거한다. 이후에, 실리사이드 방법에 의해 실리사이드를 형성하더라도, 실리사이드가 도 3 (a) 또는 (b)에 도시된 바와 같은 흠을 갖지 않는다.
- <33> 이상, 전술한 본 발명의 바람직한 실시예는, 예시의 목적을 위해 개시된 것이다. 따라서, 당업자라면 특허청구 범위에 개시된 본 발명의 기술적 사상과 그 기술적 범위 내에서, 개시된 실시예의 개량, 변경, 대체 또는 부가

등으로 다양한 다른 실시예들을 만들 수 있을 것이다.

발명의 효과

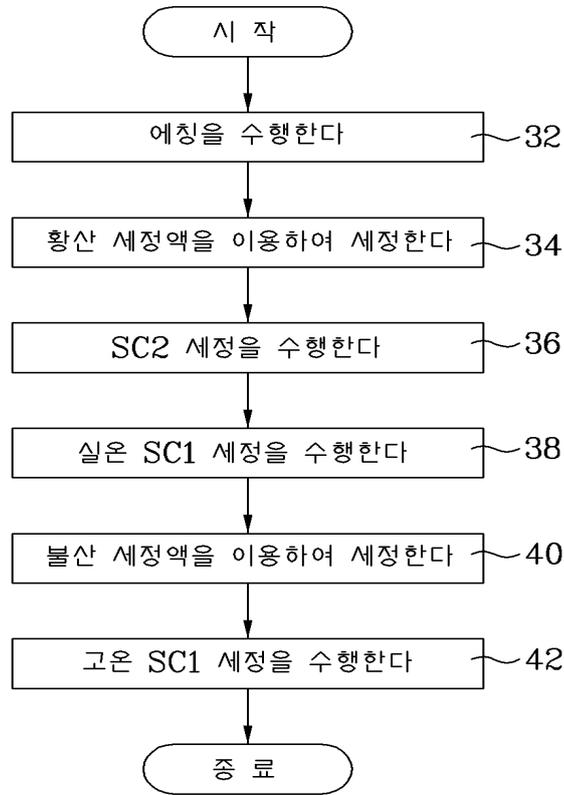
<34> 이상에서 설명한 바와 같이, 본 발명에 의한 웨이퍼의 세정 방법은 불산 세정액 및 제1 혼합 세정액만을 사용하여 웨이퍼를 세정하는 종래와 달리, 황산 세정액, 실온의 제1 혼합 세정액 및 제2 혼합 세정액 중 적어도 하나를 더 이용하여 웨이퍼를 세정하므로, 웨이퍼에서 금속이 반응하여 혼합물이 형성될 표면 예를 들면 실리사이드가 형성될 게이트 전극 및/또는 소스/드레인 영역의 표면에 잔류하는 제1 및 제2 잔여물들을 효과적으로 제거하여 추후 진행 공정 즉, 실리사이드 형성 공정에서 잔여물로 인한 실리사이드의 불완전한 형성을 미연에 방지할 수 있어, 잔여물로 인한 실리사이드 형성의 수율 손실을 예방할 수 있는 효과를 갖는다.

도면의 간단한 설명

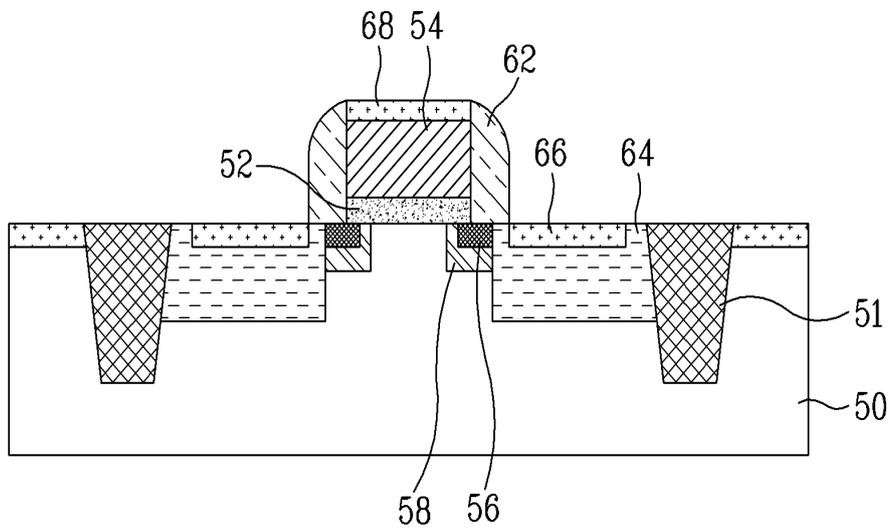
- <1> 도 1은 본 발명에 의한 웨이퍼의 세정 방법을 설명하기 위한 플로우차트이다.
- <2> 도 2는 본 발명에 의한 웨이퍼의 세정 방법의 이해를 돕기 위한 일반적인 반도체 소자의 예시적인 단면도를 나타낸다.
- <3> 도 3 (a) 및 (b)는 종래의 웨이퍼 세정 방법에 의할 경우 형성되는 흠(defect)을 갖는 실리사이드의 모습을 나타내는 도면들이다.
- <4> * 도면의 주요부분에 대한 부호의 설명
- <5> 50 : 기판 51 : 소자 분리막
- <6> 52 : 게이트 절연막 54 : 게이트 전극
- <7> 56 : 저농도 도핑 영역 58 : 할로겐 이온 주입 영역
- <8> 62 : 게이트 스페이서 64 : 소스/드레인 영역
- <9> 66, 68 : 실리사이드

도면

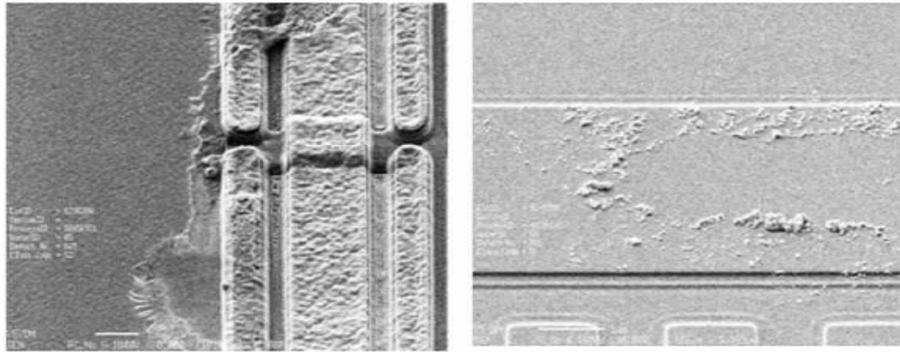
도면1



도면2



도면3



(a)

(b)