



(12) 发明专利

(10) 授权公告号 CN 111273494 B

(45) 授权公告日 2022.07.12

(21) 申请号 202010231170.6

(22) 申请日 2020.03.27

(65) 同一申请的已公布的文献号
申请公布号 CN 111273494 A

(43) 申请公布日 2020.06.12

(73) 专利权人 武汉华星光电技术有限公司
地址 430079 湖北省武汉市东湖开发区高
新大道666号生物城C5栋

(72) 发明人 吴云飞

(74) 专利代理机构 深圳紫藤知识产权代理有限
公司 44570
专利代理师 杨艇要

(51) Int. Cl.

G02F 1/1343 (2006.01)

G02F 1/1362 (2006.01)

(56) 对比文件

US 2016041439 A1, 2016.02.11

CN 110488517 A, 2019.11.22

CN 110275357 A, 2019.09.24

CN 1704822 A, 2005.12.07

CN 103926753 A, 2014.07.16

CN 105093726 A, 2015.11.25

CN 105158994 A, 2015.12.16

审查员 王梓骁

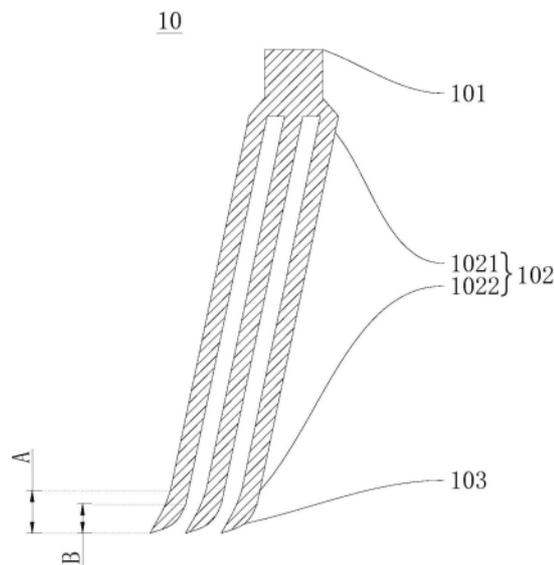
权利要求书1页 说明书6页 附图5页

(54) 发明名称

阵列基板及显示装置

(57) 摘要

本申请公开了一种阵列基板及显示装置,所述阵列基板上设置有阵列分布的多个像素单元,所述多个像素单元中的每一者皆包括多个子像素区,且所述多个子像素区中的每一者内皆设置有像素电极,所述像素电极的一端具有呈弧形弯曲的拐角结构,且所述拐角结构的末端为尖角;相比于现有技术,本申请减少了像素单元边缘区域的干扰电场的产生,从而减轻液晶旋转时的扭曲阻力,进而提升了响应速度,减少了响应时间,提高了显示效果。



1. 一种阵列基板,其特征在于,所述阵列基板上设置有阵列分布的多个像素单元,所述多个像素单元中的每一者皆包括多个子像素区,且所述多个子像素区中的每一者内皆设置有像素电极;

所述像素电极包括:

第一导电部;

多个第二导电部,所述多个第二导电部中的每一者皆包括相对的第一端部以及第二端部,所述多个第二导电部的所述第一端部均与所述第一导电部的一侧相连接以形成梳状,所述多个第二导电部的所述第二端部浮空且互不相连,其中所述第二端部具有呈弧形弯曲的拐角结构,且所述拐角结构的末端为尖角。

2. 根据权利要求1所述的阵列基板,其特征在于,所述多个第二导电部中的每一者皆由所述第一端部自所述第一导电部向所述第二端部的所述拐角结构的弯曲方向倾斜。

3. 根据权利要求2所述的阵列基板,其特征在于,所述多个像素单元中的每一者皆包括三个所述子像素区,且每个所述子像素区内皆包括第一像素电极及第二像素电极,其中所述第一像素电极及所述第二像素电极彼此绝缘并且以串联的方式排列,所述第一像素电极及所述第二像素电极的所述第二导电部具有彼此相反的倾斜方向及相同的倾斜角度。

4. 根据权利要求1所述的阵列基板,其特征在于,所述多个第二导电部中每一者的所述第二端部皆具有朝向所述拐角结构弯曲方向的第一侧边,以及与所述第一侧边相对的第二侧边,且所述第一侧边弯曲的弧边长度大于所述第二侧边弯曲的弧边长度。

5. 根据权利要求4所述的阵列基板,其特征在于,所述第一侧边弯曲的弧边沿第一方向上的距离与所述第二侧边弯曲的弧边沿所述第一方向上的距离的比值为3:2,且所述第一方向垂直于所述第一导电部设有多个第二导电部的一侧。

6. 根据权利要求1所述的阵列基板,其特征在于,所述阵列基板上设置有彼此交叉的多条栅线和多条数据线,所述多条栅线和所述多条数据线限定出呈阵列排列的多个矩形区域,且所述多个子像素区与所述多个矩形区域相对应。

7. 根据权利要求6所述的阵列基板,其特征在于,所述多条栅线与所述多条数据线的交叉位置皆设置有电晶体器件。

8. 根据权利要求7所述的阵列基板,其特征在于,所述多个子像素区中每一者内的所述像素电极皆与其对应所述电晶体器件电性连接。

9. 根据权利要求1所述的阵列基板,其特征在于,所述像素电极的材料包括氧化铟锡、氧化铟锌、氧化铟镓锌或铝掺杂的氧化锌材料。

10. 一种显示装置,其特征在于,所述显示装置包括如权利要求1至9任一项所述的阵列基板、与所述阵列基板相对设置的彩膜基板、以及设置于所述阵列基板与所述彩膜基板之间的液晶层。

阵列基板及显示装置

技术领域

[0001] 本申请涉及显示技术领域,尤其涉及一种阵列基板及具有该阵列基板的显示装置。

背景技术

[0002] 在液晶显示装置中,配置有TFT基板和对置基板,在TFT基板与对置基板之间夹持有液晶,所述TFT基板中具有像素电极及薄膜晶体管(TFT)等的像素形成为矩阵状,所述对置基板与所述TFT基板相对,在与TFT基板的像素电极对应的位置上形成有彩色滤光片等,然后按每个像素控制基于液晶分子的光的透射率,从而形成图像。

[0003] 现有液晶显示装置中,由于电场边缘像素电极的形状设计会产生干扰电场,其电场方向同正常预设电场的方向不相同,当液晶旋转时,位于电场边缘的液晶会被干扰电场扭曲,液晶倾斜旋转受阻,进而导致液晶显示装置的响应时间相对较慢。

发明内容

[0004] 本申请实施例提供一种阵列基板及显示装置,通过改变像素电极的形状,以减少电场边缘的干扰电场分量,从而减轻液晶旋转时的扭曲阻力,进而提升响应时间,以解决现有技术中,液晶显示装置因边缘干扰电场的存在,使得响应时间较慢,进而影响显示的技术问题。

[0005] 为解决上述技术问题,本申请实施例提供一种阵列基板,所述阵列基板上设置有阵列分布的多个像素单元,所述多个像素单元中的每一者皆包括多个子像素区,且所述多个子像素区中的每一者内皆设置有像素电极;

[0006] 所述像素电极包括:

[0007] 第一导电部;

[0008] 多个第二导电部,所述多个第二导电部中的每一者皆包括相对的第一端部以及第二端部,所述多个第二导电部的所述第一端部均与所述第一导电部的一侧相连接以形成梳状,所述多个第二导电部的所述第二端部浮空且互不相连,其中所述第二端部具有呈弧形弯曲的拐角结构,且所述拐角结构的末端为尖角。

[0009] 在本申请的一种实施例中,所述多个第二导电部中的每一者皆由所述第一端部自所述第一导电部向所述第二端部的所述拐角结构的弯曲方向倾斜。

[0010] 在本申请的一种实施例中,所述多个像素单元中的每一者皆包括三个所述子像素区,且每个所述子像素区内皆包括第一像素电极及第二像素电极,其中所述第一像素电极及所述第二像素电极彼此绝缘并且以串联的方式排列,所述第一像素电极及所述第二像素电极的所述第二导电部具有彼此相反的倾斜方向及相同的倾斜角度。

[0011] 在本申请的一种实施例中,所述多个第二导电部中每一者的所述第二端部皆具有朝向所述拐角结构弯曲方向的第一侧边,以及与所述第一侧边相对的第二侧边,且所述第一侧边弯曲的弧边长度大于所述第二侧边弯曲的弧边长度。

[0012] 在本申请的一种实施例中,所述第一侧边弯曲的弧边沿所述第一方向上的距离与所述第二侧边弯曲的弧边沿所述第一方向上的距离的比值为3:2,且所述第一方向垂直于所述第一导电部设有多个第二导电部的一侧。

[0013] 在本申请的一种实施例中,所述阵列基板上设置有彼此交叉的多条栅线和多条数据线,所述多条栅线和所述多条数据线限定出呈阵列排列的多个矩形区域,且所述多个子像素区与所述多个矩形区域相对应。

[0014] 在本申请的一种实施例中,所述多条栅线与所述多条数据线的交叉位置皆设置有电晶体器件。

[0015] 在本申请的一种实施例中,所述多个子像素区中每一者内的所述像素电极皆与其对应所述电晶体器件电性连接。

[0016] 在本申请的一种实施例中,所述像素电极的材料包括氧化铟锡、氧化铟锌、氧化铟镓锌或铝掺杂的氧化锌材料。

[0017] 根据本申请的上述目的,提供一种显示装置,所述显示装置包括所述阵列基板、与所述阵列基板相对设置的彩膜基板、以及设置于所述阵列基板与所述彩膜基板之间的液晶层。

[0018] 本申请的有益效果:本申请实施例通过改变像素电极的形状,在像素电极的端部设置拐角结构,以减少像素单元边缘区域的干扰电场的产生,减少了其他非预设电场方向上的电场力,增加了边缘电场内预设电场方向上的电场力,从而减轻液晶旋转时的扭曲阻力,进而提升了响应速度,减少了响应时间,提高了显示效果。

附图说明

[0019] 下面结合附图,通过对本申请的具体实施方式详细描述,将使本申请的技术方案及其它有益效果显而易见。

[0020] 图1为本申请实施例提供的像素电极结构示意图。

[0021] 图2为现有像素电极结构示意图。

[0022] 图3为本申请实施例提供的一种像素单元排列结构示意图。

[0023] 图4为本申请实施例提供的另一种像素单元排列结构示意图。

[0024] 图5为本申请实施例提供的阵列基板结构示意图。

[0025] 图6为本申请实施例提供的显示装置结构示意图。

具体实施方式

[0026] 下面将结合本申请实施例中的附图,对本申请实施例中的技术方案进行清楚、完整地描述。显然,所描述的实施例仅仅是本申请一部分实施例,而不是全部的实施例。基于本申请中的实施例,本领域技术人员在没有作出创造性劳动前提下所获得的所有其他实施例,都属于本申请保护的范围。

[0027] 在本申请的描述中,需要理解的是,术语“中心”、“纵向”、“横向”、“长度”、“宽度”、“厚度”、“上”、“下”、“前”、“后”、“左”、“右”、“竖直”、“水平”、“顶”、“底”、“内”、“外”、“顺时针”、“逆时针”等指示的方位或位置关系为基于附图所示的方位或位置关系,仅是为了便于描述本申请和简化描述,而不是指示或暗示所指的装置或元件必须具有特定的方位、以特

定的方位构造和操作,因此不能理解为对本申请的限制。此外,术语“第一”、“第二”仅用于描述目的,而不能理解为指示或暗示相对重要性或者隐含指明所指示的技术特征的数量。由此,限定有“第一”、“第二”的特征可以明示或者隐含地包括一个或者更多个所述特征。在本申请的描述中,“多个”的含义是两个或两个以上,除非另有明确具体的限定。

[0028] 在本申请的描述中,需要说明的是,除非另有明确的规定和限定,术语“安装”、“相连”、“连接”应做广义理解,例如,可以是固定连接,也可以是可拆卸连接,或一体地连接;可以是机械连接,也可以是电连接或可以相互通讯;可以是直接相连,也可以通过中间媒介间接相连,可以是两个元件内部的连通或两个元件的相互作用关系。对于本领域的普通技术人员而言,可以根据具体情况理解上述术语在本申请中的具体含义。

[0029] 在本申请中,除非另有明确的规定和限定,第一特征在第二特征之“上”或之“下”可以包括第一和第二特征直接接触,也可以包括第一和第二特征不是直接接触而是通过它们之间的另外的特征接触。而且,第一特征在第二特征“之上”、“上方”和“上面”包括第一特征在第二特征正上方和斜上方,或仅仅表示第一特征水平高度高于第二特征。第一特征在第二特征“之下”、“下方”和“下面”包括第一特征在第二特征正下方和斜下方,或仅仅表示第一特征水平高度小于第二特征。

[0030] 下文的公开提供了许多不同的实施方式或例子用来实现本申请的不同结构。为了简化本申请的公开,下文中对特定例子的部件和设置进行描述。当然,它们仅仅为示例,并且目的不在于限制本申请。此外,本申请可以在不同例子中重复参考数字和/或参考字母,这种重复是为了简化和清楚的目的,其本身不指示所讨论各种实施方式和/或设置之间的关系。此外,本申请提供了的各种特定的工艺和材料的例子,但是本领域普通技术人员可以意识到其他工艺的应用和/或其他材料的使用。

[0031] 本申请针对现有的像素电极,由于像素电极的形状,导致像素单元边缘位置会产生干扰电场,使得响应时间较慢,进而影响显示的技术问题。

[0032] 为解决上述技术问题,本申请实施例提供一种阵列基板,请参照图1以及图3所示,所述阵列基板上设置有阵列分布的多个像素单元104,所述多个像素单元104中的每一者皆包括多个子像素区,且所述多个子像素区中的每一者内皆设置有像素电极10。

[0033] 所述像素电极10包括:第一导电部101;多个第二导电部102,所述多个第二导电部102中的每一者皆包括相对的第一端部1021以及第二端部1022,所述多个第二导电部102的所述第一端部1021均与所述第一导电部101的一侧相连接以形成梳状,所述多个第二导电部102的所述第二端部1022浮空且互不相连,其中所述第二端部1022具有呈弧形弯曲的拐角结构103,且所述拐角结构103的末端为尖角。

[0034] 在实施应用过程中,请参照图2所示,现有显示装置中,所述像素电极20由于靠近像素单元边缘的第二导电部201具有封闭式结构202,电场边缘由于所述封闭式结构202的像素电极图形,使其产生与预设电场方向不同的干扰电场,当液晶旋转时,位于电场边缘的液晶会被干扰电场扭曲,液晶倾斜旋转受阻,进而导致显示装置的响应时间相对较慢,而本申请实施例所提供的阵列基板中,通过改变其中像素电极的结构,以减少像素单元边缘的干扰电场,从而减轻液晶旋转时的扭曲阻力,进而达到提升响应速度的目的。

[0035] 具体地,请参照图5所示,在本申请实施例,所述阵列基板包括:基板105;设置于所述基板105上的遮光层113;设置于所述基板105上并覆盖所述遮光层113的第一绝缘层106;

设置于所述第一绝缘层106上的有源层1141;设置于所述第一绝缘层106上并覆盖所述有源层1141的第二绝缘层107,且所述第二绝缘层107位于所述有源层1141两侧具有过孔以暴露所述有源层1141两侧;设置于所述第二绝缘层107上的栅极1142;设置于所述第二绝缘层107上并覆盖所述栅极1142的栅绝缘层108;设置于所述栅绝缘层108上并通过过孔与所述有源层1141两侧搭接的源极1143和漏极1144;设置于所述栅绝缘层108上并覆盖所述源极1143和所述漏极1144的第三绝缘层109,且所述第三绝缘层109位于所述漏极处具有过孔以暴露所述漏极1144的上表面;设置于所述第三绝缘层109上的公共电极层110;设置于所述第三绝缘层109上并覆盖所述公共电极层110的第四绝缘层111,所述第四绝缘层111位于所述漏极1144的位置具有过孔以暴露所述漏极1144的上表面;设置于所述第四绝缘层111上的像素电极层112,其中所述像素电极层112通过过孔与所述漏极1144搭接。

[0036] 另外,请结合图3所示,为所述阵列基板的平面结构示意图,所述阵列基板上设置有彼此交叉的多条栅线118和多条数据线119,所述多条栅线118和所述多条数据线119限定出呈阵列排列的多个矩形区域,且所述多个子像素区与所述多个矩形区域相对应。

[0037] 本申请实施例提供的像素电极10位于所述像素电极层112内,且所述像素电极10对应设置于所述子像素区内,所述多条栅线118与所述多条数据线119的交叉位置皆设置有电晶体器件114,所述多个子像素区中每一者内的所述像素电极10皆与其对应所述电晶体器件114电性连接,且所述电晶体器件114包括所述有源层11041、所述栅极1142、所述源极1143以及所述漏极1144,即所述像素电极10可以与所述电晶体器件114中的所述漏极1144电性连接,需要说明的是,所述像素电极10也可以与所述电晶体器件114中的所述源极1143电性连接,在此不作限定。

[0038] 请继续参照图1以及图3所示,所述像素电极10具有所述第一导电部101以及所述多个第二导电部102。

[0039] 所述多个第二导电部102中的每一者皆包括相对的第一端部1021以及第二端部1022,所述多个第二导电部102的所述第一端部1021均与所述第一导电部101的一侧相连接以形成梳状,所述多个第二导电部102的所述第二端部1022浮空且互不相连,其中所述第二端部1022具有呈弧形弯曲的拐角结构103,且所述拐角结构103的末端为尖角。

[0040] 在本申请实施例中,所述多个第二导电部102中的每一者皆由所述第一端部1021自所述第一导电部101向所述第二端部1022的所述拐角结构103的弯曲方向倾斜,具体地,定义第一方向为垂直于所述第一导电部101设有所述多个第二导电部102一侧的方向,则所述多个第二导电部102中每一者的所述第二端部1022相对于所述第一方向,朝向所述第二端部1022的所述拐角结构103的弯曲方向倾斜。

[0041] 所述多个第二导电部102中每一者的所述第二端部1022皆具有朝向所述拐角结构103弯曲方向的第一侧边,以及与所述第一侧边相对的第二侧边,所述第一侧边弯曲的弧边长度大于所述第二侧边弯曲的弧边长度,且所述第一侧边弯曲的弧边沿第一方向上的距离A大于所述第二侧边弯曲的弧边沿所述第一方向上的距离B,且在本申请实施例中,所述第一侧边弯曲的弧边沿所述第一方向上的距离A与所述第二侧边弯曲的弧边沿所述第一方向上的距离B的比值可以为3:2,但不限于此,具体比值可根据实际需求进行选择,在此不作限定,且本申请实施例通过将所述像素电极10的结构改为所述拐角结构103,很大程度上减小了所述像素电极10在边缘电场中产生的干扰电场,减少了干扰电场对液晶偏转的影响,提

高了产品的响应速度,使得产品的响应时间减少大约1~2ms。

[0042] 且所述像素电极10的材料包括氧化铟锡、氧化铟锌、氧化铟镓锌或铝掺杂的氧化锌材料等透明导电材料。

[0043] 在本申请的一种实施例中,请参照图1以及图3所示,所述阵列基板包括多个像素单元104,且所述多个像素单元104中的每一者皆包括三个子像素区,包括第一子像素区1041、第二子像素区1042以及第三子像素区1043,且所述第一子像素区1041、所述第二子像素区1042以及所述第三子像素区1043内皆设置有一个所述像素电极10,每个所述子像素区104内的所述像素电极10的所述拐角结构103的弯曲方向以及弯曲角度皆相同,具体地,所述第一子像素区1041可以对应蓝色子像素,所述第二子像素区1042可以对应绿色子像素,所述第三子像素区1043可以对应红色子像素。

[0044] 需要说明的是,每个所述像素单元104还可以包括两个或四个所述子像素区,其对应的颜色子像素可以选自红色子像素、绿色子像素、蓝色子像素以及白色子像素中的组合,在此不作限定。

[0045] 在本申请的另一种实施例中,请参照图1以及图4所示,与上述实施例的区别在于,本实施例提供的像素单元为多畴像素,所述多个像素单元104中的每一者皆包括三个子像素区,具体包括第一子像素区1041、第二子像素区1042以及第三子像素区1043,且所述第一子像素区1041、所述第二子像素区1042以及所述第三子像素区1043内皆设置有两个所述像素电极10,具体包括第一像素电极10a以及第二像素电极10b,且所述第一像素电极10a及所述第二像素电极10b彼此绝缘并且以串联的方式排列,其中,所述第一像素电极10a及所述第二像素电极10b的所述第二导电部102具有彼此相反的倾斜方向及相同的倾斜角度,则所述第一像素电极10a以及所述第二像素电极10b具有弯曲方向相反且弯曲角度相同的所述拐角结构103,且所述第一子像素区1041、所述第二子像素区1042以及所述第三子像素区1043内所述像素电极的数量、结构以及排列方式相同,具体地,所述第一子像素区1041可以对应蓝色子像素,所述第二子像素区1042可以对应绿色子像素,所述第三子像素区1043可以对应红色子像素。

[0046] 需要说明的是,每个所述像素单元104还可以包括两个或四个所述子像素区,其对应的颜色子像素可以选自红色子像素、绿色子像素、蓝色子像素以及白色子像素中的组合,在此不作限定,且每个所述子像素区内的所述像素电极10的数量不作限定,可根据实际情况进行选择,且本实施例仅示出了每个所述像素单元104内的所述像素电极10的排列情况,其他走线排列以及晶体管器件设置均可参照上述实施例进行,在此不再赘述。

[0047] 综上所述,本申请实施例通过改变像素电极的形状,在像素电极的端部设置拐角结构,以减少像素单元边缘区域的干扰电场的产生,从而减轻液晶旋转时的扭曲阻力,进而提升了响应速度,减少了响应时间,提高了显示效果。

[0048] 另外,本申请实施例还提供一种显示装置,请参照图6所示,所述显示装置包括上述实施例中所述的阵列基板、与所述阵列基板相对设置的彩膜基板、以及设置于所述阵列基板与所述彩膜基板之间的液晶层115。

[0049] 所述彩膜基板包括基板117,以及设置于所述彩膜基板朝向所述液晶层115一侧颜色像素层116,其中所述颜色像素层116中的颜色子像素可以选自红色子像素、绿色子像素、蓝色子像素以及白色子像素,并与所述子像素区相对应。

[0050] 本申请实施例提供的显示装置,通过在子像素区内设置于具有拐角结构的像素电极,以减少边缘电场内的干扰电场,减少了其他非预设电场方向上的电场力,增加了边缘电场内预设电场方向上的电场力,从而减轻液晶旋转时的扭曲阻力,进而提升了响应速度,减少了响应时间,提高了显示效果。

[0051] 在上述实施例中,对各个实施例的描述都各有侧重,某个实施例中未详述的部分,可以参见其他实施例的相关描述。

[0052] 以上对本申请实施例所提供的一种阵列基板及显示装置进行了详细介绍,本文中应用了具体个例对本申请的原理及实施方式进行了阐述,以上实施例的说明只是用于帮助理解本申请的技术方案及其核心思想;本领域的普通技术人员应当理解:其依然可以对前述各实施例所记载的技术方案进行修改,或者对其中部分技术特征进行等同替换;而这些修改或者替换,并不使相应技术方案的本质脱离本申请各实施例的技术方案的范围。

10

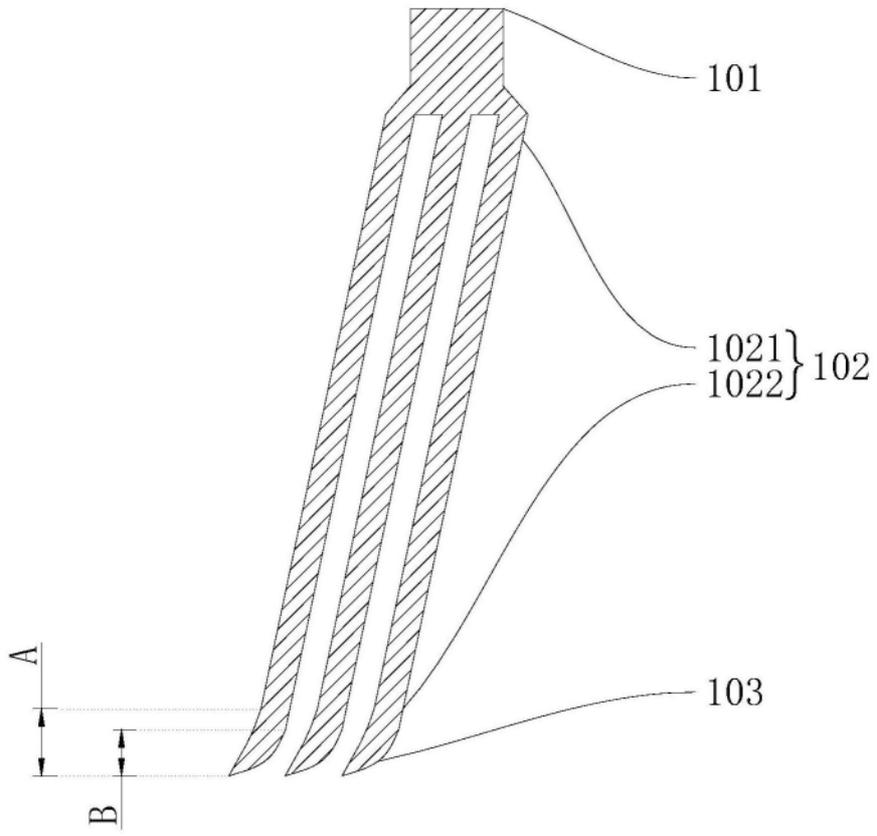


图1

20

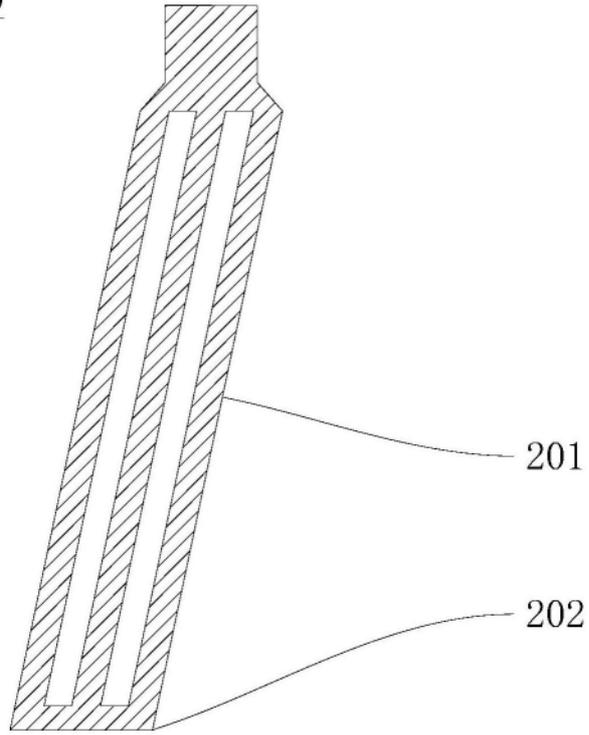


图2

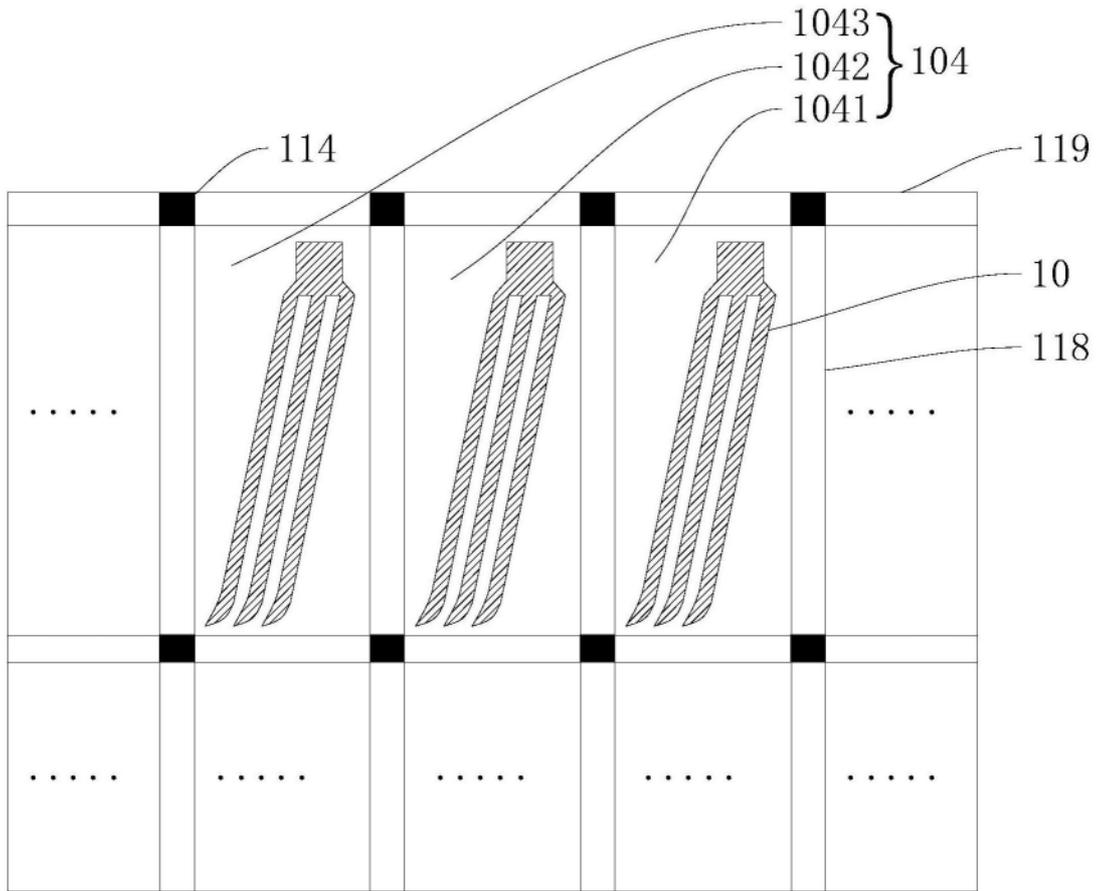


图3

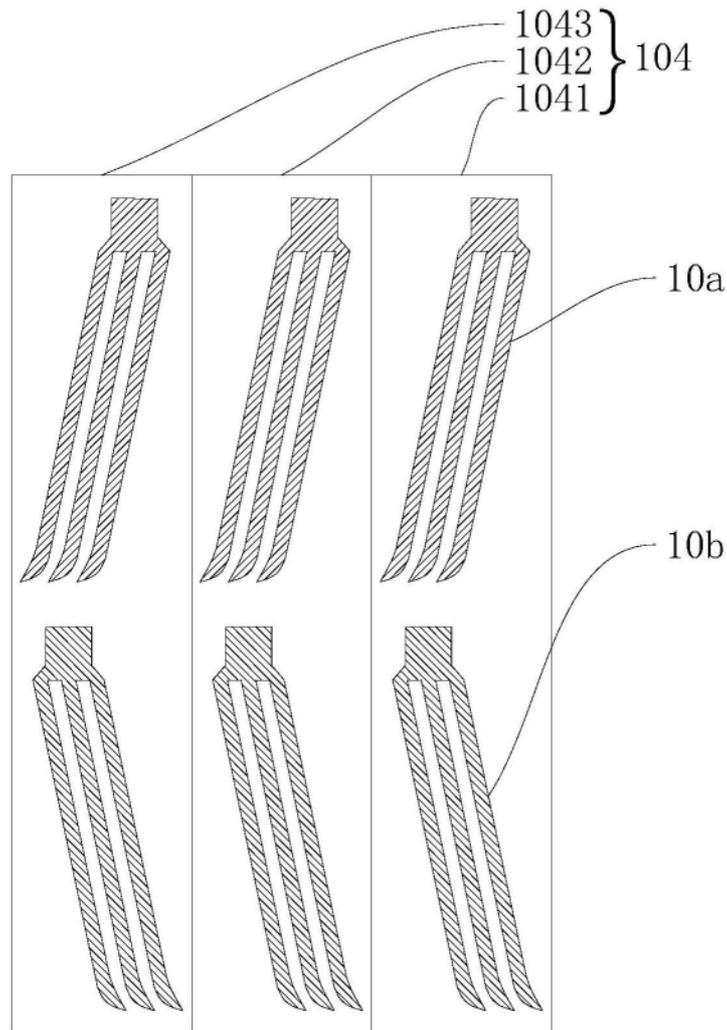


图4

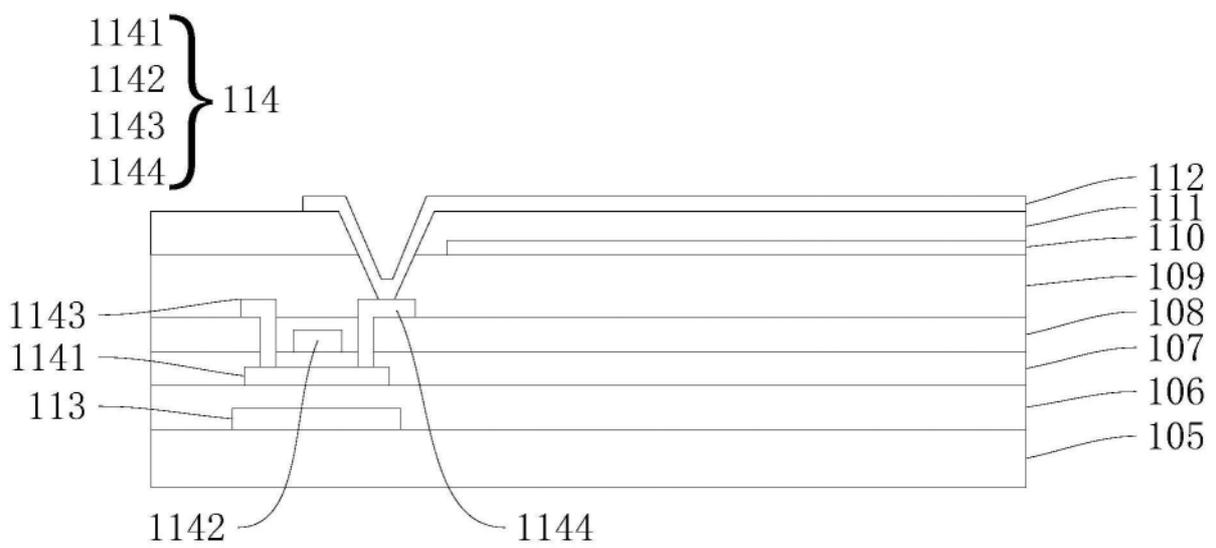


图5

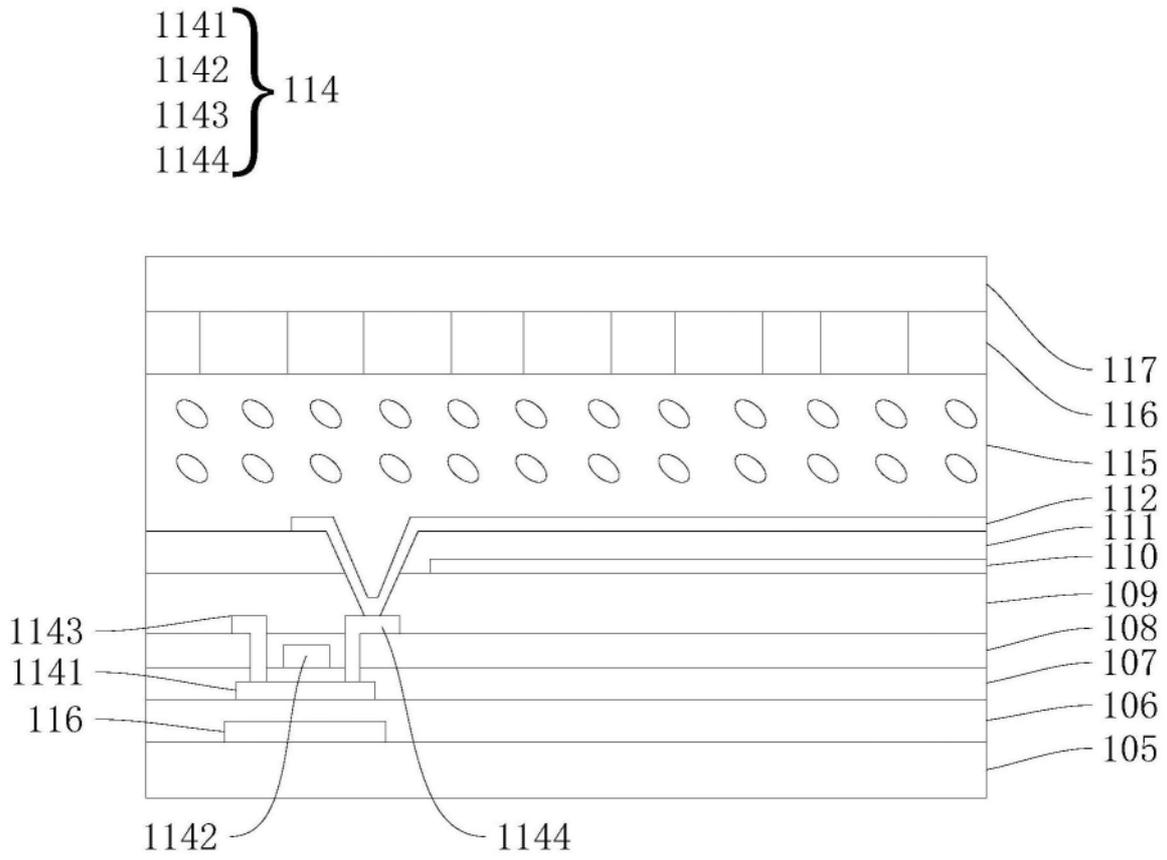


图6