



(12)发明专利申请

(10)申请公布号 CN 105845693 A

(43)申请公布日 2016. 08. 10

(21)申请号 201610182408.4

(22)申请日 2016.03.28

(71)申请人 深圳市华星光电技术有限公司
地址 518132 广东省深圳市光明新区塘明大道9-2号

(72)发明人 赵书力 卢马才

(74)专利代理机构 广州三环专利代理有限公司
44202
代理人 郝传鑫 熊永强

(51) Int. Cl.
H01L 27/12(2006.01)
H01L 29/786(2006.01)
G03F 7/20(2006.01)

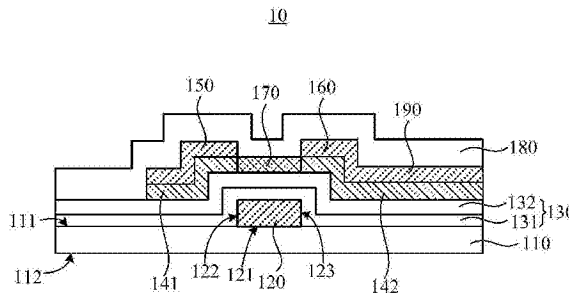
权利要求书2页 说明书6页 附图2页

(54)发明名称

薄膜晶体管、薄膜晶体管的制备方法及液晶显示面板

(57)摘要

本发明提供一种薄膜晶体管、液晶显示面板及薄膜晶体管的制备方法。薄膜晶体管包括：基板；栅区，设置在所述基板的表面；绝缘层，覆盖所述栅区；第一导电部，设置在所述绝缘层远离所述栅区的表面上；第二导电部，设置在所述绝缘层远离所述栅区的表面上，且所述第二导电部与所述第一导电部间隔设置；源区，设置在所述第一导电部远离所述绝缘层的表面上；漏区，设置在所述第二导电部远离所述绝缘层的表面上；有源层，设置在所述绝缘层远离所述栅区的表面上，且所述有源层相对的两端分别与所述源区及所述漏区电连接；及钝化层，覆盖所述源区、所述漏区及所述有源层。



1. 一种薄膜晶体管,其特征在于,所述薄膜晶体管包括:
基板;
栅区,设置在所述基板的表面;
绝缘层,覆盖所述栅区;
第一导电部,设置在所述绝缘层远离所述栅区的表面上;
第二导电部,设置在所述绝缘层远离所述栅区的表面上,且所述第二导电部与所述第一导电部间隔设置;
源区,设置在所述第一导电部远离所述绝缘层的表面上;
漏区,设置在所述第二导电部远离所述绝缘层的表面上;
有源层,设置在所述绝缘层远离所述栅区的表面上,且所述有源层相对的两端分别与
所述源区及所述漏区电连接;及
钝化层,覆盖所述源区、所述漏区及所述有源层。
2. 如权利要求1所述的薄膜晶体管,其特征在于,所述薄膜晶体管还包括:像素电极,设置在所述第二导电部远离所述绝缘层的表面上,所述像素电极与所述漏区同层设置且所述像素电极与所述漏区电连接。
3. 如权利要求2所述的薄膜晶体管,其特征在于,所述像素电极与所述漏区为一体结构。
4. 如权利要求1所述的薄膜晶体管,其特征在于,所述有源层为金属氧化物半导体层。
5. 如权利要求1所述的薄膜晶体管,其特征在于,所述有源层与所述第一导电部及所述第二导电部同层设置。
6. 如权利要求1所述的薄膜晶体管,其特征在于,所述栅区包括第一端面、第二端面及第三端面,所述第一端面与所述基板接触,所述第二端面与所述第三端面相对设置且所述第二端面及所述第三端面均与所述第一端面相交,所述第二端面相较于所述第三端面邻近所述源区设置,所述第三端面相较于所述第二端面邻近所述漏区设置,所述第二端面与有源层面向所述源区的端面共面,所述第三端面与所述有源层面向所述漏区的端面共面。
7. 一种薄膜晶体管的制备方法,其特征在于,所述薄膜晶体管的制备方法包括:
提供基板,所述基板包括相对设置的第一表面及第二表面;
在所述第一表面沉积第一金属层,并将所述第一金属层进行图案化以形成栅区;
在所述栅区上形成覆盖所述栅区的绝缘层;
在所述绝缘层远离所述栅区的表面上沉积透明氧化物半导体膜层;
形成覆盖所述透明氧化物半导体膜层的第一光阻层;
以所述栅区为掩膜,自所述第二表面对所述第一光阻层进行曝光,移除未被所述栅区遮挡的第一光阻层,保留被所述栅区遮挡的第一光阻层以形成对应所述栅区的第一光阻图案;
以所述第一光阻图案为掩膜,对未被所述第一光阻图案覆盖的透明氧化物半导体膜层进行离子注入或者紫外光照射,以分别得到第一导电部及第二导电部,被所述第一光阻图案覆盖的透明氧化物半导体膜层为有源层;
沉积透明导电氧化物膜层,并剥离所述第一光阻图案;
在所述透明导电氧化物膜层上沉积第二光阻层;

对所述第二光阻层进行图案化,以定义出设置在所述第一导电部远离所述绝缘层的表面上的源区,以及设置在所述第二导电部远离所述绝缘层的表面上的漏区,并剥离所述第二光阻层;

形成覆盖所述源区、所述漏区及所述有源层的钝化层。

8.如权利要求7所述的薄膜晶体管的制备方法,其特征在于,所述步骤“对所述第二光阻层进行图案化,以定义出设置在所述第一导电部远离所述绝缘层的表面上的源区,以及设置在所述第二导电部远离所述绝缘层的表面上的漏区,并剥离所述第二光阻层”包括:

对所述第二光阻层进行图案化,以定义出设置在所述第一导电部远离所述绝缘层的表面上的源区,设置在所述第二导电部远离所述绝缘层的表面上的漏区,以及设置在第二导电部远离所述绝缘层的表面上的与所述漏区同层设置且与所述漏区电连接的像素电极。

9.如权利要求7所述的薄膜晶体管的制备方法,其特征在于,所述离子注入为氢离子注入。

10.一种液晶显示面板,其特征在于,所述液晶显示面板包括如权利要求1~6任意一项所述的薄膜晶体管。

薄膜晶体管、薄膜晶体管的制备方法及其液晶显示面板

技术领域

[0001] 本发明涉及显示领域,尤其涉及一种薄膜晶体管、薄膜晶体管的制备方法及其液晶显示面板。

背景技术

[0002] 液晶显示装置,比如,液晶显示器(Liquid Crystal Display,LCD)是一种常用的电子设备,由于其具有功耗低、体积小、重量轻等特点,因此备受用户的青睐。液晶显示器中通常包括阵列基板,阵列基板包括呈阵列状分布的多个薄膜晶体管(Thin Film Transistor,TFT),薄膜晶体管的质量好坏直接影响到液晶显示面板的质量。现有薄膜晶体管的制备方法通常采用六道光罩,薄膜晶体管的制备中需要的六道光罩介绍如下。第一道光罩,形成栅区;第二道光罩,形成有源层;第三道光罩,形成蚀刻阻挡层;第四道光罩,形成源区和漏区;第五道光罩,形成接触孔,以漏出部分漏区;第六道光罩,形成像素电极,像素电极通过接触孔与漏区电连接。由此可见,现有技术中,薄膜晶体管的制备方法中光罩的使用次数较多,制程较为复杂。

发明内容

[0003] 本发明提供一种薄膜晶体管,所述薄膜晶体管包括:

[0004] 基板;

[0005] 栅区,设置在所述基板的表面;

[0006] 绝缘层,覆盖所述栅区;

[0007] 第一导电部,设置在所述绝缘层远离所述栅区的表面上;

[0008] 第二导电部,设置在所述绝缘层远离所述栅区的表面上,且所述第二导电部与所述第一导电部间隔设置;

[0009] 源区,设置在所述第一导电部远离所述绝缘层的表面上;

[0010] 漏区,设置在所述第二导电部远离所述绝缘层的表面上;

[0011] 有源层,设置在所述绝缘层远离所述栅区的表面上,且所述有源层相对的两端分别与所述源区及所述漏区电连接;及

[0012] 钝化层,覆盖所述源区、所述漏区及所述有源层。

[0013] 其中,所述薄膜晶体管还包括:像素电极,设置在所述第二导电部远离所述绝缘层的表面上,所述像素电极与所述漏区同层设置且所述像素电极与所述漏区电连接。

[0014] 其中,所述像素电极与所述漏区为一体结构。

[0015] 其中,所述有源层为金属氧化物半导体层。

[0016] 其中,所述有源层与所述第一导电部及所述第二导电部同层设置。

[0017] 其中,所述栅区包括第一端面、第二端面及第三端面,所述第一端面与所述基板接触,所述第二端面与所述第三端面相对设置且所述第二端面及所述第三端面均与所述第一端面相交,所述第二端面相较于所述第三端面邻近所述源区设置,所述第三端面相较于所

述第二端面邻近所述漏区设置,所述第二端面与有源层面向所述源区的端面共面,所述第三端面与所述有源层面向所述漏区的端面共面。

[0018] 本发明还提供了一种薄膜晶体管的制备方法,所述薄膜晶体管的制备方法包括:

[0019] 提供基板,所述基板包括相对设置的第一表面及第二表面;

[0020] 在所述第一表面沉积第一金属层,并将所述第一金属层进行图案化以形成栅区;

[0021] 在所述栅区上形成覆盖所述栅区的绝缘层;

[0022] 在所述绝缘层远离所述栅区的表面上沉积透明氧化物半导体膜层;

[0023] 形成覆盖所述透明氧化物半导体膜层的第一光阻层;

[0024] 以所述栅区为掩膜,自所述第二表面对所述第一光阻层进行曝光,移除未被所述栅区遮挡的第一光阻层,保留被所述栅区遮挡的第一光阻层以形成对应所述栅区的第一光阻图案;

[0025] 以所述第一光阻图案为掩膜,对未被所述第一光阻图案覆盖的透明氧化物半导体膜层进行离子注入或者紫外光照射,以分别得到第一导电部及第二导电部,被所述第一光阻图案覆盖的透明氧化物半导体膜层为有源层;

[0026] 沉积透明导电氧化物膜层,并剥离所述第一光阻图案;

[0027] 在所述透明导电氧化物膜层上沉积第二光阻层;

[0028] 对所述第二光阻层进行图案化,以定义出设置在所述第一导电部远离所述绝缘层的表面上的源区,以及设置在所述第二导电部远离所述绝缘层的表面上的漏区,并剥离所述第二光阻层;

[0029] 形成覆盖所述源区、所述漏区及所述有源层的钝化层。

[0030] 其中,所述步骤“对所述第二光阻层进行图案化,以定义出设置在所述第一导电部远离所述绝缘层的表面上的源区,以及设置在所述第二导电部远离所述绝缘层的表面上的漏区,并剥离所述第二光阻层”包括:

[0031] 对所述第二光阻层进行图案化,以定义出设置在所述第一导电部远离所述绝缘层的表面上的源区,设置在所述第二导电部远离所述绝缘层的表面上的漏区,以及设置在第二导电部远离所述绝缘层的表面上的与所述漏区同层设置且与所述漏区电连接的像素电极。

[0032] 其中,所述离子注入为氢离子注入。

[0033] 本发明还提供了一种液晶显示面板,其中,所述液晶显示面板包括如前述任意实施方式所述的薄膜晶体管。

[0034] 相较于现有技术,本发明的薄膜晶体管的制备方法中采用两道光罩工艺制备出了薄膜晶体管,从而减小了光罩的使用次数,简化了薄膜晶体管的制程。且本发明的薄膜晶体管中的源区通过第一导电部与有源层接触,减小了源区与有源层之间的接触电阻,提升了源区与有源层之间的接触特性;另外,本发明的薄膜晶体管中的漏区通过第二导电部与有源层接触,减小了漏区与有源层之间的接触电阻,提升了漏区与有源层之间的接触特性。

附图说明

[0035] 为了更清楚地说明本发明实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本

发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0036] 图1为本发明一较佳实施方式的薄膜晶体管的剖面结构示意图。

[0037] 图2为本发明一较佳实施方式的液晶显示面板的结构示意图。

[0038] 图3为本发明一较佳实施方式的薄膜晶体管的制备方法的流程图。

具体实施方式

[0039] 下面将结合本发明实施例中的附图,对本发明实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例仅仅是本发明一部分实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都属于本发明保护的范围。

[0040] 请参阅图1,图1为本发明一较佳实施方式的薄膜晶体管的剖面结构示意图。所述薄膜晶体管10包括基板110及设置在所述基板110同侧的栅区120、绝缘层130、第一导电部141、第二导电部142、源区150、漏区160、有源层170及钝化层180。所述栅区120设置在所述基板110的表面;所述绝缘层130覆盖所述栅区120;所述第一导电部141设置在所述绝缘层130远离所述栅区120的表面上;所述第二导电部142设置在所述绝缘层130远离所述栅区120的表面上,且所述第二导电部142与所述第一导电部141间隔设置;所述源区150设置在所述第一导电部141远离所述绝缘层130的表面上;所述漏区160设置在所述第二导电部142远离所述绝缘层130的表面上;所述有源层170设置在所述绝缘层130远离所述栅区120的表面上,且所述有源层170相对的两端分别与所述源区150及所述漏区160电连接;所述钝化层180覆盖所述源区150、所述漏区160及所述有源层170。

[0041] 在本实施方式中,所述基板110为对外光的透光率超过预设透光率的绝缘衬底。所述预设透光率可以为但不仅限于为90%。所述基板110的材料包括石英、云母、氧化铝或者透明塑料等电绝缘材料中的任意一种或者多种。所述基板110为绝缘层衬底能够减小所述基板110的高频损耗。

[0042] 所述栅区120包括第一端面121、第二端面122及第三端面123。所述第一端面121与所述基板110接触,所述第二端面122与所述第三端面123相对设置,且所述第二端面122与所述第三端面123均与所述第一端面121相交。所述第二端面122相较于所述第三端面123邻近所述源区150设置,所述第三端面123相较于所述第二端面122邻近所述漏区160设置。所述第二端面122与有源层170面向所述源区150的端面共面,所述第三端面123与有源层170面向所述漏区160的端面共面。

[0043] 由于所述栅区120的所述第二端面122与有源层170面向所述源区150的端面共面,所述栅区120的所述第三端面123与有源层170面向所述漏区160的端面共面。因此,所述栅区120与有源层170之间不存在绝缘层介质侧墙且所述栅区120与有源层170之间不存在绝缘层介质侧墙了,从而抑制了所述薄膜晶体管10中可能存在的寄生电阻效应。进一步地,由于所述栅区120的所述第二端面122与有源层170面向所述源区150的端面共面,所述栅区120的所述第三端面123与有源层170面向所述漏区160的端面共面,所述栅区120与有源层170之间没有交叠,所述栅区120与有源层170之间没有交叠,因此,所述栅区120与有源层170之间的寄生电容较小,所述栅区120与有源层170之间的寄生电容较

小。

[0044] 更进一步地,本发明的薄膜晶体管10中的所述栅区120、所述源区150及所述漏区160可以做得较厚,而不会明显增加所述栅区120与所述栅区150之间的寄生电容以及所述栅区120与所述漏区160之间的寄生电容。且较厚的栅区120、较厚的源区150及较厚的漏区160能够减小这些电极区域自身的电阻,也能抑制这些电极区域产生的寄生电阻。优选地,所述栅区120的厚度为1500~6000埃,所述源区150的厚度为2000~5000埃,所述漏区160的厚度为2000~5000埃。

[0045] 所述栅区120可以对穿过所述基板110的紫外光进行遮挡,从而使得穿过所述基板110的紫外光无法穿过所述栅区120。可以理解地,当穿过所述基板110的紫外光穿过所述栅区120的透光率小于一预设阈值(比如,为5%)时,则也可以认为穿过所述基板110的紫外光无法穿过所述栅区120。所述栅区120的材料包括但不限于Al,Mo,Cu,Ag,Cr,Ti,AlNi,MoTi等金属材料中的一种或者多种。所述栅区120的厚度为1500~6000埃。

[0046] 所述绝缘层130包括第一子绝缘层131及第二子绝缘层132。所述第一子绝缘层131覆盖所述栅区120,所述第二子绝缘层132覆盖所述第一子绝缘层131。其中,所述第一子绝缘层131包括氮化硅(SiN_x)材料,所述第二子绝缘层132包括氧化硅(SiO_x)材料。所述第一子绝缘层131采用氮化硅材料,在制备氮化硅材料的时候能够产生氢元素(H)用来修补所述有源层180,用于提高所述有源层180的电性能。所述第二子绝缘层132可以改善设置在所述第二子绝缘层132上的第一导电部141、第二导电部142及所述有源层180的应力,以防止所述第一导电部141、所述第二导电部142及所述有源层180脱落。所述绝缘层130的厚度可以为1500~4000埃。

[0047] 所述第一导电部141及所述第二导电部142可以为透明氧化物半导体膜层进行紫外光照射或者离子注入处理得到的。所述离子注入可以为氢离子注入。所述透明氧化物半导体膜层可以包括但不限于以下材料中的一种或者多种:ZnO基透明氧化物半导体材料,SnO₂基透明氧化物半导体材料,In₂O₃基透明氧化物半导体材料等。举例而言,所述透明氧化物半导体膜层可以为铟镓锌氧化物(Indium Gallium Zinc Oxide,IGZO)。

[0048] 所述第一导电部141可以提高所述源区150和所述有源层170之间的接触特性。所述第二导电部142可以提高所述漏区160和所述有源层170之间的接触特性。

[0049] 所述源区150和所述漏区160的材料可以为透明导电氧化物膜层,所述透明导电氧化物膜层包括但不限于为铟锡氧化物(Indium Tin Oxide,ITO)、氧化铟锌(Indium Zinc Oxide,IZO)、氟掺杂氧化锡(SnO₂:F,FTO)、铝掺杂氧化锌(ZnO:Al,AZO)。

[0050] 所述有源层170也称为沟道层,优选地,所述有源层170为金属氧化物半导体层,所述金属氧化物半导体层可以包括但不限于以下材料中的一种或者多种:ZnO基透明氧化物半导体材料,SnO₂基透明氧化物半导体材料,In₂O₃基透明氧化物半导体材料等。举例而言,所述有源层170可以为铟镓锌氧化物(Indium Gallium Zinc Oxide,IGZO)。

[0051] 优选地,所述有源层170与所述第一导电部141及所述第二导电部142同层设置。

[0052] 所述钝化层180的厚度为1500~4000埃。所述钝化层180可以为但不限于为氮化硅(SiN_x)材料、氧化硅(SiO_x)材料、或者氧化硅材料与氮化硅材料的复合层。

[0053] 所述薄膜晶体管10还包括像素电极190,所述像素电极190设置在所述第二导电部142远离所述绝缘层130的表面上。所述像素电极190与所述漏区160同层设置且所述像素电

极190与所述漏区160电连接。优选地,所述像素电极190与所述漏区160为一体结构。所述像素电极190的厚度为300~1000埃。所述像素电极190可以为但不仅限于为氧化铟锡(Indium Tin Oxide,ITO)。

[0054] 本发明还提供了一种液晶显示面板,请参阅图2,图2为本发明一较佳实施方式的液晶显示面板的结构示意图。本发明的液晶显示面板1包括阵列基板2、彩膜基板3及液晶层4。所述阵列基板2与所述彩膜基板3相对且间隔设置,所述液晶层4夹设在所述阵列基板2与所述彩膜基板3之间。所述阵列基板2包括呈阵列状分布的多个薄膜晶体管10,所述薄膜晶体管10请参阅前述描述,在此不再赘述。

[0055] 下面结合图1及对图1的描述对本发明的薄膜晶体管的制备方法进行介绍。请一并参阅图3,图3为本发明一较佳实施方式的薄膜晶体管的制备方法的流程图。所述薄膜晶体管的制备方法包括但不限于以下步骤。

[0056] S101,提供基板110,所述基板110包括相对设置的第一表面111及第二表面112。在本实施方式中,所述基板110为对外光的透光率超过预设透光率的绝缘衬底。所述预设透光率可以为但不仅限于为90%。所述基板110的材料包括石英、云母、氧化铝或者透明塑料等电绝缘材料中的任意一种或者多种。所述基板110为绝缘层衬底能够减小所述基板110的高频损耗。

[0057] S102,在所述第一表面111沉积第一金属层,并将所述第一金属层进行图案化以形成栅区120。具体地,在所述基板110的第一表面111沉积第一金属层,通过第一道光罩,蚀刻形成所述栅区120。所述第一金属层可以对穿过所述基板110的紫外光进行遮挡,从而使得穿过所述基板110的紫外光无法穿过所述栅区120。可以理解地,当穿过所述基板110的紫外光穿过所述栅区120的透光率小于一预设阈值(比如,为5%)时,则也可以认为穿过所述基板110的紫外光无法穿过所述栅区120。所述第一金属层的材料包括但不限于Al,Mo,Cu,Ag,Cr,Ti,AlNi,MoTi等金属材料材料中的一种或者多种。S103,在所述栅区120上形成覆盖所述栅区120的绝缘层130。所述绝缘层130包括但不限于氮化硅(SiN_x)材料,氧化硅(SiO_x)材料等。

[0058] S104,在所述绝缘层130远离所述栅区120的表面上沉积透明氧化物半导体膜层。所述透明氧化物半导体膜层可以包括但不限于以下材料中的一种或者多种:ZnO基透明氧化物半导体材料,SnO₂基透明氧化物半导体材料,In₂O₃基透明氧化物半导体材料等。举例而言,所述透明氧化物半导体膜层可以为铟镓锌氧化物(Indium Gallium Zinc Oxide,IGZO)。

[0059] S105,形成覆盖所述透明氧化物半导体膜层的第一光阻层。

[0060] S106,以所述栅区120为掩膜,自所述第二表面112对所述第一光阻层进行曝光,移除未被所述栅区120遮挡的第一光阻层,保留被所述栅区120遮挡的第一光阻层以形成对应所述栅区的第一光阻图案。

[0061] S107,以所述第一光阻图案为掩膜,对未被所述第一光阻图案覆盖的透明氧化物半导体膜层进行离子注入或者紫外光照射,以分别得到第一导电部141及第二导电部142,被所述第一光阻图案覆盖的透明氧化物半导体膜层为有源层170。在本实施方式中,所述离子注入为氢离子注入。

[0062] 经过测试表明,透明氧化物材料膜层通过不同时间的紫外光照射,其导电性能会

发生明显变化,迁移率和载流子的浓度随着紫外光照射时间的延长而增加,即,具备良好的导电性能。以所述透明氧化物材料膜层为IGZO为例,经过测试表明,经过紫外光照射4个小时,经过照射的透明氧化物材料膜层的部分的电阻率(resistivity)为 4.6×10^{-3} ,迁移率(hall mobility)为 $14.6 \text{ cm}^2/\text{V}$,载流子浓度(carrier concentration)为 $1.6 \times 10^{12} \text{ cm}^{-2}$,且经过一段时间(本测试采用4周)的老化测试,被紫外线照射的透明氧化物材料膜层的导电性能、迁移率及载流子的浓度几乎没有发生变化。

[0063] S108,沉积透明导电氧化物膜层,并剥离所述第一光阻图案。

[0064] S109,在所述透明导电氧化物膜层上沉积第二光阻层。

[0065] S110,对所述第二光阻层进行图案化,以定义出设置在所述第一导电部141远离所述绝缘层130的表面上的源区150,以及设置在所述第二导电部142远离所述绝缘层130的表面上的漏区160,并剥离所述第二光阻层。具体地,所述步骤S110包括:对所述第二光阻层进行图案化,以定义出设置在所述第一导电部141远离所述绝缘层130的表面上的源区150,设置在所述第二导电部142远离所述绝缘层130的表面上的漏区160,以及设置在第二导电部142远离所述绝缘层130的表面上的与所述漏区160同层设置且与所述漏区160电连接的像素电极190。制备所述源区150、所述漏区160(及所述像素电极190)的过程使用了第二道光罩。

[0066] S111,形成覆盖所述源区150、所述漏区160及所述有源层170的钝化层180。

[0067] 相较于现有技术,本发明的薄膜晶体管的制备方法中采用两道光罩工艺制备出了薄膜晶体管,从而减小了光罩的使用次数,简化了薄膜晶体管的制程。且本发明的薄膜晶体管10中的源区150通过第一导电部141与有源层170接触,减小了源区150与有源层170之间的接触电阻,提升了源区150与有源层170之间的接触特性;另外,本发明的薄膜晶体管10中的漏区160通过第二导电部142与有源层170接触,减小了漏区160与有源层170之间的接触电阻,提升了漏区160与有源层170之间的接触特性。以上所揭露的仅为本发明一种较佳实施例而已,当然不能以此来限定本发明之权利范围,本领域普通技术人员可以理解实现上述实施例的全部或部分流程,并依本发明权利要求所作的等同变化,仍属于发明所涵盖的范围。

10

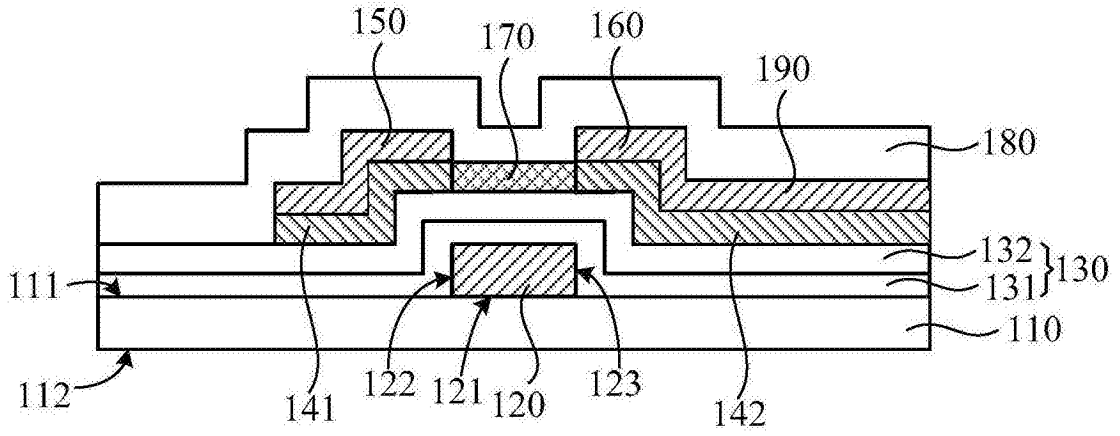


图1

1

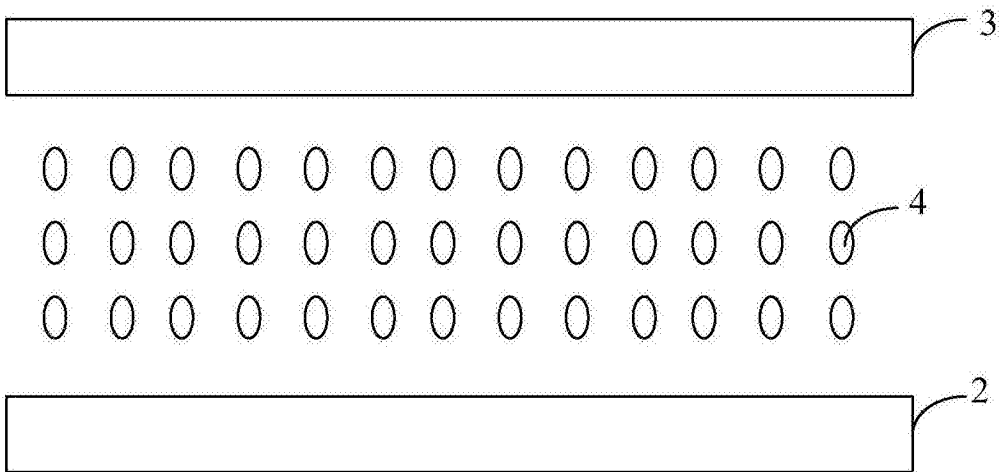


图2

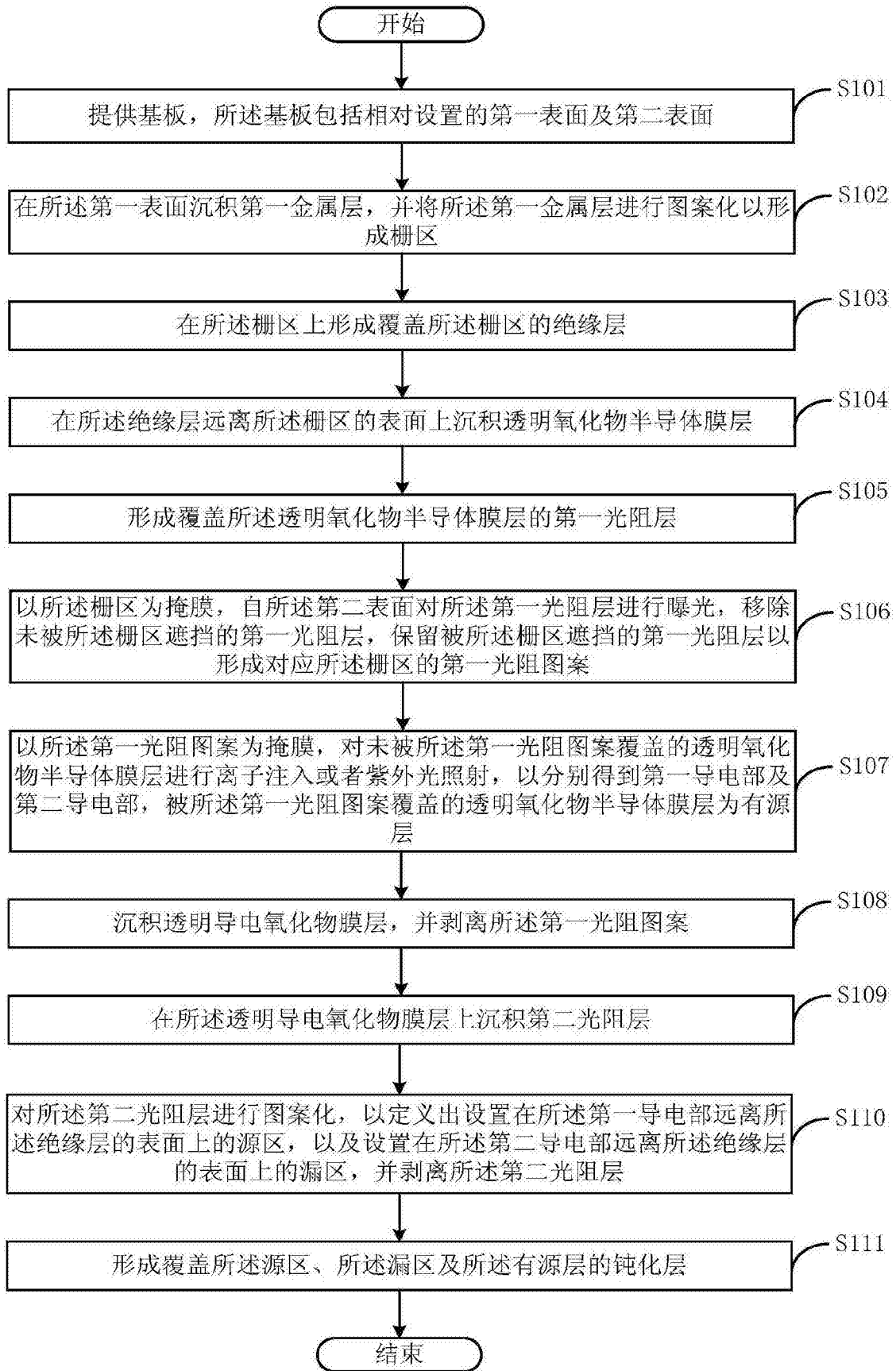


图3