

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2022年3月31日 (31.03.2022)



(10) 国际公布号
WO 2022/062747 A1

(51) 国际专利分类号:
G09G 3/3233 (2016.01) **G09G 3/3258** (2016.01)

(21) 国际申请号: PCT/CN2021/112069

(22) 国际申请日: 2021年8月11日 (11.08.2021)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
202011041915.9 2020年9月28日 (28.09.2020) CN

(71) 申请人: 京东方科技集团股份有限公司
(BOE TECHNOLOGY GROUP CO., LTD.) [CN/CN];
中国北京市朝阳区酒仙桥路10号,
Beijing 100015 (CN)。

(72) 发明人: 郑灿(ZHENG, Can); 中国北京市北京经济技术开发区地泽路9号, Beijing 100176 (CN)。 皇甫鲁江(HUANGFU, Lujiang); 中国北京市北京经济技术开发区地泽路9号, Beijing 100176 (CN)。 刘利宾(LIU, Libin); 中国北京市北京经济技术开发区地泽路9号, Beijing 100176 (CN)。 史世明(SHI, Shiming); 中国北京市北京经济技术开发区地泽路9号, Beijing 100176 (CN)。

(74) 代理人: 北京银龙知识产权代理有限公司(DRAGON INTELLECTUAL PROPERTY LAW

FIRM); 中国北京市海淀区西直门北大街32号院枫蓝国际中心2号楼10层, Beijing 100082 (CN)。

(81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

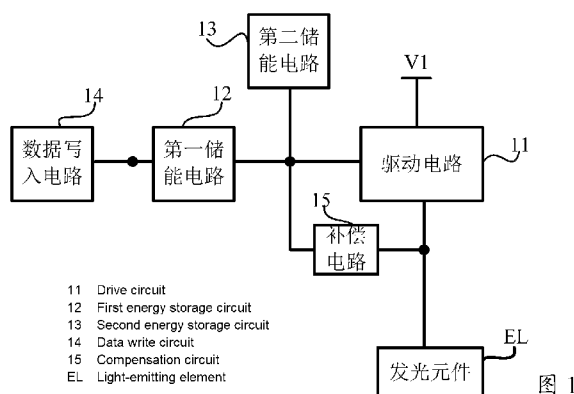
(84) 指定国(除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。

(54) Title: PIXEL CIRCUIT, PIXEL DRIVING METHOD, DISPLAY PANEL AND DISPLAY APPARATUS

(54) 发明名称: 像素电路、像素驱动方法、显示面板和显示装置



(57) Abstract: Provided are a pixel circuit, a pixel driving method, a display panel and a display apparatus. The pixel circuit comprises a light-emitting element, a drive circuit, a first energy storage circuit, a second energy storage circuit, a data write circuit and a compensation circuit, wherein the data write circuit is used for controlling, under the control of a gate drive signal provided by a gate line, the writing of a data voltage into a first end of the first energy storage circuit; the compensation circuit is controlled by a compensation control signal, and a control end of the drive circuit is in communication with a second end of the drive circuit; and the drive circuit is used for generating, under the control of the electric potential of the control end thereof, a drive current which is used for driving the light-emitting element. By means of the present disclosure, a threshold voltage compensation time can be adjusted, and mura (uneven brightness) problems caused by a short threshold voltage compensation time under a high frequency condition are reduced.



WO 2022/062747 A1

(57) 摘要: 本公开提供一种像素电路、像素驱动方法、显示面板和显示装置。像素电路包括发光元件、驱动电路、第一储能电路、第二储能电路、数据写入电路和补偿电路；数据写入电路在栅线提供的栅极驱动信号的控制下，控制将数据电压写入第一储能电路的第一端；补偿电路在补偿控制信号的控制下，所述驱动电路的控制端与驱动电路的第二端之间连通；所述驱动电路用于在其控制端的电位的控制下，生成驱动发光元件的驱动电流。本公开能够调节阈值电压补偿时间，降低因高频条件下阈值电压补偿时间短而引起的mura(亮度不均匀)问题。

像素电路、像素驱动方法、显示面板和显示装置

相关申请的交叉引用

本申请主张在 2020 年 9 月 28 日在中国提交的中国专利申请号 No. 202011041915.9 的优先权，其全部内容通过引用包含于此。

技术领域

本公开涉及显示技术领域，尤其涉及一种像素电路、像素驱动方法、显示面板和显示装置。

背景技术

在相关的像素电路中，采用栅线同时控制数据电压写入和对于驱动晶体管的阈值电压的补偿，由于栅线提供的栅极驱动信号的脉宽是固定的，会产生因高频条件下阈值电压补偿时间短而引起的 mura（亮度不均匀）问题，使得显示面板部不用于高频显示。

发明内容

在一个方面中，本公开实施例提供了一种像素电路，包括发光元件、驱动电路、第一储能电路、第二储能电路、数据写入电路和补偿电路；

所述数据写入电路分别与栅线、数据线和所述第一储能电路的第一端电连接电连接，用于在所述栅线提供的栅极驱动信号的控制下，控制将所述数据线提供的数据电压写入所述第一储能电路的第一端；

所述第一储能电路的第二端与所述驱动电路的控制端电连接，所述第一储能电路用于储存电能；

所述驱动电路的第一端与第一电压端电连接；

所述补偿电路分别与补偿控制线、所述驱动电路的控制端和所述驱动电路的第二端电连接，用于在所述补偿控制线提供的补偿控制信号的控制下，控制所述驱动电路的控制端与所述驱动电路的第二端之间连通；

所述第二储能电路与所述驱动电路的控制端电连接，用于储存电能；

所述驱动电路用于在其控制端的电位的控制下，生成驱动发光元件的驱动电流。

可选的，所述补偿电路包括补偿控制晶体管；

所述补偿控制晶体管的控制极与所述补偿控制线电连接，所述补偿控制晶体管的第一极与所述驱动电路的控制端电连接，所述补偿控制晶体管的第二极与所述驱动电路的第二端电连接；

所述补偿晶体管为氧化物晶体管。

可选的，本公开至少一实施例所述的像素电路还包括第一复位电路；

所述第一复位电路分别与复位控制线、开关控制线、所述驱动电路的控制端、所述第一储能电路的第一端、初始电压端和参考电压端电连接，用于在所述复位控制线提供的复位控制信号和所述开关控制线提供的开关控制信号的控制下，将所述初始电压端提供的初始电压写入所述驱动电路的控制端，还用于在所述复位控制信号的控制下，将所述参考电压端提供的参考电压写入所述第一储能电路的第一端。

可选的，所述第一复位电路包括第一复位晶体管、开关控制晶体管和第二复位晶体管；

所述开关控制晶体管的控制极与所述开关控制线电连接；

所述第一复位晶体管的控制极与所述复位控制线电连接，所述第一复位晶体管的第一极与所述初始电压端电连接，所述第一复位晶体管的第二极与所述开关控制晶体管的第一极电连接；所述开关控制晶体管的第二极与所述驱动电路的控制端电连接；

所述第二复位晶体管的控制极与所述复位控制线电连接，所述第二复位晶体管的第一极与所述参考电压端电连接，所述第二复位晶体管的第二极与所述第一储能电路的第一端电连接；

所述第一复位晶体管和所述第二复位晶体管都为氧化物晶体管。

可选的，本公开至少一实施例所述的像素电路还包括发光控制电路；

所述发光控制电路的控制端与发光控制线电连接，所述发光控制电路的第一端与所述驱动电路的第二端电连接，所述发光控制电路的第二端与所述发光元件的第一极电连接；所述发光控制电路用于在所述发光控制线提供的

发光控制信号的控制下，控制所述驱动电路的第二端与所述发光元件的第一极之间连通；

所述发光元件的第二极与第二电压端电连接。

可选的，本公开至少一实施例所述的像素电路还包括第二复位电路；

所述第二复位电路的控制端与栅线电连接，所述第二复位电路的第一端与所述初始电压端电连接，所述第二复位电路的第二端与所述发光元件的第一极电连接，所述第二复位电路用于在所述栅极驱动信号的控制下，将所述初始电压端提供的初始电压写入所述发光元件的第一极。

可选的，所述发光控制电路包括发光控制晶体管，所述第二复位电路包括第三复位晶体管；

所述发光控制晶体管的控制极与所述发光控制线电连接，所述发光控制晶体管的第一极与所述驱动电路的第二端电连接，所述发光控制晶体管的第二极与所述发光元件的第一极电连接；

所述第三复位晶体管的控制极与所述栅线电连接，所述第三复位晶体管的第一极与所述初始电压端电连接，所述第三复位晶体管的第二极与所述发光元件的第一极电连接。

可选的，所述发光控制晶体管和所述第三复位晶体管为低温多晶硅晶体管。

可选的，所述数据写入电路包括数据写入晶体管；所述驱动电路包括驱动晶体管；所述第一储能电路包括第一存储电容，所述第二储能电路包括第二存储电容；

所述数据写入晶体管的控制极与所述栅线电连接，所述数据写入晶体管的第一极与所述数据线电连接，所述数据写入晶体管的第二极与所述第一存储电容的第一端电连接；

所述驱动晶体管的控制极与所述第一存储电容的第二端电连接，所述驱动晶体管的第一极与所述第一电压端电连接，所述驱动晶体管的第二极为所述驱动晶体管的第二端；

所述第一存储电容的第二端与所述驱动晶体管的控制极电连接；

所述第二存储电容的第一端与所述驱动晶体管的控制极电连接，所述第

二存储电容的第二端与所述第一电压端电连接。

可选的,所述数据写入晶体管和所述驱动晶体管都为低温多晶硅晶体管。

在第二个方面中,本公开实施例所述的像素电路的驱动方法,应用于上述的像素电路,所述像素电路的驱动方法包括:

数据写入电路在栅极驱动信号的控制下,控制将数据电压写入第一储能电路的第一端;

补偿电路在补偿控制信号的控制下,控制驱动电路的控制端与驱动电路的第二端之间连通;

驱动电路在其控制端的电位的控制下,生成驱动发光元件的驱动电流。

可选的,所述补偿控制信号为脉冲信号,所述补偿控制信号的脉冲宽度可调。

在第三个方面中,本公开实施例还提供了一种显示面板,包括上述的像素电路。

在第四个方面中,本公开实施例还提供了一种显示装置,包括上述的显示面板。

附图说明

图1是本发明实施例所述的像素电路的结构图;

图2是本发明至少一实施例所述的像素电路的结构图;

图3是本发明至少一实施例所述的像素电路的结构图;

图4是本发明至少一实施例所述的像素电路的电路图;

图5是本发明如图4所示的像素电路的至少一实施例的工作时序图。

具体实施方式

下面将结合本公开实施例中的附图,对本公开实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例仅仅是本公开一部分实施例,而不是全部的实施例。基于本公开中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都属于本公开保护的范围。

本公开所有实施例中采用的晶体管均可以为三极管、薄膜晶体管或场效

应管或其他特性相同的器件。在本公开实施例中，为区分晶体管除控制极之外的两极，将其中一极称为第一极，另一极称为第二极。

在实际操作时，当所述晶体管为三极管时，所述控制极可以为基极，所述第一极可以为集电极，所述第二极可以为发射极；或者，所述控制极可以为基极，所述第一极可以为发射极，所述第二极可以为集电极。

在实际操作时，当所述晶体管为薄膜晶体管或场效应管时，所述控制极可以为栅极，所述第一极可以为漏极，所述第二极可以为源极；或者，所述控制极可以为栅极，所述第一极可以为源极，所述第二极可以为漏极。

如图 1 所示，本公开实施例所述的像素电路包括发光元件 EL、驱动电路 11、第一储能电路 12、第二储能电路 13、数据写入电路 14 和补偿电路 15；

所述数据写入电路 14 分别与栅线 S_n 、数据线和所述第一储能电路 12 的第一端电连接，用于在所述栅线 S_n 提供的栅极驱动信号的控制下，控制将所述数据线提供的的数据电压 V_{dt} 写入所述第一储能电路 12 的第一端；

所述第一储能电路 12 的第二端与所述驱动电路 11 的控制端电连接，所述第一储能电路 12 用于储存电能；

所述驱动电路 11 的第一端与第一电压端 V_1 电连接；

所述补偿电路 15 分别与补偿控制线 AZ_n 、所述驱动电路 11 的控制端和所述驱动电路 11 的第二端电连接，用于在所述补偿控制线 AZ_n 提供的补偿控制信号的控制下，控制所述驱动电路 11 的控制端与所述驱动电路 11 的第二端之间连通；

所述第二储能电路 13 与所述驱动电路 11 的控制端电连接，用于储存电能；

所述驱动电路 11 用于在其控制端的电位的控制下，生成驱动发光元件 EL 的驱动电流。

在本公开至少一实施例中， V_1 可以为高电压端，但不以此为限。

在图 1 所示的实施例中，所述驱动电路 11 的第二端与所述发光元件 EL 的第一极电连接，所述发光元件 EL 的第二极与第二电压端电连接，但不以此为限。在本公开至少一实施例中，所述驱动电路 11 的第二端可以通过发光控制电路与所述发光元件的第一极电连接，所述发光控制电路可以在发光控

制信号的控制下，控制所述驱动电路 11 的第二端与所述发光元件的第一极之间的通断。

本公开至少一实施例所述的像素电路在工作时，通过栅线 S_n （所述栅线 S_n 可以为栅线）来控制数据写入电路 14 的数据写入，通过补偿控制线 AZ_n 来控制所述补偿电路 15 进行阈值电压补偿（所述阈值电压为驱动电路中的驱动晶体管的阈值电压），其中，所述补偿控制线 AZ_n 提供的补偿控制信号可以为方波信号，所述补偿控制信号的脉冲宽度可调，以能够调节阈值电压补偿时间，降低因高频条件下阈值电压补偿时间短而引起的 mura（亮度不均匀）问题。

在本公开至少一实施例中，所述第一储能电路 12 可以用于存储由数据写入电路写入驱动电路 11 的控制端的数据电压 V_{dt} ，所述第二储能电路 13 可以用于存储驱动电路 11 中的驱动晶体管的阈值电压，但不以此为限。

可选的，所述补偿电路包括补偿控制晶体管；

所述补偿控制晶体管的控制极与所述补偿控制线电连接，所述补偿控制晶体管的第一极与所述驱动电路的控制端电连接，所述补偿控制晶管的第二极与所述驱动电路的第二端电连接；

所述补偿晶体管为氧化物晶体管。

在本公开至少一实施例中，所述补偿晶体管为氧化物晶体管，所述氧化物晶体管的漏电流比较小，能够很好的实现在发光阶段，驱动电路的控制端的电位的保持。

在具体实施时，如图 2 所示，在图 1 所示的像素电路的实施例的基础上，本公开至少一实施例所述的像素电路还可以包括第一复位电路 20；

所述第一复位电路 20 分别与复位控制线 AZ_{n-1} 、开关控制线 Sc 、所述驱动电路 11 的控制端、所述第一储能电路 12 的第一端、初始电压端和参考电压端电连接，用于在所述复位控制线 AZ_{n-1} 提供的复位控制信号和所述开关控制线 Sc 提供的开关控制信号的控制下，将所述初始电压端提供的初始电压 V_i 写入所述驱动电路 11 的控制端，将所述参考电压端提供的参考电压 V_r 写入所述第一储能电路 12 的第一端。

本公开如图 2 所示的像素电路的至少一实施例在工作时，在复位阶段，在复位控制信号和开关控制信号的控制下，第一复位电路 20 将 V_i 写入驱动

电路 11 的控制端，以使得在补偿阶段开始时，所述驱动电路 11 包括的驱动晶体管能够导通；

并且，在复位阶段，在复位控制信号的控制下，第一复位电路 20 将 V_r 写入第一储能电路 12 的第一端，以便所述数据电压 V_{dt} 能够正确写入。

在具体实施时，当所述驱动晶体管为 p 型晶体管时，所述初始电压 V_i 可以为低电压；

可选的，所述参考电压可以根据所述数据电压的范围选定。

在本公开至少一实施例中，所述补偿控制线 AZ_n 提供的补偿控制信号和所述复位控制线 AZ_{n-1} 提供的复位控制信号可以由同一移位寄存器提供，所述复位控制线 AZ_{n-1} 可以为与 AZ_n 相邻的上一级补偿控制线，但不以此为限。

可选的，所述第一复位电路包括第一复位晶体管、开关控制晶体管和第二复位晶体管；

所述开关控制晶体管的控制极与所述开关控制线电连接；

所述第一复位晶体管的控制极与所述复位控制线电连接，所述第一复位晶体管的第一极与所述初始电压端电连接，所述第一复位晶体管的第二极与所述开关控制晶体管的第一极电连接；所述开关控制晶体管的第二极与所述驱动电路的控制端电连接；

所述第二复位晶体管的控制极与所述复位控制线电连接，所述第二复位晶体管的第一极与所述参考电压端电连接，所述第二复位晶体管的第二极与所述第一储能电路的第一端电连接；

所述第一复位晶体管和所述第二复位晶体管都为氧化物晶体管。

在本公开至少一实施例中，采用开关控制晶体的目的为在补偿阶段，初始电压不会被写入至驱动电路的控制端。

可选的，当本公开至少一实施例中的发光控制线为第 n 行发光控制线时（在本公开至少一实施例中， n 为正整数），所述开关控制线可以为第 $n+1$ 行发光控制线，这样可以减少采用的控制线的数量，此时所述第一复位晶体管的类型与所述开关控制晶体管的类型不同；例如，所述第一复位晶体管为 n 型晶体管，所述开关晶体管为 p 型晶体管；但不以此为限。

在本公开至少一实施例中，所述第一复位晶体管和所述第二复位晶体管

都为氧化物晶体管；所述氧化物晶体管的漏电流比较小，能够很好的实现在发光阶段，驱动电路的控制端的电位的保持。

在本公开至少一实施例中，T8 为低温多晶硅晶体管，但不以此为限。由于在发光阶段包括的大部分时间内，T8 打开，因此此时不需要减小 T8 的漏电流，无需将 T8 设计为氧化物晶体管。

在本公开至少一实施例中，所述的像素电路还可以包括发光控制电路；所述发光控制电路的控制端与发光控制线电连接，所述发光控制电路的第一端与所述驱动电路的第二端电连接，所述发光控制电路的第二端与所述发光元件的第一极电连接；所述发光控制电路用于在所述发光控制线提供的发光控制信号的控制下，控制所述驱动电路的第二端与所述发光元件的第一极之间连通；

所述发光元件的第二极与第二电压端电连接。

可选的，所述第二电压端为地端或低电压端。

在具体实施时，本公开至少一实施例所述的像素电路还可以包括第二复位电路；

所述第二复位电路的控制端与栅线电连接，所述第二复位电路的第一端与所述初始电压端电连接，所述第二复位电路的第二端与所述发光元件的第一极电连接，所述第二复位电路用于在所述栅极驱动信号的控制下，将所述初始电压端提供的初始电压写入所述发光元件的第一极，以控制清除所述发光元件中残留的电荷。

如图 3 所示，在图 2 所示的像素电路的至少一实施例的基础上，本公开至少一实施例所述的像素电路还包括发光控制电路 31 和第二复位电路 32；

所述发光控制电路 31 的控制端与发光控制线 E_n 电连接，所述发光控制电路 31 的第一端与所述驱动电路 11 的第二端电连接，所述发光控制电路 31 的第二端与所述发光元件 EL 的第一极电连接；所述发光控制电路 31 用于在所述发光控制线 E_n 提供的发光控制信号的控制下，控制所述驱动电路 11 的第二端与所述发光元件 EL 的第一极之间连通；

所述发光元件 EL 的第二极与第二电压端 V2 电连接；

所述第二复位电路 32 的控制端与栅线 S_n 电连接，所述第二复位电路 32

的第一端与所述初始电压端电连接,所述第二复位电路 32 的第二端与所述发光元件 EL 的第一极电连接,所述第二复位电路 32 用于在 S_n 提供的栅极驱动信号的控制下,将所述初始电压端提供的初始电压 V_i 写入所述发光元件 EL 的第一极,以清除所述发光元件 EL 中残留的电荷。

本公开如图 3 所示的像素电路的至少一实施例在工作时,发光控制电路 31 在发光控制信号的控制下,控制驱动电路 11 与发光元件 EL 之间连通或断开,所述第二复位电路 32 在栅极驱动信号的控制下,将初始电压 V_i 写入发光元件 EL 的第一极,以清除所述发光元件 EL 中残留的电荷。

本公开如图 3 所示的像素电路的至少一实施例在工作时,显示周期可以包括复位阶段、补偿阶段、数据写入阶段和发光阶段;

在复位阶段,第一复位电路在开关控制信号的控制下,控制驱动电路的控制端与第一复位电路之间连通,第一复位电路在复位控制信号的控制下,控制将初始电压 V_i 写入驱动电路的控制端,第一复位电路在复位控制信号的控制下,将参考电压 V_r 写入第一储能电路的第一端;

在补偿阶段,第一复位电路在开关控制信号的控制下,控制驱动电路的控制端与第一复位电路之间断开,第一复位电路在复位控制信号的控制下,将参考电压 V_r 写入第一储能电路的第一端,补偿控制电路在补偿控制信号的控制下,控制驱动电路的控制端与所述驱动电路的第二端之间连通,在补偿阶段开始时,所述驱动电路在其控制端的电位的控制下,控制所述驱动电路的第一端与所述驱动电路的第二端之间连通,第一电压端提供的第一电压信号通过驱动电路和补偿电路为第二储能电路充电,以提升驱动电路的控制端的电位,直至驱动电路的控制端的电位变为 $V_{01}-|V_{th_T3}|$,其中, V_{01} 为所述第一电压信号的电压值, V_{th_T3} 为驱动电路中的驱动晶体管的阈值电压;所述补偿阶段持续的时间(该时间也即阈值电压补偿时间)可以根据实际需要调节;

在数据写入阶段,数据写入电路在栅极驱动信号的控制下,将数据线提供的数据电压写入第一储能电路的第一端,以相应改变驱动电路的控制端的电位;第二复位电路在所述栅极驱动信号的控制下,将初始电压 V_i 写入发光元件的第一极;

在发光阶段，发光控制电路在发光控制信号的控制下，控制驱动电路的第二端与发光元件的第一极之间连通，驱动电路驱动发光元件发光。

在补偿阶段 t2，En+1 提供高电压信号，En 提供高电压信号，AZn-1 提供高电压信号，AZn 提供高电压信号，Sn 提供高电压信号，T2、T4 和 T5 打开，T8 关断，T4 关断，T1 关断，在补偿阶段 t2 开始时，T3 打开，Vdd 通过打开的 T3 和 T2 为 C2 充电，以提升 N1 的电位，直至 N1 的电位变为 $V_{dd}-|V_{th_T3}|$ ，T3 关断，其中 V_{th_T3} 为 T3 的阈值电压；由于 AZn 提供的补偿控制信号的脉宽和 AZn-1 提供的复位控制信号的脉宽可调，因此补偿阶段 t2 持续的时间（该时间即为补偿时间）可以根据实际 mura 程度调节；

在数据写入阶段 t3，En+1 和 En 提供高电压信号，AZn-1 提供低电压信号，AZn 提供低电压信号，Sn 提供低电压信号，数据线提供数据电压 Vdt，T1 打开，Vdt 写入 N2，N1 的电位变为 $V_{dd}-|V_{th_T3}|+(V_{dt}-V_r)C_{1z}/(C_{1z}+C_{2z})$ ，其中，C1z 为 C1 的电容值，C2z 为 C2 的电容值；T8 关闭，T7 关闭，T2 关闭，T5 关闭；T4 打开，以将 Vi 写入 O1 的阳极，以清除 O1 的阳极残留的电荷；

在发光阶段 t4，En 提供低电压信号，AZn-1 提供低电压信号，AZn 提供低电压信号，Sn 提供高电压信号，T6 和 T1 关断，T4、T5 和 T6 关闭，T2 关闭，N1 的电位维持为其在 t3 时的电位，T7 打开，T3 驱动 O1 发光，T3 驱动 O3 的驱动电流 I 等于 $K[(V_{dt}-V_r)C_{1z}/(C_{1z}+C_{2z})]^2$ ，其中，K 为 T3 的电流系数，由上可知，I 与 T3 的阈值电压无关。

可选的，所述发光控制电路包括发光控制晶体管，所述第二复位电路包括第三复位晶体管；

所述发光控制晶体管的控制极与所述发光控制线电连接，所述发光控制晶体管的第一极与所述驱动电路的第二端电连接，所述发光控制晶体管的第二极与所述发光元件的第一极电连接；

所述第三复位晶体管的控制极与所述栅线电连接，所述第三复位晶体管的第一极与所述初始电压端电连接，所述第三复位晶体管的第二极与所述发光元件的第一极电连接。

在本公开至少一实施例中，所述发光控制晶体管和所述第三复位晶体管

可以为低温多晶硅晶体管。

可选的，所述数据写入电路包括数据写入晶体管；所述驱动电路包括驱动晶体管；所述第一储能电路包括第一存储电容，所述第二储能电路包括第二存储电容；

所述数据写入晶体管的控制极与所述栅线电连接，所述数据写入晶体管的第一极与所述数据线电连接，所述数据写入晶体管的第二极与所述第一存储电容的第一端电连接；

所述驱动晶体管的控制极与所述第一存储电容的第二端电连接，所述驱动晶体管的第一极与所述第一电压端电连接，所述驱动晶体管的第二极为所述驱动晶体管的第二端；

所述第一存储电容的第二端与所述驱动晶体管的控制极电连接；

所述第二存储电容的第一端与所述驱动晶体管的控制极电连接，所述第二存储电容的第二端与所述第一电压端电连接。

在本公开至少一实施例中，所述数据写入晶体管和所述驱动晶体管都可以为低温多晶硅晶体管。

在本公开至少一实施例中，所述发光元件可以为有机发光二极管，但不以此为限。

如图 4 所示，在图 3 所示的像素电路的至少一实施例的基础上，在本公开至少一实施例所述的像素电路中，所述发光元件为有机发光二极管 O1；

所述开关控制线为第 $n+1$ 发光控制线 E_{n+1} ；

所述第一复位电路 20 包括第一复位晶体管 T4、开关控制晶体管 T8 和第二复位晶体管 T5；所述驱动电路 11 包括驱动晶体管 T3；所述第一储能电路 12 包括第一存储电容 C1；所述补偿电路 15 包括补偿晶体管 T2；

T2 的栅极与补偿控制线 AZ_n 电连接，T2 的源极与驱动晶体管 T3 的栅极电连接，T2 的漏极与 T3 的漏极电连接；

所述开关控制晶体管 T8 的栅极与 E_{n+1} 电连接；

所述第一复位晶体管 T4 的栅极与所述复位控制线 AZ_{n-1} 电连接，所述第一复位晶体管 T4 的漏极与所述初始电压端电连接，所述第一复位晶体管 T4 的源极与所述开关控制晶体管 T8 的源极电连接；所述开关控制晶体管 T8

的漏极与所述驱动晶体管 T3 的栅极电连接；所述初始电压端用于提供初始电压 V_i ；

所述第二复位晶体管 T5 的栅极与所述复位控制线 AZn-1 电连接，所述第二复位晶体管 T5 的漏极与所述参考电压端电连接，所述第二复位晶体管 T5 的源极与所述第一存储电容的第一端电连接；所述参考电压端用于提供参考电压 V_r ；

所述发光控制电路 31 包括发光控制晶体管 T7，所述第二复位电路 32 包括第三复位晶体管 T6；

所述发光控制晶体管 T7 的栅极与所述发光控制线 E_n 电连接，所述发光控制晶体管 T7 的源极与所述驱动晶体管 T3 的漏极电连接，所述发光控制晶体管 T7 的漏极与所述有机发光二极管的阳极电连接；

所述第三复位晶体管 T6 的栅极与所述栅线 S_n 电连接，所述第三复位晶体管 T6 的源极与所述初始电压端电连接，所述第三复位晶体管 T6 的漏极与 O1 的阳极电连接；O1 的阴极与低电压端电连接，所述低电压端用于提供低电压 V_{ss} ；

所述数据写入电路 14 包括数据写入晶体管 T1；所述驱动电路 11 包括驱动晶体管；所述第二储能电路 13 包括第二存储电容 C2；

所述数据写入晶体管 T1 的栅极与所述栅线 S_n 电连接，所述数据写入晶体管 T1 的源极与所述数据线电连接，所述数据写入晶体管 T1 的漏极与所述第一存储电容 C1 的第一端电连接；所述数据线用于提供数据电压 V_{dt} ；

所述驱动晶体管 T3 的栅极与所述第一存储电容 C1 的第二端电连接，所述驱动晶体管 T3 的源极与高电压端电连接；所述高电压端用于提供高电压 V_{dd} ；

所述第一存储电容 C1 的第二端与所述驱动晶体管 T3 的栅极电连接；

所述第二存储电容 C2 的第一端与所述驱动晶体管 T3 的栅极电连接，所述第二存储电容 C2 的第二端与所述高电压端电连接。

在图 4 所示的像素电路的至少一实施例中，N1 为与 T3 的栅极电连接的第一节点，N2 为与 C1 的第一端电连接的第二节点，N3 为与 T3 的漏极电连接的第三节点，N4 为第四节点。

在本公开如图 4 所示的像素电路的至少一实施例中，T3、T7、T1、T8 和 T6 为 p 型晶体管，T2、T4 和 T5 为 n 型晶体管；

T3、T7、T1、T8 和 T6 为 LTPS（低温多晶硅）TFT（薄膜晶体管），以保证像素电路补偿、数据写入，以及驱动发光元件发光时的驱动电流，以实现高频率刷新频率下的数据写入和阈值电压补偿；

T2、T4 和 T5 为氧化物 TFT（薄膜晶体管），以减小关键节点（所述关键节点可以为第一节点 N1、第三节点 N3）的漏电，实现低频显示时关键节点电位的保持，实现低频显示；本公开至少一实施例所述的像素电路可以实现 1Hz-120Hz 的刷新频率显示。

本公开如图 4 所示的像素电路的至少一实施例在工作时，AZn 提供的补偿控制信号的脉冲宽度可调，可以通过调节所述补偿控制信号的脉冲宽度，来调节阈值电压补偿时间，以降低因高频条件下阈值电压补偿时间短引起的 mura 问题。

如图 5 所示，本公开如图 4 所示的像素电路的至少一实施例在工作时，显示周期包括依次设置的复位阶段 t1、补偿阶段 t2、数据写入阶段 t3 和发光阶段 t4；

在复位阶段 t1，En+1 提供低电压信号，AZn-1 提供高电压信号，AZn 提供低电压信号，T4、T5 和 T8 开启，以使得 Vr 写入 N2，并将 Vi 写入 N1；Sn 提供高电压信号，En 提供高电压信号，T2、T1、T6 和 T7 关断；

在补偿阶段 t2，En+1 提供高电压信号，En 提供高电压信号，AZn-1 提供高电压信号，AZn 提供高电压信号，Sn 提供高电压信号，T2、T4 和 T5 打开，T8 关断，T4 关断，T1 关断，在补偿阶段 t2 开始时，T3 打开，Vdd 通过打开的 T3 和 T2 为 C2 充电，以提升 N1 的电位，直至 N1 的电位变为 $V_{dd}-|V_{th_T3}|$ ，T3 关断，其中 V_{th_T3} 为 T3 的阈值电压；由于 AZn 提供的补偿控制信号的脉宽和 AZn-1 提供的复位控制信号的脉宽可调，因此补偿阶段 t2 持续的时间（该时间即为补偿时间）可以根据实际 mura 程度调节；

在数据写入阶段 t3，En+1 和 En 提供高电压信号，AZn-1 提供低电压信号，AZn 提供低电压信号，Sn 提供低电压信号，数据线提供数据电压 Vdt，T1 打开，Vdt 写入 N2，N1 的电位变为 $V_{dd}-|V_{th_T3}|+(Vdt-Vr)C1z/(C1z+C2z)$ ，

其中，C1z 为 C1 的电容值，C2z 为 C2 的电容值；T8 关闭，T7 关闭，T2 关闭，T5 关闭；T4 打开，以将 Vi 写入 O1 的阳极，以清除 O1 的阳极残留的电荷；

在发光阶段 t4，En 提供低电压信号，AZn-1 提供低电压信号，AZn 提供低电压信号，Sn 提供高电压信号，T6 和 T1 关断，T4、T5 和 T6 关闭，T2 关闭，N1 的电位维持为其在 t3 时的电位，T7 打开，T3 驱动 O1 发光，T3 驱动 O3 的驱动电流 I 等于 $K[(V_{dt}-V_r) C_{1z}/(C_{1z}+C_{2z})]^2$ ，其中，K 为 T3 的电流系数，由上可知，I 与 T3 的阈值电压无关。

本公开实施例所述的像素电路的驱动方法，应用于上述的像素电路，所述像素电路的驱动方法包括：

数据写入电路在栅极驱动信号的控制下，控制将数据电压写入第一储能电路的第一端；

补偿电路在补偿控制信号的控制下，控制驱动电路的控制端与驱动电路的第二端之间连通；

驱动电路在其控制端的电位的控制下，生成驱动发光元件的驱动电流。

在本公开至少一实施例中，所述补偿控制信号可以为脉冲信号，所述补偿控制信号的脉冲宽度可调，以能够调节阈值电压补偿时间，降低因高频条件下阈值电压补偿时间短而引起的 mura（亮度不均匀）问题。

本公开实施例所述的显示面板包括上述的像素电路。

本公开实施例所述的显示装置包括上述的显示面板。

本公开实施例所述的显示装置包括上述的像素电路。

本公开实施例所提供的显示装置可以为手机、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。

以上所述是本公开的优选实施方式，应当指出，对于本技术领域的普通技术人员来说，在不脱离本公开所述原理的前提下，还可以作出若干改进和润饰，这些改进和润饰也应视为本公开的保护范围。

权利要求书

1、一种像素电路，包括发光元件、驱动电路、第一储能电路、第二储能电路、数据写入电路和补偿电路；

所述数据写入电路分别与栅线、数据线和所述第一储能电路的第一端电连接，用于在所述栅线提供的栅极驱动信号的控制下，控制将所述数据线提供的数据电压写入所述第一储能电路的第一端；

所述第一储能电路的第二端与所述驱动电路的控制端电连接，所述第一储能电路用于储存电能；

所述驱动电路的第一端与第一电压端电连接；

所述补偿电路分别与补偿控制线、所述驱动电路的控制端和所述驱动电路的第二端电连接，用于在所述补偿控制线提供的补偿控制信号的控制下，控制所述驱动电路的控制端与所述驱动电路的第二端之间连通；

所述第二储能电路与所述驱动电路的控制端电连接，用于储存电能；

所述驱动电路用于在其控制端的电位的控制下，生成驱动发光元件的驱动电流。

2、如权利要求1所述的像素电路，其中，所述补偿电路包括补偿控制晶体管；

所述补偿控制晶体管的控制极与所述补偿控制线电连接，所述补偿控制晶体管的第一极与所述驱动电路的控制端电连接，所述补偿控制晶体管的第二极与所述驱动电路的第二端电连接；

所述补偿晶体管为氧化物晶体管。

3、如权利要求1所述的像素电路，其中，还包括第一复位电路；

所述第一复位电路分别与复位控制线、开关控制线、所述驱动电路的控制端、所述第一储能电路的第一端、初始电压端和参考电压端电连接，用于在所述复位控制线提供的复位控制信号和所述开关控制线提供的开关控制信号的控制下，将所述初始电压端提供的初始电压写入所述驱动电路的控制端，还用于在所述复位控制信号的控制下，将所述参考电压端提供的参考电压写入所述第一储能电路的第一端。

4、如权利要求3所述的像素电路，其中，所述第一复位电路包括第一复

位晶体管、开关控制晶体管和第二复位晶体管；

所述开关控制晶体管的控制极与所述开关控制线电连接；

所述第一复位晶体管的控制极与所述复位控制线电连接，所述第一复位晶体管的第一极与所述初始电压端电连接，所述第一复位晶体管的第二极与所述开关控制晶体管的第一极电连接；所述开关控制晶体管的第二极与所述驱动电路的控制端电连接；

所述第二复位晶体管的控制极与所述复位控制线电连接，所述第二复位晶体管的第一极与所述参考电压端电连接，所述第二复位晶体管的第二极与所述第一储能电路的第一端电连接；

所述第一复位晶体管和所述第二复位晶体管都为氧化物晶体管。

5、如权利要求 1 所述的像素电路，其中，还包括发光控制电路；

所述发光控制电路的控制端与发光控制线电连接，所述发光控制电路的第一端与所述驱动电路的第二端电连接，所述发光控制电路的第二端与所述发光元件的第一极电连接；所述发光控制电路用于在所述发光控制线提供的发光控制信号的控制下，控制所述驱动电路的第二端与所述发光元件的第一极之间连通；

所述发光元件的第二极与第二电压端电连接。

6、如权利要求 5 所述的像素电路，其中，还包括第二复位电路；

所述第二复位电路的控制端与栅线电连接，所述第二复位电路的第一端与初始电压端电连接，所述第二复位电路的第二端与所述发光元件的第一极电连接，所述第二复位电路用于在所述栅极驱动信号的控制下，将所述初始电压端提供的初始电压写入所述发光元件的第一极。

7、如权利要求 6 所述的像素电路，其中，所述发光控制电路包括发光控制晶体管，所述第二复位电路包括第三复位晶体管；

所述发光控制晶体管的控制极与所述发光控制线电连接，所述发光控制晶体管的第一极与所述驱动电路的第二端电连接，所述发光控制晶体管的第二极与所述发光元件的第一极电连接；

所述第三复位晶体管的控制极与所述栅线电连接，所述第三复位晶体管的第一极与所述初始电压端电连接，所述第三复位晶体管的第二极与所述发光元件的第一极电连接。

8、如权利要求 7 所述的像素电路，其中，所述发光控制晶体管和所述第三复位晶体管为低温多晶硅晶体管。

9、如权利要求 1 至 8 中任一权利要求所述的像素电路，其中，所述数据写入电路包括数据写入晶体管；所述驱动电路包括驱动晶体管；所述第一储能电路包括第一存储电容，所述第二储能电路包括第二存储电容；

所述数据写入晶体管的控制极与所述栅线电连接，所述数据写入晶体管的第一极与所述数据线电连接，所述数据写入晶体管的第二极与所述第一存储电容的第一端电连接；

所述驱动晶体管的控制极与所述第一存储电容的第二端电连接，所述驱动晶体管的第一极与所述第一电压端电连接，所述驱动晶体管的第二极为所述驱动晶体管的第二端；

所述第一存储电容的第二端与所述驱动晶体管的控制极电连接；

所述第二存储电容的第一端与所述驱动晶体管的控制极电连接，所述第二存储电容的第二端与所述第一电压端电连接。

10、如权利要求 9 所述的像素电路，其中，所述数据写入晶体管和所述驱动晶体管都为低温多晶硅晶体管。

11、一种像素电路的驱动方法，应用于如权利要求 1 至 10 中任一权利要求所述的像素电路，所述像素电路的驱动方法包括：

数据写入电路在栅极驱动信号的控制下，控制将数据电压写入第一储能电路的第一端；

补偿电路在补偿控制信号的控制下，控制驱动电路的控制端与驱动电路的第二端之间连通；

驱动电路在其控制端的电位的控制下，生成驱动发光元件的驱动电流。

12、如权利要求 11 所述的像素电路的驱动方法，其中，所述补偿控制信号为脉冲信号，所述补偿控制信号的脉冲宽度可调。

13、一种显示面板，包括如权利要求 1 至 10 中任一权利要求所述的像素电路。

14、一种显示装置，包括如权利要求 13 所述的显示面板。

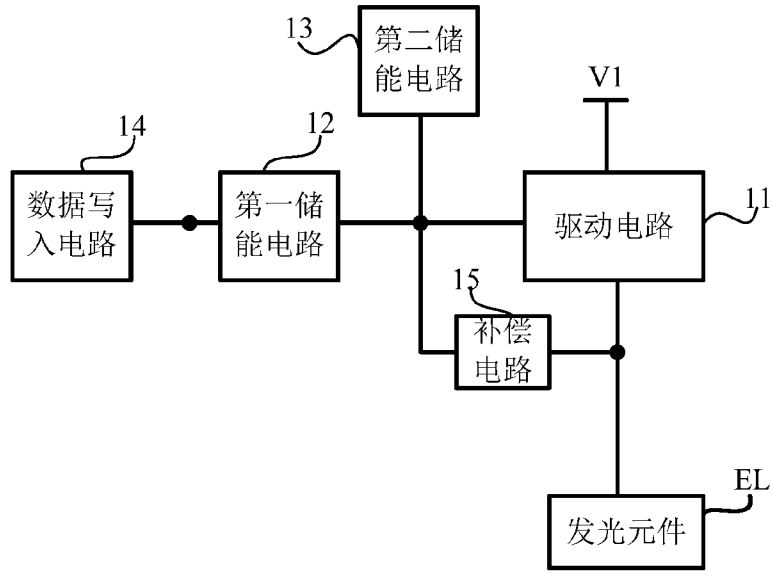


图 1

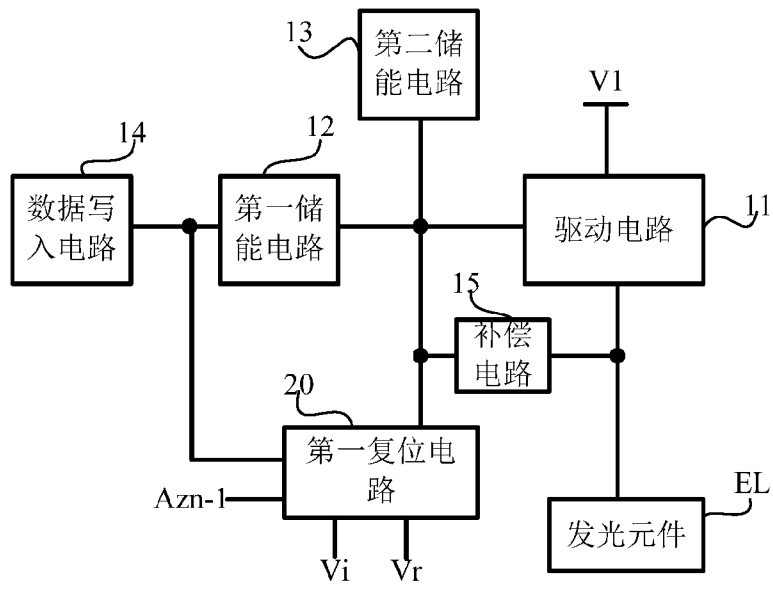


图 2

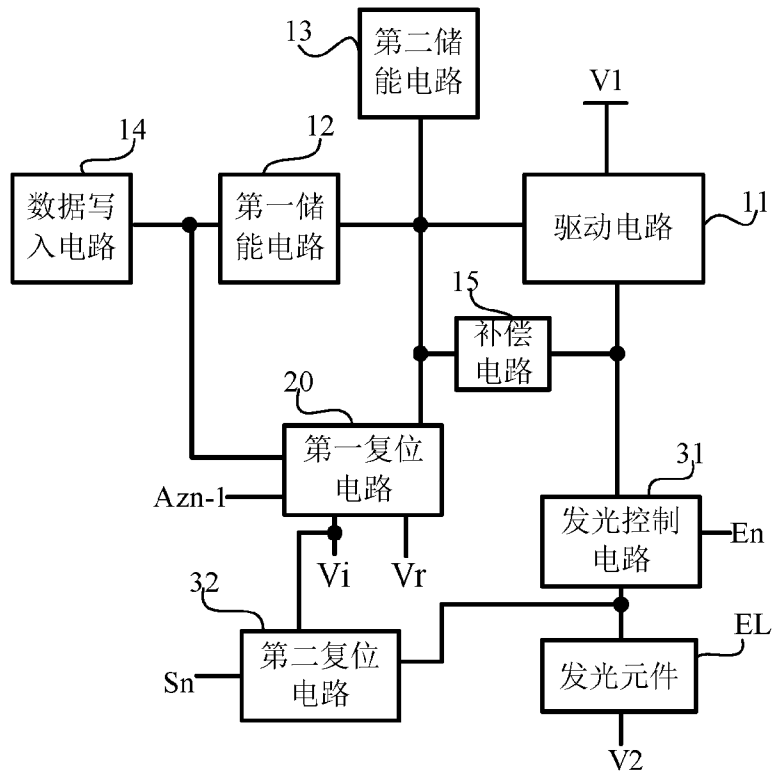


图 3

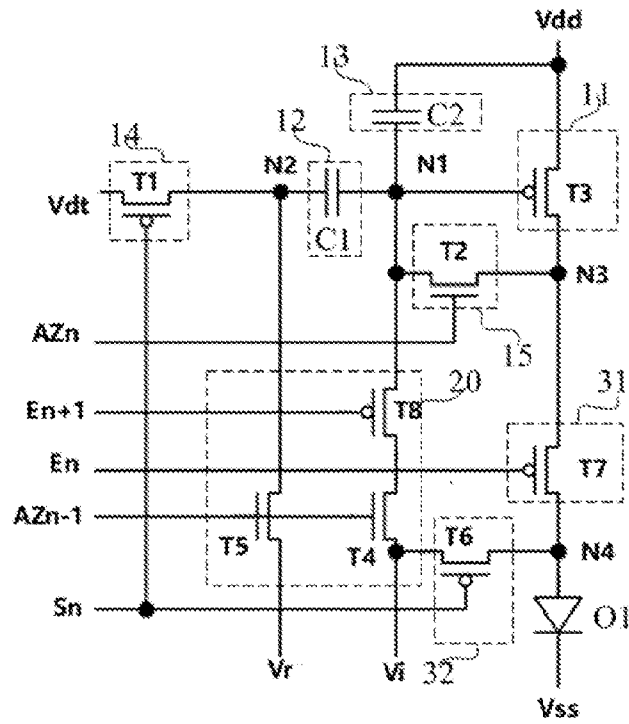


图 4

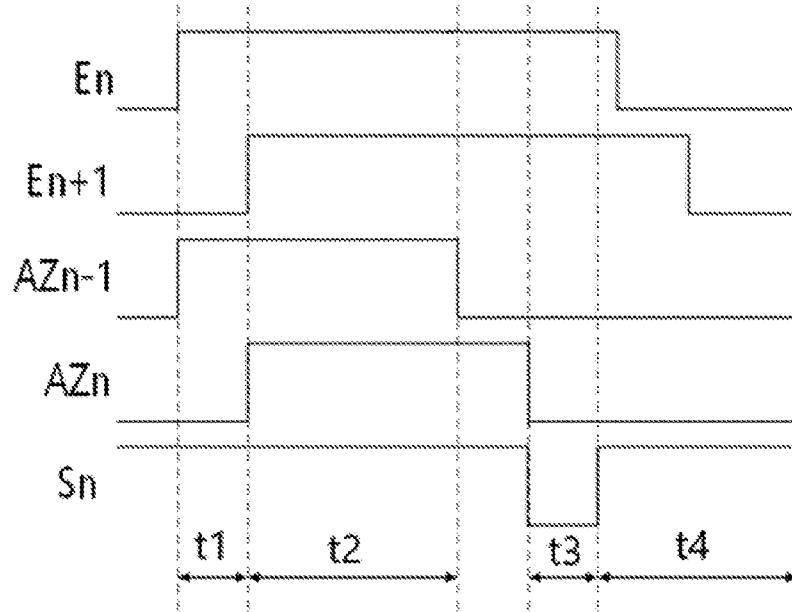


图 5

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2021/112069

A. CLASSIFICATION OF SUBJECT MATTER		
G09G 3/3233(2016.01)i; G09G 3/3258(2016.01)i		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols)		
G09G		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
CNABS; TWABS; VEN; CNTXT; USTXT; EPTXT; WOTXT; CNKI: 像素, 补偿, 阈值电压, 均匀, 水纹波, 充电, 驱动, 电容, 晶体管, mura, uniformity, pixel, threshold, display, driving, compensate		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
PX	CN 112053661 A (BOE TECHNOLOGY GROUP CO., LTD.) 08 December 2020 (2020-12-08) description, paragraphs [0003]-[0147], and figures 1-5	1-14
Y	CN 111696486 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 22 September 2020 (2020-09-22) description, paragraphs [0179]-[0189], figure 20	1-14
Y	CN 110189708 A (YUNGU (GU&APOSAN) TECHNOLOGY CO., LTD.) 30 August 2019 (2019-08-30) description paragraphs [0049], [0050], figures 1-3	1-14
A	CN 103077680 A (EVERDISPLAY OPTRONICS (SHANGHAD) LIMITED) 01 May 2013 (2013-05-01) entire document	1-14
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search		Date of mailing of the international search report
16 September 2021		28 October 2021
Name and mailing address of the ISA/CN		Authorized officer
China National Intellectual Property Administration (ISA/ CN) No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing 100088 China		
Facsimile No. (86-10)62019451		Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No. PCT/CN2021/112069

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)	
CN	112053661	A	08 December 2020	None		
CN	111696486	A	22 September 2020	None		
CN	110189708	A	30 August 2019	None		
CN	103077680	A	01 May 2013	TW	201331916 A	01 August 2013
				US	2014192038 A1	10 July 2014
				CN	103077680 B	20 April 2016

国际检索报告

国际申请号

PCT/CN2021/112069

<p>A. 主题的分类</p> <p>G09G 3/3233(2016.01)i; G09G 3/3258(2016.01)i</p> <p>按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类</p>																	
<p>B. 检索领域</p> <p>检索的最低限度文献(标明分类系统和分类号)</p> <p>G09G</p> <p>包含在检索领域中的除最低限度文献以外的检索文献</p> <p>在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))</p> <p>CNABS;TWABS;VEN;CNTXT;USTXT;EPTXT;WOTXT;CNKI:像素, 补偿, 阈值电压, 均匀, 水纹波, 充电, 驱动, 电容, 晶体管, mura, uniformity, pixel, threshold, display, driving, compensate</p>																	
<p>C. 相关文件</p> <table border="1"> <thead> <tr> <th>类型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>PX</td> <td>CN 112053661 A (京东方科技集团股份有限公司) 2020年 12月 8日 (2020 - 12 - 08) 说明书第[0003]-[0147]段, 图1-5</td> <td>1-14</td> </tr> <tr> <td>Y</td> <td>CN 111696486 A (京东方科技集团股份有限公司 等) 2020年 9月 22日 (2020 - 09 - 22) 说明书第[0179]-[0189]段, 图20</td> <td>1-14</td> </tr> <tr> <td>Y</td> <td>CN 110189708 A (云谷固安科技有限公司) 2019年 8月 30日 (2019 - 08 - 30) 说明书第[0049]、[0050]段, 图1-3</td> <td>1-14</td> </tr> <tr> <td>A</td> <td>CN 103077680 A (上海和辉光电有限公司) 2013年 5月 1日 (2013 - 05 - 01) 全文</td> <td>1-14</td> </tr> </tbody> </table>			类型*	引用文件, 必要时, 指明相关段落	相关的权利要求	PX	CN 112053661 A (京东方科技集团股份有限公司) 2020年 12月 8日 (2020 - 12 - 08) 说明书第[0003]-[0147]段, 图1-5	1-14	Y	CN 111696486 A (京东方科技集团股份有限公司 等) 2020年 9月 22日 (2020 - 09 - 22) 说明书第[0179]-[0189]段, 图20	1-14	Y	CN 110189708 A (云谷固安科技有限公司) 2019年 8月 30日 (2019 - 08 - 30) 说明书第[0049]、[0050]段, 图1-3	1-14	A	CN 103077680 A (上海和辉光电有限公司) 2013年 5月 1日 (2013 - 05 - 01) 全文	1-14
类型*	引用文件, 必要时, 指明相关段落	相关的权利要求															
PX	CN 112053661 A (京东方科技集团股份有限公司) 2020年 12月 8日 (2020 - 12 - 08) 说明书第[0003]-[0147]段, 图1-5	1-14															
Y	CN 111696486 A (京东方科技集团股份有限公司 等) 2020年 9月 22日 (2020 - 09 - 22) 说明书第[0179]-[0189]段, 图20	1-14															
Y	CN 110189708 A (云谷固安科技有限公司) 2019年 8月 30日 (2019 - 08 - 30) 说明书第[0049]、[0050]段, 图1-3	1-14															
A	CN 103077680 A (上海和辉光电有限公司) 2013年 5月 1日 (2013 - 05 - 01) 全文	1-14															
<p><input type="checkbox"/> 其余文件在C栏的续页中列出。</p> <p><input checked="" type="checkbox"/> 见同族专利附件。</p>																	
<p>* 引用文件的具体类型:</p> <p>“A” 认为不特别相关的表示了现有技术一般状态的文件</p> <p>“E” 在国际申请日的当天或之后公布的在先申请或专利</p> <p>“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)</p> <p>“O” 涉及口头公开、使用、展览或其他方式公开的文件</p> <p>“P” 公布日先于国际申请日但迟于所要求的优先权日的文件</p> <p>“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件</p> <p>“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性</p> <p>“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性</p> <p>“&” 同族专利的文件</p>																	
<p>国际检索实际完成的日期</p> <p>2021年 9月 16日</p>		<p>国际检索报告邮寄日期</p> <p>2021年 10月 28日</p>															
<p>ISA/CN的名称和邮寄地址</p> <p>中国国家知识产权局(ISA/CN)</p> <p>中国 北京市海淀区蓟门桥西土城路6号 100088</p> <p>传真号 (86-10)62019451</p>		<p>授权官员</p> <p>金浩</p> <p>电话号码 (86-512)88997087</p>															

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2021/112069

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	112053661	A	2020年 12月 8日	无			
CN	111696486	A	2020年 9月 22日	无			
CN	110189708	A	2019年 8月 30日	无			
CN	103077680	A	2013年 5月 1日	TW	201331916	A	2013年 8月 1日
				US	2014192038	A1	2014年 7月 10日
				CN	103077680	B	2016年 4月 20日