

公告本

申請日期	P0.11.16
案 號	P01283P2
類 別	H01L 29/1786

A4
C4

523931

(以上各欄由本局填註)

<h2 style="margin: 0;">發 明 專 利 說 明 書</h2> <h3 style="margin: 0; font-size: 1.2em;">新 型</h3>		
一、發明 名稱	中 文	薄膜電晶體及其製造方法
	英 文	Thin film transistor and method of manufacturing the same
二、發明 創作人	姓 名	1. 堀越和彥 (Kazuhiko HORIKOSHI) 2. 尾形 潔 (Kiyoshi OGATA) 3. 中原美和子 (Miwako NAKAHARA) 4. 田村太久夫 (Takuo TAMURA)
	國 籍	1.-4. 皆日本籍 (Japan)
	住、居所	1.-4. 皆住址於 日本國東京都千代田區丸之內1丁目5番1號新丸大樓 日立製作所股份有限公司智慧財產權部 Hitachi, Ltd., Intellectual Property Group, New Marunouchi Bldg., 5-1 Marunouchi 1-chome, Chiyoda-ku, Tokyo, 100-8220, Japan
三、申請人	姓 名 (名稱)	日立製作所股份有限公司 Hitachi, Ltd.
	國 籍	日本 (Japan)
	住、居所 (事務所)	日本國東京都千代田區神田駿河台四丁目6番地 6, Kanda-Surugadai 4-chome, Chiyoda-ku, Tokyo, Japan
	代 表 人 姓 名	庄山悅彥 (Etsuhiko SHOYAMA)

裝 訂 線

經濟部智慧財產局員工消費合作社印製

申請日期	
案 號	
類 別	

A4
C4

(以上各欄由本局填註)

發 明 專 利 說 明 書

一、發明 名稱	中 文	
	英 文	
二、發明人 創作	姓 名	5. 中野 泰 (Yasushi NAKANO) 6. 折付良二 (Ryoji ORITSUKI) 7. 糸賀敏彥 (Toshihiko ITOGA) 8. 賀茂尚廣 (Takahiro KAMO) 5.-8. 皆日本籍 (Japan)
	國 籍	
三、申請人	住、居所	5.-8. 皆住址於 日本國東京都千代田區丸之內1丁目5番1號新九大樓 日立製作所股份有限公司智慧財產權部 Hitachi, Ltd., Intellectual Property Group, New Marunouchi Bldg., 5-1 Marunouchi 1-chome, Chiyoda-ku, Tokyo, 100-8220, Japan
	姓 名 (名稱)	
	國 籍	
	住、居所 (事務所)	
	代 表 人 姓 名	

(由本局填寫)

承辦人代碼：
大類：
IPC分類：

A6
B6

本案已向：

日本 國(地區) 申請專利，申請日期： 案號： ， 有 無主張優先權
西元2001年2月20日 2001-042694

有關微生物已寄存於： ，寄存日期： ，寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

經濟部智慧財產局員工消費合作社印製

五、發明說明 (1)

發明背景

本發明係有關於在液晶顯示裝置中所使用的薄膜電晶體及其製造方法。

近年來，對於當作筆記型電腦或攜帶機器等的顯示裝置所使用的液晶顯示器而言，其驅動方式已從單純矩陣方式進步到主動矩陣方式，特別是在玻璃基板上形成許多薄膜電晶體(以下稱為 TFT : Thin film Transistor)的 TFT 主動矩陣驅動方式已逐漸成為主流。

在 TFT 驅動方式中，利用多矽層的 TFT，由於其電子移動速度較非晶矽層為快，因此不只當作顯示用畫素部的電晶體來使用，也能夠當作驅動用電晶體植入玻璃基板上。

以往在形成多晶矽時，由於必須要有 1000°C 左右的高溫，因此，基板必須要使用昂貴的石英玻璃基板。

最近乃進展到可以在約 600°C 的製程溫度下形成多晶矽的技術，有能夠使用石英基板以外的玻璃素材。該方法，基板溫度不會因為將雷射照射在形成於玻璃基板上的非晶矽膜而上昇，而可以只對非晶矽膜加熱而讓其結晶化。

另一方面，利用單晶矽基板的積體電路元件，則矽的熱氧化膜(膜厚數 nm ~ 數 10nm)當作閘極絕緣膜素使用。然而在形成該矽的熱氧化膜時必須要有約 1000°C 的熱處理，而無法應用在以 600°C 以下製程溫度為必要條件之多晶矽 TFT 的製程中。

五、發明說明 (2)

在 TFT 的製程中，通常以 TEOS(Tetraethoxysilane)作為原料，而將由電漿 CVD 法等所形成的 SiO₂ 膜(膜厚約 100 nm)作為閘極絕緣膜。然而，由該電漿 CVD 法所形成的 SiO₂ 膜(以下為 TEOS 膜)的界面位準密度大，當直接當作閘極絕緣膜來使用時，由於閘值電壓的變動等會造成 TFT 特性顯著地降低。更者，此時，TFT 的耐性會激烈地惡化，結果會導致 TFT 的絕緣被破壞。因此，在 TFT 用閘極絕緣膜與矽層的界面最好是形成可與由矽的熱氧化所形成的熱氧化膜足以匹敵之界面位準密度小的氧化膜。

10 針對上述的課題，在例如特開平 8-195494 號公報中則揭露有使用通常的高耐熱玻璃基板，而在 600°C 以下的製程溫度下來製造之多晶矽 TFT 的製造方法。

發明概要

15 根據上述特開平 8-195494 號公報，由於多晶矽層的形成是在約 600°C 的溫度下進行，因此，可以使用的玻璃基板則限定於退火玻璃基板。因此，當取代退火玻璃基板，而改用無退火玻璃基板時，則約 600°C 的溫度條件會引起玻璃基板的收縮，而此會導致玻璃基板發生撓彎或變形，最壞的情形則是會導致玻璃基板本身裂開或是膜剝離等的問題。

20 一般而言，雖然玻璃的變形點愈高，則熱的安性愈高，但是在玻璃基板製程過程中，其熔融、成形、加工會變得困難，而導致製造成本上昇。因此，為了要抑制成

五、發明說明 (3)

本，則必須要一變形點低，且能夠使用便宜的玻璃的製造方法。

通常當作薄膜電晶體之基板來使用的無退火玻璃的變形點約 600°C ，而玻璃的熱收縮會因為較變形點稍低之溫度以上的熱程序而急速地變大。例如無退火之康寧公司製造的 Corning 7059F(變形點 593°C)，則在 600°C 、一個小時、冷卻速度 $1^{\circ}\text{C}/\text{分}$ 的熱程序下會有約 800 ppm 的熱收縮。又，當為變形點高的 Corning 1735 F(變形點 665°C) 時，則若施加與上述同樣的熱程序時會顯示出 173 ppm 的熱收縮。此外，藉由事先進行 $660^{\circ}\text{C}/1\text{hr}$ 的退火處理，可以將由同樣的熱程序所造成的熱收縮降低到約 10 ppm 為止。

由於多晶矽 TFT 面板所使用的基板通常要於 20 ppm 以下的熱收縮率，因此，到目前為止必須要使用退火玻璃基板(嶋母司隆監修、サイエンスフォーラム刊：液晶ディスプレイ製造技術ハンドブック，pp. 191-199)。因此，在單純地將製程溫度的上限降低到可以忽視無退火玻璃基板之收縮程度的溫度，例如 $450^{\circ} \sim 500^{\circ}\text{C}$ 時會有以下的問題發生。

亦即，在多晶矽層之上所形成的閘極絕緣層，一般而，則以 TEOS (Tetracthoxysilane) 作為原料氣體，而利用電漿 CVD (Chemical Vapor Deposition) 法等，而以約 100 um 的厚度形成 SiO_2 膜(以下稱為 TEOS 膜)。然而，在由多矽層與 TEOS 所形成的閘值電壓的界面，由於界面

五、發明說明（4）

位準度大，所以，TFT 的閾值電壓容易變動，或是作為閘柱絕緣層的絕緣耐性特性會顯著地惡化，因此，TFT 的信賴性會有很大的問題。

因此，當以使用無退火玻璃基板作為前提時，則重要的
5 的是需將製程溫度的上限設成 450~500°C 左右，且要將多晶矽層與閘極絕緣層之界面位準密度減低到以由熱氧化法所形成之矽氧化層為標準的程度。

本發明為了解決上述課題，其目的在於在低溫度的製程條件下，將使用具有高信賴性的多晶矽層的 TFT 形成
10 在無退火玻璃基板上。在本發明中，則將在 600°C 下對玻璃基板進行 1 小時的熱處理後，當以 1°C/分進行冷卻時，其熱收縮在 30 ppm 以上的玻璃基柱定義為無退火玻璃基板。

為了要達成上述目的，在本發明中，則在無退火玻璃
15 基板的上方形成成用於形成通道區域、源極區域、與汲極區域的多晶結晶層、第 1 絕緣層，以及第 2 絕緣層之上形成閘極區域，或是形成用於與閘極區域、源極區域、汲極區域的各區域在電氣上連接的閘極、源極、汲極。

此時，第 1 絕緣層為在 500°C 以下的溫度下，讓通道
20 區域的表面氧化而成的矽氧化層，至少形成可覆蓋通道區域的表面，且其膜厚在 4 nm 以上。

又，本發明在至少含有臭氧的環境、含有臭氧與 H₂O 的環境，或含有臭氧與 N₂O 的環境中，藉由讓多晶矽層的表面氧化，而形成作為第 1 絕緣層的矽氧化層。更者，本

五、發明說明(5)

發明，則在形成第 1 絕緣層的過程中，在利用氧供給性的溶液，當在多晶矽層的表面形成好第 1 矽氧化層後，則在含有臭氧的環境中，在第 1 矽層與多晶矽層之間形成 2 矽氧化層。

- 5 此外，本發明，其中被配設在上述第 1 絕緣層之上方的第 2 絕緣層，至少利用化學堆積法、物理堆積法，或旋轉塗佈法而形成。

如上所述，由於在含有 H_2O 或 N_2O 的臭氧環境中，藉由讓多晶矽層的表面氧化而成矽氧化層，因此，能夠將多晶矽層與矽氧化層的界面保持於良好的狀態。又，由於可以在較以往為低的製程溫度下來形成氧化膜，因此能夠使用比較便宜的無退火玻璃作為基板。

換言之，由上述方法所製作的薄膜電晶體，由於由多晶矽所形成之通道區域的表面與形成於其上之閘極絕緣層的界面係良好，而能夠減少與此處之界面位準密度有密切關係之薄膜電晶體的特性，例如閾值電壓的變動，因此結果可以發揮出優越的 TFT 特性。此外，由於基板可以使用無退火玻璃基板，因此，可以便宜地將 TFT 製作在較石英玻璃等更大的面積上。

- 20 在上述的解決方法中，雖然是將絕緣層設成 2 層構造，但是也不一定要是 2 層構造。

圖面之簡單說明

圖 1 係表用於說明作為第 1 實施例之薄膜電晶體的概

五、發明說明 (6)

略斷面圖。

圖 2 係表用於說明作為第 1 實施例之薄膜電晶體之製造方法的過程圖。

圖 3 係表熱氧化膜厚度與平帶 (Flat Band) 電壓之關係的說明圖。

圖 4 係表用於說明作為第 2 實施例之薄膜電晶體的概略斷面圖。

圖 5 係表用於說明以往之基板加熱方法的說明圖。

圖 6 係表用於說明實施本發明之基板加熱機構的概略圖。

圖 7 係表用於說明本實施例之矽基板之表面溫度變化的概略圖。

較佳實施例詳述

以下請參照圖面來說明本發明之具體的實施例。

圖 1 係表作為第 1 實施例之薄膜電晶體之主要部分斷面的構造圖。在被形成在無退火玻璃基板 1 上的擴散防止層 2 上形成由多晶矽層所構成的源極區域 8、汲極區域 9、通道區域 12。此外，則在通道區域 12 上設有由使多晶矽層氧化而形成的 SiO_2 層 6a、以及由堆積法的形成之絕緣層 66 而構戶的閘極絕緣層 6。

在閘極絕緣層 6 的上部，則在與通道區域 12 各對應的位置形成有閘柱區域 7，而如覆蓋該閘極區域 7 之表面的一部分般地形成層間絕緣層 10。此外，源極區域 8、汲

五、發明說明 (7)

極區域 9 以及閘極區域 7，則經由設在該層間絕緣層 10 的開口部，在電氣上與各電極 11 連接。

接著，則參照圖 2 所示的製程來說明上述之圖 1 所示之構造的製造方法。

- 5 首先，利用通常的電漿 CVD (Chemical Vapour Deposition) 法，在無退火玻璃基板上形成由 SiN 膜或 SiO₂ 膜所構成的擴散防止層 2。之後，則繼續利用 CVD 法來形成非晶矽膜 3(膜厚 50 nm)(圖 2(a))。

- 10 接著，則將準分子雷射光 5 照射在非晶的膜 3 的表面，讓非晶矽膜 3 的一部分或全部結晶化而得到多晶矽層 4(圖 2(b))。準分子雷射光 5 則被非晶矽膜 3 所吸收而進行加熱以及結晶化，因此，藉由照射該準分子雷射 5 不會將無退火玻璃基板 1 加熱到 450°C 以上。在圖 2(b)中，雖然是表示將雷射光照射在玻璃基板 1 的整面，但實際上是使
15 集光成為長方形狀的準分子雷射光 5 掃描。

讓如此所形成之多晶矽層 4 的表面氧化而形成 4 nm 以上矽氧化層 6a(第 1 絕緣層)。接著，則利用 CVD 等的堆積法形成約 90 nm 的矽絕緣層 6b(第 2 絕緣層)，而形成膜厚合計約 100 nm 的閘極絕緣膜 6(圖 2(c))。

- 20 在閘極絕緣層 6 上形成閘極區域 7，而加工成所希望的形狀(圖 2(d))。閘極區域的材料則使用雜質摻雜矽膜、金屬、金屬化合物(TiN, TiW)等之導電性的材料。

接著，則將經加工的閘極區域 7 當作掩罩，將雜質離子打入多晶矽層 4，在形成源極區域 8、汲極區域 9 後，

五、發明說明 (8)

則為要使雜質活性化，乃進行 RTA (Rapid Thermal Annealing)處理。即使是該 RTA 處理，由於也只有多晶矽層 4 被加熱，因此，作為底層之無退火玻璃基板的溫度不會上升。

5 接著，如覆蓋圖 2(d)所示之閘極區域 7 之表面般地在閘極絕緣膜 6 之上形成層間絕緣膜 10 後，則在該層間絕緣膜 10 的所定的位置形成用於與閘極區域 7、源極區域 8、汲極區域 9 達成電氣連接的開口部，而形成經由該開口部可與閘極區域 7、源極區域 8、汲極區域 9 連接的各
10 電極 11，而完成圖 1 所示之薄膜電晶體。

但是針對圖 2(c)所示之第 1 絕緣膜的膜原來加以說明。圖 3 為表示在作為熱氧化膜/TEOS 之 2 層閘柱絕緣膜構造之 MOS 電晶體中之熱氧化膜(第 1 絕緣膜)的膜厚與平帶(Flat Band)電壓之關係的說明圖。由該圖可知，當熱氧化膜厚度不足 4 nm 時，則 MOS 電晶體之平帶電壓會降
15 低。該現象係導因於位在熱氧化膜與作為底層膜之矽層的界面的界面位準密度會變大，而電子會被該界面位準所捕獲，遂無法發揮所期待之電晶體特性所致。另一方面，若熱氧化膜厚度在 4 nm 以上時，則平帶(Flat Band)電壓大約
20 在一定值，而能夠確保所期待的電晶體特性。

此外，雖然並不定要規定熱氧化膜厚度的上限，但是當閘極絕緣膜為由熱氧化膜/TEOS 所構成的 2 層構造時，則不需要加厚到必要以上。亦即，若考慮到薄膜電晶體的主產性時，所謂熱氧化的方法，則考慮採用氧化膜之形成

五、發明說明 (9)

速度小的方法，而該膜厚的上限例如 20 nm 左右為適當。

在上述的第 1 實施例中，雖然閘極絕緣層 6 為 2 層，但是也可以如圖 4 所示為 1 層的構造。此時，上述的過程中，也可以省略掉第 2 絕緣層 6b 的形成過程。

5 接著則詳細地說明將多晶矽層 4 的表面氧化而得到矽氧化層 6a 的形成方法。

(1) 將水蒸氣導入到臭氧環境的形成方法

將在無退火玻璃基板 1 上已形成有多晶矽層 4 的樣本搬入到第 1 處理室，而在不致於對無退火玻璃基板 1 帶來
10 熱方面之惡劣影響的溫度，例如約 450°C 下加熱。

另一方面，則將臭氧（約 10SLM）、水蒸氣（約 100SCCM）導入到與第 1 處理室隔離但相鄰的第 2 處理室，而將第 2 處理室內控制在約 700Torr。臭氧則是以純
15 氧（10SLM）與微量的氮氣（55SCCM）的混合原料作為原料，而利用廣為人知的無聲放電型臭氧產生器，而產生 100g/Nm³（臭氧濃度約 5%）的臭氧。此外，水蒸氣則是將填充在耐壓容器的純水加熱到 100~200°C，在耐壓容器內製作出具有大氣壓以上之壓力的水蒸氣後，則進行減壓，利用流量控制器，以流量約 100SCCM 的比例導入到
20 第 2 處理室中。

從第 1 處理室，將被加熱到 450°C 的樣本搬入到在上述臭氧中已導入水蒸氣，而處於氧化處理環境下的第 2 處理室。藉由進行該處理而使多晶矽層 4 的表面氧化，結果會在其表面形成具有 4nm 以上之膜厚的第 1 絕緣層 6a，

五、發明說明 (10)

亦即， SiO_2 層。

在上述實施例中，為了要將水蒸氣安定地供給到第 2 處理室，乃將供給壓力設成較大氣壓為低的壓力，例如 700Torr，若可以安定地供給水蒸氣，則供給壓力不限於 5 700Torr。

(2) 將 N_2O 氣體導入到臭氧環境的形成方法

與上述 (1) 的情形同樣地，取代水蒸氣，而改將 N_2O 氣體 (100SCCM) 供給到 $100\text{g}/\text{Nm}^3$ 的臭氧環境。之後，藉由將被加熱到約 450°C 的樣品搬入到上述氧化環境中，而在多晶矽層 4 的表面形成膜厚 4nm 以上的第 1 絕緣層 6a。此時，將氮 (N) 混入到絕緣層中而成為氮氧化層 (SiN_xO_y)。當使用本實施例時，則氮會有大約 0.5at% 左右偏析在 $\text{SiN}_x\text{O}_y/\text{P-Si}$ 界面。氮氧化膜則具有可以使 SiO_2 膜的垂懸鍵終止 (terminate)，而提高閘極絕緣膜之信賴性的效果。

(3) 在形成好膜厚 1nm 左右的氧化膜後，繼續進行臭氧氧化的方法

在事先在多晶矽層 4 的表面形成約 1nm 左右的極薄氧化膜後，藉著在含有臭氧的環境下進行處理，可以在多晶矽層 4 的表面形成具有 4nm 以上之膜厚的第 1 閘極絕緣層 6a (SiO_2) 層。

膜厚約 1nm 左右之氧化膜的形成方法，則是藉由將已形成有多晶矽層 4 的樣本浸漬在例如將臭氧氣體泡沫化 (bubbling) 在純水中的臭氧水內而得到。又，也可以取

五、發明說明 (11)

代臭氧水，而改將上述的樣本浸漬在氫/過氧化氫水溶液中。

事先形成在矽表面的上述矽氧化膜的厚並不限定於約 1nm 左右，也可以當作用於吸住飛到氧化膜之表面之臭氧等多種氧化種的位置 (Site) 來使用。因此，形成密度小之氧化膜之狀態的膜厚則只需要約 0.1~1nm。

接著，則簡單地說明矽層之氧化的機構。

當將矽的表面暴露在氧化種的環境下時，首先，該氧化種吸著在矽的表面，而開始氧化反應。又，當在矽的表面具有矽氧化膜時，則吸著在矽氧化膜之表面的氧化種會在矽氧化膜中擴散。當氧化種持續擴散而到達矽氧化膜/矽的界面時，則矽與氧化種會產生反應，而使得矽氧化膜成長。

因此，在由氧化反應所形成的矽氧化膜變厚到某一程度，且在氧化種的擴散速度較氧化反應為速度規律的狀態下，則氧化種在矽氧化膜中擴散的擴散速度愈快，矽氧化膜的 formed 速度也會愈快。

另一方面，由於氧化種的擴散速度是與矽氧化膜中之氧化種的濃度梯度呈比例，因此，藉由加大位在矽氧化膜之最表面中的氧化種濃度，可以提高擴散速度。為了要提高最表面之氧化種濃度，也可以增加吸著位置 (site)。由將矽表面暴露在上述臭氧水、或氫/過氧化氫水溶液所形成的約 1nm 左右的氧化膜，則並非像一般經常所使用的熱氧化膜般的緻密，而是存在有多個位在最表面的吸著位

五、發明說明 (12)

置。因此，事先在矽表面形成約 1nm 左右的矽氧化膜，具有可吸著多個氧化種，而增加位於其表面的氧化種濃度的效果。

接著，則詳細地說明在上述實施例中所述之臭氧供給
5 方法。

臭氧通常會在 200°C 以上的狀態下分解。因此，當將臭氧供給到已被加熱到約 450°C 的溫度的矽基板時，則所供給的臭氧的大部分很容易被來自矽基板的熱輻射所分解，為了要避免此一情形，當增加臭氧的供給量時，則矽
10 基板的溫度會因為該所供給的多量的臭氧氣體而降低，遂會防礙到在矽基板表面的氧化反應。因此，此時則不會形成因為增加臭氧供給量而被期待形成的氧化膜。

為了要促進在矽基板之表面的氧化反應，則在到達矽基板之表面以前的過程中，必須要防止臭氧發生分解與防止矽基板表面的溫度降低。換言之，最重要的是要保持在
15 不會使供給到矽基板之表面的臭氧產生分解程度之溫度 200°C 以下，最好是 150°C 以下，且只有讓矽基板的表面保持在高溫。

為了要滿足該些要求，本發明人等則詳細地說明在將
20 臭氧供給到矽基板之表面時之矽基板表面的溫度變化，而根據該見解來進行矽基板之溫度控制方法的檢討。

一般而言，在將矽基板保持在利用一般電熱器而被控制溫度的基台的狀態下，當將氣體供給到該矽基板的表面時，在基板表面的溫度則呈現圖 5 所行的變化。亦即，圖

五、發明說明 (13)

5 橫軸表示時間經過，而縱軸表示加熱器輸入、已安裝加熱器之基台內部的溫度、矽基板之表面溫度的變化。

當將所定的設定輸入到加熱器時，則基台內部的溫度以及的基板表面的溫度均會維持一定的溫度。然而，當開始供給氣體時，則幾乎同一時刻，矽基板的表面溫度會開始急速地下降。此外，當經過時間 t_1 ，而基台內部的溫度開始降低時，則加熱器的回饋機構會作動。在經過時間 t_2 後，增加對加熱器的輸入，藉此，基台內部的溫度會慢慢地回復。在加熱器內部的溫度再度回到作為設定溫度的穩定狀態後，由於會被所供給的氣體奪走某一程度的熱，因此，加熱器的輸入會較供給氣體之前稍微變大，而矽基板的表面溫度會在較供給氣體前為低的溫度下達到穩定狀態。

在圖 5 中， T_1 為因為將氣體供給到矽基板的表面而導致的溫度降低量， t_1 為從開始供給氣體到矽基板的表面溫度成為最低為止的時間。如上所述，在藉由臭氧的氧化反應製程中，氧化膜的 formed 速度大者則為氧化反應的初期階段。因此，要促進氧化反應最重要的是在剛供給完臭氧後要儘量抑制基板表面的溫度下降。亦即，氧化膜的成長關鍵在於如何降低上述之基板表面的溫度降低量 T_1 以及減少到該溫度下降為止的時間 t_1 。

由本發明人等所改善之基板加熱基台之概略內容則表示在圖 6。圖 6(a) 為其平面圖、圖 6(b) 為側面圖。利用熱傳導性優良的氮化鋁 (AlN) 來製作基板 12 基台 13，而作為

五、發明說明 (14)

加熱器的熱源 14 則內藏於基板基台 13 之表面附近。更者，藉著使 PID 控制的參數最佳化，可以儘量減少位於熱源 14 與基板基台 13 之間的熱時間常數。

將利用該基板加熱基台進行與圖 5 所示之情形同樣實驗的結果表示在圖 7。結果，當將氣體供給到矽基板的表面時，可以使基板表面溫度的降低量(T1)以及到基板溫度下降為止的時間(t1)會遠較圖 5 所示的情形為小。

此外，在上述的實施例中，雖然基板基台的材料使用 AlN，但只要是能夠表現出與圖 7 之情形同樣效果者，則不限定於此。

在使多晶矽層 4 的表面氧化而形成的第 1 絕緣層 6a (SiO₂，層)上所形成的第 2 絕緣層 6b，則是例如藉由 CVD 法、PVD 法、或旋轉塗佈法所形成。當為 CVD 法時，則有以 TEOS 作為原料氣體，而利用熱分解反應的方法、或是以單矽烷或雙矽烷作為原料氣體，而利用熱分解的方法等。又，當為 PVD 法時，則有噴濺法、蒸鍍法等。例如利用 SiO₂ 靶體(target)，在 Ar/O₂ 混合氣體中進行 RF 噴濺而得到緻密的 SiO₂ 膜。又，旋轉塗佈法則有 SOG(Spin On Glass)法等。

根據以上所述的方法而完成閘極絕緣層 6。

利用上述的製程，在無退火玻璃基板上，在 450° 以下之低溫下所形成的 TFT，則在作為多晶矽層的通道區域上具有 4nm 以上的閘極絕緣膜，利用在該絕緣膜，讓多晶的層氧化所形成的 SiO₂ 層，可以降低其界面位準密度。

五、發明說明 (15)

結果可以確認能夠抑制作為 TFT 之重要特性之一之閾值電壓 V_{th} 的變化成為最小。

由以上說明可知，藉由利用臭氧氧化之多晶矽膜的表面處理，可以在便宜的無退火玻璃基板上形成液晶顯示用的薄膜電晶體。

以上所述之本發明之數個實施例，當然在不脫離其主旨的範圍內可作各種的變更，而並非用於限定本發明。因此，意欲以後附之申請專利範圍涵蓋此等變更。

裝
訂
線

五、發明說明 (16)

圖式之代號說明

- 1 無退火玻璃基板
- 2 擴散防止層
- 5 3 非晶矽膜
- 4 多晶矽層
- 5 準分子雷射光
- 6 閘極絕緣層
- 7 閘極區域
- 10 8 源極區域
- 9 汲極區域
- 10 層間絕緣膜
- 12 通道區域

裝
訂
線

四、中文發明摘要（發明之名稱：薄膜電晶體及其製造方法）

針對藉由照射雷射光而結晶化的多晶矽膜，在 500°C 以下的處理溫度下供給臭氧氣體與 H₂O 或 N₂O 氣體所構成的混合氣體，或是在事先利用臭氧水或 NH₃/過氧化氫水溶液等的溶液處理後，藉由實施臭氧氣化處理，可以在多晶矽膜的表面實施 4nm 以上的矽氟化膜。藉由實施該處理，可以在無退火玻璃基板數上製作出特性變動小的薄膜電晶體。

四、英文發明摘要（發明之名稱：Thin film transistor and method of
manufacturing the same）

A silicon oxide film of more than 4nm is formed on the surface of a polycrystalline silicon film, which crystallization is obtained by illumination of a laser beam,
5 at a processing temperature below 500°C by means of performing an ozone oxidation process with the provision of a mixed gas of ozone gas and H₂O or N₂O gas, or after a process by ozone water or NH₃/H₂O₂ aqueous solution. With said oxidation process, a thin film transistor with
10 fewer-changing properties is produced on a non-annealing glass substrate.

裝
訂
線

六、申請專利範圍

1. 一種薄膜電晶體，其特徵在於：
具備有：被形成在玻璃基板的上方，而由多晶矽所構成的通道區域、源極區域、及汲極區域、第 1 絕緣層、第 2 絕緣層、以及電極，上述玻璃基板為無退火
5 玻璃基板，且如覆蓋上述通道區域般地形成上述第 1 絕緣層。
2. 如申請專利範圍第 1 項之薄膜電晶體，其中上述第 1 絕緣膜的膜厚在 4nm 以上。
3. 如申請專利範圍第 1 項之薄膜電晶體，其中上述第 1
10 絕緣層是一在 500°C 以下的溫度下，讓上述通道區域的表面氧化而成的矽氧化層。
4. 如申請專利範圍第 1 項之薄膜電晶體，其中上述第 1 絕緣層是一在 500°C 以下的溫度下，讓上述通道區域的表面氮化而成的矽氮化層。
- 15 5. 如申請專利範圍第 1 項之薄膜電晶體，其中上述第 2 絕緣層是被配設在上述第 1 絕緣層的上方，且利用化學堆積法而形成。
6. 如申請專利範圍第 1 項之薄膜電晶體，其中上述第 2 絕緣層是被配設在上述第 2 絕緣層的上方，且利用物
20 理堆積法而形成。
7. 如申請專利範圍第 1 項之薄膜電晶體，其中上述第 2 絕緣層是被配設在上述第 1 絕緣層的上方，且利用旋轉塗佈法而形成。
8. 如申請專利範圍第 1 項之薄膜電晶體，有上述通道區

六、申請專利範圍

域、源極區域與汲極區域之一側的上述無退火玻璃基板的表面形成擴散防止層。

9. 一種薄膜電晶體，其特徵在於：

5 具備有：被形成在玻璃基板之上方，面由多晶矽所構成之通道區域、源極區域與汲極區域、絕緣層、以及電極，上述玻璃基板為無退火玻璃基板，且如覆蓋上述通道區域般地形成上述絕緣層。

10. 如申請專利範圍第 9 項之薄膜電晶體，其中上述絕緣層是在 500°C 以下的溫度下形成。

10 11. 如申請專利範圍第 9 項之薄膜電晶體，其中上述絕緣層是一在 500°C 以下的溫度下，讓上述通道區域的表面氧化而成的矽氧化層。

12. 如申請專利範圍第 9 項之薄膜電晶體，其中上述絕緣層是一在 500°C 以下的溫度下，讓上述通道區域的表面氮化而成的矽氮化層。

13. 一種薄膜電晶體之製造方法，其特徵在於：

具備：

- 20
- (1) 在無退火玻璃基板的上方形成非晶矽層過程；
 - (2) 將雷射光照射在該非晶矽層，而形成多晶矽層的過程；
 - (3) 在該多晶矽層所定的位置形成通道區域、源極區域、與汲極區域的過程；
 - (4) 在 500°C 以下的溫度下，讓上述多晶矽層之至少上述通道區域的表面氧化，以形成第 1 絕緣層

六、申請專利範圍

的過程；

- (5) 在該第 1 絕緣層上形成第 2 絕緣層的過程；
- (6) 在與上述通道區域對應的位置，在上述第 2 絕緣層之上形成閘極區域的過程，及；
- 5 (7) 在如覆蓋該閘極區域般形成層間絕緣層後，如在電氣上進行與上述源極區域、上述汲極區域、以及上述閘極區域之連接般地形成各電極的過程。
14. 如申請專利範圍第 13 項之薄膜電晶體之製造方法，在
10 形成上述第 1 絕緣層的過程中，在至少含有臭氧的環境中，藉著讓上述多晶矽層的表面氧化而形成上述第 1 絕緣層。
15. 如申請專利範圍第 13 項之薄膜電晶體之製造方法，在
15 形成上述第 1 絕緣層過程中，在含有臭氧與 H_2O 的環境中，藉著讓上述多晶矽層的表面氧化而形成上述第 1 絕緣層。
16. 如申請專利範圍第 13 項之薄膜電晶體之製造方法，在
20 形成上述第 1 絕緣層的過程中，在含有臭氧與 N_2O 的環境下，藉著讓上述多晶矽層的表面氧化而形成上述第 1 絕緣層。
17. 如申請專利範圍第 13 項之薄膜電晶體之製造方法，在形成上述第 1 絕緣層的過程中，在利用氧供給性的溶液，在上述多晶矽層的表面形成第 1 矽氧化層後，才在含有臭氧的環境下，在上述第 1 矽層與上述多晶矽

六、申請專利範圍

層之間形成第 2 矽氧化層。

18. 如申請專利範圍第 14 項之薄膜電晶體之製造方法，被供給到上述多晶矽層之表面之臭氧氣體或含有臭氧的氣體則被加熱到上述臭氧的分解溫度以下。
- 5 19. 如申請專利範圍第 14 項之薄膜電晶體之製造方法，其中上述臭氧氣體或含有臭氧的氣體則被加熱到 150°C 以下的溫度。
20. 如申請專利範圍第 13 項之薄膜電晶體之製造方法，在形成上述第 1 絕緣層的過程中，當在上述多晶矽層的表面形成密度小的第 1 矽氧化層後，則在上述第 1 矽氧化層與上述多晶矽層之間形成密度大的第 2 矽氧化層。
- 10 21. 如申請專利範圍第 17 項之薄膜電晶體之製造方法，其中上述第 1 矽氧化層的膜厚在 0.1~1nm 的範圍內。

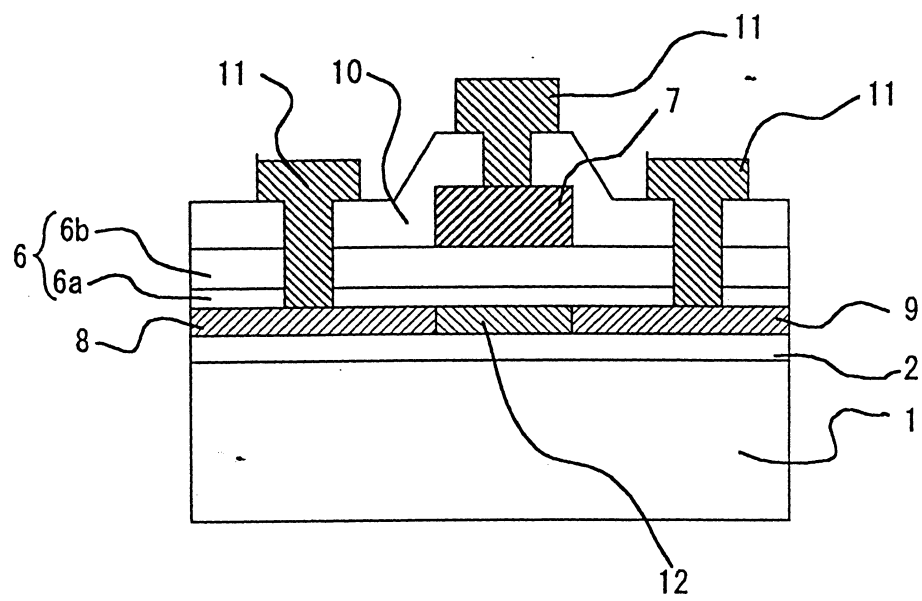


圖 1

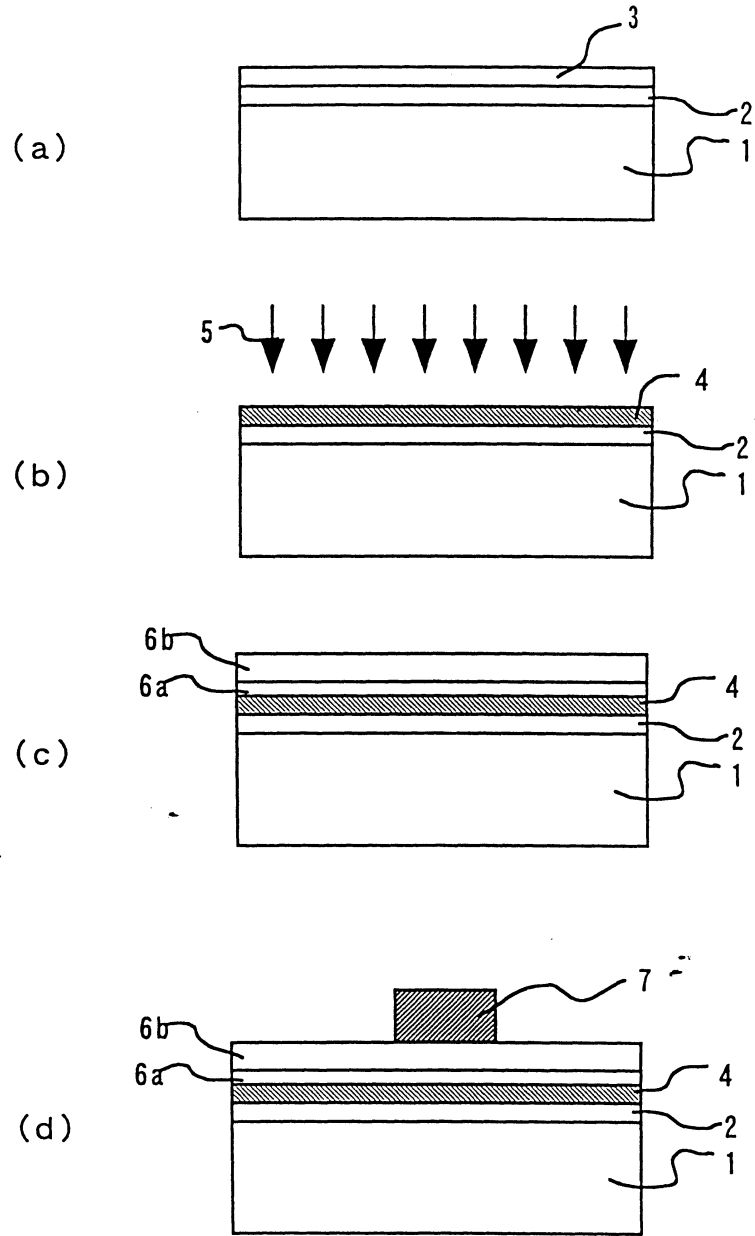


圖 2

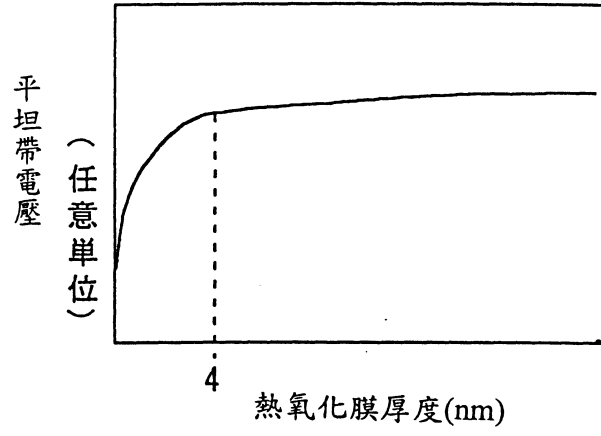


圖 3

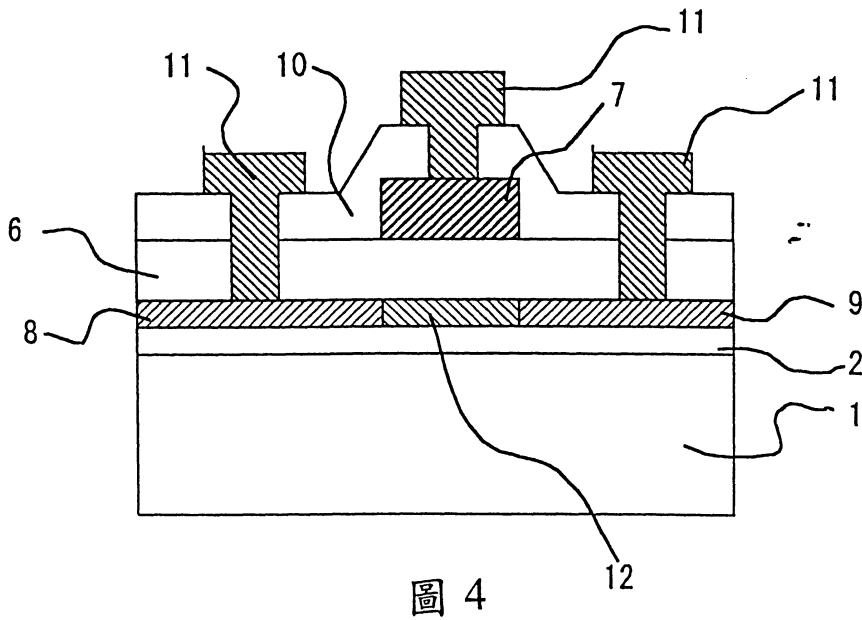


圖 4

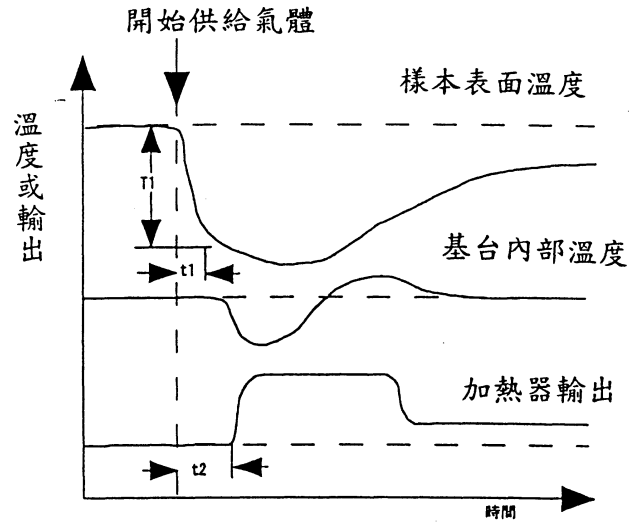


圖 5

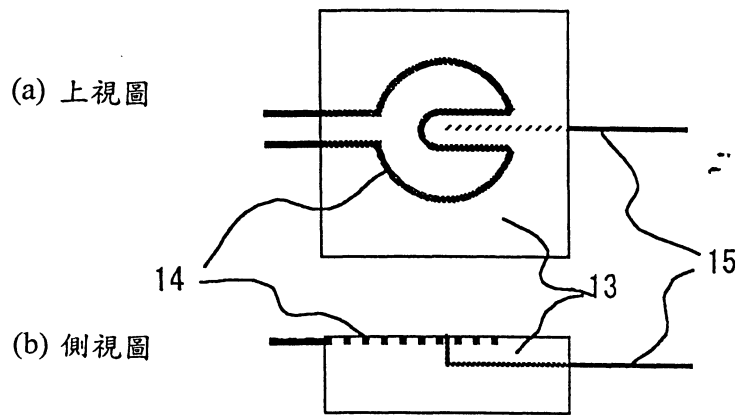


圖 6

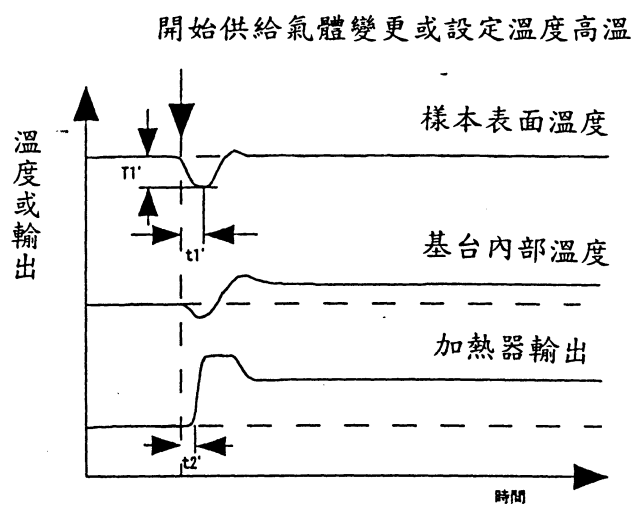


圖 7