

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2011-253950

(P2011-253950A)

(43) 公開日 平成23年12月15日(2011.12.15)

(51) Int. Cl.	F I	テーマコード (参考)
HO 1 L 23/36 (2006.01)	HO 1 L 23/36	Z 5 F 1 3 6
HO 1 L 23/12 (2006.01)	HO 1 L 23/36	C
	HO 1 L 23/12	J

審査請求 未請求 請求項の数 10 O L (全 12 頁)

(21) 出願番号 特願2010-127034 (P2010-127034)
 (22) 出願日 平成22年6月2日 (2010.6.2)

(71) 出願人 000006013
 三菱電機株式会社
 東京都千代田区丸の内二丁目7番3号
 (74) 代理人 100088672
 弁理士 吉竹 英俊
 (74) 代理人 100088845
 弁理士 有田 貴弘
 (72) 発明者 西堀 弘
 東京都千代田区丸の内二丁目7番3号 三
 菱電機株式会社内
 (72) 発明者 篠原 利彰
 東京都千代田区丸の内二丁目7番3号 三
 菱電機株式会社内

最終頁に続く

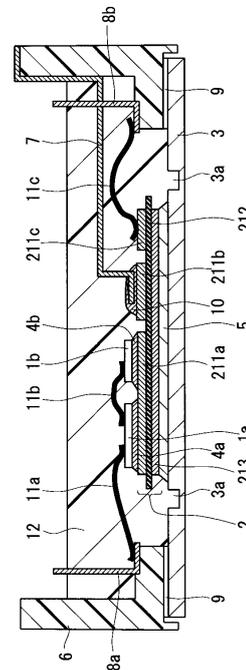
(54) 【発明の名称】 電力半導体装置

(57) 【要約】

【課題】 高温の負荷条件でも電力半導体素子周辺の接合部や、絶縁基板とヒートシンクの接合部にクラックを生じることのない、電力半導体装置の提供を目的とする。

【解決手段】 本発明の電力半導体装置は、Cuからなる厚さ2～3mmのヒートシンク3と、ヒートシンク3上に第1の接合層(基板下はんだ5)を介して接合された絶縁基板2と、絶縁基板2上に搭載された電力半導体素子1と、を備え、ヒートシンク3には、絶縁基板2との接合領域の周囲にバッファ溝3aが形成される。

【選択図】 図2



3a : バッファ溝
 211a, 211b, 211c : 回路パターン
 212 : SiC基板
 213 : 表面パターン

【特許請求の範囲】

【請求項 1】

Cu からなる厚さ 2 ~ 3 mm のヒートシンクと、
前記ヒートシンク上に第 1 の接合層を介して接合された絶縁基板と、
前記絶縁基板上に搭載された電力半導体素子と
を備え、
前記ヒートシンクには、前記絶縁基板との接合領域の周囲に溝が形成される、電力半導体装置。

【請求項 2】

前記絶縁基板は、
前記第 1 の接合層を介して前記ヒートシンクと接合する Cu からなる裏面パターンと、
前記裏面パターン上に形成される Si₃N₄ からなる基材と、
前記基材上に形成され Cu からなる回路パターンと
を備え、
前記回路パターン上に第 2 の接合層を介して前記電力半導体素子が接合され、
前記基材は厚さが 0.25 ~ 0.35 mm であり、
前記裏面パターンと前記回路パターンは同じ厚さで 0.35 ~ 0.45 mm である、請求項 1 に記載の電力半導体装置。

10

【請求項 3】

前記溝は前記ヒートシンクを貫通しない範囲で幅 2 ~ 3 mm、深さ 1.5 ~ 2 mm である、請求項 1 又は 2 に記載の電力半導体装置。

20

【請求項 4】

前記電力半導体素子上に、第 3 の接合層を介して形成されたバッファプレートと、
前記バッファプレート上にボンディングされて電気配線を行う Al ワイヤと
をさらに備え、
前記バッファプレートは、前記 Al ワイヤと前記電力半導体素子の中間の線膨張係数を有する、請求項 1 ~ 3 のいずれかに記載の電力半導体装置。

【請求項 5】

前記バッファプレートは、Cu・Mo 合金、Cu/invar/Cu、Cu/Cu・Mo 合金/Cu のいずれかの材料から形成され、少なくとも表面に Al 又は Ni の薄膜が形成される、請求項 4 に記載の電力半導体装置。

30

【請求項 6】

前記 Al 又は Ni の薄膜は PVD 法を用いて形成される、請求項 5 に記載の電力半導体装置。

【請求項 7】

前記第 3 の接合層は、マイクロ Ag 又は ナノ Ag ペーストであることを特徴とする、請求項 5 又は 6 に記載の電力半導体装置。

【請求項 8】

前記バッファプレートは、平面形状が円形又は楕円形である、請求項 4 ~ 7 のいずれかに記載の電力半導体装置。

40

【請求項 9】

前記ヒートシンクに接合されて前記絶縁基板、前記電力半導体素子を囲う外筐体と、
前記外筐体の内部で前記絶縁基板、前記電力半導体素子を封止する封止樹脂と
を備え、
前記回路パターンは、前記電力半導体素子が接合される領域外にディンプル加工が施される、請求項 3 ~ 8 のいずれかに記載の電力半導体装置。

【請求項 10】

絶縁基板と、
前記絶縁基板上に接合層を介して接合された電力半導体素子と、
前記電力半導体素子上に接合層を介して接合されたバッファプレートと、

50

前記バッファプレート上にボンディングされて電気配線を行うA1ワイヤとを備え、

前記バッファプレートは、前記A1ワイヤと前記電力半導体素子の中間の線膨張係数を有する、電力半導体装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、電力半導体素子が絶縁基板の金属回路パターンにはんだ材等で接合され、さらに絶縁基板の裏面金属パターンがはんだ材等でヒートシンクに接合された構成の電力半導体装置に関するものである。

10

【背景技術】

【0002】

特許文献1には、半導体素子をマウントした絶縁基板を、放熱板としての金属ベース板に搭載してはんだ付けし、これに樹脂ケースや外部導出端子等を組み合わせて構成する電力半導体素子が開示されている。

【0003】

このような構成の一般産業用電力半導体装置の熱ストレスに対する信頼性評価試験では、例えば電力半導体素子に通電せず周囲環境温度を変化させて絶縁基板下はんだの耐疲労特性などを確認するヒートサイクル試験が行われる。ヒートサイクル試験では、温度変化条件が - 40 ~ 125 に設定されている。

20

【0004】

この他、周囲環境温度は変化させず電力半導体素子に断続的に通電して主に電力半導体素子上のA1ワイヤ接合部や電力半導体素子下はんだの耐疲労特性などを確認するパワーサイクル試験が行われる。パワーサイクル試験では、電力半導体素子の最高温度を125に制限し、通電時と非通電時との電力半導体素子温度の差を一定に保つように負荷条件が設定されている。

【先行技術文献】

【特許文献】

【0005】

【特許文献1】特開平7-202088号公報

30

【発明の概要】

【発明が解決しようとする課題】

【0006】

ところが、近年の電力半導体装置の小型化や高耐熱素子の採用に対応すべく、これらの試験の温度条件が厳しくなっており、ヒートサイクル試験の温度変化条件が - 40 ~ 125 から - 40 ~ 150 へ、また、パワーサイクル試験における電力半導体素子の最高温度が125 から175 へと移行しつつある。このような高温環境下に於いて使用される電力半導体装置では、電力半導体素子と絶縁基板のはんだ接合部や、電力半導体素子のA1ワイヤ接合部に早期にクラックが発生し、従来から要求されていた寿命(信頼性)が得られないという課題が生じていた。

40

【0007】

そこで、本発明は上述の問題点に鑑み、高温の負荷条件でも電力半導体素子周辺の接合部や、絶縁基板とヒートシンクの接合部にクラックを生じることのない、電力半導体装置の提供を目的とする。

【課題を解決するための手段】

【0008】

本発明の第1の電力半導体装置は、Cuからなる厚さ2~3mmのヒートシンクと、ヒートシンク上に第1の接合層を介して接合された絶縁基板と、絶縁基板上に搭載された電力半導体素子と、を備え、ヒートシンクには、絶縁基板との接合領域の周囲に溝が形成される。

50

【 0 0 0 9 】

本発明の第2の電力半導体装置は、絶縁基板と、絶縁基板上に接合層を介して接合された電力半導体素子と、電力半導体素子上に形成されたバッファプレートと、バッファプレート上にボンディングされて電気配線を行うAlワイヤとを備え、バッファプレートは、Alワイヤと電力半導体素子の中間の線膨張係数を有する。

【発明の効果】

【 0 0 1 0 】

本発明の第1の電力半導体装置は、Cuからなる従来(4mm)よりも薄い厚さ2~3mmのヒートシンクを備えることにより、熱応力による第1の接合層に発生する歪みを軽減することが出来る。また、ヒートシンクには、絶縁基板の接合領域の周囲に溝を形成することにより、ヒートシンクの反りを抑制し、第1の接合層にクラックが生じることを防ぐ。

10

【 0 0 1 1 】

本発明の第2の電力半導体装置は、Alワイヤと電力半導体素子の中間の線膨張係数を有するバッファプレートを設けることにより、高温で熱膨張する際にAlワイヤの接合部に加わる応力が軽減する。

【図面の簡単な説明】

【 0 0 1 2 】

【図1】本発明の前提技術に係る電力半導体装置の断面図である。

【図2】実施の形態1に係る電力半導体装置の断面図である。

20

【図3】絶縁基板と回路パターンを示す平面図である。

【図4】絶縁基板の構成を示す断面図である。

【図5】回路パターンのディンプルを示す拡大図である。

【図6】ヒートシンクのバッファ溝を示す平面図である。

【図7】ヒートシンクのバッファ溝を示す平面図である。

【図8】ヒートシンクのバッファ溝を示す平面図である。

【図9】実施の形態2に係る電力半導体装置の断面図である。

【図10】バッファプレートの構成を示す断面図である。

【図11】バッファプレートの構成を示す断面図である。

【図12】バッファプレートの構成を示す断面図である。

30

【図13】バッファプレートの形状を示す平面図である。

【発明を実施するための形態】

【 0 0 1 3 】

(前提技術)

本発明の前提技術となる電力半導体装置の断面図を図1に示す。電力半導体素子1a、1bが素子下はんだ4a、4bを介して絶縁基板2の回路パターン201aにそれぞれ接合される。0.635mm厚のセラミックである窒化アルミ(AlN)基材202の表面に0.25~0.3mm厚のCu材からなる回路パターン201a、201b、201cが形成され、AlN基材202の裏面には回路パターン201と同一の材料、厚みの裏面パターン203が形成され、これらがAg、Cu、Ti系の活性金属ろう材で予め接合されて絶縁基板2を構成している。

40

【 0 0 1 4 】

絶縁基板2の裏面パターン203は基板下はんだ5を介して4mm厚のCu材からなるヒートシンク3に接合される。絶縁基板2やこの上に形成された電力半導体素子1a、1bの周囲を覆うようにして、樹脂ケース6がヒートシンク3に接着剤9で接合される。樹脂ケース6には電極端子7、信号端子8a、8bが装着され、電極端子7は、端子付けはんだ10により回路パターン201bに接合される。電力半導体素子1aと信号端子8a、電力半導体素子1aと電力半導体素子1b、回路パターン201cと信号端子8bとは夫々アルミワイヤ11a、11b、11cにより配線される。樹脂ケース6内はシリコーンゲルやエポキシ樹脂等の封止樹脂12で封止される。なお、電力半導体装置を電氣的に

50

制御する電子部品を搭載した制御基板は図示していない。

【0015】

以上のように構成された電力半導体装置にヒートサイクル負荷を与えると、絶縁基板2の見かけの線膨張係数(7ppm)とCu材からなるヒートシンク3の線膨張係数(=17ppm)とのミスマッチにより基板下はんだ5に歪が生じ、ヒートサイクル負荷の経過に伴い微小クラックが発生し、クラックが進展して電力半導体素子の熱放散が阻害され、遂には電力半導体素子1a、1bの破壊に至る。しかし、ヒートサイクルの温度変化条件-40~125では上記のような現象が起こらないよう、信頼性保証寿命サイクルを満足する構造設計がなされている。しかしながら、ヒートサイクル試験の温度変化条件を-40~125から-40~150へ設定変更した場合、解析上における基板下はんだ歪は約45%増大し、歪の増大に伴い信頼性寿命は実評価に於いても約1/10以下に低下することが判明した。

10

【0016】

さらに、電力半導体素子1aとアルミワイヤ11a、11bとの接合部においても、ヒートサイクルの熱負荷により電力半導体素子1aの線膨張係数(4ppm)とアルミワイヤ11a、11bの線膨張係数(23ppm)とのミスマッチ(19ppm)に基づく熱応力が生じ、微細なクラックが進展する。パワーサイクル試験における電力半導体素子1aの最高温度を125に制限した場合に、上記のような現象が起こらないよう、必要な信頼性保証寿命サイクルを満足するように構造設計を行っていたが、最高温度が125から175へ厳しく移行することにより、アルミワイヤ11a、11bと電力半導体素子1aの接合部の寿命が約1/4に低下することが判明した。

20

【0017】

そこで、本発明では高温の負荷条件でも装置の信頼性寿命を維持するための様々な工夫を行った。

【0018】

(実施の形態1)

図2は、実施の形態1の電力半導体装置の構成を示す。図1に示した前提技術に係る電力半導体装置と同一の構成要素については同一の参照番号を付している。本実施の形態の電力半導体装置は、電力半導体素子1a、1bと、電力半導体素子1a、1bが素子下はんだ4a、4bを介してそれぞれ接合される絶縁基板2と、絶縁基板2が基板下はんだ5を介して接合されるヒートシンク3とを備えている。

30

【0019】

絶縁基板2は、絶縁基材であるSi₃N₄基材212と、Si₃N₄基材212の裏面に設けられるCuからなる裏面パターン213と、Si₃N₄基材212の表面に設けられる裏面パターン213と同厚のCuからなる回路パターン211a、211b、211cとから構成され、これらがAg、Cu、Ti系の活性金属ろう材で予め接合されて絶縁基板2を構成する。

【0020】

絶縁基板2の裏面パターン203は基板下はんだ5を介してCuからなるヒートシンク3に接合される。絶縁基板2や電力半導体素子1a、1bの周囲を覆うようにして、樹脂ケース6がヒートシンク3に接着剤9で接合される。樹脂ケース6には電極端子7、信号端子8a、8bが装着され、電極端子7は、端子付けはんだ10により回路パターン201bに接合される。電力半導体素子1aと信号端子8a、電力半導体素子1aと電力半導体素子1b、回路パターン201cと信号端子8bとは各々アルミワイヤ11a、11b、11cにより配線される。なお、配線材料としてはこの他、アルミリボン、Cuワイヤ、アルミCuクラッドリボンなどを用いても良い。樹脂ケース6内はシリコーンゲルやエポキシ樹脂等の封止樹脂12で封止される。なお、電力半導体装置を電氣的に制御する電子部品を搭載した制御基板は図示していない。

40

【0021】

<絶縁基板>

50

本実施の形態では絶縁基板2の絶縁基材に Si_3N_4 基材212を用いる。その抗折強度は約600MPaであって、従来の窒化アルミ(A1N)基材202の抗折強度約300MPaの2倍である。 Si_3N_4 基材212の厚さは従来のA1N基材202の0.635mmに対し0.25~0.35mmと薄厚化する。一方、回路パターン211a、211b、211c及び裏面パターン213の厚さは、従来の回路パターン201a、201b、201c及び裏面パターン203の0.25~0.3mmより厚い0.35~0.45mmとする。これにより、絶縁基板2トータルの線膨張係数を約7ppmから約10ppmに高めて、Cu材からなるヒートシンク3の線膨張係数17ppmに漸近させる。

【0022】

Si_3N_4 基材212の熱伝導率は約90W/m・Kであり、従来のA1N基材202の約180W/m・Kの約1/2と小さいが、基材の厚みを従来の1/2にするため、熱抵抗は従来と同等である。

【0023】

なお、回路パターン211a、211b、211cと裏面パターン213を同一の厚さにすることにより、(回路パターン211a、211b、211cの体積)(裏面パターン213の体積)となり、加熱時の絶縁基板2の反りの方向が回路パターン211a、211b、211c側に凹となる。よって、はんだ付け時に生じた基板下はんだ5中の気泡(ポイド)を容易に排出することが出来る。

【0024】

図3は、絶縁基板2の Si_3N_4 基材212とこの上に接合された回路パターン211aを示す平面図であり、図4は図3のA-A断面図、図5は図4のB部拡大図である。図3に示すように、回路パターン211aの電力半導体素子を搭載する面215の周囲にディンプル214が形成される。その断面形状は、図5に示すように、表面部の直径 D_1 より球状の直径 D_2 の方が僅かに大きくなるようにエッチング等で加工される。このようなディンプル214を回路パターン211aに設けることにより、樹脂ケース6内をエポキシ樹脂12で封止する場合に、アンカー効果によってエポキシ樹脂12と絶縁基板2の密着性が高まる。密着性を高めることにより、高温時において素子下はんだ4a、4bにクラックが発生したとしても、口開きを抑えて進展抑制が図られる。エポキシ樹脂12の線膨張係数は、素子下はんだ4a、4bの20~26ppmより小さい線膨張係数12~16ppmに設定する。

【0025】

<ヒートシンク>

ヒートシンク3には前提技術と同様にCu材を用いるが、熱履歴を受ける場合に生じる基板下はんだ5の歪を軽減すべく、その厚みは従来のヒートシンクより約1~2mm薄し2~3mm程度に薄厚化される。また、ヒートシンク3には絶縁基板2の周囲に位置するようにバッファ溝3aが配置され、基板下はんだ5の歪をより軽減すると共に、ヒートシンク3の厚みを薄くしたことに伴う反りを抑制する。

【0026】

バッファ溝3aのサイズは、幅2~3mm、深さはヒートシンク3を貫通しない範囲で1.5~2mmとするが、詳細はヒートシンク3の他、絶縁基板2など周辺部材のサイズや構造、基板下はんだ5の歪み及びヒートシンク3の反りの低減目標などにより決定される。また、バッファ溝3aは、ヒートシンク3の曲げ強度を著しく低下させないようにヒートシンク3の端部には形成しない。

【0027】

図6~図8は、ヒートシンク3上に絶縁基板2を6つ図示のように配列する場合を想定して、バッファ溝3aの形状を例示する平面図である。バッファ溝3aは、図6に示すように絶縁基板2の外周に沿って設けても良いし、図7に示すように絶縁基板2の間に設けても良い。あるいは、図8に示すように絶縁基板2の間に断続的に設けても良い。バッファ溝3aはヒートシンク3の端部にまでは至らないように配置される。いずれの形状のバッファ溝3aによっても、基板下はんだ5の歪みが軽減されると共に、ヒートシンク3の

10

20

30

40

50

薄厚化に伴う反りが抑制される。

【0028】

<効果>

実施の形態1の電力半導体装置によれば、以下の効果を奏する。すなわち、本実施の形態の電力半導体装置は、Cuからなる厚さ2~3mmのヒートシンク3と、ヒートシンク3上に基板下はんだ5(第1の接合層)を介して接合された絶縁基板2と、絶縁基板2上に搭載された電力半導体素子1aとを備え、ヒートシンク3には、絶縁基板2との接合領域の周囲にバッファ溝3aが形成される。ヒートシンク3を従来のヒートシンクより薄厚化したことにより、基板下はんだ5の歪みを軽減し、さらにバッファ溝3aを形成することによって、ヒートシンク3を薄厚化したことによる反りを抑制する。

10

【0029】

また、絶縁基板2は、基板下はんだ5を介してヒートシンク3と接合するCuからなる裏面パターン213と、裏面パターン213上に形成される絶縁基材としての Si_3N_4 基材212と、 Si_3N_4 基材212基材上に形成されCuからなる回路パターン211a, 211b, 211cとを備え、回路パターン211a, 211b, 211c上に素子下はんだ4a(第2の接合層)を介して電力半導体素子1aが接合され、 Si_3N_4 基材は厚さが0.25~0.35mmであり、裏面パターン213と回路パターン211a, 211b, 211cは同じ厚さで0.35~0.45mmである。従来と比べて絶縁基材を薄くし、その代わりにCuからなる裏面パターン213及び回路パターン211a, 211b, 211cを厚くすることで、線膨張係数をCuからなるヒートシンク3に近づけ、両者の線膨張係数の差により生じる基板下はんだ5の歪みを軽減する。

20

【0030】

また、バッファ溝3aはヒートシンク3を貫通しない範囲で幅2~3mm、深さ1.5~2mmとする。このような寸法のバッファ溝3aを設けることにより、ヒートシンク3の反りを軽減する。

【0031】

さらに電力半導体装置は、ヒートシンク3に接合されて絶縁基板2、電力半導体素子1aを囲う樹脂ケース6(外筐体)と、樹脂ケース6の内部で絶縁基板2、電力半導体素子1aを封止する封止樹脂12とを備え、回路パターン211a, 211b, 211cは、電力半導体素子1aが接合される領域215外にディンプル214が形成される。このようなディンプル214を回路パターン211aに設けることにより、樹脂ケース6内をエポキシ樹脂12で封止する場合に、アンカー効果によってエポキシ樹脂12と絶縁基板2の密着性が高まり、高温時において素子下はんだ4a, 4bにクラックが発生したとしても、口開きを抑えて進展抑制が図られる。

30

【0032】

(実施の形態2)

図9は、実施の形態2の電力半導体装置の構成を示す断面図である。図1に示した前提技術の電力半導体装置と同一の構成には同一の参照番号を付している。本実施の形態の電力半導体装置は、前提技術の構成に加えて、電力半導体素子1a上にバッファプレート下接合材14を介して接合されるバッファプレート13を備えたものである。

40

【0033】

バッファプレート13と信号電極8a、バッファプレート13と電力半導体素子1bが、それぞれAlワイヤ11a, 11bで配線される。それ以外の構成は前提技術と同様であるため、説明を省略する。なお、前提技術の構成を前提として本実施の形態の電力半導体装置を説明しているが、実施の形態1の電力半導体装置においてバッファプレート13を設ける構成としても良い。

【0034】

図10~図12はバッファプレート13の構成を例示する断面図であり、図13はバッファプレート13の平面図である。バッファプレート13は、例えば図10に示すようにinvarとその表面及び裏面のCu箔からなるCu-invar-Cuクラッド材で構

50

成される。あるいは、図 1 1 に示すように CuMo 合金、さらには図 1 2 に示すように CuMo 合金とその表面及び裏面の Cu 箔からなる Cu - CuMo - Cu クラッド材であっても良い。

【0035】

また、応力バッファプレート 1 3 の少なくとも表面側をめっきまたは物理蒸着 (PVD : Physical Vapor Deposition) などによって表面処理して Al 薄膜または Ni 薄膜を形成し、Al ワイヤ 1 1 a との接合性を向上させても良い。特にバッファプレート下接合材 1 4 にマイクロ Ag や ナノ Ag ペースト等を用いる場合には、バッファプレート 1 3 の裏面をベアとする方が接合性に優れることから、裏面はあえて表面処理をせず、表面の Al ワイヤボンディング側にのみ Al 薄膜や Ni 薄膜を形成する。このように片面にのみ表面処理をする場合、めっきの場合はめっきを不要とする面をマスキング処理する必要があるが、PVD の場合はマスキング処理を要しないというコスト上のメリットがある。

10

【0036】

いずれの構成においても、バッファプレート 1 3 の線膨張係数は Al ワイヤ (約 23 ppm) 1 1 a と電力半導体素子 1 a (約 4 ppm) の中間となる 7 ~ 13 ppm 程度に選定される。

【0037】

また、バッファプレート 1 3 はバッファプレート下接合材 1 4 に負担を与えないように薄厚化し、0.5 ~ 1.0 mm 程度の範囲で、目標とする線膨張係数に応じて各クラッド材の厚みを設定する。バッファプレート 1 3 をクラッド材で構成する場合には、基本的に表面と裏面に位置する金属材質とその厚みを同一にし、バッファプレート 1 3 自体の反り防止を抑制する。

20

【0038】

また、バッファプレート 1 3 の平面形状を図 1 3 に示すように円形または楕円形とすることにより、バッファプレート下接合材 1 4 に生じる熱応力が分散・緩和され、電力半導体素子 1 a との信頼性の高い接合が得られる。

【0039】

数値解析では、Al ワイヤ 1 1 a と電力半導体素子 1 a の接合における接合部の応力を 1 とするとき、線膨張係数 7 ppm のバッファプレート 1 3 を使用することで応力比が 0.7 に、同 11 ppm のバッファプレートを使用することで応力比が 0.5 に軽減されるという結果を得た。バッファプレート 1 3 の線膨張係数は、表面に接合される Al ワイヤ 1 1 a の接合部信頼性寿命と、電力半導体素子 1 a を接合するバッファプレート 1 3 の裏面接合材 1 4 の信頼性寿命のバランスを考慮して、最適値を選定する。

30

【0040】

< 効果 >

実施の形態 2 の電力半導体装置によれば、以下の効果を奏する。すなわち、実施の形態 2 の電力半導体装置は、電力半導体素子 1 a 上に、バッファプレート下接合層 1 4 (第 3 の接合層) を介して形成されたバッファプレート 1 3 と、バッファプレート 1 3 上にボンディングされて電気配線を行う Al ワイヤ 1 1 a とをさらに備え、バッファプレート 1 3 は、Al ワイヤ 1 1 a と電力半導体素子 1 a の中間の線膨張係数を有する。このようなバッファプレート 1 3 を設けることにより、Al ワイヤのボンディング部分に加わる応力が軽減され信頼性が向上する。

40

【0041】

また、バッファプレート 1 3 は、Cu・Mo 合金、Cu / invar / Cu、Cu / Cu・Mo 合金 / Cu のいずれかの材料から形成され、少なくとも表面に Al 又は Ni の薄膜が形成されることにより、Al ワイヤ 1 1 a との接合性が向上する。

【0042】

また、当該 Al 又は Ni の薄膜をバッファプレート 1 3 の片面にのみ形成する場合、めっきの場合はめっきを不要とする面をマスキング処理する必要があるが、PVD の場合はマスキング処理を要しないというコスト上のメリットがある。

50

【0043】

また、バッファプレート下接合層14をマイクロAg又はナノAgペーストとする場合は、バッファプレート13の裏面にAl又はNiの薄膜を形成しないベア状態での接合性が良い。

【0044】

さらに、バッファプレート13の平面形状を円形又は楕円形とすることにより、バッファプレート下接合材14に生じる熱応力が分散・緩和され、電力半導体素子1aとの信頼性の高い接合が得られる。

【0045】

また、電力半導体装置は、絶縁基板2と、絶縁基板2上に素子下はんだ層4(接合層)を介して接合された電力半導体素子1aと、電力半導体素子1a上にバッファプレートした接合層14(接合層)を介して接合されたバッファプレート13と、バッファプレート13上にボンディングされて電気配線を行うAlワイヤ11aとを備え、バッファプレート13は、Alワイヤ11aと電力半導体素子1aの中間の線膨張係数を有する。このようなバッファプレート13を設けることにより、Alワイヤのボンディング部分に加わる応力が軽減され信頼性が向上する。

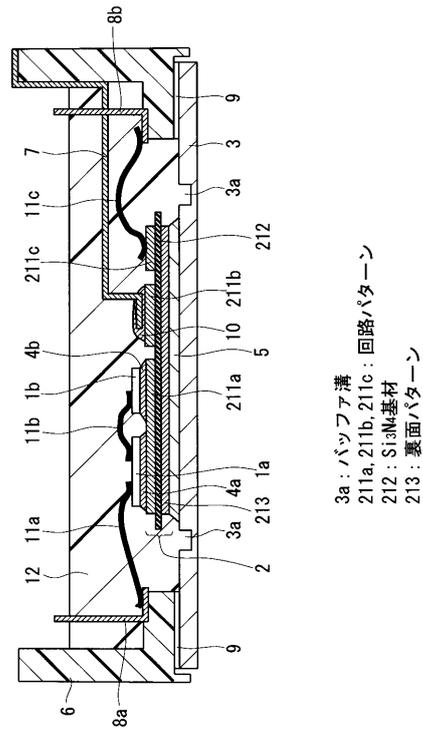
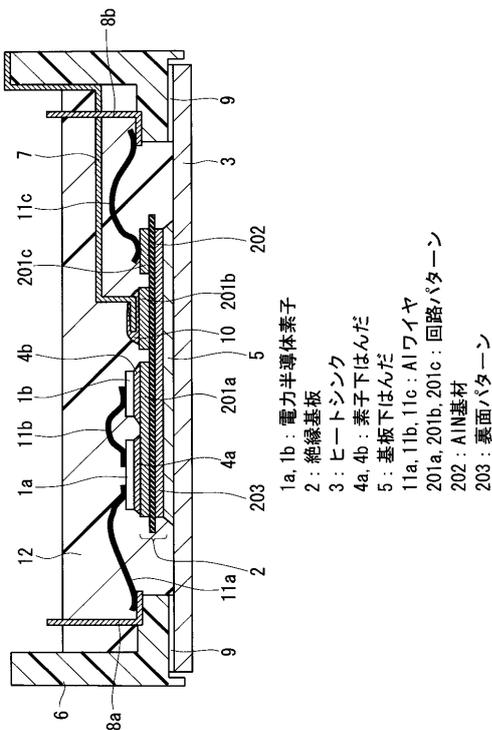
【符号の説明】

【0046】

1a, 1b, 1c 電力半導体素子、2 絶縁基板、3 ヒートシンク、3a バッファ溝、4a, 4b 素子下はんだ、5 基板下はんだ、6 樹脂ケース、7 電極端子、8a, 8b 信号端子、9 接着剤、10 端子付はんだ、11a, 11b, 11c アルミワイヤ、12 封止樹脂、13 バッファプレート、14 バッファプレート下接合材、201a, 201b, 201c, 211a, 211b, 211c 回路パターン、202 AlN基材、212 Si₃N₄基材、203, 213 裏面パターン、214 デインプル、215 素子搭載面。

【図1】

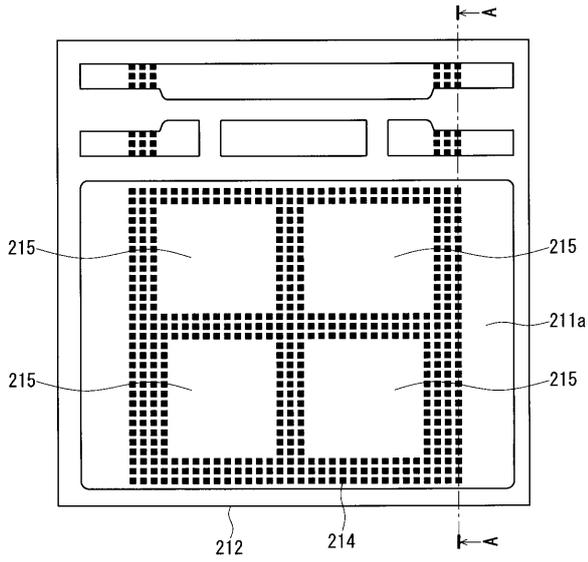
【図2】



10

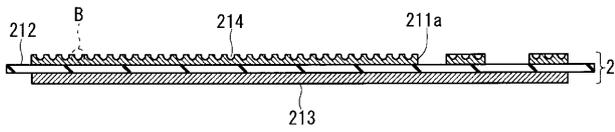
20

【 図 3 】

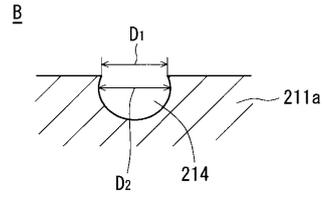


214 : ディンプル

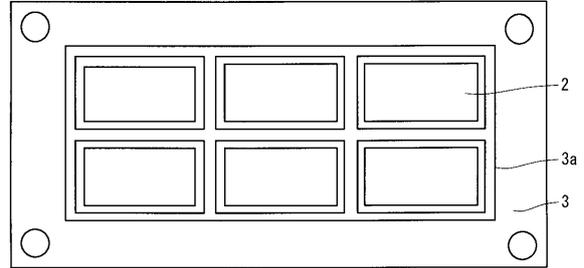
【 図 4 】



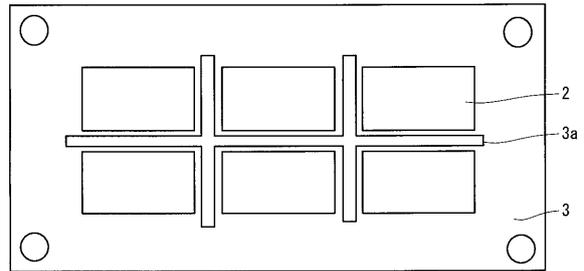
【 図 5 】



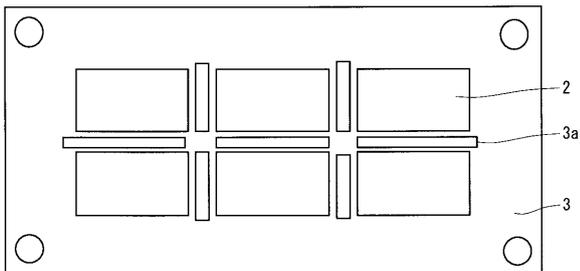
【 図 6 】



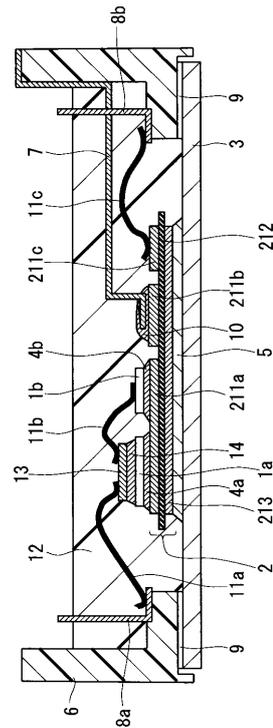
【 図 7 】



【 図 8 】

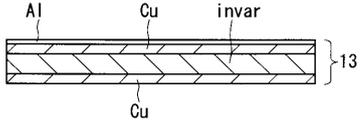


【 図 9 】

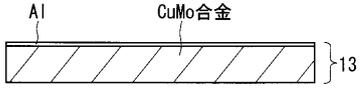


13 : バックアプレート
14 : バックアプレート下接合材

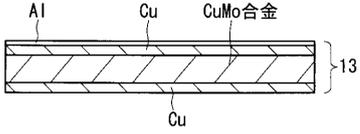
【 図 1 0 】



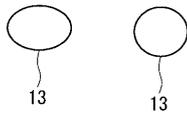
【 図 1 1 】



【 図 1 2 】



【 図 1 3 】



フロントページの続き

(72)発明者 太田 達雄

東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内

Fターム(参考) 5F136 BB01 BB18 DA27 GA40