



(12) 发明专利申请

(10) 申请公布号 CN 105575887 A

(43) 申请公布日 2016. 05. 11

(21) 申请号 201410549365. X

(22) 申请日 2014. 10. 16

(71) 申请人 中芯国际集成电路制造(上海)有限公司

地址 201203 上海市浦东新区张江路 18 号

(72) 发明人 张城龙 张海洋

(74) 专利代理机构 北京集佳知识产权代理有限公司 11227

代理人 应战 骆苏华

(51) Int. Cl.

H01L 21/768(2006. 01)

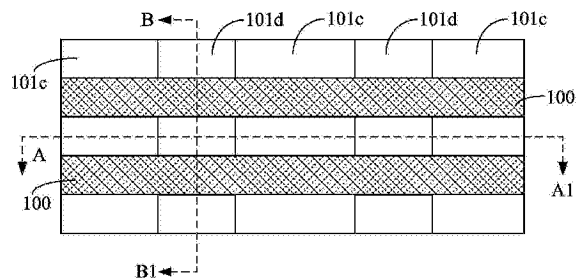
权利要求书2页 说明书11页 附图6页

(54) 发明名称

互连结构的形成方法

(57) 摘要

一种互连结构的形成方法,包括:提供基底;形成覆盖于所述基底表面的金属层;刻蚀所述金属层,形成位于基底表面的分立的金属连线、以及位于金属连线表面的若干分立的金属凸柱;形成覆盖于所述基底表面、金属连线表面以及金属凸柱侧壁表面的介质层。本发明减小金属连线和金属凸柱的晶粒散射,进而降低金属连线和金属凸柱的电阻率,优化互连结构的电学性能。



1. 一种互连结构的形成方法,其特征在于,包括:  
提供基底;  
形成覆盖于所述基底表面的金属层;  
刻蚀所述金属层,形成位于基底表面的分立的金属连线、以及位于金属连线表面的若干分立的金属凸柱;  
形成覆盖于所述基底表面、金属连线表面以及金属凸柱侧壁表面的介质层。
2. 如权利要求 1 所述互连结构的形成方法,其特征在于,形成所述金属连线、以及位于金属连线表面的若干分立的金属凸柱的工艺步骤包括:刻蚀所述金属层,形成覆盖于基底表面的初始金属连线、以及位于初始金属连线表面的若干分立的初始金属凸柱;刻蚀所述初始金属连线,在所述基底表面形成分立的金属连线,且金属连线表面具有若干分立的金属凸柱。
3. 如权利要求 1 所述互连结构的形成方法,其特征在于,形成所述金属连线、以及位于金属连线表面的若干分立的金属凸柱的步骤包括:刻蚀所述金属层,在所述基底表面形成分立的初始金属连线;刻蚀所述初始金属互连线,形成位于基底表面的金属连线、以及位于金属连线表面的若干分立的金属凸柱。
4. 如权利要求 2 所述互连结构的形成方法,其特征在于,形成所述金属连线、以及位于金属连线表面的若干分立的金属凸柱的工艺步骤包括:在所述金属层表面形成第一掩膜薄膜,所述第一掩膜薄膜覆盖需要形成金属连线的对应位置和结构;在所述第一掩膜薄膜表面形成第二掩膜薄膜,所述第二掩膜薄膜覆盖需要形成金属凸柱的对应位置和结构;以所述第二掩膜薄膜为掩膜,刻蚀去除部分厚度的未被第一掩膜薄膜覆盖的金属层,形成覆盖于基底表面的初始金属连线、以及位于初始金属连线表面的若干分立的初始金属凸柱;刻蚀去除未被第二掩膜薄膜覆盖的第一掩膜薄膜,形成覆盖于初始金属凸柱部分表面的第一掩膜层以及位于第一掩膜层表面的第二掩膜层;以所述第二掩膜层为掩膜,刻蚀所述初始金属连线直至暴露出基底表面,同时刻蚀所述初始金属凸柱,在所述基底表面形成分立的金属连线,且所述金属连线表面具有若干分立的金属凸柱。
5. 如权利要求 4 所述互连结构的形成方法,其特征在于,在同一个刻蚀腔室内,进行所述刻蚀金属层、第一掩膜薄膜以及初始金属连线的刻蚀工艺。
6. 如权利要求 4 所述互连结构的形成方法,其特征在于,所述金属凸柱的厚度等于金属层的厚度与初始金属凸柱的厚度之差;所述金属连线的厚度等于初始金属凸柱的厚度。
7. 如权利要求 4 所述互连结构的形成方法,其特征在于,所述第一掩膜薄膜和第二掩膜薄膜为图形化同一初始掩膜层获得的。
8. 如权利要求 7 所述互连结构的形成方法,其特征在于,所述初始掩膜层为单层结构或叠层结构。
9. 如权利要求 7 所述互连结构的形成方法,其特征在于,所述第一掩膜薄膜和第二掩膜薄膜的材料相同,且第二掩膜薄膜的厚度大于第一掩膜薄膜的厚度。
10. 如权利要求 4 所述互连结构的形成方法,其特征在于,所述第一掩膜薄膜的材料为氮化硅、氧化硅、碳化硅、氮氧化硅或碳氮氧化硅中的一种或多种;所述第二掩膜薄膜的材料为氮化硅、氧化硅、碳化硅、氮氧化硅或碳氧化硅中的一种或多种。
11. 如权利要求 2 所述互连结构的形成方法,其特征在于,形成所述金属连线、以及位

于金属连线表面的若干分立的金属凸柱的工艺步骤包括：在刻蚀所述金属层之前，在所述金属层表面形成第二掩膜层，所述第二掩膜层覆盖需要形成的金属凸柱的对应位置和结构；以所述第二掩膜层为掩膜，刻蚀去除部分厚度的金属层，形成覆盖于基底表面的初始金属连线、以及位于初始金属连线表面的若干分立的初始金属凸柱；去除所述第二掩膜层；在所述初始金属连线表面以及初始金属凸柱表面形成第一掩膜层，所述第一掩膜层覆盖需要形成金属连线的对应位置和结构；以所述第一掩膜层为掩膜，刻蚀所述初始金属连线直至暴露出基底表面，在所述基底表面形成分立的金属连线，且金属连线表面具有若干分立的金属凸柱。

12. 如权利要求 11 所述互连结构的形成方法，其特征在于，所述金属凸柱的厚度等于初始金属凸柱的厚度。

13. 如权利要求 3 所述互连结构的形成方法，其特征在于，形成所述金属连线、以及位于金属连线表面的若干分立的金属凸柱的工艺步骤包括：在所述金属层表面形成第一掩膜薄膜，所述第一掩膜薄膜覆盖需要形成金属连线的对应位置和结构；在所述第一掩膜薄膜表面形成第二掩膜薄膜，所述第二掩膜薄膜覆盖需要形成金属凸柱的对应位置和结构；以所述第一掩膜薄膜和第二掩膜薄膜为掩膜，刻蚀未被第一掩膜薄膜覆盖的金属层直至暴露出基底表面，在所述基底表面形成分立的初始金属连线；刻蚀去除未被第二掩膜薄膜覆盖的第一掩膜薄膜，形成覆盖于初始金属连线部分表面的第一掩膜层以及位于第一掩膜层表面的第二掩膜层；以所述第二掩膜层为掩膜，刻蚀去除部分厚度的初始金属连线，形成位于基底表面的分立的金属连线、以及位于金属连线表面的若干分立的金属凸柱。

14. 如权利要求 13 所述互连结构的形成方法，其特征在于，在同一个刻蚀腔室内，进行所述刻蚀金属层、第一掩膜薄膜以及部分厚度的初始金属连线的刻蚀工艺。

15. 如权利要求 13 所述互连结构的形成方法，其特征在于，所述第一掩膜薄膜和第二掩膜薄膜为图形化同一初始掩膜层获得的。

16. 如权利要求 13 所述互连结构的形成方法，其特征在于，所述第一掩膜薄膜和第二掩膜薄膜的材料相同，且第二掩膜薄膜的厚度大于第一掩膜薄膜的厚度。

17. 如权利要求 3 所述互连结构的形成方法，其特征在于，形成所述金属连线、以及位于金属连线表面的若干分立的金属凸柱的工艺步骤包括：在所述金属层表面形成第一掩膜层，所述第一掩膜层覆盖需要形成金属连线的对应位置和结构；以所述第一掩膜层为掩膜，刻蚀金属层直至暴露出基底表面，形成分立的初始金属连线；去除所述第一掩膜层；在所述初始金属连线表面形成第二掩膜层，所述第二掩膜层覆盖需要形成金属凸柱的对应位置和结构；以所述第二掩膜层为掩膜，刻蚀去除部分厚度的初始金属连线，形成位于基底表面的分立的金属连线、以及位于金属连线表面的若干分立的金属凸柱。

18. 如权利要求 1 所述互连结构的形成方法，其特征在于，采用干法刻蚀工艺刻蚀所述金属层，干法刻蚀工艺的刻蚀气体包括  $H_2$ 。

19. 如权利要求 1 所述互连结构的形成方法，其特征在于，所述介质层的材料为氧化硅、氮化硅、氮氧化硅、低 k 介质材料或超低 k 介质材料。

20. 如权利要求 1 所述互连结构的形成方法，其特征在于，所述金属层的材料为 Cu、Al 或 W。

## 互连结构的形成方法

### 技术领域

[0001] 本发明涉及半导体制作领域技术,特别涉及一种互连结构的形成方法。

### 背景技术

[0002] 随着超大规模集成电路工艺技术的不断进步,半导体器件的特征尺寸不断缩小,半导体器件的性能越来越强,集成电路芯片的集成度已经高达几亿乃至几十亿个器件的规模,两层以上的多层互连技术被广泛使用。

[0003] 传统的互连结构是由铝金属制备而成的,但是随着半导体尺寸的不断缩小,越来越小的互连结构中承载越来越高的电流,且互连结构的响应时间要求越来越短,传统铝互连结构已经不能满足要求;因此,铜金属已经取代铝金属作为互连结构的材料。与铝相比,金属铜的电阻率更低且抗电迁移性更好,铜互连结构可以降低互连结构的电阻电容(RC)延迟,改善电迁移,提高器件的可靠性。因此,铜互连技术取代铝互连技术成为发展趋势。

[0004] 然而,尽管采用铜金属作为互连结构的材料能在一定程度上改善互连结构的性能,互连结构的性能仍有待提高。

### 发明内容

[0005] 本发明解决的问题是提供一种互连结构的形成方法,在减小金属连线以及金属凸块的电阻率、提高互连结构的抗电迁移能力的同时,提高形成的介质层的质量,从而优化互连结构的电学性能。

[0006] 为解决上述问题,本发明提供一种互连结构的形成方法,包括:提供基底;形成覆盖于所述基底表面的金属层;刻蚀所述金属层,形成位于基底表面的分立的金属连线、以及位于金属连线表面的若干分立的金属凸柱;形成覆盖于所述基底表面、金属连线表面以及金属凸柱侧壁表面的介质层。

[0007] 可选的,形成所述金属连线、以及位于金属连线表面的若干分立的金属凸柱的工艺步骤包括:刻蚀所述金属层,形成覆盖于基底表面的初始金属连线、以及位于初始金属连线表面的若干分立的初始金属凸柱;刻蚀所述初始金属连线,在所述基底表面形成分立的金属连线,且金属连线表面具有若干分立的金属凸柱。

[0008] 可选的,形成所述金属连线、以及位于金属连线表面的若干分立的金属凸柱的步骤包括:刻蚀所述金属层,在所述基底表面形成分立的初始金属连线;刻蚀所述初始金属互连线,形成位于基底表面的金属连线、以及位于金属连线表面的若干分立的金属凸柱。

[0009] 可选的,形成所述金属连线、以及位于金属连线表面的若干分立的金属凸柱的工艺步骤包括:在所述金属层表面形成第一掩膜薄膜,所述第一掩膜薄膜覆盖需要形成金属连线的对应位置和结构;在所述第一掩膜薄膜表面形成第二掩膜薄膜,所述第二掩膜薄膜覆盖需要形成金属凸柱的对应位置和结构;以所述第二掩膜薄膜为掩膜,刻蚀去除部分厚度的未被第一掩膜薄膜覆盖的金属层,形成覆盖于基底表面的初始金属连线、以及位于初始金属连线表面的若干分立的初始金属凸柱;刻蚀去除未被第二掩膜薄膜覆盖的第一掩膜

薄膜,形成覆盖于初始金属凸柱部分表面的第一掩膜层以及位于第一掩膜层表面的第二掩膜层;以所述第二掩膜层为掩膜,刻蚀所述初始金属连线直至暴露出基底表面,同时刻蚀所述初始金属凸柱,在所述基底表面形成分立的金属连线,且所述金属连线表面具有若干分立的金属凸柱。

[0010] 可选的,在同一个刻蚀腔室内,进行所述刻蚀金属层、第一掩膜薄膜以及初始金属连线的刻蚀工艺。

[0011] 可选的,所述金属凸柱的厚度等于金属层的厚度与初始金属凸柱的厚度之差;所述金属连线的厚度等于初始金属凸柱的厚度。

[0012] 可选的,所述第一掩膜薄膜和第二掩膜薄膜为图形化同一初始掩膜层获得的。

[0013] 可选的,所述初始掩膜层为单层结构或叠层结构。

[0014] 可选的,所述第一掩膜薄膜和第二掩膜薄膜的材料相同,且第二掩膜薄膜的厚度大于第一掩膜薄膜的厚度。

[0015] 可选的,所述第一掩膜薄膜的材料为氮化硅、氧化硅、碳化硅、氮氧化硅或碳氮氧化硅中的一种或多种;所述第二掩膜薄膜的材料为氮化硅、氧化硅、碳化硅、氮氧化硅或碳氧化硅中的一种或多种。

[0016] 可选的,形成所述金属连线、以及位于金属连线表面的若干分立的金属凸柱的工艺步骤包括:在刻蚀所述金属层之前,在所述金属层表面形成第二掩膜层,所述第二掩膜层覆盖需要形成的金属凸柱的对应位置和结构;以所述第二掩膜层为掩膜,刻蚀去除部分厚度的金属层,形成覆盖于基底表面的初始金属连线、以及位于初始金属连线表面的若干分立的初始金属凸柱;去除所述第二掩膜层;在所述初始金属连线表面以及初始金属凸柱表面形成第一掩膜层,所述第一掩膜层覆盖需要形成金属连线的对应位置和结构;以所述第一掩膜层为掩膜,刻蚀所述初始金属连线直至暴露出基底表面,在所述基底表面形成分立的金属连线,且金属连线表面具有若干分立的金属凸柱。

[0017] 可选的,所述金属凸柱的厚度等于初始金属凸柱的厚度。

[0018] 可选的,形成所述金属连线、以及位于金属连线表面的若干分立的金属凸柱的工艺步骤包括:在所述金属层表面形成第一掩膜薄膜,所述第一掩膜薄膜覆盖需要形成金属连线的对应位置和结构;在所述第一掩膜薄膜表面形成第二掩膜薄膜,所述第二掩膜薄膜覆盖需要形成金属凸柱的对应位置和结构;以所述第一掩膜薄膜和第二掩膜薄膜为掩膜,刻蚀未被第一掩膜薄膜覆盖的金属层直至暴露出基底表面,在所述基底表面形成分立的初始金属连线;刻蚀去除未被第二掩膜薄膜覆盖的第一掩膜薄膜,形成覆盖于初始金属连线部分表面的第一掩膜层以及位于第一掩膜层表面的第二掩膜层;以所述第二掩膜层为掩膜,刻蚀去除部分厚度的初始金属连线,形成位于基底表面的分立的金属连线、以及位于金属连线表面的若干分立的金属凸柱。

[0019] 可选的,在同一个刻蚀腔室内,进行所述刻蚀金属层、第一掩膜薄膜以及部分厚度的初始金属连线的刻蚀工艺。

[0020] 可选的,所述第一掩膜薄膜和第二掩膜薄膜为图形化同一初始掩膜层获得的。

[0021] 可选的,所述第一掩膜薄膜和第二掩膜薄膜的材料相同,且第二掩膜薄膜的厚度大于第一掩膜薄膜的厚度。

[0022] 可选的,形成所述金属连线、以及位于金属连线表面的若干分立的金属凸柱的工

艺步骤包括：在所述金属层表面形成第一掩膜层，所述第一掩膜层覆盖需要形成金属连线的对应位置和结构；以所述第一掩膜层为掩膜，刻蚀金属层直至暴露出基底表面，形成分立的初始金属连线；去除所述第一掩膜层；在所述初始金属连线表面形成第二掩膜层，所述第二掩膜层覆盖需要形成金属凸柱的对应位置和结构；以所述第二掩膜层为掩膜，刻蚀去除部分厚度的初始金属连线，形成位于基底表面的分立的金属连线、以及位于金属连线表面的若干分立的金属凸柱。

[0023] 可选的，采用干法刻蚀工艺刻蚀所述金属层，干法刻蚀工艺的刻蚀气体包括  $H_2$ 。

[0024] 可选的，所述介质层的材料为氧化硅、氮化硅、氮氧化硅、低 k 介质材料或超低 k 介质材料。

[0025] 可选的，所述金属层的材料为 Cu、Al 或 W。

[0026] 与现有技术相比，本发明的技术方案具有以下优点：

[0027] 本发明提供的互连结构的形成方法中，形成覆盖于基底表面的金属层，所述金属层的尺寸与基底表面尺寸一致，因此形成的金属层具有相对较大的尺寸，使得在形成金属层的过程中晶粒尺寸生长受到的限制小，因此金属层的晶粒尺寸相对较大，进而使得金属层内的晶粒界面散射小。刻蚀所述晶粒尺寸大、晶粒界面散射小的金属层后，形成的金属连线以及金属凸柱以将具有较大的晶粒尺寸、较小的晶粒界面散射，使得金属连线和金属凸柱的电阻率小且抗电迁移能力大，优化互连结构的电学性能。

[0028] 同时，本发明在形成金属连线和金属凸柱之后，形成覆盖于基底表面、金属连线表面以及金属凸柱侧壁表面的介质层，因此所述介质层未经历为形成金属连线和金属凸柱而进行的刻蚀工艺，避免所述介质层受到刻蚀损伤，使得所述介质层保持良好的性能，优化互连结构的电学性能。

[0029] 进一步，刻蚀金属层，形成覆盖于基底表面的初始金属连线、以及位于初始金属连线表面的若干分立的初始金属凸柱；刻蚀所述初始金属连线，在所述基底表面形成分立的金属连线，且金属连线表面具有若干分立的金属凸柱。本发明避免基底暴露在刻蚀环境中，有效的降低了基底受到的刻蚀损伤。

[0030] 进一步，在刻蚀金属之前形成第一掩膜薄膜和第二掩膜薄膜，所述第一掩膜薄膜覆盖需要形成金属连线的对应位置和结构，所述第二掩膜薄膜覆盖需要形成金属凸柱的对应位置和结构；在形成第一掩膜薄膜和第二掩膜薄膜之前，金属层表面各区域高度一致，使得金属层表面对第一掩膜薄膜和第二掩膜薄膜形貌造成的不良影响小，避免由于金属层表面具有复杂图形而导致第一掩膜薄膜和第二掩膜薄膜形貌出现偏差，使得后续形成的金属连线和金属凸柱的形貌和位置精确度高。

[0031] 进一步，第一掩膜薄膜和第二掩膜薄膜为图形化同一初始掩膜层后获得，第一掩膜薄膜和第二掩膜薄膜部分侧壁齐平，避免了第一掩膜薄膜和第二掩膜薄膜之间的对准误差，且半导体工艺步骤简单，提高了半导体生产效率。

[0032] 进一步，第一掩膜薄膜和第二掩膜薄膜的材料相同，且第二掩膜薄膜的厚度大于第一掩膜薄膜的厚度，保证在刻蚀去除未被第二掩膜薄膜的第一掩膜薄膜时，所述未被第二掩膜薄膜覆盖的第一掩膜薄膜能够完全被刻蚀去除，保证初始金属凸柱的部分表面被暴露出来。

[0033] 更进一步，介质层的材料为低 k 介质材料或超低 k 介质材料，有利于减小互连结构

的延迟效应；并且，低 k 介质材料或超低 k 介质材料多具有多孔疏松的结构，而本发明避免介质层经历刻蚀工艺，使得所述介质层保持良好的性能，例如，介质层材料保持较低的介电材料，进一步优化互连结构的电学性能。

## 附图说明

[0034] 图 1 至图 19 为本发明一实施例提供的互连结构形成过程的结构示意图。

## 具体实施方式

[0035] 由背景技术可知，现有技术形成的互连结构的电学性能有待提高。

[0036] 经研究发现，以互连结构为双大马士革结构为例，在一个实施例中，互连结构的形成工艺包括以下步骤：步骤 S1、提供衬底，所述衬底表面形成有介质层；步骤 S2、在所述介质层表面形成第一掩膜层，所述第一掩膜层定义出待形成沟槽的位置和形状；步骤 S3、以所述第一掩膜层为掩膜，刻蚀去除部分厚度的介质层，在所述介质层内形成沟槽；步骤 S4、在形成沟槽后，在部分沟槽表面、以及介质层表面形成第二掩膜层，所述第二掩膜层定义出待形成通孔的位置和形状；步骤 S5、以所述第二掩膜层为掩膜，刻蚀所述介质层直至暴露出衬底表面，在介质层内形成通孔，且所述通孔位于沟槽的下方；步骤 S6、形成填充所述通孔和沟槽的金属层，通孔内的金属层作为互连结构的金属凸柱 (Pillar)，沟槽内的金属层作为互连结构的金属连线 (Line)。

[0037] 通常的，金属层的材料为 Cu。随着半导体结构尺寸的不断减小，通孔和沟槽的尺寸也将不断减小，位于通孔和沟槽内的金属层的晶粒生长受到限制，导致形成的金属层的晶粒尺寸 (grain size) 将变得越来越小。随着金属层的晶粒尺寸不断减小，造成晶粒尺寸与电子平均自由程 (Mean Free Path of Electrons) 相当、甚至小于电子平均自由程，金属层的表面散射 (Surface Scattering) 将增加，所述金属层的表面散射将叠加在本征声波散射上，导致电子散射时间缩短，造成金属连线和金属凸块的电阻率增加。

[0038] 同时，当晶粒尺寸与电子平均自由程相当甚至小于电子平均自由程时，金属层内的晶粒尺寸小且晶粒界面增多，晶粒界面散射 (Grain Boundary Scattering) 对金属连线和金属凸块的电阻率造成的影响也将越来越不能忽视。

[0039] 并且，由于金属层的晶粒生长受到限制，造成形成的金属层的质量较差，且金属层填充通孔和沟槽的能力变差，进一步会影响互连结构的电学性能。

[0040] 再者，为了减小互连结构的寄生电容，减小互连结构的延迟效应，通常采用低 k 介质材料甚至超低 k 介质材料作为介质层的材料，且为了降低介电常数，低 k 介质材料或超低 k 介质材料一般具有多孔、疏松结构。由于介质层具有多孔、疏松的结构，导致在刻蚀形成沟槽和通孔的刻蚀工艺过程中，所述刻蚀工艺极易对介质层造成刻蚀损伤，进一步造成互连结构的电学性能和可靠性变差。

[0041] 为此，本发明实施例提供一种互连结构的形成方法，提供基底；形成覆盖于所述基底表面的金属层；刻蚀所述金属层，形成位于基底表面的分立的金属连线、以及位于金属连线表面的若干分立的金属凸柱；形成覆盖于所述基底表面、金属连线表面以及金属凸柱侧壁表面的介质层。本发明的金属连线和金属凸柱均为刻蚀金属层形成的，所述金属层的尺寸与基底尺寸相当，因此金属层的晶粒尺寸较大，相应的使金属连线和金属凸柱具有较大

的晶粒尺寸,金属连线 and 金属凸柱的晶粒界面散射减小,有效的降低金属连线 and 金属凸柱的电阻率;同时,在形成金属连线 and 金属凸柱之后,形成覆盖于所述基底 and 金属连线表面的介质层,所述介质层未经历刻蚀金属层的刻蚀工艺,使得介质层保持有良好的性能,进一步提高互连结构的电学性能和可靠性。

[0042] 为使本发明的上述目的、特征和优点能够更为明显易懂,下面结合附图对本发明的具体实施例做详细的说明。

[0043] 图 1 至图 19 为本发明一实施例提供的互连结构形成过程的结构示意图。

[0044] 本实施例以“形成金属连线、以及位于金属连线表面的若干分立的金属凸柱的工艺步骤包括:刻蚀金属层,形成覆盖于基底表面的初始金属连线、以及位于初始金属连线表面的若干分立的初始金属凸柱;刻蚀所述初始金属连线,在所述基底表面形成分立的金属连线,且金属连线表面具有若干分立的金属凸柱”为例做示范性说明。

[0045] 请参考图 1,提供基底 100;形成覆盖于所述基底 100 表面的金属层 101;在所述金属层 101 表面形成初始掩膜层 102。

[0046] 所述基底 100 的材料为单晶硅、多晶硅、非晶硅或绝缘体上的硅其中的一种,所述基底 100 的材料也可以为锗、锗化硅、碳化硅或砷化镓。

[0047] 所述基底 100 表面还可以形成有若干界面层或应变层以提高半导体结构的电学性能;所述基底 100 内还可以形成有半导体器件,例如,NMOS 晶体管、PMOS 晶体管、CMOS 晶体管、电阻器、电容器或电感器。所述基底 100 内还可以具有底层金属层,所述底层金属层顶部表面与基底 100 表面齐平。

[0048] 所述金属 101 的材料为 Cu、Al 或 W。本实施例中所述金属层 101 的材料为 Cu。

[0049] 本实施例中,所述金属层 101 为叠层结构,金属层 101 包括:位于基底 200 表面的籽晶层(seed layer)、以及位于籽晶层表面的第一金属体层。在其他实施例中,金属层也可以为单层结构。

[0050] 所述籽晶层作为形成第一金属体层的电镀工艺中的阴极,为形成第一金属体层作准备;所述籽晶层也可以为形成第一金属体层提供良好的界面态,有助于形成与籽晶层紧密粘结的第一金属体层,改善半导体结构的电迁移。本实施例中,所述籽晶层的形成工艺为物理气相沉积,所述籽晶层的厚度为 10 埃至 200 埃。

[0051] 所述金属体层的材料为 Cu,所述金属体层的形成工艺为物理气相沉积或电化学镀膜工艺。本实施例中,采用电化学镀膜工艺形成所述金属体层,将所述基底 100 转移至电镀反应池中,电镀形成金属体层。

[0052] 所述电镀反应池中有电镀溶液、金属铜阳极和电源正负极。所述电镀溶液主要由硫酸铜、硫酸和水组成,所述电镀溶液中还包含有催化剂、抑制剂、调整剂等多种添加剂。所述电镀的过程为:所述籽晶层连接电源的负极,所述金属铜阳极连接电源的正极,位于所述金属铜阳极上的铜原子发生氧化反应形成金属铜离子,位于所述籽晶层表面附近的金属铜离子发生还原反应,生成的铜原子沉积在所述籽晶层表面形成金属体层。

[0053] 由于本实施例在基底 100 表面形成金属层 101,所述基底 100 的表面尺寸相对较大,因此在基底 100 表面形成金属层 101 的尺寸也将比较大,在形成金属层 101 过程中,晶粒生长未受到限制,因此形成的金属层 101 具有较大的晶粒尺寸,金属层 101 中的晶粒晶面少,使得金属层 101 中晶粒界面散射弱,因此金属层 101 的电阻率相对较低。



[0054] 为了提高后续在金属层 101 表面形成初始掩膜层的质量,本实施例在形成金属层 101 之后还包括步骤:采用化学机械抛光 (CMP, Chemical Mechanical Polishing) 工艺,平坦化所述金属层 101。

[0055] 作为一个具体实施例,所述金属层 101 的厚度为 100 埃至 5000 埃。

[0056] 所述初始掩膜层 102 为后续形成第一掩膜层、以及位于第一掩膜层表面的第二掩膜层提供工艺基础。其中,第一掩膜层覆盖需要形成金属连线的对应位置和结构,定义出待形成金属连线的位置和结构;第二掩膜层覆盖需要形成金属凸柱的对应位置和形状,定义出待形成金属凸柱的位置和形状。

[0057] 所述初始掩膜层 102 的材料为氮化硅、氧化硅、碳化硅、氮氧化硅或碳氧化硅中的一种或多种,所述初始掩膜层 102 还可以为其他合适作为掩膜刻蚀金属层 101 的材料。

[0058] 所述初始掩膜层 102 为单层结构或叠层结构。本实施例以后续形成的第一掩膜层和第二掩膜层的材料相同为例做示范性说明,初始掩膜层 102 为单层结构,所述初始掩膜层 102 的材料为氧化硅。

[0059] 在其他实施例中,所述初始掩膜层还可以为叠层结构,后续在形成第一掩膜层和第二掩膜层后,第一掩膜层和第二掩膜层的材料不同,使第一掩膜层和第二掩膜层之间具有较大的刻蚀选择性。

[0060] 请参考图 2 及图 3,图 2 为俯视图,图 3 为图 2 沿 AA1 方向的剖面结构示意图,图形化所述初始掩膜层 102 (如图 1 所示) 直至暴露出金属层 101 表面,在所述金属层 101 表面形成若干分立的初始掩膜薄膜 103。

[0061] 本实施例中,所述初始掩膜薄膜 103 为后续形成第一掩膜层和第二掩膜层提供工艺基础;并且,所述初始掩膜薄膜 103 定义出后续形成的金属连线的位置和形状,因此所述初始掩膜薄膜 103 覆盖待形成金属连线的对应位置和结构。

[0062] 作为一个具体实施例,形成初始掩膜薄膜 103 的工艺步骤包括:在所述初始掩膜层 102 表面形成光刻胶膜;对所述光刻胶膜进行曝光、显影处理,在所述初始掩膜层 102 表面形成图形化的光刻胶层;以所述图形化的光刻胶层为掩膜,刻蚀所述初始掩膜层 102 直至暴露出金属层 101 表面,在所述金属层 101 表面形成若干分立的初始掩膜薄膜 103;去除所述图形化的光刻胶层。

[0063] 在形成光刻胶膜之前,还可以在初始掩膜层 102 表面形成底部抗反射涂层 (BARC) 或有机旋转涂覆层 (ODL);在形成光刻胶膜之后,还可以在光刻胶膜表面形成顶部抗反射涂层 (TARC)。

[0064] 请参考图 4 至图 6,图 4 为在图 2 基础上的俯视图,图 5 为图 4 沿 AA1 方向的剖面结构示意图,图 6 为图 4 沿 BB1 方向的剖面结构示意图,图形化所述初始掩膜薄膜 103 (如图 2 及图 3 所示),刻蚀部分区域的部分厚度初始掩膜薄膜 103,在金属层 101 表面形成第一掩膜薄膜 104,在第一掩膜薄膜 104 表面形成第二掩膜薄膜 105。

[0065] 所述第一掩膜薄膜 104 覆盖需要形成金属连线的对应位置和结构;所述第二掩膜薄膜 105 覆盖需要形成金属凸柱的对应位置和结构。

[0066] 具体的,形成第一掩膜薄膜 104 以及第二掩膜薄膜 105 的工艺步骤包括:在所述初始掩膜薄膜 103 表面形成光刻胶膜,所述光刻胶膜还覆盖于暴露出的金属层 101 表面;对所述光刻胶膜进行曝光、显影处理,在初始掩膜薄膜 103 表面形成图形化的光刻胶层,所述图

形化的光刻胶层覆盖于部分初始掩膜薄膜 103 表面；以所述图形化的光刻胶层为掩膜，刻蚀去除部分厚度的初始掩膜薄膜 103，在金属层 101 表面形成第一掩膜薄膜 104，在第一掩膜薄膜 104 表面形成第二掩膜薄膜 105。

[0067] 所述图形化的光刻胶层定义出后续形成金属凸柱的位置和形状。在形成第二掩膜薄膜 105 之后，还可以保留图形化的光刻胶层，在后续刻蚀去除未被第二掩膜薄膜 105 覆盖的第一掩膜薄膜 104 时，所述图形化的光刻胶层起到保护第二掩膜薄膜 105 的作用。

[0068] 本实施例初始掩膜层 102 为单层结构，因此第一掩膜薄膜 104 和第二掩膜薄膜 105 的材料相同。并且，由于后续在以第一掩膜薄膜 104 和第二掩膜薄膜 105 为掩膜刻蚀金属层 101 的刻蚀工艺过程中，所述刻蚀工艺还会刻蚀去除未被第二掩膜薄膜 105 覆盖的第一掩膜薄膜 104；而第一掩膜薄膜 104 和第二掩膜薄膜 105 的材料相同，为了保证未被第二掩膜薄膜 105 覆盖的第一掩膜薄膜 104 被刻蚀去除，本实施例中，所述第二掩膜薄膜 105 的厚度大于第一掩膜薄膜 104 的厚度。

[0069] 在其他实施例中，初始掩膜层为叠层结构时，则第一掩膜薄膜和第二掩膜薄膜的材料也可以不同。并且，后续能够以第二掩膜薄膜为掩膜，刻蚀第一掩膜薄膜，即第一掩膜薄膜和第二掩膜薄膜之间具有刻蚀选择性，那么第二掩膜薄膜的厚度可以大于、等于或小于第一掩膜薄膜的厚度。

[0070] 所述第一掩膜薄膜 104 的材料为氮化硅、氧化硅、碳化硅、氮氧化硅或碳氮氧化硅中的一种或多种；所述第二掩膜薄膜 105 的材料为氮化硅、氧化硅、碳化硅、氮氧化硅或碳氧化硅中的一种或多种。

[0071] 本实施例中，所述第一掩膜薄膜 104 和第二掩膜薄膜 105 为图形化同一初始掩膜层 102（如图 1 所示）后获得的，其形成工艺简单，简化了半导体生产工艺步骤，有限的减小了半导体生产成本；并且由于在形成第一掩膜薄膜 104 和第二掩膜薄膜 105 之前，还未对金属层 101 进行刻蚀，在形成第一掩膜薄膜 104 和第二掩膜薄膜 105 的过程中金属层 101 顶部表面高度保持一致，避免由于金属层 101 表面具有复杂图形而导致第一掩膜薄膜 104 和第二掩膜薄膜 105 产生图形偏差，因此本实施例形成的第一掩膜薄膜 104 和第二掩膜薄膜 105 具有良好的图形形貌，使得后续形成的金属连线以及金属凸柱的位置和尺寸精确。

[0072] 同时，所述第一掩膜薄膜 104 和第二掩膜薄膜 105 为图形化同一初始掩膜层 102 获得的，所述第一掩膜薄膜 104 和第二掩膜薄膜 105 侧壁之间的对准精度高，第一掩膜薄膜 104 和第二掩膜薄膜 105 的部分侧壁表面齐平，减小了第一掩膜薄膜 104 和第二掩膜薄膜 105 侧壁之间的对准误差。

[0073] 请参考图 7 至图 8，图 7 为在图 5 基础上的剖面结构示意图，图 8 为图 6 基础上的剖面结构示意图，以所述第二掩膜薄膜 105 以及第一掩膜薄膜 104 为掩膜，刻蚀去除部分厚度的未被第一掩膜薄膜 104 覆盖的金属层 101（如图 4 至 6 所示），形成覆盖于基底 100 表面的初始金属连线 101a、以及位于初始金属连线 101a 表面的若干分立的初始金属凸柱 101b。

[0074] 本实施例中，形成的初始金属连线 101a 覆盖于整个基底 100 表面，避免部分基底 100 表面暴露出来，从而防止后续刻蚀形成金属凸柱的刻蚀工艺对暴露出的基底 100 造成刻蚀损伤。

[0075] 所述初始金属连线 101a 的厚度与后续形成的互连结构的金属凸柱的厚度相同，

可根据实际需要形成的金属凸柱的厚度,确定形成的初始金属连线 101a 的厚度,进而确定金属层 101 需要刻蚀去除的厚度。

[0076] 本实施例中,所述初始金属凸柱 101b 的位置和表面尺寸与后续形成的金属连线的位置和表面尺寸相同,后续会刻蚀去除未被初始金属凸柱 101b 覆盖的初始金属连线 101a,直至暴露出基底 100 表面。

[0077] 采用干法刻蚀工艺刻蚀所述金属层 101,所述干法刻蚀工艺的刻蚀气体包括  $H_2$ ,还可以向刻蚀腔室内通入载气,所述载气为 Ar 或 He。作为一个具体实施例,所述干法刻蚀工艺的工艺参数为: $H_2$  流量为 20sccm 至 200sccm,载气流量为 10sccm 至 100sccm,射频源功率为 2000 瓦至 5000 瓦,射频偏置功率为 100 瓦至 500 瓦,刻蚀腔室压强为 1 托至 20 托,刻蚀腔室温度为 350 摄氏度至 600 摄氏度。

[0078] 请参考图 9 至图 11,图 9 为俯视图,图 10 为在图 9 沿 AA1 方向的剖面结构示意图,图 11 为在图 9 沿 BB1 方向的剖面结构示意图,刻蚀去除未被第二掩膜薄膜 105(如图 7 及图 8 所示)覆盖的第一掩膜薄膜 104(如图 7 及图 8 所示),形成覆盖于初始金属凸柱 101b 部分表面的第一掩膜层 104a 以及位于第一掩膜层 104a 表面的第二掩膜层 105a。

[0079] 由于前述在形成表面具有初始金属凸柱 101b 的初始金属连线 101a 后,即定义出了后续形成的金属连线的位置和尺寸;而形成覆盖于初始金属凸柱 101b 部分表面的第一掩膜层 104a 以及位于第一掩膜层 104a 表面的第二掩膜层 105a 后,即可定义出后续形成的金属凸柱的位置和尺寸。

[0080] 本实施例中,第一掩膜薄膜 104 和第二掩膜薄膜 105 的材料相同,因此,在以第二掩膜薄膜 105 为掩膜,刻蚀去除第一掩膜薄膜 104 之后,剩余的第二掩膜层 105a 的厚度较第二掩膜薄膜 105 的厚度小。

[0081] 采用干法刻蚀工艺刻蚀所述第一掩膜薄膜 104。在一个具体实施例中,第一掩膜薄膜 104 和第二掩膜薄膜 105 的材料均为氧化硅,所述干法刻蚀工艺的工艺参数为:刻蚀气体包含  $CF_4$ 、 $C_3F_8$ 、 $C_4F_8$ 、 $CHF_3$ 、 $NF_3$ 、 $SiF_4$ 、Ar、He、 $O_2$  或者  $N_2$  中的一种或几种,混合气体的流量为 50 标况毫升每分~500 标况毫升每分,偏压为 50V~600V,功率为 100W~600W,温度为  $30^\circ C$ ~ $70^\circ C$ 。

[0082] 在其他实施例中,刻蚀去除未被第二掩膜薄膜覆盖的第一掩膜薄膜之前,第二掩膜薄膜表面具有图形化的光刻胶层,所述图形化的光刻胶层保护第二掩膜薄膜不被刻蚀,则在形成第一掩膜层和第二掩膜层之后,所述第二掩膜层的厚度与第二掩膜薄膜的厚度一致。

[0083] 在其他实施例中,第一掩膜薄膜和第二掩膜薄膜的材料不同时,刻蚀第一掩膜薄膜的刻蚀工艺对第二掩膜薄膜的刻蚀速率很小。

[0084] 在其他实施例中,为了简化工艺步骤,也可以在刻蚀金属层以形成初始金属连线及初始金属凸柱的同时,刻蚀去除未被第二掩膜薄膜覆盖的第一掩膜薄膜,直至暴露出部分初始金属凸柱表面。

[0085] 请参考图 12 至图 14,图 12 为俯视图,图 13 为图 12 沿 AA1 方向的剖面结构示意图,图 14 为图 12 沿 BB1 方向的剖面结构示意图,以所述第二掩膜层 105a 为掩膜,刻蚀所述初始金属连线 101a(如图 9 至 11 所示)直至暴露出基底 100 表面,同时刻蚀所述初始金属凸柱 101b(如图 9 至 11 所示),在所述基底 100 表面形成分立的金属连线 101c,且所述金

属连线 101c 表面具有若干分立的金属凸柱 101d。

[0086] 本实施例中,所述金属凸柱 101d 的厚度等于金属层 101(如图 1 所示)的厚度与初始金属凸柱 101b(如图 10 及 11 所示)的厚度之差,即金属凸柱 101d 的厚度等于初始金属连线 101a 的厚度;所述金属连线 101c 的厚度等于初始金属凸柱 101b 的厚度。

[0087] 采用干法刻蚀工艺刻蚀所述初始金属连线 101a 以及初始金属凸柱 101b,所述干法刻蚀工艺的刻蚀气体包括  $H_2$ ,干法刻蚀工艺参数可参考前述刻蚀金属层 101 的干法刻蚀工艺参数。

[0088] 本实施例中,在刻蚀初始金属连线 101a 以及初始金属凸柱 101b 的刻蚀工艺过程中,基底 100 表面始终被覆盖,避免基底 100 表面暴露在刻蚀环境中,避免所述刻蚀工艺对基底 100 造成刻蚀,提高形成的互连结构的可靠性。

[0089] 本实施例中,在同一刻蚀腔室内,进行前述刻蚀金属层 101、第一掩膜薄膜 104 以及初始金属连线 101a 的刻蚀工艺,减少了基底 100 进出刻蚀腔室所需的时间,并且减小了外界环境造成的污染,提高半导体生产效率。

[0090] 请参考图 15 至图 17,图 15 为俯视图,图 16 为图 15 沿 AA1 方向的剖面结构示意图,图 17 为图 15 沿 BB1 方向的剖面结构示意图,去除所述第二掩膜层 105a(如图 12 至 14 所示)以及第一掩膜层 104a(如图 12 至 14 所示)。

[0091] 采用湿法刻蚀工艺刻蚀去除所述第二掩膜层 105a 以及第一掩膜层 104a。所述湿法刻蚀工艺在刻蚀去除第一掩膜层 104a 和第二掩膜层 105a 时,不会对金属连线 101c 和金属凸柱 101d 进行刻蚀。

[0092] 作为一个具体实施例,第一掩膜层 104a 和第二掩膜层 105a 的材料为氧化硅,所述湿法刻蚀工艺的刻蚀液体为氢氟酸溶液,其中,氢氟酸和去离子水的体积比为 1:300 至 1:700。

[0093] 作为另一实施例,所述第一掩膜层 104a 和第二掩膜层 105a 的材料为氮化硅,所述湿法刻蚀工艺的刻蚀液体为磷酸溶液,其中,磷酸和去离子水的质量百分比为 65%至 85%,磷酸温度为 80 摄氏度至 200 摄氏度。

[0094] 请参考图 18 及图 19,图 18 与图 16 剖面方向一致,图 19 与图 17 剖面方向一致,形成覆盖于所述基底 100 表面、金属连线 101c 表面以及金属凸柱 101d 侧壁表面的介质层 106。

[0095] 所述介质层 106 起到电隔离相邻金属凸柱 101d、相邻金属连线 101c 的作用。所述介质层 106 的材料为氧化硅、氮化硅、氮氧化硅、低 k 介质材料或超低 k 介质材料。

[0096] 其中,低 k 介质材料指的是:相对介电常数小于氧化硅的相对介电常数、且大于等于 2.5 的材料,超低 k 介质材料指的是:相对介电常数小于 2.5 的材料。所述低 k 介质材料或超低 k 材料包括:SiCOH、FSG(掺氟的二氧化硅)、BSG(掺硼的二氧化硅)、PSG(掺磷的二氧化硅)或 BPSG(掺硼磷的二氧化硅)。

[0097] 本实施例中,为了降低互连结构的延迟效应,采用低 k 材料或超低 k 材料作为介质层 106 的材料。采用化学气相沉积、物理气相沉积或原子层沉积工艺形成所述介质层 106。

[0098] 在一个实施例中,采用高纵横比化学气相沉积(HARP CVD)或流动性化学气相沉积工艺(FCVD),形成所述介质层 106。

[0099] 本实施例中,由于金属连线 101c 和金属凸柱 101d 为刻蚀金属层 101 后形成的,所

述金属层 101 的晶粒尺寸相对较大,因此形成的金属连线 101c 和金属凸柱 101d 的晶粒尺寸也相对较大,减小了金属连线 101c 和金属凸柱 101d 的晶粒界面散射,使得金属连线 101c 和金属凸柱 101d 的电阻率比传统方法形成的金属连线 and 金属凸柱的电阻率更低,有利于减小互连结构的延迟问题,提高互连结构的电学性能。

[0100] 并且,由于低 k 介质材料或超低 k 介质材料多为多孔疏松的材料,刻蚀工艺极易对低 k 介质材料或超低 k 介质材料造成刻蚀损伤。而本实施例中在形成金属连线 101c 和金属凸柱 101d 之后形成所述介质层 106,避免了所述介质层 106 受到刻蚀损伤,使得介质层 106 保持良好的性能,从而进一步提高互连结构的电学性能及可靠性。

[0101] 本实施例,以图形化同一初始掩膜层获得第一掩膜薄膜和第二掩膜薄膜,然后刻蚀去除未被第二掩膜薄膜覆盖的第一掩膜薄膜以形成第一掩膜薄层和第二掩膜层为例做示例,且金属连线与金属凸柱在同一道刻蚀工艺(即 all-in-one etch)中形成,有效的提高了生产效率;在其他实施例中,也可以采用先形成第一掩膜薄膜以刻蚀形成初始金属连线和初始金属凸柱,然后再形成第二掩膜薄膜以刻蚀初始金属连线和初始金属凸柱,从而形成金属连线以及位于金属连线表面的若干分立的金属凸柱。

[0102] 在其他实施例中,还可以采用先形成金属凸柱后形成金属连线的工艺(即 pillar first line last),形成所述互连结构。具体的,形成所述金属连线、以及位于金属连线表面的若干分立的金属凸柱的工艺步骤包括:在刻蚀金属层之前,在所述金属层表面形成第二掩膜层,所述第二掩膜层覆盖需要形成的金属凸柱的对应位置和结构;以所述第二掩膜层为掩膜,刻蚀去除部分厚度的金属层,形成覆盖于基底表面的初始金属连线、以及位于初始金属连线表面的若干分立的初始金属凸柱;去除所述第二掩膜层;在所述初始金属连线表面以及初始金属凸柱表面形成第一掩膜层,所述第一掩膜层覆盖需要形成金属连线的对应位置和结构;以所述第一掩膜层为掩膜,刻蚀所述初始金属连线直至暴露出基底表面,在所述基底表面形成分立的金属连线,且金属连线表面具有若干分立的金属凸柱。

[0103] 在 pillar first line last 的工艺中,形成的初始金属凸柱即为互连结构的金属凸柱,因此形成的金属凸柱的厚度等于初始金属凸柱的厚度。

[0104] 上述实施例提供的形成金属连线、以及位于金属连线表面的若干分立的金属凸柱的工艺步骤包括:刻蚀所述金属层,形成覆盖于基底表面的初始金属连线、以及位于初始金属连线表面的若干分立的初始金属凸柱;刻蚀所述初始金属连线,在所述基底表面形成分立的金属连线,且金属连线表面具有若干分立的金属凸柱。减小了基底暴露在刻蚀环境中的时间,有效的减少了基底表面受到的刻蚀损伤。

[0105] 在另一实施例中,也可以采用“形成所述金属连线、以及位于金属连线表面的若干分立的金属凸柱的步骤包括:刻蚀所述金属层,在所述基底表面形成分立的初始金属连线;刻蚀所述初始金属互连线,形成位于基底表面的金属连线、以及位于金属连线表面的若干分立的金属凸柱”的方法,形成互连结构,即采用先形成金属连线后形成金属凸柱(line first pillar last)的工艺,形成所述互连结构。与前述实施例不同的是,前述实施例中形成的初始金属连线覆盖在基底整个表面,本实施例在基底表面形成分立的初始金属连线,即在形成初始金属连线后,暴露出部分基底表面。以下将以两个实施例进行说明:

[0106] 在一个具体实施例中,定义出金属连线的第一掩膜薄膜、以及定义出金属凸柱的第二掩膜薄膜为图形化同一初始掩膜层形成的。相应的,在所述金属层表面形成第一掩膜

薄膜,所述第一掩膜薄膜覆盖需要形成金属连线的对应位置和结构;在所述第一掩膜薄膜表面形成第二掩膜薄膜,所述第二掩膜薄膜覆盖需要形成金属凸柱的对应位置和结构;以所述第一掩膜薄膜和第二掩膜薄膜为掩膜,刻蚀未被第一掩膜薄膜覆盖的金属层直至暴露出基底表面,在所述基底表面形成分立的初始金属连线;刻蚀去除未被第二掩膜薄膜覆盖的第一掩膜薄膜,形成覆盖于初始金属连线部分表面的第一掩膜层以及位于第一掩膜层表面的第二掩膜层;以所述第二掩膜层为掩膜,刻蚀去除部分厚度的初始金属连线,形成位于基底表面的分立的金属连线、以及位于金属连线表面的若干分立的金属凸柱;形成覆盖于基底表面、金属连线表面以及金属凸柱侧壁表面的介质层。

[0107] 所述第一掩膜薄膜和第二掩膜薄膜的形成方法和材料可参考前述说明,在此不再赘述。在一个具体实施例中,所述第一掩膜薄膜和第二掩膜薄膜为图形化同一初始掩膜层获得的;所述第一掩膜薄膜和第二掩膜薄膜的材料相同,且第二掩膜薄膜的厚度大于第一掩膜薄膜的厚度;在刻蚀形成分立的初始金属连线的同时,刻蚀去除未被第二掩膜薄膜覆盖的第一掩膜薄膜;在同一个刻蚀腔室内,进行所述刻蚀金属层、第一掩膜薄膜以及部分厚度的初始金属连线的刻蚀工艺。

[0108] 在另一具体实施例中,定义出金属连线的第一掩膜薄膜、以及定义出金属凸柱的第二掩膜薄膜为先后形成的。相应的,在金属层表面形成第一掩膜层,所述第一掩膜层覆盖需要形成金属连线的对应位置和结构;以所述第一掩膜层为掩膜,刻蚀金属层直至暴露出基底表面,形成分立的初始金属连线;去除所述第一掩膜层;在所述初始金属连线表面形成第二掩膜层,所述第二掩膜层覆盖需要形成金属凸柱的对应位置和结构;以所述第二掩膜层为掩膜,刻蚀去除部分厚度的初始金属连线,形成位于基底表面的分立的金属连线、以及位于金属连线表面的若干分立的金属凸柱;形成覆盖于基底表面、金属连线表面以及金属凸柱侧壁表面的介质层。

[0109] 综上所述,在基底表面形成金属层,所述金属层的尺寸与基底尺寸相当,因此所述金属层具有较大的尺寸,使得金属层的晶粒生长受到的限制小,进而使得金属层的晶粒尺寸大、晶粒界面少。在刻蚀所述金属层以形成金属连线和金属凸柱后,相应的金属连线和金属凸柱的晶粒尺寸较大、晶粒界面少,因此金属连线和金属凸柱的界面散射小,使得形成的金属连线和金属凸柱具有较低的电阻率,从而提高形成的互连结构的电学性能和可靠性。

[0110] 并且,由于在形成金属连线和金属凸柱之后,形成覆盖于基底表面、金属连线表面以及金属凸柱侧壁表面的介质层,所述介质层未受到刻蚀工艺造成的刻蚀损伤,使得介质层保持有较高的性能,从而进一步提高形成的互连结构的电学性能和可靠性。

[0111] 虽然本发明披露如上,但本发明并非限于于此。任何本领域技术人员,在不脱离本发明的精神和范围内,均可作各种更动与修改,因此本发明的保护范围应当以权利要求所限定的范围为准。

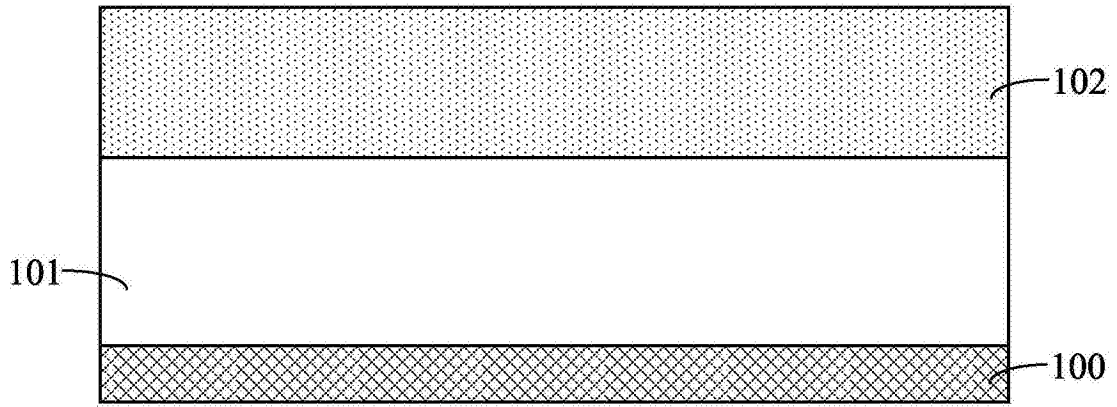


图 1

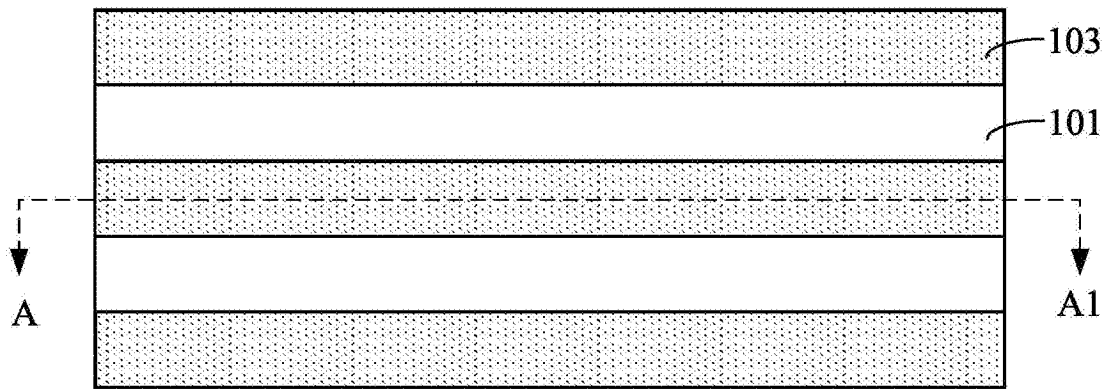


图 2

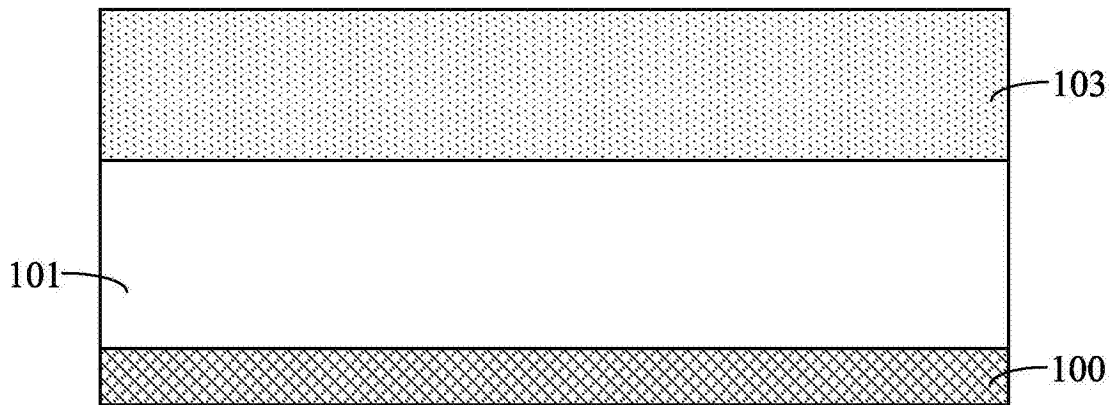


图 3

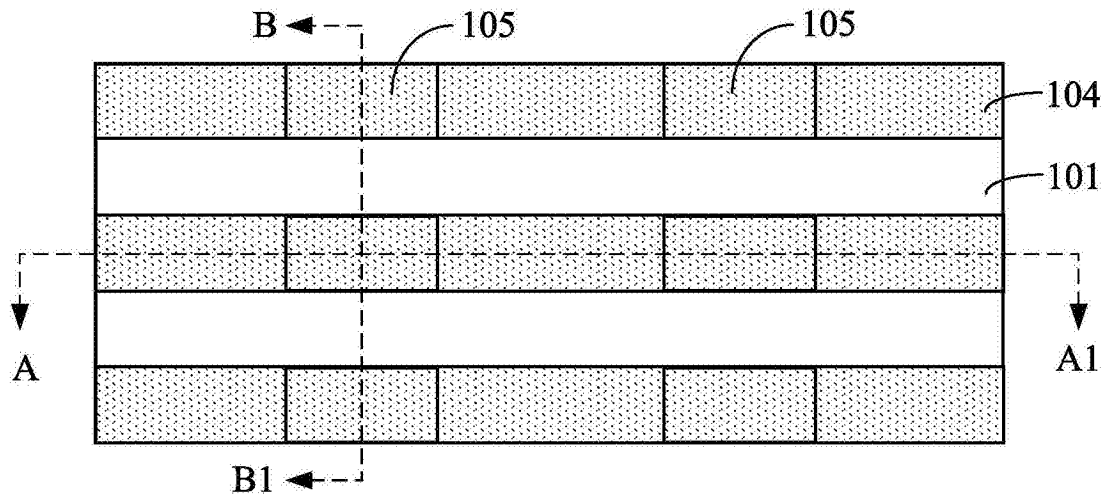


图 4

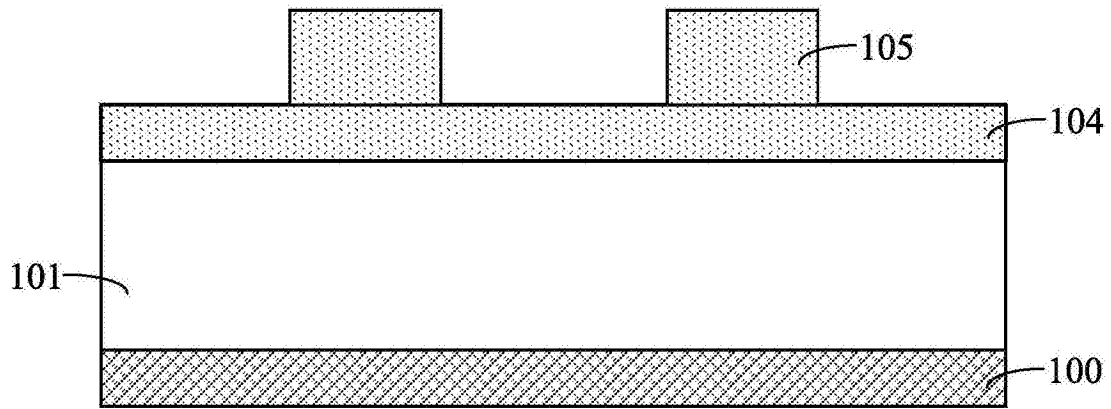


图 5

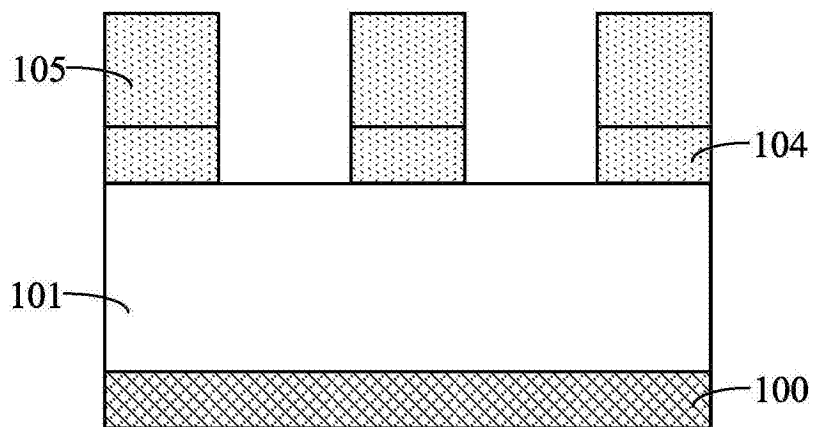


图 6



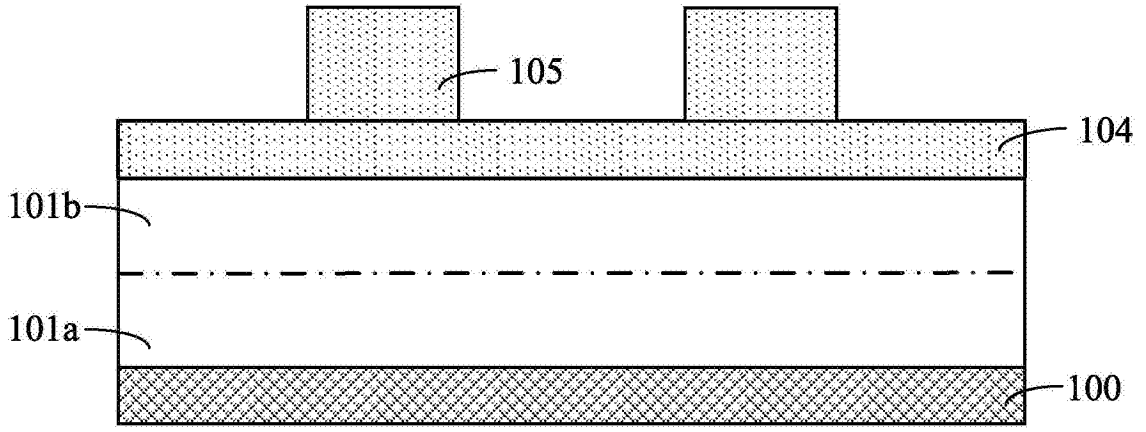


图 7

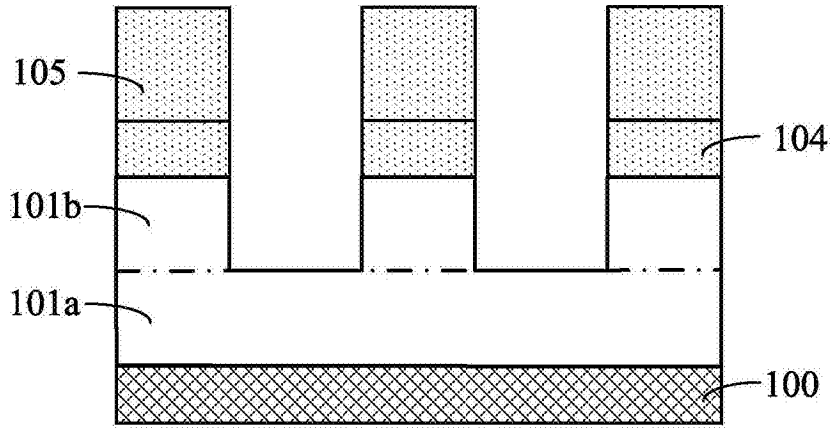


图 8

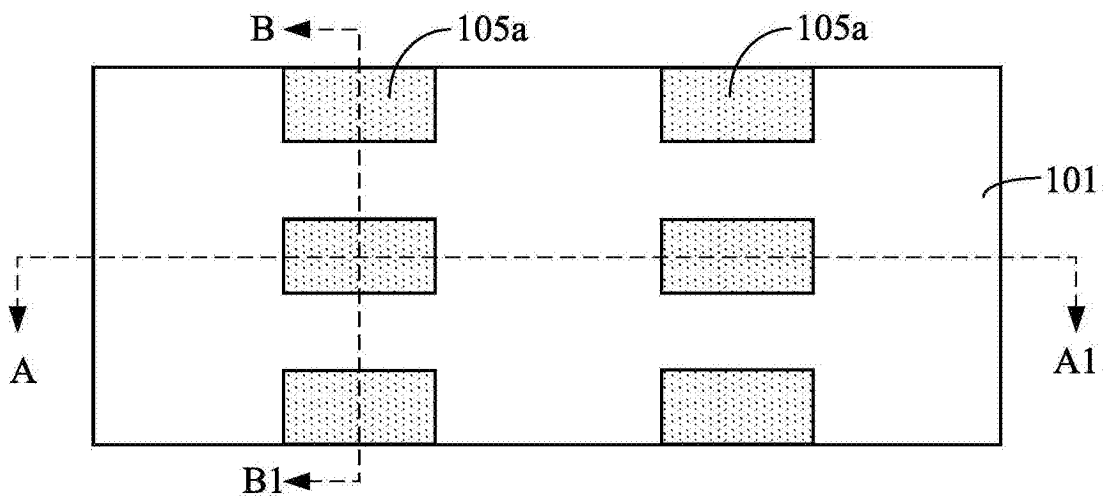


图 9

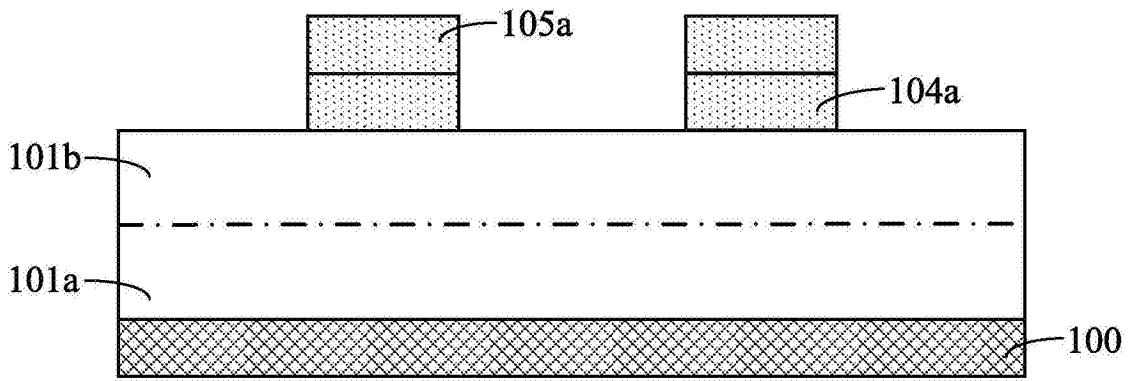


图 10

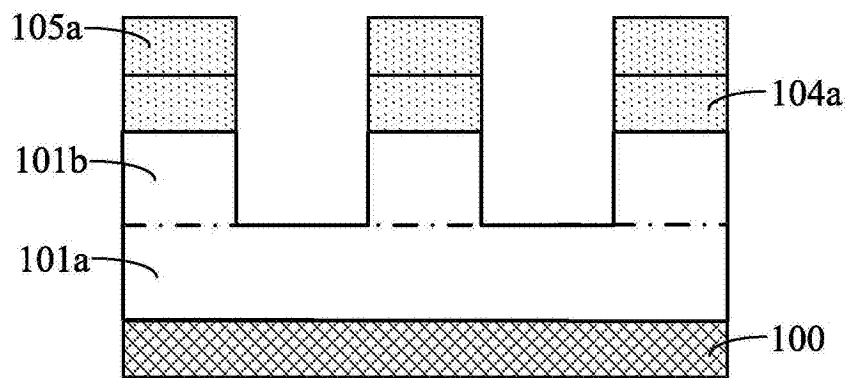


图 11

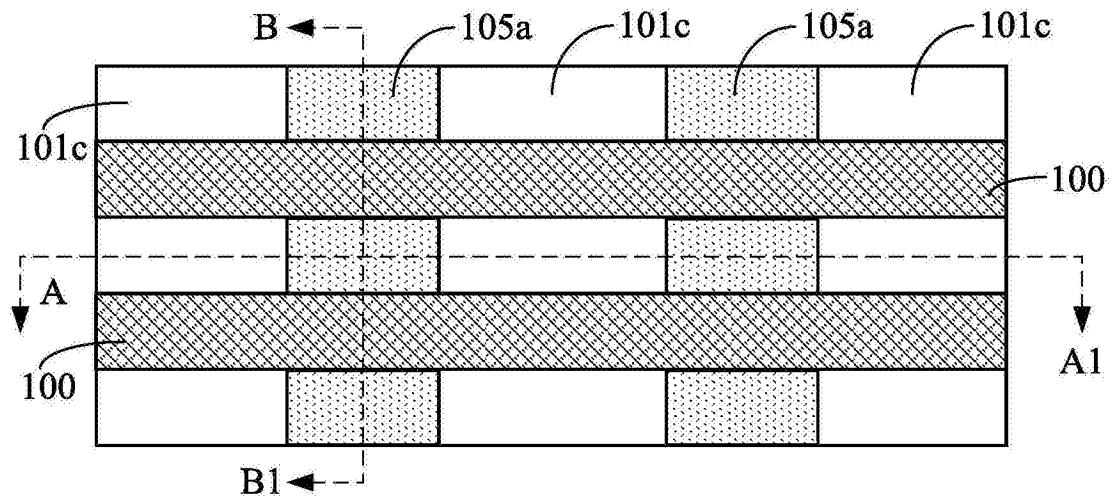


图 12

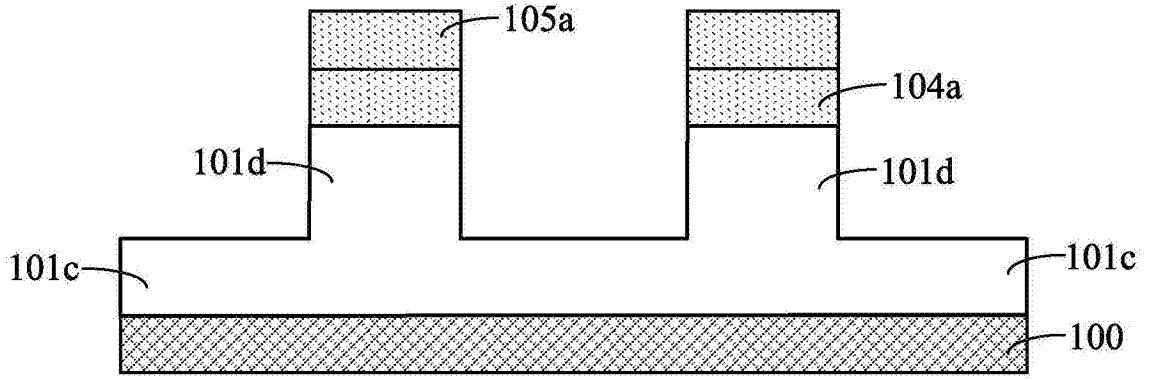


图 13

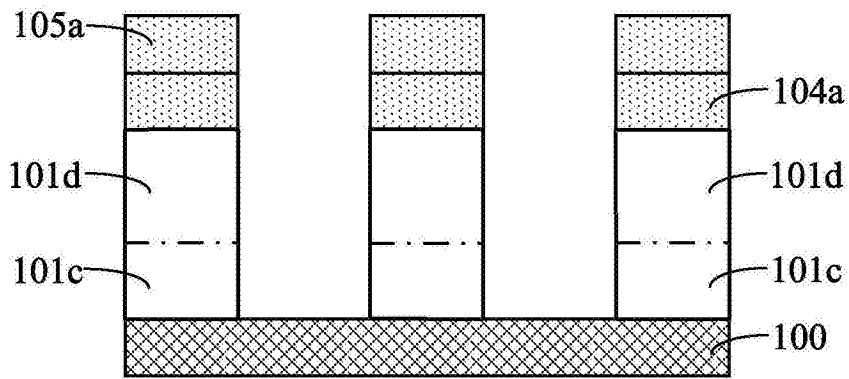


图 14

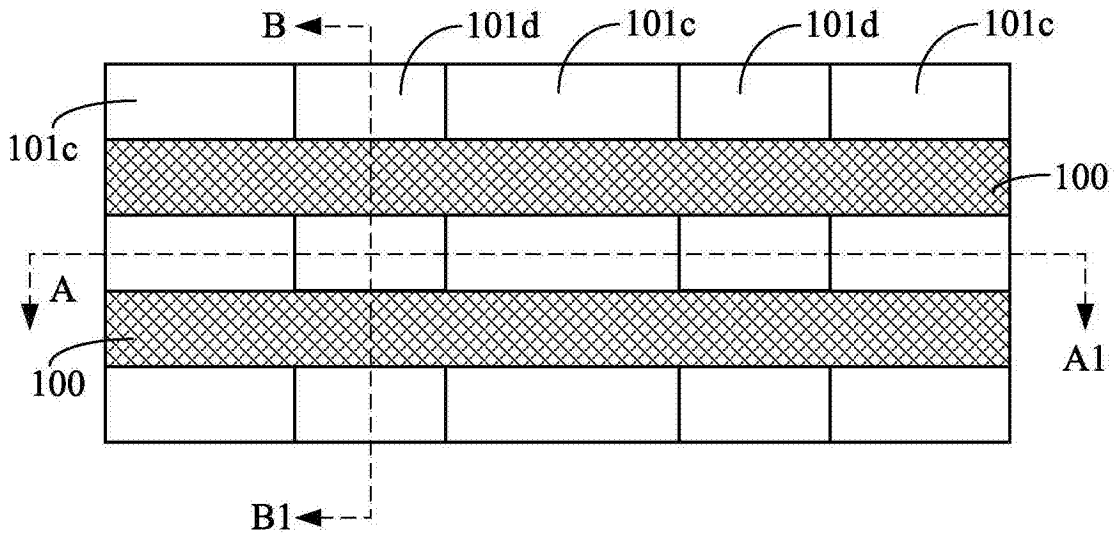


图 15

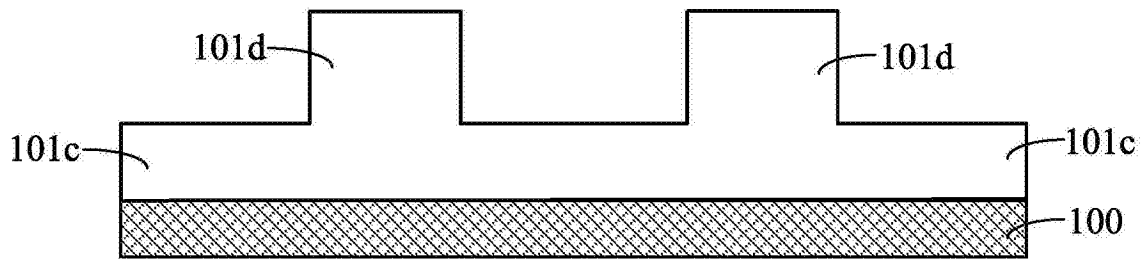


图 16

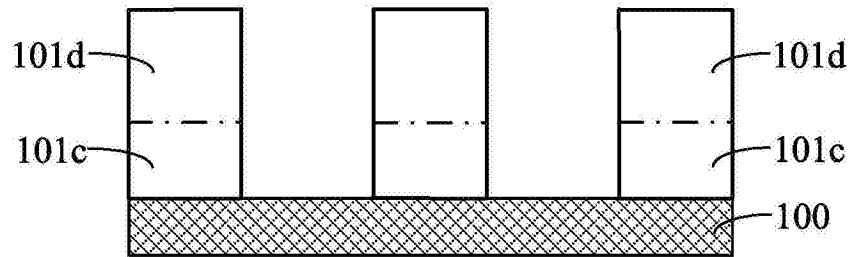


图 17

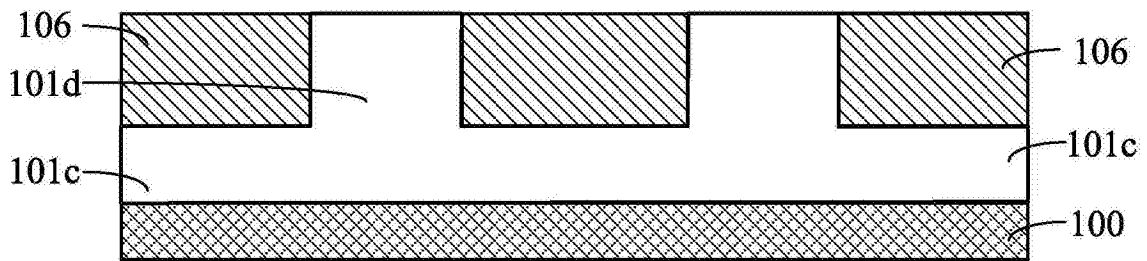


图 18

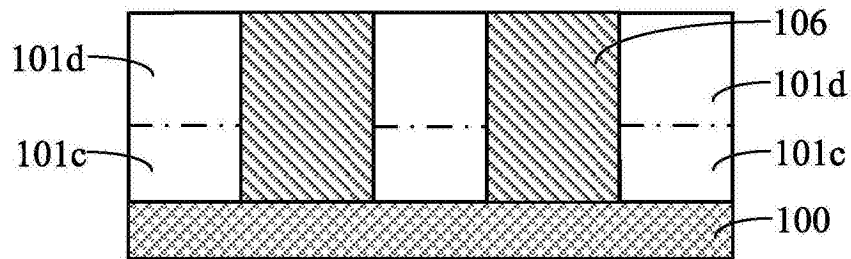


图 19