

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5666319号
(P5666319)

(45) 発行日 平成27年2月12日(2015.2.12)

(24) 登録日 平成26年12月19日(2014.12.19)

(51) Int.Cl. F I
GO 1 K 7/01 (2006.01) GO 1 K 7/01 S

請求項の数 11 (全 12 頁)

<p>(21) 出願番号 特願2011-4342 (P2011-4342) (22) 出願日 平成23年1月12日(2011.1.12) (65) 公開番号 特開2012-145459 (P2012-145459A) (43) 公開日 平成24年8月2日(2012.8.2) 審査請求日 平成25年9月3日(2013.9.3)</p>	<p>(73) 特許権者 000219967 東京エレクトロン株式会社 東京都港区赤坂五丁目3番1号 (74) 代理人 100070150 弁理士 伊東 忠彦 (72) 発明者 田中 義嗣 東京都港区赤坂五丁目3番1号 赤坂B i zタワー 東京エレクトロン株式会社内 審査官 平野 真樹</p>
---	--

最終頁に続く

(54) 【発明の名称】 温度センサ、温度センサの製造方法、半導体装置及び半導体装置の製造方法

(57) 【特許請求の範囲】

【請求項1】

基板上に、酸化シリコン膜、酸化アルミニウム膜、電極を有するチャージトラップ型構造体が積層形成されており、

前記酸化アルミニウム膜の表面は、酸素イオンの注入、または、酸素を含むガスによるG C I B照射が行なわれているものであって、

前記チャージトラップ型構造体のフラットバンド電圧を測定することにより、前記フラットバンド電圧に対応する温度を測定することができるものであることを特徴とする温度センサ。

【請求項2】

前記チャージトラップ型構造体は、窒化シリコン膜をさらに有することを特徴とする請求項1に記載の温度センサ。

【請求項3】

基板上に、酸化シリコン膜を形成する工程と、
 前記酸化シリコン膜上に、酸化アルミニウム膜を形成する工程と、
 前記酸化アルミニウム膜の表面に、酸素を注入する工程と、
 前記酸素を注入する工程を行なった後、前記酸化アルミニウム膜上に電極を形成する工程と、

を有し、

前記酸素を注入する工程は、酸素を含むガスによるG C I B照射を行なうものであるこ

とを特徴とする温度センサの製造方法。

【請求項 4】

前記酸化シリコン膜上に、窒化シリコン膜を形成する工程をさらに有することを特徴とする請求項 3 に記載の温度センサの製造方法。

【請求項 5】

基板上に、酸化シリコン膜、酸化アルミニウム膜、電極が積層形成されたものであって

情報の記憶及び読出しを行なうメモリまたは、電圧または電流により制御される半導体素子が形成された半導体素子領域と、温度の測定を行なう温度センサ領域と、を有し、

前記温度センサ領域における前記酸化アルミニウム膜の表面には、酸素イオンの注入、または、酸素を含むガスによる G C I B 照射が行なわれており、前記半導体素子領域における前記酸化アルミニウム膜の表面には、酸素イオンの注入、または、酸素を含むガスによる G C I B 照射が行なわれてはいないものであることを特徴とする半導体装置。

【請求項 6】

前記半導体素子領域には、チャージトラップ型メモリが形成されているものであることを特徴とする請求項 5 に記載の半導体装置。

【請求項 7】

前記基板上に、窒化シリコン膜がさらに形成されたことを特徴とする請求項 5 または請求項 6 に記載の半導体装置。

【請求項 8】

情報の記憶及び読出しを行なうメモリまたは、電圧または電流により制御される半導体素子が形成された半導体素子領域と、温度の測定を行なう温度センサ領域を有する半導体装置の製造方法において、

基板上に、酸化シリコン膜を形成する工程と、

前記酸化シリコン膜上に、酸化アルミニウム膜を形成する工程と、

前記半導体素子領域における前記酸化アルミニウム膜の表面には酸素を注入することなく、前記温度センサ領域における前記酸化アルミニウム膜の表面に酸素を注入する工程と、

前記酸素を注入する工程を行なった後、前記酸化アルミニウム膜上に電極を形成する工程と、

を有することを特徴とする半導体装置の製造方法。

【請求項 9】

前記酸素を注入する工程は、酸素を含むガスによる G C I B 照射を行なうものであることを特徴とする請求項 8 に記載の半導体装置の製造方法。

【請求項 10】

前記半導体素子領域には、チャージトラップ型メモリが形成されているものであることを特徴とする請求項 8 または 9 に記載の半導体装置の製造方法。

【請求項 11】

前記酸化シリコン膜上に、窒化シリコン膜を形成する工程をさらに有することを特徴とする請求項 8 乃至請求項 10 のいずれか一項に記載の半導体装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、温度センサ、温度センサの製造方法、半導体装置、半導体装置の製造方法及び半導体装置の制御方法に関する。

【背景技術】

【0002】

温度を測定する装置としては、温度計等があるが、電子機器等の普及に伴い、現在は、測定された温度情報を電気信号として測定することのできるサーミスタ等が多く用いられ

10

20

30

40

50

ている。

【0003】

また、一般的に、半導体材料は温度に応じて特性が変化するため、半導体材料により形成される半導体装置においては、温度管理や温度制御が必要となる場合がある。

【0004】

特許文献1から3には、半導体装置における温度測定を行なうため半導体装置の内部にサーミスタ等を組み込んだ構造の半導体装置が開示されている。

【先行技術文献】

【特許文献】

【0005】

10

【特許文献1】特開昭63-80546号公報

【特許文献2】特開平3-195058号公報

【特許文献3】特開2007-134684号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

しかしながら、サーミスタ等の温度センサは、メモリや論理回路を構成する半導体装置とは、構成が大きく異なり、同一の基板上に配置するためには、半導体装置に用いられる材料とは別の材料を用いて、半導体装置を作製する際の工程とは別の工程により作製する必要がある。このようにして製造される半導体装置の価格は高価なものとなる。

20

【0007】

本発明は、上記に鑑みたものであり、メモリや論理回路を構成する半導体装置と同様の構造を有し整合性の高い温度センサ及び温度センサの製造方法を提供することを目的とするものであり、更には、低コストで製造することのできる温度センサの組み込まれた半導体装置、半導体装置の製造方法及び半導体装置の制御方法を提供することを目的とするものである。

【課題を解決するための手段】

【0008】

本発明は、基板上に、酸化シリコン膜、酸化アルミニウム膜、電極を有するチャージトラップ型構造体が積層形成されており、前記酸化アルミニウム膜の表面は、酸素イオンの注入、または、酸素を含むガスによるGCIB照射が行なわれているものであって、前記チャージトラップ型構造体のフラットバンド電圧を測定することにより、前記フラットバンド電圧に対応する温度を測定することができるものであることを特徴とする。

30

【0009】

また、本発明は、前記チャージトラップ型構造体は、窒化シリコン膜をさらに有することを特徴とする。

【0010】

また、本発明は、基板上に、酸化シリコン膜を形成する工程と、前記酸化シリコン膜上に、酸化アルミニウム膜を形成する工程と、前記酸化アルミニウム膜の表面に、酸素を注入する工程と、前記酸素を注入する工程照射を行なった後、前記酸化アルミニウム膜上に電極を形成する工程と、を有することを特徴とする。

40

【0011】

また、本発明は、前記酸素を注入する工程は、酸素を含むガスによるGCIB照射を行なうものであることを特徴とする。

【0012】

また、本発明は、前記酸化シリコン膜上に、窒化シリコン膜を形成する工程をさらに有することを特徴とする。

【0013】

また、本発明は、基板上に、酸化シリコン膜、酸化アルミニウム膜、電極が積層形成されたものであって、情報の記憶及び読出しを行なうメモリまたは、電圧または電流により

50

制御される半導体素子が形成された半導体素子領域と、温度の測定を行なう温度センサ領域と、を有し、前記温度センサ領域における前記酸化アルミニウム膜の表面には、酸素イオンの注入、または、酸素を含むガスによるG C I B照射が行なわれており、前記半導体素子領域における前記酸化アルミニウム膜の表面には、酸素イオンの注入、または、酸素を含むガスによるG C I B照射が行なわれてはいないものであることを特徴とする。

【0014】

また、本発明は、前記半導体素子領域には、チャージトラップ型メモリが形成されているものであることを特徴とする。

【0015】

また、本発明は、前記基板上に窒化シリコンがさらに形成されたことを特徴とする。

10

【0016】

また、本発明は、情報の記憶及び読出しを行なうメモリまたは、電圧または電流により制御される半導体素子が形成された半導体素子領域と、温度の測定を行なう温度センサ領域を有する半導体装置の製造方法において、基板上に、酸化シリコン膜を形成する工程と、前記酸化シリコン膜上に、酸化アルミニウム膜を形成する工程と、前記半導体素子領域における前記酸化アルミニウム膜の表面には酸素を注入することなく、前記温度センサ領域における前記酸化アルミニウム膜の表面に酸素を注入する工程と、前記酸素を注入する工程を行なった後、前記酸化アルミニウム膜上に電極を形成する工程と、を有することを特徴とする。

【0017】

また、本発明は、前記酸素を注入する工程は、酸素を含むガスによるG C I B照射を行なうものであることを特徴とする。

20

【0018】

また、本発明は、前記半導体素子領域には、チャージトラップ型メモリが形成されているものであることを特徴とする。

【0019】

また、本発明は、前記酸化シリコン膜上に、窒化シリコン膜を形成する工程をさらに有することを特徴とする。

【0020】

また、本発明は、基板上に、酸化シリコン膜、酸化アルミニウム膜、電極が積層形成されており、情報の記憶及び読出しを行なうメモリまたは、電圧または電流により制御される半導体素子が形成された半導体素子領域と、温度の測定を行なう温度センサ領域とを有する半導体装置の制御方法において、前記温度センサ領域において温度を測定する工程と、前記測定された温度が所定の温度以上である場合には、前記半導体装置の冷却、または、前記半導体素子領域に記憶されている情報の退避を行なう工程と、を有することを特徴とする。

30

【0021】

また、本発明は、基板上に、酸化シリコン膜、酸化アルミニウム膜、電極が積層形成されており、情報の記憶及び読出しを行なうメモリまたは、電圧または電流により制御される半導体素子が形成された半導体素子領域と、温度の測定を行なう温度センサ領域とを有する半導体装置の制御方法において、前記温度センサ領域において温度を測定する工程と、前記測定された温度に基づき、前記半導体素子領域において情報を書き込む際の電圧またはパルス幅を設定する工程と、前記設定された電圧またはパルス幅により、前記半導体素子領域に情報を書き込む工程と、を有することを特徴とする。

40

【0022】

また、本発明は、前記半導体素子領域には、チャージトラップ型メモリが形成されているものであることを特徴とする。

【0023】

また、本発明は、前記基板上に窒化シリコンがさらに形成されたことを特徴とする。

【発明の効果】

50

【0024】

本発明によれば、メモリや論理回路を構成する半導体装置と同様の構造を有し整合性の高い温度センサ及び温度センサの製造方法を提供することができ、更には、低コストで製造することのできる温度センサの組み込まれた半導体装置、半導体装置の製造方法及び半導体装置の制御方法を提供することができる。

【図面の簡単な説明】

【0025】

【図1】第1の実施の形態における温度センサの構造図

【図2】第1の実施の形態における温度センサの温度とフラットバンド電圧との相関図

【図3】第1の実施の形態における温度センサの製造方法のフローチャート

10

【図4】第2の実施の形態における半導体装置の構造図

【図5】第2の実施の形態における半導体装置の製造方法のフローチャート

【図6】第3の実施の形態における半導体装置の制御方法のフローチャート(1)

【図7】第3の実施の形態における半導体装置の制御方法のフローチャート(2)

【発明を実施するための形態】

【0026】

発明を実施するための形態について、以下に説明する。尚、同じ部材等については、同一の符号を付して説明を省略する。

【0027】

〔第1の実施の形態〕

20

(温度センサ)

第1の実施の形態における温度センサについて、図1に基づき説明する。

【0028】

本実施の形態における温度センサは、酸化シリコンによる素子分離領域15が形成されたシリコン基板10上に、順に、酸化シリコン膜11、窒化シリコン膜12、酸化アルミニウム膜13、電極14が積層形成されている。このように形成されてものをチャージトランプ型構造体と呼び、このチャージトランプ型構造体において、後述するように酸素のGCI Bの照射等を行なうことにより、温度センサとなるものを形成することができ、また、酸素のGCI Bの照射等を行なうことなくゲート電極等を形成することによりチャージアップ型メモリを作製することができる。尚、本実施の形態では、基板としてシリコン基板を用いたものについて説明するが、基板としては、Ge、GaAs、InP、GaN、SiC、GeSi、ポリアセチレン等からなる半導体の基板(半導体基板)であってもよく、また、フレキシブル基板等を用いたフレキシブル半導体、三次元半導体、球形半導体等であってもよい。

30

【0029】

酸化シリコン膜11は、シリコン基板10の表面を熱酸化することにより形成したものであり、膜厚が約2nmとなるように形成されている。

【0030】

また、窒化シリコン膜12は、CVD(Cheical Vapor Deposition)により、膜厚が約7nmとなるように形成されている。

40

【0031】

酸化アルミニウム膜13は、CVDにより、膜厚が15nmとなるように形成されている。尚、酸化アルミニウム膜13が成膜された後、酸化アルミニウム膜13の表面には、酸素が注入されており、具体的には、イオン注入装置を用いて酸素イオンを注入する方法、または、酸素のガスクラスターイオン(GCI B:Gas Cluster Ion Beam)の照射による方法により酸素が注入されている。

【0032】

また、ゲート電極14は、ポリシリコン膜、導電性を有する金属窒化物膜、金属膜により形成されている。導電性を有する金属窒化物膜としては、TiN膜、Ta N膜が挙げられ、金属膜としては、タングステン(W)、白金(Pt)等の金属材料からなる膜が挙げ

50

られる。尚、本実施の形態では、ゲート電極はTiN膜により形成されている。

【0033】

尚、窒化シリコン膜12は、チャージトラップ型メモリにおける電荷のトラップ/デトラップを安定的に行うためには、チャージトラップ膜として形成したほうが好ましいが、本発明の温度センサにおいては形成しなくとも同様の効果を得ることができる。

【0034】

図2は、本実施の形態における温度センサにおいて、温度Tとフラットバンド電圧 V_{fb} との関係を示すものである。フラットバンド電圧 V_{fb} の測定は、シリコン基板10の裏面と電極14との間に電圧を印加し容量を測定することにより行なったものであり、このようにして、バンドがフラットとなるフラットバンド電圧 V_{fb} を求めたものである。温度Tが20よりも低い範囲においては、フラットバンド電圧 V_{fb} の値は、約-7Vであり略一定であるのに対し、温度Tが20から80までの範囲においては、フラットバンド電圧 V_{fb} の値が急激に約-7Vから約2Vまで変化し、更に、温度Tが80以上の範囲においては、温度Tとフラットバンド電圧 V_{fb} とは直線的な線形性を有する関係にあり、 $T = \alpha V_{fb} + \beta$ に近似される関係を有している。尚、 α 、 β は定数である。

10

【0035】

尚、図2に示される温度Tとフラットバンド電圧 V_{fb} との関係は、再現性を有するものであり、温度Tの上昇と降下を繰り返し行なっても同様の測定結果を得ることができるものであり、温度センサとして用いることが可能である。また、図2は、-50~250の温度範囲について記載されているものであるが、500までは同様の傾向にあり、この温度まで温度センサとして用いることができる。

20

【0036】

このため、本実施の形態における温度センサは、フラットバンド電圧 V_{fb} を測定することにより、対応する温度の値を測定することができるものであり、温度センサとしての機能を有するものである。即ち、シリコン基板10の裏面と電極14との間に電圧を印加し容量を測定することによりフラットバンド電圧 V_{fb} を測定し、このフラットバンド電圧 V_{fb} の値に基づき図2に示される相関関係より温度の測定を行なうものである。

【0037】

尚、本実施の形態における温度センサは、フラットバンド電圧 V_{fb} を測定することにより、対応する温度の値を測定することができるが、フラットバンド電圧 V_{fb} の代わりに閾値電圧 V_{th} を測定しても同様に対応する温度の値を測定することができる。

30

【0038】

(温度センサの製造方法)

次に、図3に基づき本実施の形態における温度センサの製造方法について説明する。

【0039】

最初に、ステップ102(S102)において、シリコン基板10の表面を熱酸化することにより酸化シリコン膜11を形成する。

【0040】

次に、ステップ104(S104)において、酸化シリコン膜11上に、CVDにより窒化シリコン膜12を成膜する。

40

【0041】

次に、ステップ106(S106)において、窒化シリコン膜12上に、CVDにより酸化アルミニウム膜13を成膜する。

【0042】

次に、ステップ108(S108)において、酸化アルミニウム膜13の表面に、酸素を注入する。具体的には、イオン注入装置により酸素イオンを注入することにより、または、酸素を含むガスのGCIBを照射することにより行なう。このGCIBは酸素を含むものであればよく、好ましくは、酸素ガスである。

【0043】

50

次に、ステップ110 (S110)において、酸化アルミニウム膜13上に、電極14を形成する。この電極14は、TiN膜とW膜が積層されたものである。

【0044】

このようにして、本実施の形態における温度センサを作製することができるが、ステップ108におけるGCIBの照射等の工程の後には、500以上の熱処理等を行なうことなく用いられる。500以上の熱処理を行なってしまうと、図2に示されるような温度Tとフラットバンド電圧 V_{fb} との関係がなくなってしまう、温度センサとしての機能を有しなくなってしまうことが、発明者における検討の結果、知見として得られているからである。また、ステップ108において、照射されるGCIBは酸素を含むものであればよく、更には、希釈ガスを含まない酸素ガスが好ましい。この場合、酸素を含まないガス、例えば、ArのGCIBを照射した場合には、図2に示すような温度Tとフラットバンド電圧 V_{fb} との関係を得ることができない。また、GCIB以外の処理、例えば、酸素のイオン打ち込み等を行なった場合においても、図2に示すような温度Tとフラットバンド電圧 V_{fb} との関係を得ることができない。これらのことは、発明者における検討の結果、知見として得られている。

10

【0045】

尚、窒化シリコン膜12を形成しない場合には、ステップ104 (S104)における工程は省略することができる。

【0046】

〔第2の実施の形態〕

(半導体装置)

次に、第2の実施の形態について説明する。本実施の形態は、第1の実施の形態における温度センサを有する半導体装置である。具体的には、チャージトラップ型メモリにおけるMOS (Metal Oxide Semiconductor) キャパシタの構造は、図1に示す温度センサの構造に近い構造のものである。具体的には、図1に示す構造の温度センサにおいて、GCIBによる処理を行なうことなく、ゲート電極を形成し、更に、ソース電極及びドレイン電極を形成することによりチャージトラップ型メモリとして用いられるトランジスタを形成することができる。

20

【0047】

即ち、第1の実施の形態における温度センサとチャージトラップ型メモリとは、GCIBによる処理を行なうか否かが相違しているものであり、構造的には同じ構造のものである。従って、本実施の形態における半導体装置20は、図4に示されるように、同一基板上に半導体素子領域となるチャージトラップ型メモリが複数形成されたメモリ領域21と、温度測定を行なうための温度センサ領域22とが形成されており、この温度センサ領域22には、第1の実施の形態における温度センサが形成されている。

30

【0048】

尚、図1に示す温度センサの構造では、第1の実施の形態と同様に窒化シリコン膜12を省略することができる。温度センサとチャージトラップ型メモリは、構造的には同じ構造のもので、同一基板上に形成する場合は、同じ工程を経て製造するのが好ましい。チャージトラップ型メモリにおいて窒化シリコン膜12はチャージトラップ膜として機能するが、窒化シリコン膜12を省略した場合は、酸化アルミニウム膜、または酸化シリコン膜と酸化アルミニウム膜との界面が窒化シリコン膜の代わりとして機能する。

40

【0049】

(半導体装置の製造方法)

次に、図5に基づき本実施の形態における半導体装置の製造方法について説明する。尚、便宜上、温度センサとチャージトラップ型メモリの構造は、ともに図1に示されるものである。

【0050】

最初に、ステップ202 (S202)において、シリコン基板10の表面を熱酸化することにより酸化シリコン膜11を形成する。尚、この酸化シリコン膜11は、メモリ領域

50

21においては、チャージトラップ型メモリにおけるトンネル酸化膜となるものである。

【0051】

次に、ステップ204(S204)において、酸化シリコン膜11上に、CVDにより窒化シリコン膜12を成膜する。尚、この窒化シリコン膜12は、メモリ領域21においては、チャージトラップ型メモリにおけるチャージトラップ膜となるものである。

【0052】

次に、ステップ206(S206)において、窒化シリコン膜12上に、CVDにより酸化アルミニウム膜13を成膜する。尚、この酸化アルミニウム膜13は、メモリ領域21においては、チャージトラップ型メモリにおけるブロッキング絶縁膜となるものである。

10

【0053】

次に、ステップ208(S208)において、レジストパターンを形成する。具体的には、酸化アルミニウム膜13上に、フォトレジストを塗布し、露光装置による露光、現像を行なうことにより、メモリ領域21となる領域の全体を覆い、温度センサ領域22となる領域に開口部を有するレジストパターンを形成する。

【0054】

次に、ステップ210(S210)において、酸素を含むガスのGCIBを照射する。この際、フォトレジストの開口部が形成されている酸化アルミニウム膜13が露出している部分の表面に、酸素を注入する。具体的には、イオン注入装置により酸素イオンを注入することにより、または、酸素を含むガスのGCIBを照射することにより行なう。

20

【0055】

次に、ステップ212(S212)において、酸化アルミニウム膜13上に、電極14を形成する。この電極14は、TiN膜とW膜が積層されたものである。尚、この電極14は、メモリ領域21においては、チャージトラップ型メモリにおけるゲート電極となるものである。尚、窒化シリコン膜12を形成しない場合には、ステップ204(S204)における工程を省略することができる。

【0056】

このようにして、本実施の形態における半導体装置を作製することができる。尚、本実施の形態における半導体装置では、ステップ210におけるGCIBの照射の工程の後には、温度センサ領域22が500以上となるような熱処理が行なわれることはない。即ち、メモリ領域21におけるチャージトラップ型メモリにおいて、熱処理が行なわれる場合等においても、温度センサ領域22は500以上の温度にはならないような工程または設備等を用いて熱処理が行なわれる。例えば、500未満の熱処理、局部的に放熱等を行うことによる熱処理が行なわれる。

30

【0057】

以上により、本実施の形態における半導体装置を製造することができる。本実施の形態における半導体装置では、温度センサが、チャージトラップ型メモリの構造と略同様の構造であるため、温度センサを形成するための特別の工程を必要とすることなく、また、温度センサを形成するための他の半導体材料等を用いる必要がなく、容易に温度センサとメモリとが混在した半導体装置を作製することができる。

40

【0058】

尚、上記以外の内容については、第1の実施の形態と同様である。

【0059】

〔第3の実施の形態〕

次に、第3の実施の形態について説明する。本実施の形態は、第2の実施の形態における半導体装置を用いた温度制御方法である。

【0060】

(半導体装置の温度制御1)

半導体装置は、温度に依存して特性が変化するため、半導体装置が高温になると、メモリ部21に記憶されている情報が消えてしまう場合がある。このような場合には、半導体

50

装置 20 を冷却するか、メモリ部 21 に記憶されている情報を他に移して、メモリ部 21 に記憶されている情報が消去されてしまうことを防ぐ必要がある。このような制御を行なう場合について、図 6 に基づき説明する。

【0061】

最初に、ステップ 302 (S302) において、半導体装置 20 の温度センサ領域 22 における温度センサにより温度を測定する。

【0062】

次に、ステップ 304 (S304) において、ステップ 302 において温度センサ領域 22 における温度センサにより測定された温度が、所定の温度以上であるか否かが判断される。温度センサにより測定された温度が所定の温度以上である場合には、ステップ 306 に移行し、温度センサにより測定された温度が所定の温度以上ではない場合には、ステップ 302 に移行し、再び温度センサによる温度測定が行なわれる。

10

【0063】

一方、ステップ 306 (S306) において、温度上昇対応動作が行なわれる。具体的には、この場合、半導体装置 20 の温度が所定の温度以上になっているため、温度上昇対応動作として、冷却ファン等により半導体装置 20 を冷却する動作、または、半導体装置 20 のメモリ領域 21 に記憶されている情報を他の記憶装置に情報を転送する動作を行なう。

【0064】

これにより、半導体装置 20 のメモリ領域 21 に記憶されていた情報が失われることを防ぐことができる。

20

【0065】

(半導体装置の温度制御 2)

また、チャージトラップ型メモリ等の半導体装置では、温度に依存して書込特性も変化する。このため、温度に対応した書込条件で情報を書き込むことができれば、より信頼性の高い情報の書き込みを行なうことができる。このような制御を行なう場合について、図 7 に基づき説明する。

【0066】

最初に、ステップ 402 (S402) において、半導体装置 20 の温度センサ領域 22 における温度センサにより温度を測定する。

30

【0067】

次に、ステップ 404 (S404) において、ステップ 402 において温度センサ領域 22 における温度センサにより測定された温度に基づき、メモリ領域 21 に形成されているチャージトラップ型メモリの書込条件を設定する。

【0068】

次に、ステップ 406 (S406) において、ステップ 404 において設定された書込条件に基づき、メモリ領域 21 に形成されているチャージトラップ型メモリに情報の書き込みを行なう。

【0069】

これにより、メモリ領域 21 に形成されているチャージトラップ型メモリにおいて、信頼性の高い情報の書き込みを行なうことができる。

40

【0070】

以上、本発明の実施に係る形態について説明したが、上記内容は、発明の内容を限定するものではない。

【符号の説明】

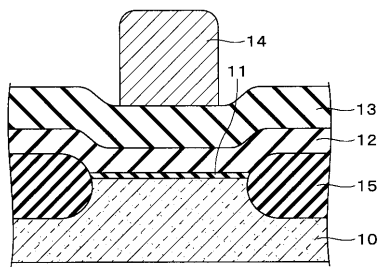
【0071】

- 10 シリコン基板
- 11 酸化シリコン膜
- 12 窒化シリコン膜
- 13 酸化アルミニウム膜

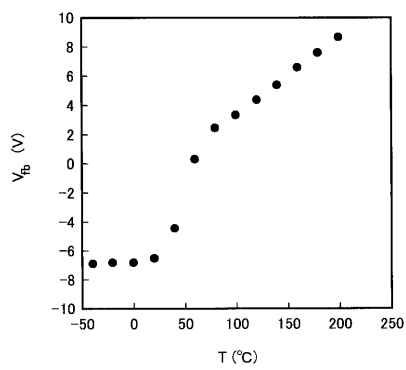
50

- 1 4 ゲート電極
- 1 5 素子分離領域

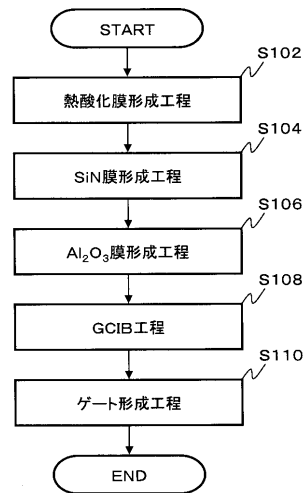
【図1】



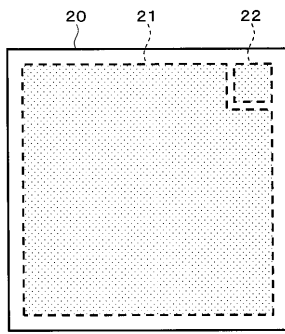
【図2】



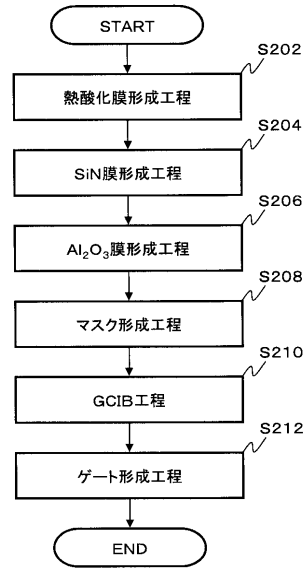
【図3】



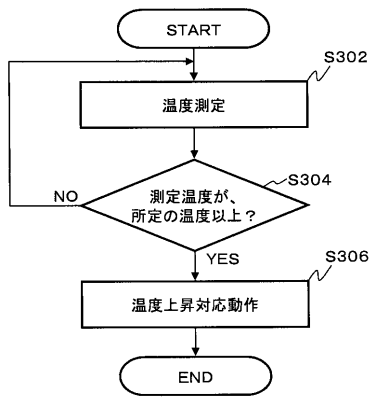
【図4】



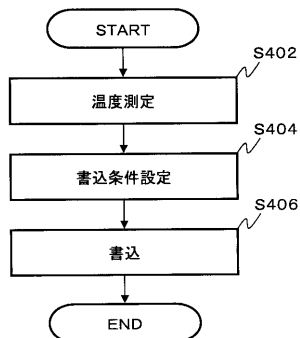
【図5】



【図6】



【図7】



フロントページの続き

(56)参考文献 特開2009-088236(JP,A)
特開2008-283082(JP,A)
特開2008-187180(JP,A)
特開2009-157829(JP,A)
特開平08-339693(JP,A)

(58)調査した分野(Int.Cl., DB名)

G01K 1/00 - 19/00
G11C 11/34 - 11/56, 14/00
G11C 29/00 - 29/56
H01L 21/8229, 21/8242 - 21/8247
H01L 27/10 - 27/115, 27/28, 51/05
H01L 21/336, 29/788, 29/792