



(12)发明专利

(10)授权公告号 CN 106160416 B

(45)授权公告日 2019.02.05

(21)申请号 201610613009.9

H02M 1/08(2006.01)

(22)申请日 2016.07.29

(56)对比文件

(65)同一申请的已公布的文献号

CN 202870216 U,2013.04.10,

申请公布号 CN 106160416 A

CN 104619077 A,2015.05.13,

(43)申请公布日 2016.11.23

CN 101980219 A,2011.02.23,

(73)专利权人 深圳市芯茂微电子有限公司

审查员 胡艳梅

地址 518129 广东省深圳市罗湖区清水河

街道清水河一路116号深业进元大厦

塔楼1座15层

(72)发明人 宗强 刘准 管磊 吴寿化 殷忠

(74)专利代理机构 无锡市大为专利商标事务所

(普通合伙) 32104

代理人 曹祖良

(51)Int.Cl.

H02M 1/00(2007.01)

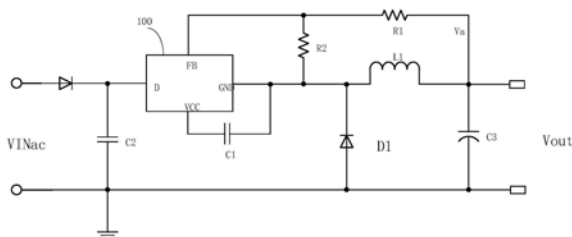
权利要求书1页 说明书3页 附图3页

(54)发明名称

BUCK恒压控制电路

(57)摘要

本发明涉及一种BUCK恒压控制电路,其特征是:包括整流二极管D2、控制芯片、滤波电容C1、采样电阻R1、采样电阻R2、电感L1、续流二极管D1和电容C3;所述整流二极管D2的阴极接输入电容C2的一端和控制芯片的漏端,整流二极管D2的阳极和输入电容C2的另一端之间连接输入电压VINac,输入电容C2的另一端接电路地;所述控制芯片的源端内接采样端外接采样电阻R1的一端和采样电阻R2的一端,采样电阻R2的另一端接电感L1的一端、续流二极管D1的阴极和芯片地,采样电阻R1的另一端接电感L1的另一端和电容C3的一端,电容C3的另一端和续流二极管D1的阳极接线路地。本发明的芯片关断时间受内部控制信号来控制,不受外部条件影响,提高了负载调整率。



1. 一种BUCK恒压控制电路,其特征是:包括整流二极管D2、控制芯片(100)、滤波电容C1、采样电阻R1、采样电阻R2、电感L1、续流二极管D1和电容C3;

所述整流二极管D2的阴极连接输入电容C2的一端以及控制芯片(100)的漏端,整流二极管D2的阳极和输入电容C2的另一端之间用于连接输入电压 V_{INac} ,输入电容C2的另一端接电路地;所述控制芯片(100)的源端内接采样端并外接采样电阻R1的一端和采样电阻R2的一端,采样电阻R2的另一端接电感L1的一端、续流二极管D1的阴极和芯片地,采样电阻R1的另一端接电感L1的另一端和电容C3的一端,电容C3的另一端和续流二极管D1的阳极接电路地,电容C3的两端为输出电压 V_{out} ;

所述控制芯片(100)包括采样模块(101)、EA模块(102)、关断时间控制模块(103)、驱动单元(104)、主功率开关管Q105;所述采样模块(101)的采样端作为控制芯片(100)的源端,外接采样电阻R1的一端和采样电阻R2的一端;所述采样模块(101)的输出端接EA模块(102)的输入端,EA模块(102)的输出端接关断时间控制模块(103),关断时间控制模块(103)的输出端接驱动单元(104)的输入端,驱动单元(104)的输出端接主功率开关管Q105的栅极,主功率开关管Q105的源极接芯片地。

2. 如权利要求1所述的BUCK恒压控制电路,其特征是:所述控制芯片(100)还具有一个外接滤波电容端,通过滤波电容C1接芯片地。

3. 如权利要求1所述的BUCK恒压控制电路,其特征是:所述主功率开关管Q105的漏极作为控制芯片(100)的漏端,外接整流二极管D2的阴极和输入电容C2的一端。

BUCK恒压控制电路

技术领域

[0001] 本发明涉及一种BUCK恒压控制电路,尤其是一种BUCK恒压控制电路,属于电路技术领域。

背景技术

[0002] 传统的BUCK恒压电路,如图1所示,通过二极管D1和电容C4将 V_a 的电压值稳定为输出电压 V_{out} 的值(如图2所示),检测芯片100的FB端电压高于内部比较器阈值的时候让芯片100停止开关动作,低于内部比较器阈值的时候打开开关管。这样做的缺点一是应用上会多一个二极管和电容,方案成本较高,二是芯片关断时间完全由外围电容C4通过电阻R1和R2放电的速度决定,如果电容和电阻值取得不合适,会导致芯片的负载调整率较差,在轻载和重载时的输出电压相差比较多。

发明内容

[0003] 本发明的目的是克服现有技术中存在的不足,提供一种BUCK恒压控制电路,芯片关断时间受内部控制信号来控制,不受外部条件影响,可以有效的提高负载调整率。

[0004] 按照本发明提供的技术方案,所述BUCK恒压控制电路,其特征是:包括整流二极管D2、控制芯片、滤波电容C1、采样电阻R1、采样电阻R2、电感L1、续流二极管D1和电容C3;

[0005] 所述整流二极管D2的阴极连接输入电容C2的一端以及控制芯片的漏端,整流二极管D2的阳极和输入电容C2的另一端之间用于连接输入电压 V_{INac} ,输入电容C2的另一端接电路地;所述控制芯片的源端内接采样端并外接采样电阻R1的一端和采样电阻R2的一端,采样电阻R2的另一端接电感L1的一端、续流二极管D1的阴极和芯片地,采样电阻R1的另一端接电感L1的另一端和电容C3的一端,电容C3的另一端和续流二极管D1的阳极接线路地,电容C3的两端为输出电压 V_{out} 。

[0006] 进一步的,所述控制芯片包括采样模块、EA模块、关断时间控制模块、驱动单元、主功率开关管Q105;所述采样模块的采样端作为控制芯片的源端,外接采样电阻R1的一端和采样电阻R2的一端;所述采样模块的输出端接EA模块的输入端,EA模块的输出端接关断时间控制模块,关断时间控制模块的输出端接驱动单元的输入端,驱动单元的输出端接主功率开关管Q105的栅极,主功率开关管Q105的源极接芯片地。

[0007] 进一步的,所述控制芯片还具有一个外接滤波电容端,通过滤波电容C1接芯片地。

[0008] 进一步的,所述主功率开关管Q105的漏极作为控制芯片100的漏端,外接整流二极管D2的阴极和输入电容C2的一端。

[0009] 本发明所述的BUCK恒压控制电路,芯片关断时间受内部控制信号来控制,不受外部条件影响,可以有效的提高负载调整率。

附图说明

[0010] 图1为传统的恒压控制电路示意图。

- [0011] 图2为传统的恒压控制电路的工作波形图。
- [0012] 图3为本发明所述BUCK恒压控制电路的示意图。
- [0013] 图4为本发明所述BUCK恒压控制电路的工作波形图。
- [0014] 图5为本发明控制芯片的示意图。
- [0015] 图6为本发明关断时间控制模块的参考电路图。
- [0016] 图7为本发明关断时间控制模块参考电路的工作波形图。

具体实施方式

[0017] 下面结合具体附图对本发明作进一步说明。

[0018] 如图3所示,本发明所述BUCK恒压控制电路,包括整流二极管D2、控制芯片100、滤波电容C1、采样电阻R1、采样电阻R2、电感L1、续流二极管D1、电容C3;

[0019] 其中,如图5所示,控制芯片100包括采样模块101、EA模块102、关断时间控制模块103、驱动单元104、主功率开关管Q105以及其他控制模块106;

[0020] 如图3所示,所述整流二极管D2的阴极连接输入电容C2的一端以及控制芯片100的漏端(图3中的D端),整流二极管D2的阳极和输入电容C2的另一端之间用于连接输入电压 V_{INac} ,输入电容C2的另一端接电路地;所述控制芯片100的源端(图3中的FB端)内接采样模块101的采样端并外接采样电阻R1的一端和采样电阻R2的一端,采样电阻R2的另一端接电感L1的一端、续流二极管D1的阴极和芯片地,采样电阻R1的另一端接电感L1的另一端和电容C3的一端,电容C3的另一端和续流二极管D1的阳极接电路地,电容C3的两端为输出电压 V_{out} ;所述控制芯片100还具有一个外接滤波电容端,通过滤波电容C1接芯片地。

[0021] 上述的芯片地是指控制芯片100的地,线路地是指整个BUCK恒压控制电路的地。

[0022] 如图5所示,所述主功率开关管Q105的漏极作为控制芯片100的漏端,用于外接整流后的输入电压;所述采样模块101的采样端作为控制芯片100的源端,采样模块101的输出端接EA模块102的输入端,EA模块102的输出端接关断时间控制模块103,关断时间控制模块103的输出端接驱动单元104的输入端,驱动单元104的输出端接主功率开关管Q105的栅极,主功率开关管Q105的栅极为控制端,驱动单元104输出PWM控制信号至主功率开关管Q105,主功率开关管Q105的源极接芯片地。

[0023] 本发明的工作原理:如图2所示,当控制芯片100的主功率开关管Q105关断之后,电感L1上的电流会通过续流二极管D1续流,此时 $V_a - GND$ 的电压等于输出电压 V_{out} ,本发明所述的恒压控制电路会将此时的 $V_a - GND$ 采样进控制芯片100,然后通过采样端FB电压对控制芯片的工作频率进行调节,控制芯片100的关断时间受内部控制信号来控制,不受外部条件影响,可以有效的提高负载调整率。

[0024] 具体控制方式如下:采样模块101在 $V_a = V_{out} + V_{D1}$ 时采样FB端口电压,得到信号 V_{sample} ,然后将 V_{sample} 送入EA模块102与内部基准电压进行比较,其输出送到关断时间控制模块103控制芯片的关断时间,关断时间控制模块103输出 T_{off} 信号将会通过驱动单元104打开主功率开关管Q105。

[0025] 如图4所示,为本发明所述BUCK恒压控制电路的工作波形图。PWM为所述主功率开关管Q105的控制信号,当PWM为高时,所述主功率开关管Q105处于导通状态,当PWM为低时,所述主功率开关管Q105处于关断状态。

[0026] 对于本发明所述的关断时间控制模块可以采用现有的电路,下面列出一种但不限于此的关断时间控制模块的参考电路。

[0027] 如图6所示,所述关断时间控制模块103包括比较器COMP1、开关管Q1和电容C4,比较器COMP1的同相端接EA模块102的输出端,比较器COMP1的反向端接开关管Q1的源极和电容C4的一端,开关管Q1和电容C4的另一端接芯片地,电容C4的一端接恒流源I1。

[0028] 如图7所示,为所述关断时间控制模块参考电路的工作波形图。VEA为EA模块102的输出电压信号。Ramp为图6中电容C4的电压信号。

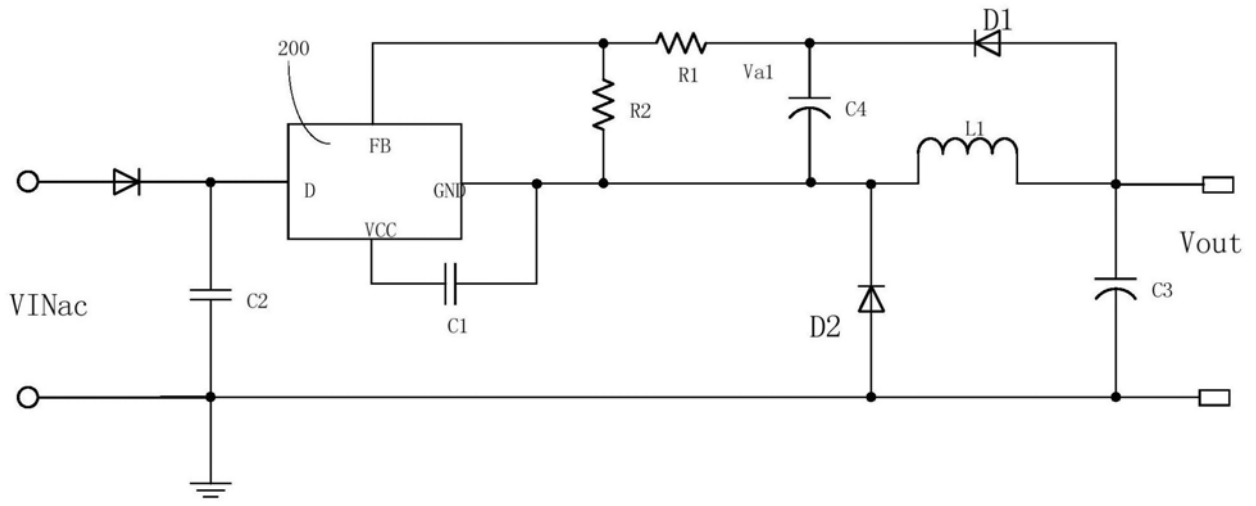


图1

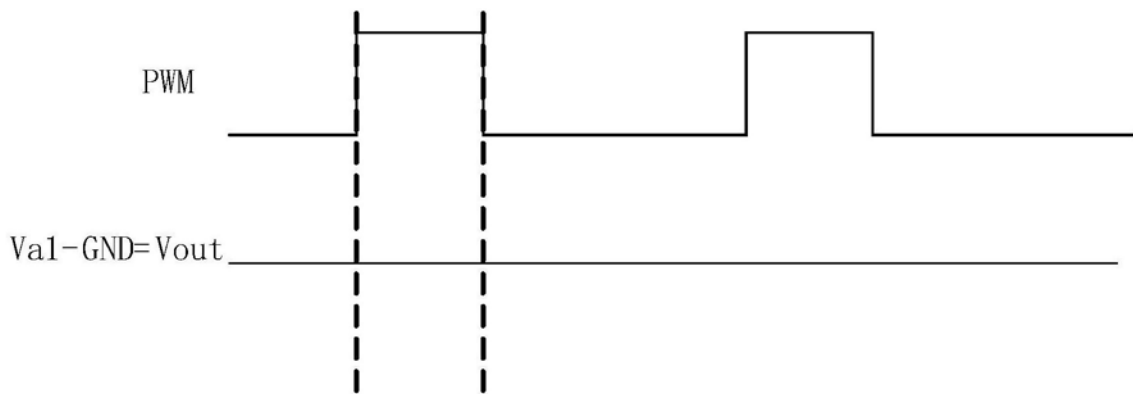


图2

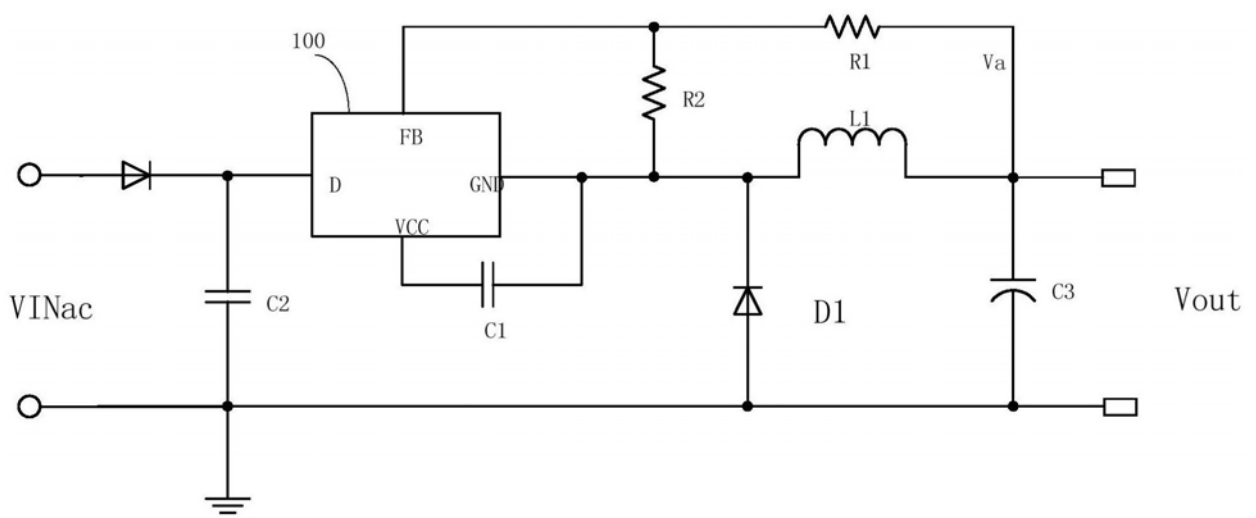


图3

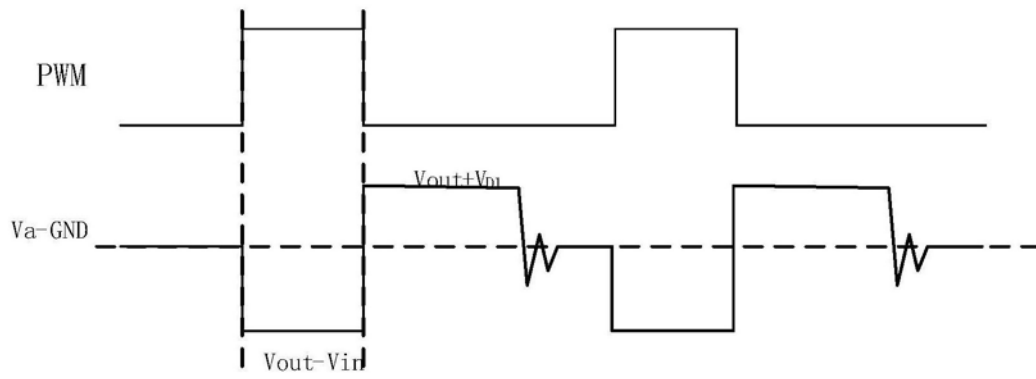


图4

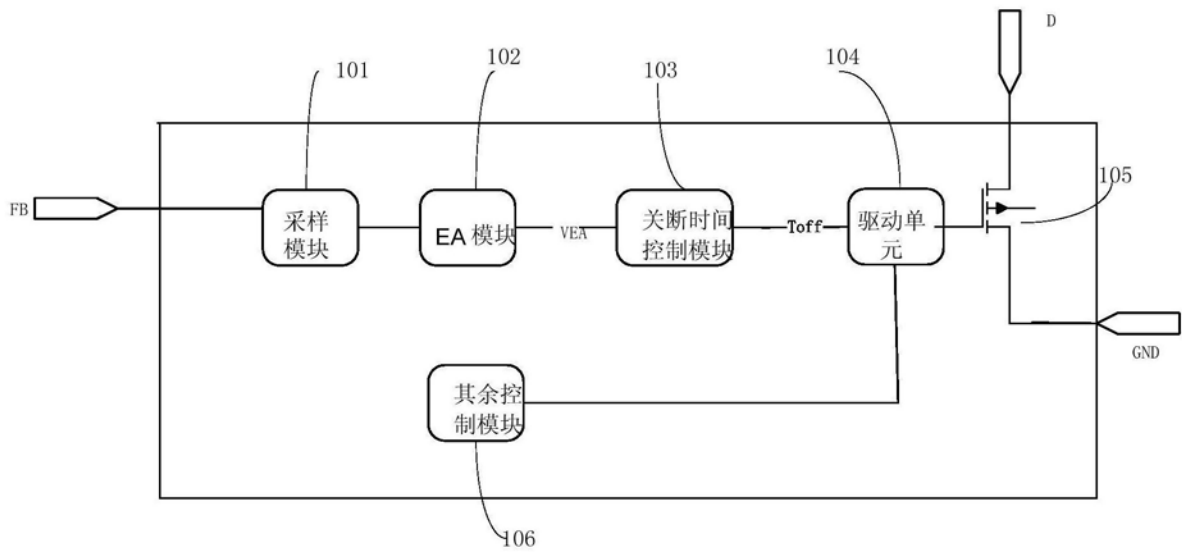


图5

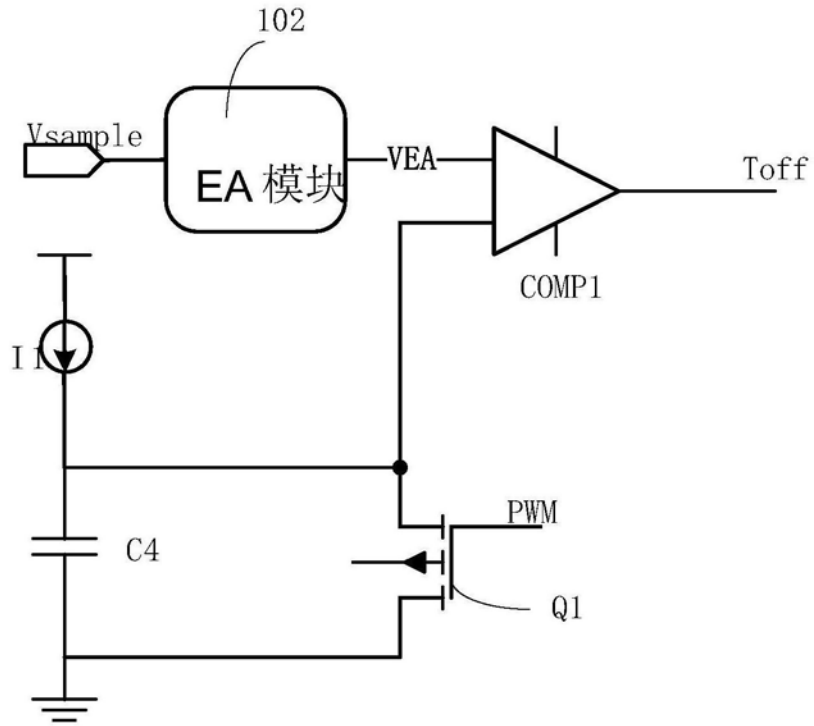


图6

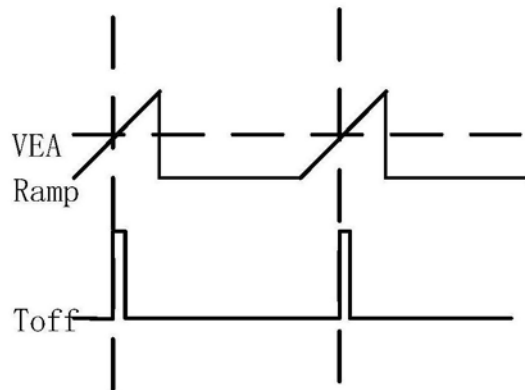


图7